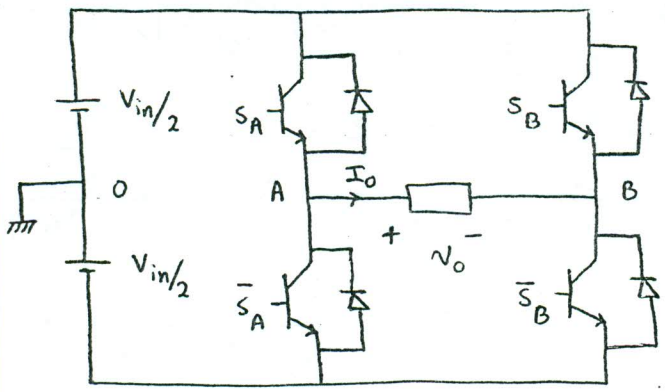
در این صورت دیگر I_L سبب نمی‌شود جریان‌های کم در حالت buck ، جریان سلف در نیم سیکل‌های دوم منفی شده و رابطه‌ی $D = \frac{V_o}{V_{in}}$ را برای همیشه صادق نگاه دارد. در کارهای عملی به جای S و $\bar{S}$ از دو Mosfet که not همگیر هستند استفاده می‌شود و چون دیتاشیت روشن بودن یک Mosfet از دیود کمتر است ، بازده تبدیل افزایش می‌یابد ضمن بر اینکه در داخل پکیج Mosfet ها دیود free wheel نصب شده است .

از مگیر سیل های dc به dc می‌توان به سیل‌های پل اشاره کرد:

این سیل یک سیل 4 وجهی خواهد بود. فرمان کلیدهای روی یک ساق not هم خواهد بود. باید کلیدزنی به صورتی باشد که $V_{Ao} = -V_{Bo}$ برقرار گردد. در ضمن در هنگام Switching داریم :



S_A ON : $D_A T_S$: $V_{Ao} = \frac{V_{in}}{2}$

$\bar{S}_A$ ON : $(1-D_A)T_S$: $V_{Ao} = \frac{-V_{in}}{2}$

$$\langle V_{Ao} \rangle = D_A \, V_{in}/2 + (1-D_A)\left(\frac{-V_{in}}{2}\right) = (2D_A - 1)\frac{V_{in}}{2} \Rightarrow \frac{V_{Ao}}{V_{in}/2} = 2D_A - 1 = M_A$$

به طریق مشابه داریم :

$$\langle V_{Bo} \rangle = \frac{V_{in}}{2} M_B \Rightarrow V_o = V_{Ao} - V_{Bo} = M_A V_{in} = -M_B V_{in}$$

$$\Rightarrow M_A + M_B = 0 \Rightarrow D_A = 1 - D_B$$

حالت bipolar

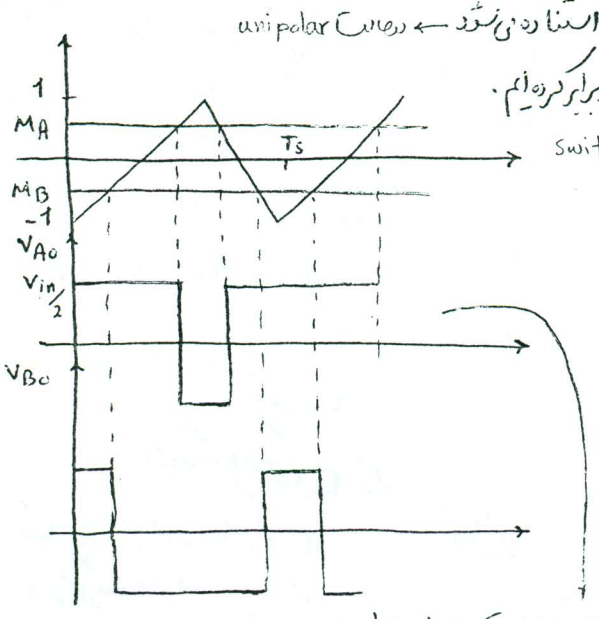
بنابراین فرمان switch های S_A و $\bar{S}_B$ با هم و $\bar{S}_A$ و S_B هم با هم داده می‌شود. در این صورت با فرض $D_A = D$ خواهیم داشت ،

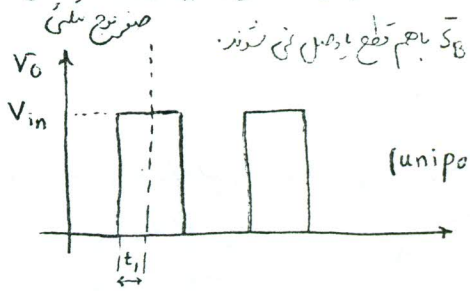
$V_o = (2D-1)V_{in}$ (این دیتاشیت جزوی بیشتر با منفی می‌تواند باشد .)

چون که دیتاشیت جزوی همیشه از دردی کمتر است ، پس این سیل دارای ساختار buck based است . برای تولید پالس این سیل از مقایسه یک دیتاشیت مرجع با یک موج مثلثی بین 1- و 1 استفاده می‌شود ← حالت unipolar

حالت unipolar به این است که فرکانس کلیدزنی را دو برابر کرده‌ایم.

حالت unipolar رابطه‌ی $D_A + D_B = 1$ برقرار است در switch های S_A و $\bar{S}_B$ با هم قطع یا وصل می‌شوند.





$$\langle V_o \rangle = (2D-1)V_{in}$$

t_{on} (unipolar) $= T_S \cdot M_A$

t_{on} (Bipolar) $= T_S \cdot D$

نرم دیتاشیت حوزی حالت bipolar

به صورت این عدد حداکثر دو برابر که در عدد 2 ضرب شده است .

در حالت unipolar اگر سیگنال دلتا مثبت باشد، M_A مثبت بوده و علامت V_o همیشه مثبت خواهد بود و اگر سیگنال دلتا منفی باشد M_A منفی بوده و V_o همیشه منفی خواهد بود.

برای محاسبه‌ی کمیت دلتا از معیاری از روش زیر استفاده می‌کنیم:

$$\text{ripple factor}: RF = \frac{rms(V_{oAc})}{V_{in}} \quad , \quad V_{oAc} = V_o(t) - V_{odc}$$

$$\Rightarrow rms(V_{oAc}) = \sqrt{(rms(V_o))^2 - V_{odc}^2}$$

در حالت bipolar داریم:

$$rms(V_o) = V_{in} \quad , \quad V_{odc} = (2D-1)V_{in}$$

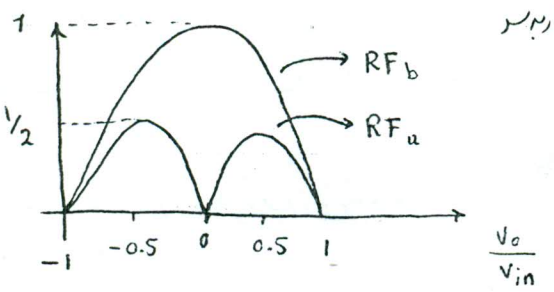
$$\Rightarrow RF_b = \sqrt{1-(2D-1)^2}$$

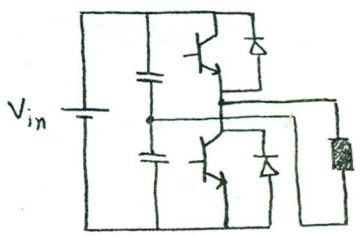
در حالت unipolar نیز خواهیم داشت:

$$rms(V_o) = V_{in}\sqrt{(2D-1)}$$

$$\Rightarrow RF_u = \sqrt{|2D-1| - (2D-1)^2}$$

در حالت سل نیم پل تنها کاری که باید انجام دهیم این است که از مدار راه‌انداز دو انتهای بار را به سر مشترک خازن‌ها متصل شده و منبع راه‌انداز دلتا V_{in} تبدیل شود و سط است، به صورت زیر:





« پایان جلسه »

جلسه‌ی ششم

1387/7/15

برنامه خواهد گسسته‌ی بهره‌ی

هرچه این مقدار کمتر باشد، بدین معناست که S_s بزرگ بوده و لذا به ازای توان مشخص مجبوریم switch های بهتری انتخاب کنیم

یکی از پارامترهایی که روی قیمت سل‌ها تأثیر دارد switch utilization است. ارزش سیستم کلیدزنی با پارامتری به صورت $S_s = V_s I_s$ تعریف می‌شود و به کمک آن داریم:

$$\text{switch utilization}: u = \frac{P_o}{S_s}$$

در محاسبه‌ی این پارامتر نحوه استفاده از کلید در سل مشخص می‌گردد (از روی آن می‌توان به کمک آن می‌توانیم سل‌های همتراز را با هم مقایسه کنیم.

$S_s = V_p I_p$ (تعریف Mohan)

↳ دلتا در جریان پیک

در سل buck: $V_p = V_{in}$ ، $I_p = I_o$ (با فرض بدون ریپل بودن جریان سلف) بنابراین $S_s = V_{in} I_o$

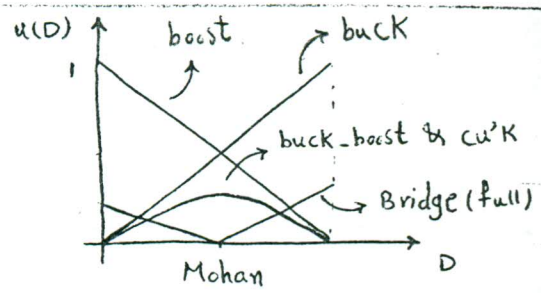
ولی در کتاب Erickson، تعریف به صورت $S_s = V_{peak} I_{rms}$ است و در آن $I_{rms} = \sqrt{D} I_o$ خواهد بود.

$$\Rightarrow S_s(\text{Mohan}) = V_{in} I_o \Rightarrow u(\text{Mohan}) = \frac{V_o}{V_{in}} = D$$

$$S_s(\text{Erickson}) = V_{in}\sqrt{D} I_o \Rightarrow u(\text{Erickson}) = \sqrt{D}$$

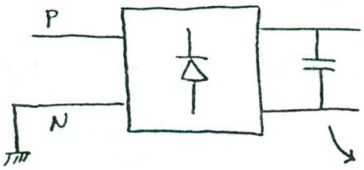
با انجام روندهای برای دیگر سل‌ها می‌توانیم به جدول صفحه‌ی بعد برسیم. با توجه به این جدول واضح است که u در سل buck_boost همیشه کمتر از سل‌های buck و boost است. پس فقط زمانی باید به سراغ استفاده از این سل برویم که نیاز به افزایش و کاهش دلتا داریم (یعنی فقط برای کاهش دلتا از buck_boost استفاده نکنیم).

	Mohan	Erickson
Buck	D	$\sqrt{D}$
Boost	1-D	$1-D/\sqrt{D}$
Buck-Boost	(1-D) D	$(1-D)\sqrt{D}$
Cu'K	(1-D) D	$(1-D)\sqrt{D}$

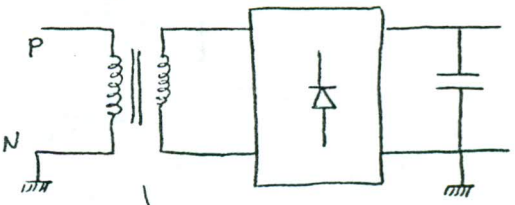


به عنوان تمرین جدول فوق را برای سل های buck-boost ، cúK کامل نمایید.

در سل های بررسی شده تا الان هیچ گونه ایزولاسیونی بین ورودی و خروجی مدار وجود ندارد.

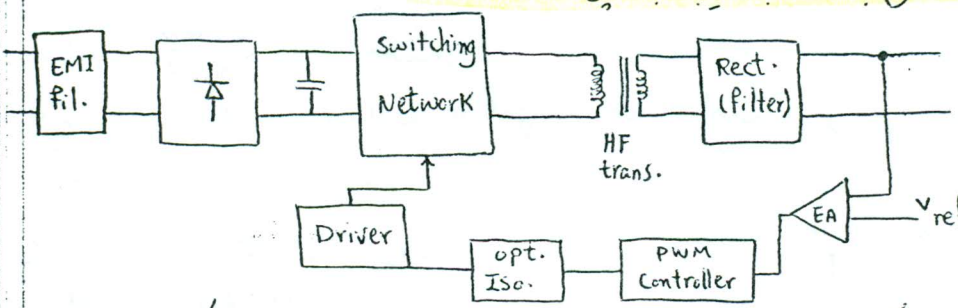


با توجه به عدم ایزوله بودن خروجی نسبت به ورودی در این مدارها نمی توانیم ترمینال منفی را به زمین متصل کنیم.



در شاخه های قدرتی این ترانس یک ترانس کاهنده بوده است.

ترانسی که در مدار فوق استفاده شده است، از آنجا که در فرکانس شبکه کار می کند، یک ترانس بزرگ بوده و در کاربردهای توان بالا وجود آن در مدار قابل تحمل خواهد بود. در سل های switching ترانس وارد مدار کلیدزنی شده و خروجی از سل خواهد شد، در این صورت این ترانس یک ترانس فرکانس بالا خواهد بود و در نتیجه ابعاد کوچکی خواهد داشت.

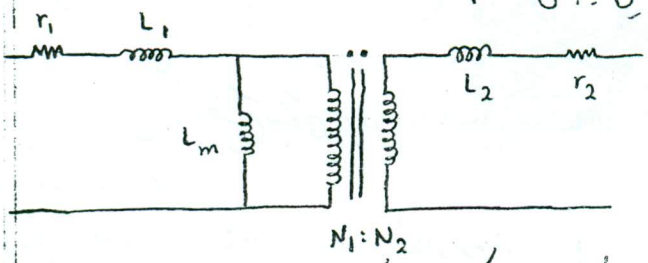


ذات کلیدزنی مدار فوق باعث می شود یک مدار به شدت نویزی داشته باشیم. یکی از مزایای مدار فوق این است که می توانیم ترانس فرکانس بالای مدار فوق را با چند خروجی در نظر بگیریم و همزمان چند بار را تغذیه کنیم. برای فیدبک گرفتن هم در این حالت می توانیم از هر کدام از بارها فیدبک گرفته و آنها را با ضرایب مختلف (نسبت به اهمیت هر بار) به سیستم کنترل اعمال کنیم.

« پایان جلسه »

به نام خداوند بخشاینده ی مهربان — جلسه ی هفتم — 1387/7/20

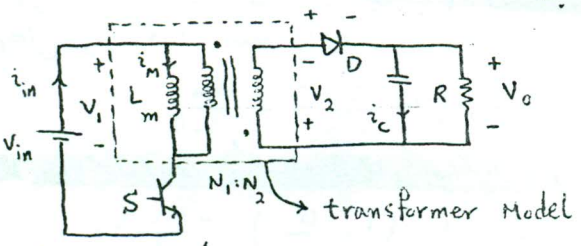
در سیستم های الکترونیک قدرت ایزوله ، علاوه بر ایزولاسیون بخش قدرت لازم است سیگنال های کنترلی هم توسط ایزولاتورهای نوری از بخش قدرت مجزا شوند. ترانس های ایزولاسیون به کار رفته در این قبیل سیستم ها به دلیل بالا بودن فرکانس عموماً از هسته ی فریت استفاده می کنند. (چون هسته های آهنی تلفات هیسترزیس بالایی ایجاد می کنند.)



در مدل سازی ترانس عموماً اندوکتانس های پراکندگی دیده نمی شوند و صرفاً به عنوان المان های پارازیت محسوب می شوند ولی در تحلیل مبدل L_m یا در بعضی از مدارات خاص همچون Flyback لازم است.

در ترانس های عادی جریان تحریک سینوسی می باشد ولی ممکن است در فرکانس بالا تحریک ترانس تک جهته باشد، در این صورت اگر برای هسته ترانس هیسترزیس را در نظر بگیریم و پس از آن ترانس های هسته را ایده آل فرض کنیم این امری توانند سبب شود نقطه کار ترانس دوام بالا رفته و ترانس به اشباع رود. در این مواقع مبدل به گونه ای طراحی می شود که همیشه در حالت پایستهٔ کار کند یعنی جریان i_m به صفر برسد و مدتی در حالت صفر بماند تا شار هسته برای سیکل بعدی کاهش به مقدار پایه ای صفر برسد.

مبدل Flyback : این مبدل، مدلی است که براساس مبدل Buck_boost طراحی شده است.



در این مبدل L_m با اندکتانس L را در مبدل buck-boost ایجاد می کند. در این مبدل حالت CCM زمانی است که $i_M > 0$ باشد ولی عملاً ما نمی توانیم در زمان خاموش بودن کلید i_M را ببینیم (در زمان روشن بودن کلید جریان ورودی ترانس همان i_M خواهد بود.) در این مدار وجود دیود های پراکندگی سبب ایجاد Spike ورودی و لذا زمان قطع کلید خواهد شد که برای حذف آنها لازم است برای کلید Snubber مناسب طراحی شود.

$$\frac{V_1}{V_2} = \frac{N_1}{N_2}$$

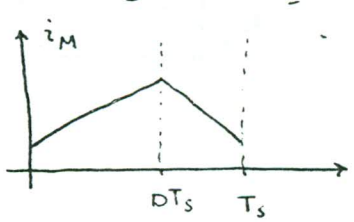
DT_S : S is on , $V_{in} = V_1$, $V_2 = \frac{N_2}{N_1} V_{in}$, $V_D = -\left(V_o + \frac{N_2}{N_1} V_{in}\right)$

$\Rightarrow$ D is off , $i_c = -I_o = \frac{-V_o}{R}$, $i_{in} = i_M$

فرض ما این است که ترانس به گونه ای طراحی شده است که دیگر جریان مغناطیس کنندگی کشیده شده به اشباع نرود.

$$\psi_M = \psi_{min} + \frac{1}{N_1}\int_0^{DT_S} v_1 dt \Rightarrow \psi_{Max} = \psi_{min} + \frac{V_{in} DT_S}{N_1}$$

در حالت CCM باید ترانس هیسترزیس نداشته باشد تا به اشباع نرود.



$(1-D)T_S$: S is off , $i_{in} = 0$,

$N_1 i_M = N_2 i_D \Rightarrow i_D = \frac{N_1}{N_2} i_M$, $V_2 = -V_O$

$V_M = \frac{N_1}{N_2}(-V_o)$, $i_c = i_D - I_o$, $V_D = 0$, $V_{Switch} = V_{in} + \frac{N_1}{N_2} V_o$

برای برقرار بودن تعادلات مبدل در حالت پایدار لازم است $\langle V_m \rangle = 0$ باشد بنابراین :

$$\langle v_m \rangle = 0 \Rightarrow D T_S (V_{in}) + (1-D) T_S \frac{N_1}{N_2} (-V_o) = 0 \Rightarrow \frac{V_o}{V_{in}} = \frac{N_2}{N_1} \frac{D}{1-D}$$

در عمل برای داشتن گین زیاد نمی توانیم D را به یک نزدیک کنیم و دراین حالت باید $\frac{N_2}{N_1}$ را برای رسیدن به گین مناسب، بزرگ طراحی کنیم. وجود المان های پارازیتی در مدار از جمله مقاومت ها سبب می شود اثر هیترزیس در ترانس از بین رفته و به پایداری مدار کمک شود. (چون جریان مغناطیس کنندگی زیادی از اشباع سبب اثر این المنت دلتا تر روی مقاومت شده و به کاهش شار ماکزیمم در مدار کمک خواهد کرد.)

دراین سل هم شبیه سل buck_boost انتظار داریم ترانزیستور نسبت به سل های شبیه بیشتر باشد، نگرانکه خازن خروجی را بزرگ با ESR کوچک در نظر بگیریم. از مزایای این سل این است که نسبت به سل های شبیه دارای المان های کمتری است (چون از سلف مغناطیس کنندگی ترانس به عنوان سلف پایه هم استفاده کرده ایم.) مزیت دیگر سل این است که در خروجی سلف وجود ندارد و در کاربردهای HV نیازی به ترانس HV در کنار سلف نخواهیم داشت.

برای اینکه حجم اشباع در ترانس این سل گرفته نشود، معمولاً در این ترانس فاصله هوایی قرارداده می شود و همانطور که دیده می شود اصل طراحی این ترانس با دیگر ترانس ها متفاوت است. مزیت دیگر این سل این است که می توانیم ترانس سل را با چند خروجی طراحی کنیم و با رگولاتور کردن یک خروجی در دیگر خروجی ها هم تقریباً ولتاژ رگوله شده خواهیم داشت. سل های تک کلیدی معمولاً برای توان های کمتر از 250W استفاده می شوند.

$$V_T = V_{in} + V_o \frac{N_1}{N_2} = V_{in}\left(1 + \frac{D}{1-D}\right) = \frac{V_{in}}{1-D}$$: در حالت خاموشی کلید

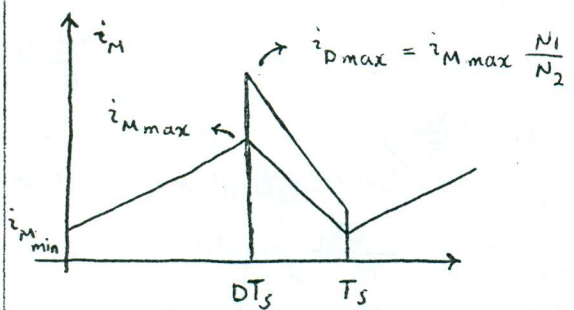
بنابراین با محدود کردن ولتاژ حداکثر دوی کلید، مقدار D به یک مقدار خاص محدود خواهد شد. شبیه این مطلب برای دیود نیز صادق است:

$$V_D = -\left(V_o + V_{in}\frac{N_2}{N_1}\right) = -\frac{N_2}{N_1} V_{in}\left(1 + \frac{D}{1-D}\right) = \frac{-N_2}{N_1} V_{in} \frac{1}{1-D}$$

$$i_D = i_c + I_o \Rightarrow \langle i_D \rangle = I_o$$

با محدود شدن ولتاژ حداکثر دوی کلید، می توانیم به کمک حداکثر ولتاژ دیود، حداکثر مقدار $\frac{N_2}{N_1}$ را بدست آوریم.

$\frac{N_1}{N_2}$ در این سل ممکن است کوچکتر از یک و یا بزرگتر از یک باشد.



$$i_D = i'_{Mmax} - \frac{V_o}{L'_m}(t - DT_S), \quad DT_S \le t \le T_S$$

$$i'_{Mmax} = i_{Mmax} \cdot \frac{N_1}{N_2}$$

$$L'_m = L_m \left(\frac{N_2}{N_1}\right)^2$$

$$\langle i_D \rangle = I_o = \frac{i_{Dmax} + i_{Dmin}}{2}(1-D) \quad , \quad i_{Dmin} = i'_{Mmax} - \frac{V_o}{L'_m}(1-D)T_S$$

(با کمک به روش ساعت فوق تقه)

همانطور که مشاهده می شود شبیه سل buck-boost باید برای استفاده از کلیدهای متداول D را محدود کنیم.

$$I_{Mmax} = \frac{N_2}{N_1}\frac{I_o}{1-D} + \frac{N_1}{N_2}\left(\frac{1-D}{2L_m}\right) V_o T_S$$

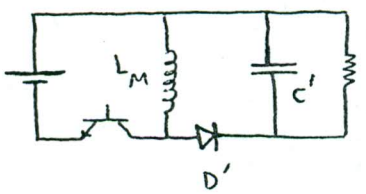
« پایان جلسه »

بنام خداوند کهکشانها و سیاره‌های تهران

1387/7/27 جلسه‌ی هشتم

برای کارکردن سل Flyback در حالت CCM لازم است $i_M > 0$ باشد ولی در حالت DCM حین i_M ابتدای پریود از صفر شروع می‌شود قبل از اتمام پریود هم i_M به صفر برسد و مدت زمان صفر بودن i_M به حدی است که هسته خاصیت مغناطیسی اش را از دست داده و آماده به کار برای سیکل بعدی خواهد بود.

سل استال با نیمه سل Flyback همانند سل buck boost خواهد بود.



$$R' = R\left(\frac{N_1}{N_2}\right)^2 \quad , \quad C' = C\left(\frac{N_2}{N_1}\right)^2 \quad , \quad V_{D'} = V_D\left(\frac{N_1}{N_2}\right)$$

$$\Rightarrow I'_{OB} = \frac{1}{2}\frac{V_o'}{L_M} T_S (1-D)^2 = \langle i_{D'} \rangle = (1-D)\, i_{Mmax}/2$$

$$\Rightarrow I_{OB}\left(\frac{N_2}{N_1}\right) = \frac{1}{2}\frac{V_o\,(N_1/N_2)}{L_M} T_S (1-D)^2 \Rightarrow I_{OB} = \frac{1}{2}\frac{V_o}{L_M\left(\frac{N_2}{N_1}\right)^2} T_S (1-D)^2$$

$$\Rightarrow I_{OB} = \frac{1}{2}\frac{V_o}{L'_M} T_S (1-D)^2 = I_{OB\,max}(1-D)^2 \quad , \quad I_{OB\,max} = \frac{1}{2}\frac{V_o}{L'_M} T_S$$

اگر سل در حالت DCM کار کند با فرض $I_{max} = \frac{V_{in}}{L_m} DT_S$ می‌توانیم بنویسیم: $P_{in} = P_o = \frac{1}{2} L_M I_{max}^2 f_S$ بنابراین می‌توانیم D را به دست آوریم:

$$D_{DCM} = \frac{V_o}{V_{in}\frac{N_2}{N_1}}\sqrt{\frac{I_o}{I_{OB\,max}}}$$

$$\frac{V_o^2}{R} = \frac{1}{2} L_m \left(\frac{V_{in}^2}{L_m^2} D^2 T_S^2\right) f_S \Rightarrow D_{DCM} = \frac{V_o}{V_{in}}\sqrt{\frac{2L_m}{T_S R}}$$

← این رابطه جالب است.

دو رابطه نکی هستند.

سل Flyback در صورت کارکردن در حالت DCM، طراحی دینامیک بهتری در مقایسه با حالت CCM دارد.

مثال: می‌خواهیم یک سل Flyback با مشخصات زیر را کیبار برای کار در حالت DCM و یکبار برای حالت CCM انجام دهیم.

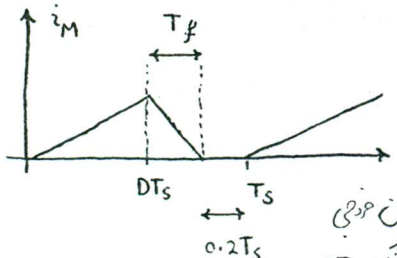
$V_o = 5^V$, $P_o = 5 \rightarrow 50^W$, $V_{in} = 38^V \rightarrow 60^V$, $f_S = 50\,kHz$

$\eta = 80\%$, $V_{on} = 1^V$, $\frac{\Delta V_o}{V_o} < 1\%$, $V_T(switch) = 200^V$

80 ولت برای اسپایک‌های ناشی از سلف‌های پراکندگی، 120 ولت دیگر ناشی از دینامیک تراز دوی ترانس و بقیه است.

DCM: در این حالت فرض می‌کنیم حداکثر 20٪ از پریود برای demagnetization خواهد بود.

$$V_T^{max} = 120^V = V_{in} + \frac{N_1}{N_2}(V_o + V_D^{\,1}) \Rightarrow 120 = 60 + \frac{N_1}{N_2}(5+1) \Rightarrow \frac{N_1}{N_2} = 10$$



$$\begin{cases} (V_{in}-1)\,DT_S = \frac{N_1}{N_2}(V_o+1)\,T_f \\ DT_S + T_f = 0.8T_S \end{cases}$$

$$\Rightarrow DT_S = \frac{(V_o+1)\frac{N_1}{N_2} \times 0.8T_S}{(V_{in}-1) + (V_o+1)\frac{N_1}{N_2}} = 9.9^{\mu sec}$$

38^V

برای طراحی در حالت DCM همواره باید توان خروجی را در حالت Max در نظر بگیریم، ضمنا برای اینکه DT_S زمان ماکزیمم می‌شود که توان خروجی ماکزیمم بدهد و ولتاژ ورودی کمترین مقدار ممکن باشد.

دقت شود که I_{max} به ولتاژ ورودی ارتباطی ندارد و صرفاً تابعی از توان ورودی مبدل خواهد بود.

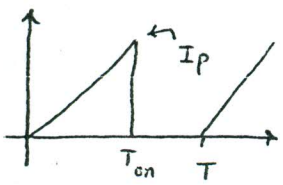
$$P_{in} = \frac{1}{2} L_M I_{max}^2 f_S \quad , \quad I_{max} = \frac{V_{in}-1}{L_M} DT_S \Rightarrow \frac{1}{2} L_M \left(\frac{V_{in}-1}{L_M} DT_S\right)^2 f_S = \frac{50}{0.8} = P_{in}$$

$$V_{in} = 38^V \ , \ DT_S = 9.9 \mu sec \Rightarrow L_M = 56.6^{\mu H}$$

بنابراین اگر $L_M < 56.6^{\mu H}$ باشد مبدل در حالت DCM کار خواهد کرد.

$$I_M(max) = \frac{V_{in}-1}{L_M} DT_S = \frac{38-1}{56.6\times10^{-6}} \times 9.9\times10^{-6} = 6.5^A \Rightarrow I_{Dmax} = 6.5^A$$

برای جریان های زنداره ای به صورت زیر، تقدار rms به کمک رابطه ی $I_{rms} = \frac{I_p}{\sqrt{3}}\sqrt{\frac{T_{on}}{T}}$ قابل محاسبه است.



$$\Rightarrow I_{Trms} = I_{1rms} = \frac{6.5}{\sqrt{3}}\sqrt{\frac{9.9}{20}} = 2.65^A$$

برای محاسبه جریان های طرفین مبدل به نسبت تبدیل ترانس توجه بیشتری شود.

$$I_{Drms} = I_{2rms} = \frac{65}{\sqrt{3}}\sqrt{\frac{20-9.9-4}{20}} = 20.7^A$$

$$C\frac{\Delta V}{\Delta t} = \frac{50}{5} = 10^A \ , \ \Delta t = DT_S + 4^{\mu sec} = 13.9^{\mu sec} \Rightarrow C = \frac{10\times13.9^{\mu sec}}{0.01\times5} = 2.78^{mF}$$

$$V_o(DT_S^+) - V_o(DT_S^-) = V_C(DT_S^-) + R(I_M - I_o) - V_C(DT_S^-) + RI_o = R_{ESR} I_M = 1.95^V$$

بازهم دهید : ESR

مقدار خازن فوق زیاد بنظر است که اثر ESR خازن را نادیده بگیریم. در صورتیکه برای خازن های الکترولیتی داریم:

$R_{ESR} \cdot C \simeq 50 \rightarrow 80^{\mu sec}$ $\Rightarrow R_{ESR} \simeq 30^{m\Omega}$ $\Rightarrow V_{ESR} = (65-10)\times0.03 = 1.65^V$

همان طور که مشاهده می شود ریپل ولتاژ ناشی از ESR بسیار بیشتر از ریپل ولتاژ ناشی از دشارژ خازن است. برای حل این مشکل می توانیم از یک طبقه فیلتر در خروجی استفاده کنیم. راه دیگر این است که خازن خروجی را با ESR بسیار کوچک انتخاب کنیم (مثلاً 10 برابر) که در این صورت ESR تقریباً $1/10$ خواهد شد و میزان افت ولتاژ به شدت کاهش می یابد. راه سوم این است که به همراه خازن خروجی از یک خازن فرکانس بالای دیگر (با ESR بسیار کوچک) استفاده شود، تا نوسانات فرکانس بالای موج جریان damp شود.

Equivalent series resistance

تمرین: مثال فوق را برای کارکرد در حالت CCM طراحی کنید.

« پایان جلسه »

13871729

بنام خداوند بخشنده ی مهربان

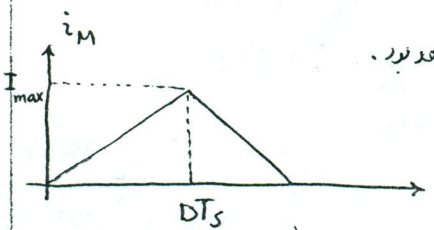
جلسه ی نهم

در این جلسه می خواهیم مثال قبل را برای کار در حالت CCM حل کنیم:

در این حالت هم شبیه حالت DCM نسبت ترانس به صورت $N_1/N_2 = 10$ خواهد بود.

جریان سمت تغذیه کننده در حالت فرزی به صورت زیر خواهد شد:

$$I_{in} = \frac{I_{max}}{2} D = \frac{P_o}{\eta} \Big/ V_{in} \Rightarrow I_{in}^{(min)} = I_{in}\Big|_{V_{in}=60}$$



جریان ورودی تنها برازای $t \leq DT_S$ جریان i_M را دنبال می کند.

حالت فرزی به ازای P_{omin} و ماکزیمم ولتاژ ورودی رخ می دهد.

برای محاسبه‌ی مقدار خازن لازم است بیشترین توان را به‌عنوان توان خروجی محاسبه کنید و همین باید D هم ماکزیمم باشد پس:

$$D_{max} = 0.568 \Rightarrow C = \frac{10\,DT_S}{DV} = \frac{5.68}{0.05 \times 50^{kHz}} = 2.27^{mF}$$

$$I_{max} = \frac{V_{in}-1}{L_m} DT_S \Rightarrow D^2 \left(\frac{V_{in}-1}{2L_m}\right) T_S = \frac{5}{0.8 \times V_{in(max)}}$$

با توجه به صفر شدن ولتاژ on کلیدها، برای محاسبه‌ی D باید از رابطه‌ی $\langle v_L \rangle = 0$ استفاده کرد.

$$\frac{V_{in}-1}{L_m} DT_S = \frac{(V_o+1)}{L_m} \frac{N_1}{N_2} (1-D) T_S \quad , V_{in} = 60 \Rightarrow DT_S = 10.1 \times 10^{-6}\,sec \;, L_M = 1.44^{mH}$$

ماکزیمم جریان ورودی درحالتی رخ می‌دهد که توان خروجی ماکزیمم بوده ولتاژ ورودی می‌نی مم باشد.

$$\min\left(I_{Tdc} = I_{in\,dc}\right) = \frac{50}{0.8} \times \frac{1}{38} = 1.64^{A}$$

$$\langle v_{L_m} \rangle = 0 \Rightarrow (38-1)\,DT_S = (5+1)\,\frac{N_1}{N_2}(1-D)T_S \Rightarrow D = 0.62$$

↑ فقط به ازای $t \le DT_S$ جریان ورودی با i_M برابر است.

$$I_{in\,dc} = \frac{50}{0.8} \times \frac{1}{38} = \frac{I_{min}+I_{max}}{2} D \quad , I_{max} = I_{min} + \frac{38-1}{L_m} DT_S$$

$$\Rightarrow I_{max} = I_{Tmax} = 2.9^{A} \Rightarrow i_{Dmax} = 29^{A} \quad , \; I_{Trms}$$

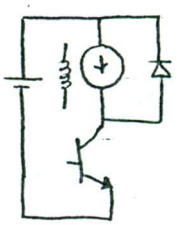
به کمک داده های بدست آمده، I_{Drms} قابل محاسبه خواهند بود.

همان طور که در محاسبات دیده می‌شود سطح در حالت CCM به مراتب بزرگ‌تر از حالت DCM است ولی پیک جریان در حالت DCM بسیار بیشتر از حالت CCM است.

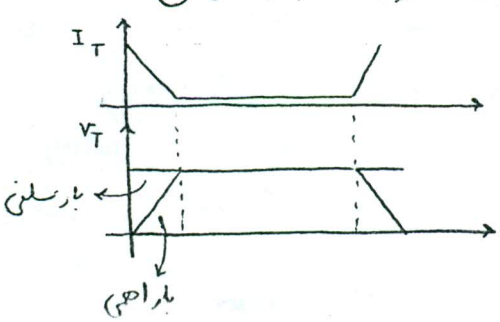
در عمل بهتر است سطح را برای حالت مرزی طراحی و کنترل کنیم زیرا وجود سطح در حالت CCM سبب می‌شود رابطه ولتاژ ورودی و خروجی ساده‌تر شود و از طرف دیگر به خاطر نزدیکی به حالت DCM، سرعت سطح و دینامیک آن بالاتر خواهد بود. علاوه بر این اگر در حالت مرزی کار کنیم، جریان کلید پس از روشن شدن از صفر زیاد می‌شود درحالیکه اگر در حالت CCM باشیم جریان کلید پس از روشن شدن باید در زمان بسیار کمی به I_{min} برسد. حسن دیگر این است که اگر در زمان روشن کردن کلید، دیود دارای جریان باشد، به ناگاه جریان با زیادی تقریبی از آن عبور کرده و سبب ایجاد تلفات زیادی در دیود می‌شود و بهتر است با صفر کردن جریان قبل از روشن کردن switch اثر reverse recovery را از بین ببریم و اینا شکل حالت مرزی سطح دیود flyback به شرح زیر است:

Critical Conduction Mode

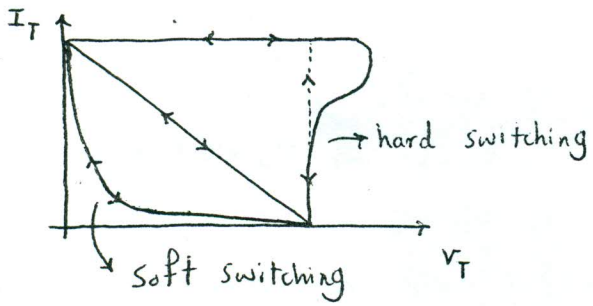
اگر سطح در حالت مرزی باشد و ولتاژ ورودی و خروجی ثابت باشد، در این صورت D ثابت خواهد بود و برای نگه داشتن جریان در حالت مرزی لازم است که فرکانس کلیدزنی را با تغییر دوره‌ی تناوب، تغییر دهیم که این سبب می‌شود فیلترهای نصب شده در سطح کارایی مناسب را نداشته باشند. نکته‌ی دیگر هم این است که با کاهش بار فرکانس کلیدزنی به حدی زیاد می‌شود که دیگر برای switch ها قابل تحمل نبوده و لازم است حالت عملکردی تغییر کند.



تلفات کلیدزنی برای بارهای اهمی بسیار کمتر از بارهای اندوکتیو است که با یک دیود چرخ آزاد همراه شده‌اند.



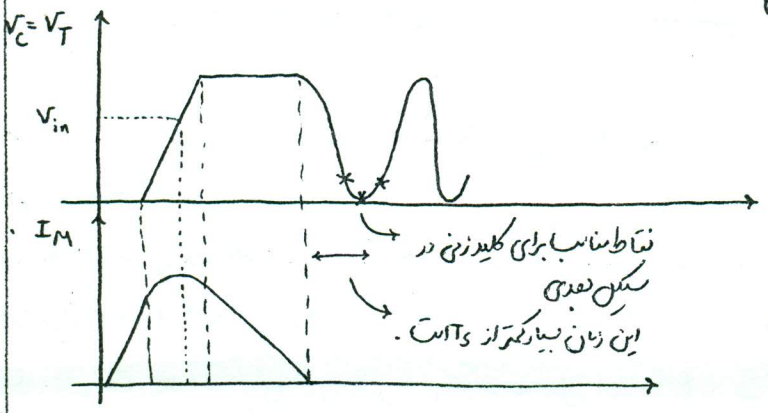
بهترین حالت برای کلیدزنی این است که وقتی که جریان کلید به صفر رسیده آنرا خاموش کنیم. و وقتی که جریان آن صفر است کلید را روشن



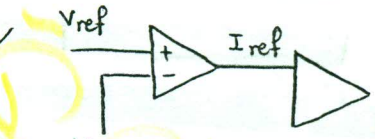
گفته می‌شود soft switching گفتیم به این روش

فرض کنید سل flyback در حالت مرزی کارکند و یک خازن با کلید آن موازی شده باشد، در این صورت تا وقتی که ولتاژ خازن به $V_{in}+V_o'$ نرسیده باشد، دیود روشن نخواهد شد و زمانی هم که جریان سلف به صفر برسد دیود خاموش می‌شود. این سیستم سلف می‌شود ولتاژ کلید به آرامی بالا برود.

دقت شود زمانی که سلف جریان صفری رسد، خازن و سلف باهم به تشدید می‌روند و ما باید در سیکل بعد جایی کلید را روشن کنیم که ولتاژ خازن صفری شود. به این سل ها Quasi resonance fly گفته می‌شود.



یکی از روش های کنترل سل ها روش کنترل ولتاژ است و روش دیگر کنترل جریان است.
در روش کنترل جریان، خطای ولتاژ مرجع جریان را می سازد.



اگر در حوزه‌ی Error Amplifier یک limiter قصب شود می‌توانیم همزمان هم سل را کنترل کرده و هم از switch حفاظت کنیم.

یکی از مزایای سیستم کنترل جریان این است که جریان حوزه‌ی به دنبال جریان ref وابستگی خواهد داشت و به این طریق می‌توانیم برای تغذیه‌ی یک بار از چند سل موازی استفاده کنیم و جریان هرکدام را به روی مقدار خاصی تنظیم خواهیم کرد. (مثلاً هرکدام نصف جریان بار را می‌توانند بدهند)

اگر دو سل را با هم موازی کنیم و فرمان کلیدزنی آنها را با اختلاف فاز 180 درجه فرض کنیم در این صورت خازن حوزه‌ی یک سل flyback با فرکانس دو برابر خواهد دید.

بنظر این است که زمان اعمال پالس های کنترل یک سل، نیم سیکل با سل دیگر اختلاف داشته باشد.

" پایان جلسه "

بنام خداوند بخشنده‌ی مهربان

جلسه‌ی دهم

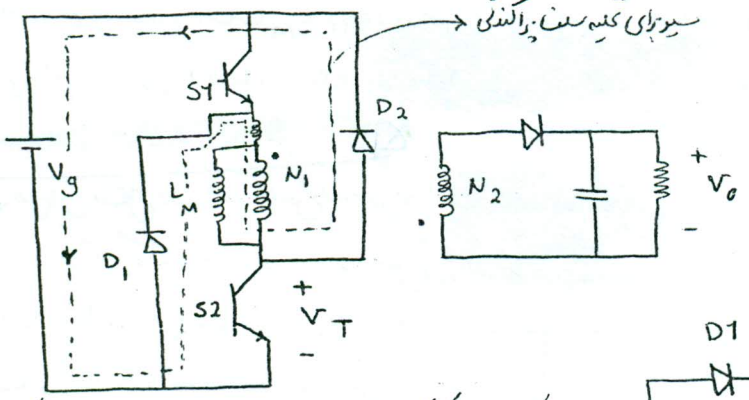
1387,8,6

برای بالابردن توان سل flyback یکی از راههای موجود، استفاده از سل دو کلیده است. ساختار این سل در صفحه‌ی بعد آمده است. در این مدار هر دو کلید با هم روشن و یا خاموش می‌شوند. در این مدار حد ولتاژ V_T، برابر ولتاژ ورودی است (به دلیل وجود دیودهای نصب شده در مدار) بنابراین rating کلیدهای استفاده شده در این سیستم به مراتب می‌تواند کمتر از سل عادی باشد.

$$V_T = V_{in} + \frac{N_1}{N_2} V_o$$ (حداکثر ولتاژ روی کلید در سل flyback تک ترانسه)

البته تا زمانیکه جریان از دیود ها عبور کرده و دیودها روشن هستند.

double ended flyback

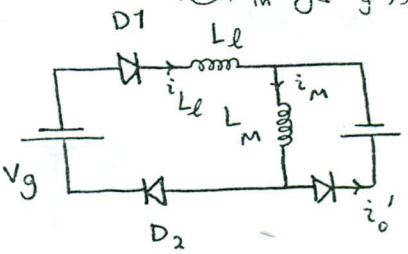


سیم برای کنیه سلف پراکندگی

در صورت بسته بودن هر دو کلید و با فرض وجود سلف های پراکندگی بدار تعادل سیل و دیود را می توانیم به صورت زیر ترسیم کنیم:

$$i_{L_l}(0^-) = i_{L_m}(0^-)$$

در معادلات نوشته شده بجای V_g همان V_{in} است.



$$V_o' = V_o \frac{N_1}{N_2}$$

برای اینکه اثر سلف پراکندگی تراکنش خنثی شده و در معادلات دینامیکی تأثیری نگذارد لازم است که $\frac{V_g \cdot L_m}{L_m + L_l} > V_o'$ باشد و این یعنی $D < \frac{1}{2}$

$i_{L_l} > 0 \Rightarrow D_1, D_2 : on$

$$V_g \frac{L_M}{L_M + L_l} > V_o' \longrightarrow V_{L_M} = V_o' \Rightarrow i_M = i_p - \frac{V_o'}{L_M} t$$

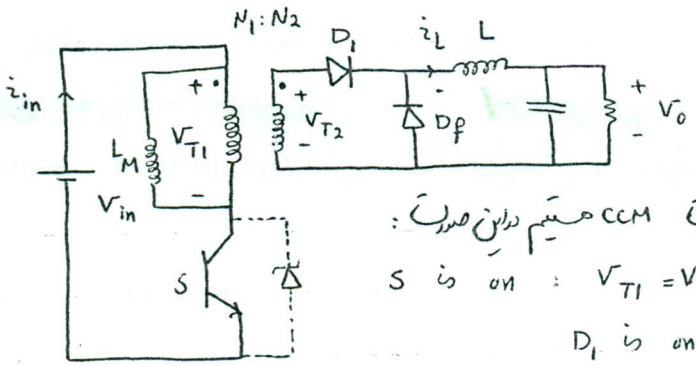
جریان مغناطیس

$$V_{L_l} = V_g - V_o' \longrightarrow i_{L_l} = i_p - \frac{V_g - V_o'}{L_l} t$$

براساس روابط فوق هرچه $\frac{V_g - V_o'}{L_l}$ بزرگتر باشد i_{L_l} سریع تر به صفر میل می کند.

تمرین: مثال حساب شده قبل را برای سیل دو کلیده flyback در حالت DCM انجام دهید و با فرض $L_l = \frac{L_M}{20}$ توسط شبیه سازی بازگشت توان ذخیره شده در L_l را به منبع مشاهده کنید.

سیل Forward :



عملکرد پیوسته یا ناپیوسته ی این سیل براساس جریان سلف خروجی تعیین می شود. حال فرض کنید در حالت CCM هستیم در این صورت:

S is on : $V_{T1} = V_{in}$, $V_{T_2} = \frac{N_2}{N_1} V_{in}$, D_f is off,

D_1 is on , $V_L = V_{T_2} - V_o = \frac{N_2}{N_1} V_{in} - V_o$

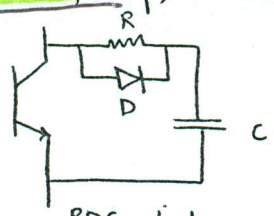
$$i_{in} = i_T = i_L \frac{N_2}{N_1}$$

S is off : $i_T = 0$, $i_{D1} = 0$, D_1 is off , D_f is on , $V_L = -V_o$

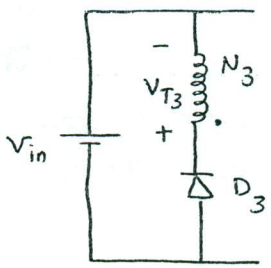
$$\langle V_L \rangle = 0 \Rightarrow \left(\frac{N_2}{N_1} V_{in} - V_o\right) D + (1-D)(-V_o) = 0 \Rightarrow \frac{V_o}{V_{in}} = \frac{N_2}{N_1} D$$

در این سیل می توانیم با تغییر $\frac{N_2}{N_1}$ به حداکثر ولتاژ خروجی مطلوب برسیم و با تغییرات جزئی در D ولتاژ خروجی را کنترل نماییم. اثر تقسیم سلف مغناطیس کنندگی در این مدار به صورت یک المان پارازیت است. در زمان قطع سلف

کلید D_1 اجازه ی تخلیه شدن به سلف L_M را نمی دهد و درنتیجه پرش جریان در لحظه ی اسپایک ولتاژ روی کلید خواهیم داشت که برای حل این مشکل می توانیم از دیود زنر یا استابر RDC موازی با کلید برای تلف کردن انرژی سلف استفاده کنیم. رسپل های سنتیم باید تا جایی که ممکن است L_M را افزایش دهیم.

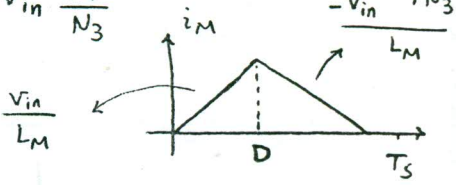


راه دیگر برای حل این مشکل استفاده از ترانس سه سیم پیچ است. سیم پیچ سوم این ترانس ها به صورت زیر به کمک یک دیود به منبع متصل می شود:



در این صورت در لحظه ی روشن بودن کلید، D_3 بایاس معکوس است و در لحظات خاموشی کلید D_3 روشن می شود. زیرا جریان L_M می خواهد از سر نقطه دار ترانس خارج شود پس در ثانیه باید جریان به سر نقطه دار وارد شود.

$$i_M > 0 \longrightarrow D_3 \text{ is on}, \quad V_{T3} = -V_{in} \longrightarrow V_{T1} = -V_{in}\frac{N_1}{N_3}$$



برای اینکه جریان سلف تخلیه ی انرژی مغناطیسی کند قبل از پریود بعدی به صفر برسد لازم است که:

$$D_{max}V_{in} + (1-D_{max})\left(\frac{-N_1}{N_3}V_{in}\right) = 0$$

$$\Rightarrow \frac{D_{max}}{1-D_{max}} = \frac{N_1}{N_3} \Rightarrow D_{max} = 1/\left(1+\frac{N_3}{N_1}\right)$$

در ساخت این ترانس سیم پیچ ها کنار هم پیچیده می شوند و این یعنی $N_1 = N_3$ پس:

$D_{max} = 1/2$

ولی چون جریان عبوری از سیم پیچ یک بیشتر از سیم پیچ سوم است پس قطر این سیم ها باید از سیم پیچ سوم بیشتر انتخاب شود. معمولاً جریان تخلیه ی انرژی مغناطیسی مقدار بسیار کوچکی است.

در حالتی که سیم پیچ سوم وجود ندارد حداکثر ولتاژ حالت قطع switch از روی تعداد خازن و یا نوع دیود زنر تعیین می شود ولی در حالتی که از ترانس سه سیم پیچه استفاده می کنیم داریم:

$$V_T = V_{in} - V_{T1} = V_{in}\left(1+\frac{N_1}{N_3}\right) = 2V_{in}$$

در ضمن باید اثر Spike های ناشی از جریان سلف های پراکندگی را لحاظ کرده ایم.

« پایان جلسه »

به نام خداوند بخشنده ی مهربان — جلسه ی یازدهم — 1387,8,11

تمرین سری دوم: 10_2 ، 10_3 ، 10_4 ، 10_5 ، 10_8 ، 10_16 — تاریخ تحویل: 1387,8,25

وجود سلف پراکندگی در ترانس های ایزولاسیون سبب ایجاد اسپایک ولتاژ در سیل forward می شود. در اینجا هم ما به سیل flyback می توانیم با استفاده از روش دو کلیده اثر سلف های پراکندگی و تخلیه ی مغناطیسی کندگی ترانس را برطرف نماییم. مدل این سیستم در صفحه ی بعد آورده است:

↗ البته لازم به ذکر است که در دو کلیده کردن، در سیل flyback تنها اثر سلف های پراکندگی را از بین می برد و نه اثر سلف های تخلیه ی مغناطیسی کندگی را. ولی در سیل forward از بین اثر هر دو سلف کاربرد دارد.