به نام خداوند بخشنده‌ی مهربان

در اینورترهای دوسطحی اگر توان اینورتر زیاد باشد آنگاه ولتاژ باس DC نیز زیاد بوده و در نتیجه پیش ولتاژ در خروجی سینوسی نیز زیاد خواهد بود که این سبب بروز اشکال در خازن‌های پارازیتی و ... خواهد شد. از آنجائیکه معمولاً اینورترها به صورت V/f ثابت کنترل می‌شوند بنابراین می‌توانیم ولتاژ لینک DC اینورترها را پایین آورده و خروجی اینورتر را به یک ترانس افزاینده بدهیم. حسن دیگر این روش این است که rating ولتاژ کلیدها نیز پایین آمده و خود ترانس نیز به عنوان فیلتر برای خروجی عمل می‌کند. دقت کنید که در این روش برای پایین آوردن ولتاژ ورودی لازم است از یک ترانس دو ورودی نیز استفاده کنیم (لازم به ذکر است که دو از کم‌ترین کلیدها بسیار ساده‌تر از سوئیچ‌های آنها است) دقت شود که در روش مذکور rating جریان کلیدها زیاد شده و نیاز به توان‌های گران آنها داریم.

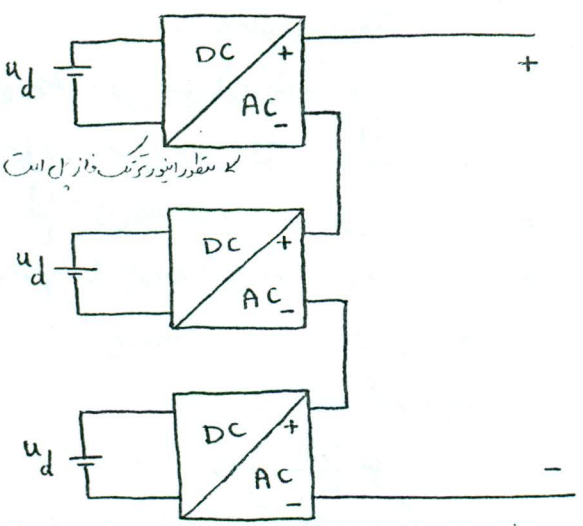
راه دیگری که برای پیاده‌سازی اینورترهای توان بالا وجود دارد استفاده از اینورترهای چندسطحی است، در این صورت پیش ولتاژ خروجی کمتر شده و حداکثر ولتاژ قابل تحمل کلیدها کاهش می‌یابد. به عنوان مثال در اینورتر دوسطحی خروجی دو حالت $\frac{V_d}{2}$ و $\frac{-V_d}{2}$ دارد ولی در یک نوع اینورتر ساده سه‌سطحی خروجی در سه حالت $\frac{V_d}{2}$، ۰ و $\frac{-V_d}{2}$ می‌تواند قرار گیرد.

اینورترهای چندسطحی:

ساده‌ترین ساختار اینورترهای چندسطحی از ترکیب اینورترهای تک فاز ساخته می‌شود (ساختار آبشاری یا cascade). خروجی هر سل می‌تواند u_d، ۰ و یا $-u_d$ باشد، پس تا دیرکتلهای ولتاژ در این سل می‌تواند تا دیرکتل زیر را بسازد:

$$-3u_d, -2u_d, -u_d, 0, u_d, 2u_d, 3u_d$$

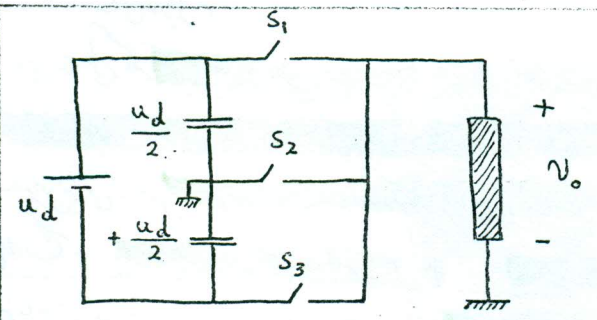
در این صورت ولتاژ خروجی را می‌توانیم به صورت زیر با خروجی کلیدزنی پایین بسازیم:



که تنها در اینورتر تک فاز این است.

در این سل حداکثر ولتاژ روی هر کلید به مقدار u_d خواهد بود. مشکل این روش در ساخت سل‌های DC ایزوله برای ورودی سل‌ها است، یکی از راه‌های حل برای عملی کردن این سیستم استفاده از ترانس با چند سکوندر خروجی است. کاربرد دیگر این سل‌ها در نیروگاه‌های خورشیدی است زیرا منابع DC متولتاژ تک از همدیگر ایزوله هستند (به صورت ذاتی).

ساختار دیگری که وجود دارد به Diode clamped مشهور است. در این روش تعدادی خازن برای تقسیم ولتاژ ورودی لینک DC قرار می‌گیرند. همان طور که دیده می‌شود این سل یک اینورتر سه‌سطحی است.



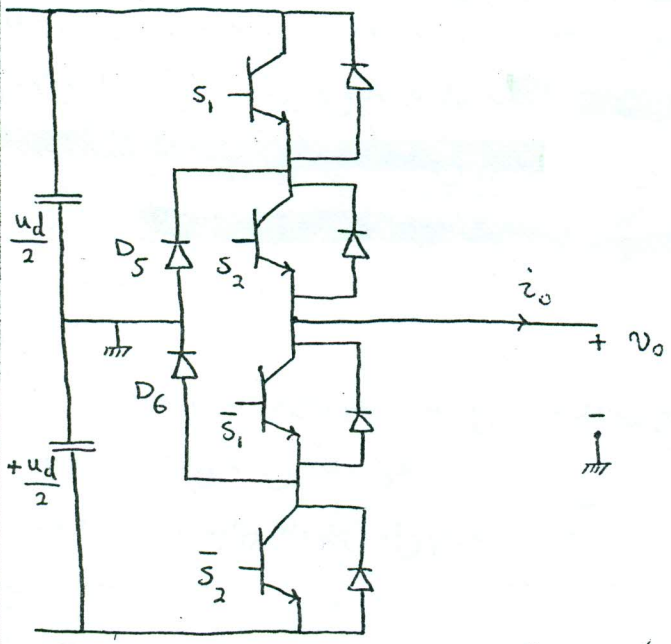
S_1: on , $v_o = u_d/2$

S_2: on , $v_o = 0$

S_3: on , $v_o = -\frac{u_d}{2}$

ساختار عملی این سلول به صورت زیر می باشد:

فرمان های S_1 و $\bar{S}_1$ ، not همدیگر هستند و فرمان های S_2 و $\bar{S}_2$ هم not یکدیگری باشند.



S_1, S_2: on $\rightarrow v_o = u_d/2$

S_1: off, S_2: on $\rightarrow v_o = 0$

S_1, S_2: off $\rightarrow v_o = -u_d/2$

در این سلول حداکثر ولتاژ وارده بر هر کلید $u_d/2$ خواهد بود.

در سلول 5 سطحی ولتاژ ورودی توسط 4 خازن به دامنه های $\frac{u_d}{4}$ تقسیم بندی می شود. این ساختار در مقاله آمده است. در این سلول ولتاژ خروجی برابر $\frac{u_d}{2}$ ، $\frac{u_d}{4}$ ، 0 ، $-\frac{u_d}{4}$ و $-\frac{u_d}{2}$ را می تواند داشته باشد. در این ساختار حداکثر ولتاژی که روی دیود های مختلف می افتد متفاوت است و در این ساختار لازم است یا از دیود با rating های مختلف استفاده کنیم و یا از سری کردن دیود ها بهره ببریم. نکته ی مهم دیگر این که rating ولتاژ کلیدی switch ها برابر $\frac{u_d}{4}$ می باشد.

به طور کلی در یک اینورتر N سطحی $2(N-1)$ کلید تمام کنترل شونده نیاز داریم که rating ولتاژ آنها $\frac{u_d}{N-1}$ است و تعداد $(N-1)(N-2)$ دیود نیز با rating ولتاژ $\frac{u_d}{N-1}$ نیاز خواهیم داشت. (این دیود ها غیر از دیودهای آنتی پارالل switch ها هستند)

مشکلی که در این سیستم ها وجود دارد این است که محدوده زمانی که خازن های مختلف جریان بار را تأمین می کنند متفاوت است و این سبب می شود بالانس ولتاژ بین خازن ها از بین برود. در شرایطی که جریان 90 درصد از ولتاژ عقب تر است خود به خود بالانس ولتاژ ایجاد می شود ولی هرچه این اختلاف فاز کمتر شود، عدم بالانس ولتاژ خازن ها اکثر می شود و برای رفع آن باید از روش های متفاوت استفاده شود. (دلیل وجود این عدم بالانس این است که برای ساخت یک ولتاژ هر فاز یک الگوی کلیدزنی وجود دارد)

نمونه دیگر از سلول های چند سطحی سلول های flying capacitor هستند. برای مشاهده ساختار این سلول به مقاله مراجعه شود. با بررسی الگوهای کلیدزنی در می یابیم که در این سلول با pattern های کلیدزنی مختلف می توانیم یک ولتاژ خاص را در خروجی بسازیم، این قابلیت سبب می شود با استفاده از الگوهای مختلف بتوانیم بار روی خازن ها را تقسیم بندی کرده و به صورت متوسط از خازن ها جریان بکشیم تا هر خازن با تولید ولتاژ، بالانس ولتاژ خازن ها را هم انجام دهد. این شکل این روش در این

است که قیمت خازن های High Voltage به کار رفته بالا بوده و قابل توجه است. (دلیل روش برای کاهش ولتاژ خازن ها از سری کردن آنها استفاده می شود.)

- پایان جلسه -

به نام خداوند بخشنده مهربان — جلسه ی بیست و یکم — 1387,9,16 — به انتهای جزوه مراجعه شود.

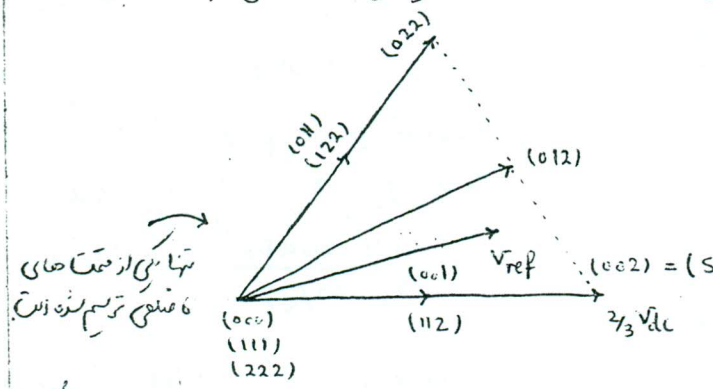
در اینورترهای دو سطحی رابطه بین ولتاژ فازها و الگوی کلیدزنی به صورت روبرو قابل نمایش است: مشابه

$$\begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} = \frac{U_d}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} S_a \\ S_b \\ S_c \end{bmatrix}$$

در این اینورترها S_a یا 1 یا 0 است. رابطه ی روبرو برای اینورترهای N سطحی نیز صادق است ولی در این حالت S_a = 0 ... یا N-2 یا N-1 خواهد بود. اگر S_a برابر با N-i باشد یعنی ولتاژ فاز a، i سطح پایین آمده است. در رابطه ی بالا برای اینورترهای N سطحی لازم است جمله ی $\frac{U_d}{3}$ را به $\frac{U_d}{3(N-1)}$ تغییر دهیم. حال تبدیل برداری زیر را تعریف می کنیم: (به پایین توضیحات مراجعه شود)

$$\bar{V} = \frac{2}{3} \frac{V_{dc}}{N-1} \left(S_a + a S_b + a^2 S_c \right)$$

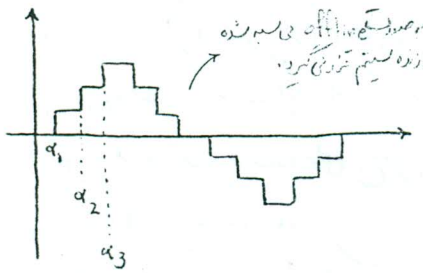
در این سیستم ها در حالت کلی N^3 بردار کلیدزنی داریم ولی از این بردارها تنها $3N(N-1)+1$ از آنها از هم متمایز هستند. به عنوان مثال در یک اینورتر سه سطحی برخی از بردارها به صورت زیر هستند:



برای حالت SVM و اینورترهای دو سطحی عمل می کنیم:

برای ساخت بردار V_{ref} که در شکل دیده می شود لازم است از بردارهای مرزی این ناحیه استفاده کنیم یعنی باید آن را به صورت ترکیبی از بردارهای (002)، (001) و (012) بنویسیم. البته این روش در حالت کلیدزنی های بالا مناسب است ولی در حالت های کلیدزنی پایین تری ترسیم تری از بردار V_{ref} را به عنوان ولتاژ خروجی اعمال کنیم، یعنی در هر لحظه برداری تنها که بردار ولتاژ در خروجی ظاهر می شود، در اینورترهای چند سطحی با N زیاد روش افرایش مناسب تری خواهد داشت.

در روش PWM برنامه ریزی شده سعی می شود زوایایی به گونه ای اعمال شوند که یک سری از هارمونیک ها حذف شوند و یک تابع هدف بهینه سازی شود.



در این روش نرخ کلیدزنی کم است. در اصل در کلیدزنی با نرخ کم نمونه برداری برابر خواهد بود.

مبدل های AC به DC:

در یک سیستم درایو آن را به صورت اصولی بعد تعریف می کنیم:

همان طور که دیده می‌شود pf نشان دهنده میزان هزینه‌ای است که به ازای یک میانگین توان مشخص پرداخت کرده‌ایم.

$$pf = \frac{\langle P \rangle}{Rms(I) \cdot Rms(V)}$$

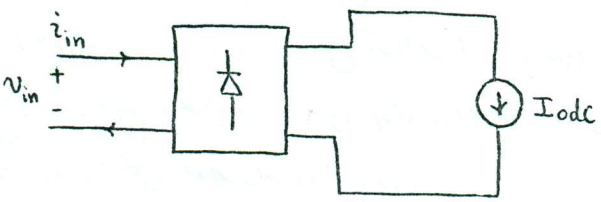
این جمله rating ظرفیت‌ها را تعیین می‌کند

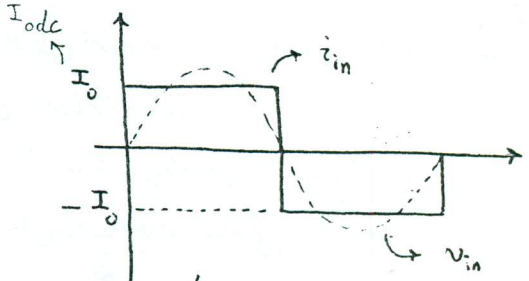
این جمله میانگر تلفات است.

$$THD: \text{total harmonic distortion} = \frac{Rms(v_h)}{Rms(v_1)} = \sqrt{\frac{V_{rms}^2 - V_{1rms}^2}{V_{1rms}^2}}$$

$$v_o(t) = v_1(t) + \underbrace{\sum_{K=2}^{\infty} v_K(t)}_{v_h(t)}$$

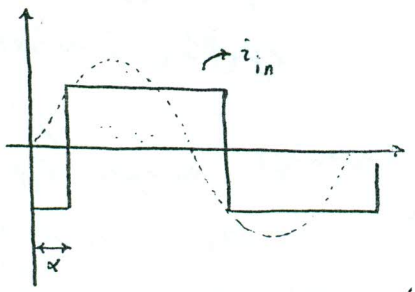
ساده‌ترین یکسوسازی که وجود دارد، یکسوساز دیودی است.





$$i_1 = \frac{4}{\pi} I_o \sin(\omega t) \quad , I_{in,rms} = I_{odc}$$

اگر از یکسوساز تریستوری با زاویه آتش α استفاده کنیم $i_1 = \frac{4}{\pi} I_o \sin(\omega t - \alpha)$ خواهد بود و شکل موج جریان ورودی هم به صورت زیر است:



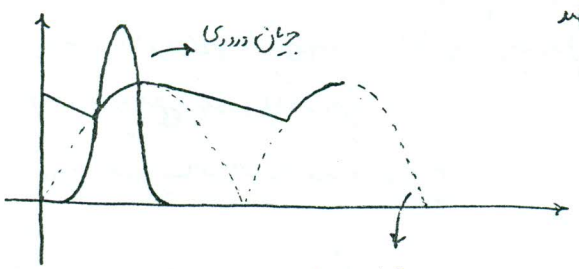
(ماکزیمم ولتاژ ورودی (پیک ولتاژ) ← V_m)

$$\langle P \rangle = V_{odc} I_o = \frac{2}{\pi} V_m \cos\alpha \, I_o$$

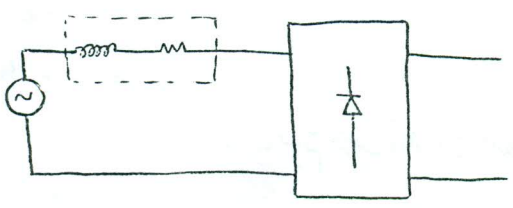
$$PF = \frac{2/\pi \, V_m \cos\alpha I_o}{I_o \, V_m/\sqrt{2}} = 0.9 \cos\alpha$$

برای یکسوساز دیودی THD جریان برابر 48.3 درصد است.

معمولاً یکسوسازهای دیودی را برای یکولاسیون بهتر جوری با یک خازن موازی می‌کنند. که در این حالت شکل موج جریان و ولتاژ خروجی به صورت زیر خواهد بود. در این حالت THD جریان 136 درصد و pf حدوداً 0.5 خواهد بود. اگر یکسوسازهای دیودی بدون فیلتر ورودی به شبکه وصل شوند، به دلیل کشیدن جریان‌های سوزنی شکل و وجود اندوکتانس در خطوط، سبب ایجاد اغتشاش در ولتاژ دیگر بارهای متصل به شبکه خواهند شد، برای رفع این مشکل از استانداردهای IEEE استفاده می‌شود.



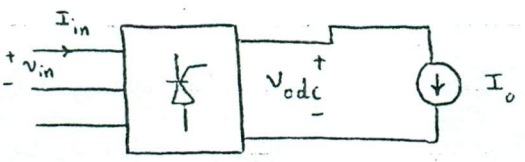
نوع ولتاژ بدون خازن موازی

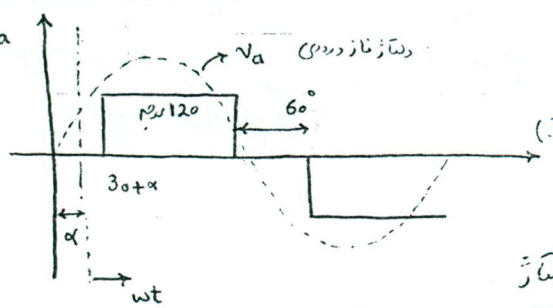


براساس استاندارد IEEE519 اگر جریان اتصال کوتاه شبکه I_{sc} باشد آنگاه اگر $I_{sc}/I_1 > 20$ باشد حد مجاز هارمونیک‌های ولتاژی 4 درصد است (I_1 تعداد بوتر

جریان ورودی یکسوساز است.) واگر $\frac{I_{sc}}{I_1}$ بین 20 تا 50 باشد، حد مجاز هارمونیکی 7 درصد و در صورتیکه $\frac{I_{sc}}{I_1}$ بین 50 تا 100 باشد حد مجاز هارمونیکی 10 درصد خواهد بود.

حال فرض کنید از یکسوساز 6 پالسه ترانزیستوری بعنوان خازن حوضی استفاده شود. در این صورت:





پیک ولتاژ فاز V_{ip} ،
$V_{odc} = \frac{3\sqrt{3}}{\pi} V_{ip} \cos\alpha$

$i_a = \sum I_h \sin(h\omega t - h\alpha)$

$I_h = \frac{4}{\pi} \frac{I_o}{h} \sin(h\pi/3)$ ، $I_1 = \frac{4I_o}{\pi} \sin\pi/3$

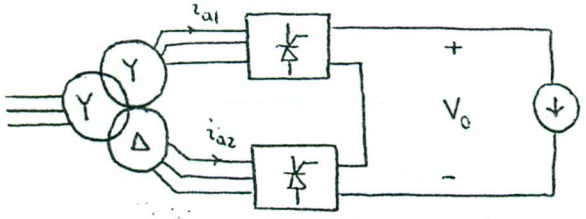
در روابط فوق $h = 6K \pm 1$ است. (برای $h = 3K$ ، $I_h = 0$ است.)

$I_{rms} = \sqrt{\frac{2}{3}} I_o \Rightarrow THD(i_a) = 0.31$

در اینجا فرض می کنیم توان تولیدی تنها به کمک مولفه هارمونیک اصلی ولتاژ ایجاد شود، در این صورت:

$PF = \frac{I_{1rms}}{I_{rms}} \cos\alpha = \frac{2\sqrt{3}/\sqrt{2}\pi}{\sqrt{\frac{2}{3}}} \cos\alpha = 0.955 \cos\alpha$ (پس توضیحات داده شود)

همانطور که مشاهده می شود علاوه بر بالا رفتن شکل جریان های شبکه به کمک یکسوساز سه فاز، THD جریان و PF هم نسبت به یکسو سازهای تک فاز بهبود یافته است.



با ادامه کردن یکسوسازهای ترانزیستوری به صورت دو برابر می توانیم یکسوسازهای 12 پالسه و ... بسازیم. فرض کنید ولتاژ ورودی ثانویه ها یکسان باشد (هر دو ولتاژ فاز V_i فرض شوند)

در این صورت $V_{odc} = 3.31 V_{ip} \cos\alpha$ در این سیستم جریان ورودی یک جریان 12 پله ای خواهد بود که برای مشاهده آن می توانید به کتاب مراجعه کنید. دقت شود که اگر ولتاژهای حوضی ترانس های Y و Δ یکسان فرض شوند، در این صورت نسبت دور آنها یکسان خواهد بود، THD و PF این نوع از یکسوساز 6 پالسه مراتب بهتر خواهد بود.

« پایان جلسه »

به نام خداوند بخشاینده مهربان — جلسه ی بیست و دوم — 1387,9,25

در یکسوساز 12 پالسه در جریان های ورودی ترانس هارمونیک های مضرب 3 و هم چنین هارمونیک های پنجم و هفتم وجود نخواهد داشت. در این صورت هارمونیک های موجود به صورت $n = 12K \pm 1$ بوده و داریم:

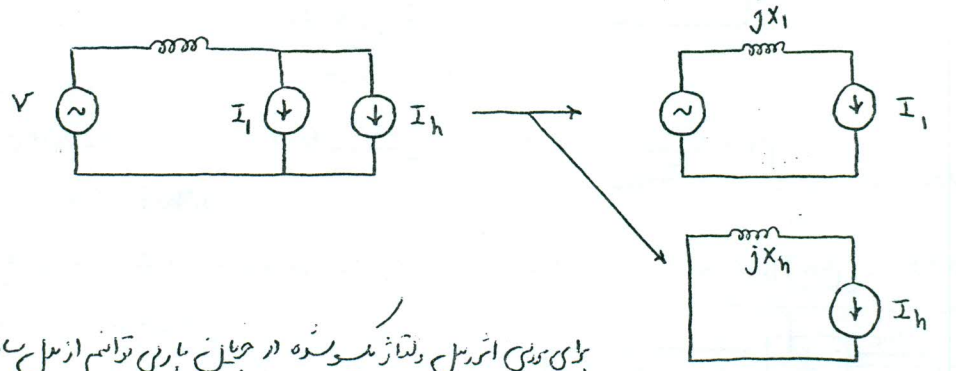
$THD_i = 0.151$ ، $PF = 0.99 \cos\alpha$

در ادامه می خواهیم وضعیت یکسو کننده های مختلف را از نظر جریان ورودی مورد بررسی قرار دهیم:

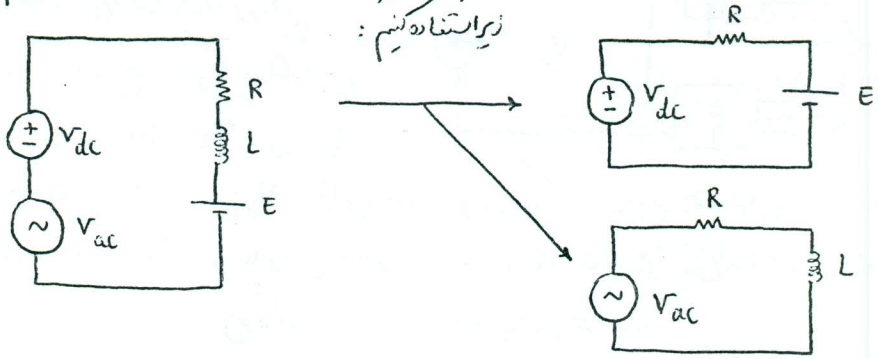
	1 ph	3ph	12 pulse
THD	0.483	0.31	0.151
PF	0.9 cosα	0.955 cosα	0.99 cosα
Harmonics	ندارد	6K±1	12K±1

درکلیه حالات دامنه‌ی هارمونیک hام $\rightarrow$ $1/h$ دامنه‌ی هارمونیک اول جریان است.

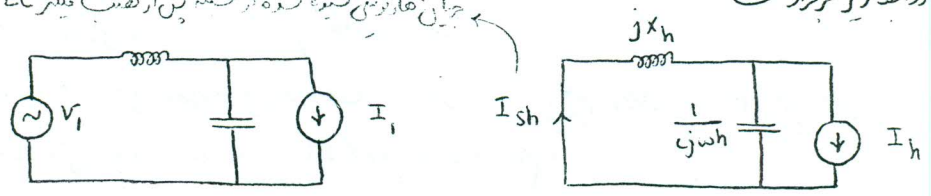
برای بررسی تأثیر سیل‌ها بر شبکه می‌توانیم آنها را به دو صورت مدل سازی کنیم: اگر ورودی یکسوساز به صورت منبع ولتاژ باشد سیل را به صورت منبع جریان هارمونیکی در نظر می‌گیریم و اگر تغذیه یکسوساز به صورت منبع جریان باشد سیل را به صورت یک منبع ولتاژ هارمونیکی سیل می‌کنیم.



برای بررسی اثر سیل ولتاژ یکسو شده از جبران پاری توانیم از مدل سازی زیر استفاده کنیم:



برای حذف اثر هارمونیک‌های توانیم در ورودی سیل از فیلتر passive، LC استفاده کنیم. در این صورت برای هارمونیک اصلی و دیگر هارمونیک‌ها روابط زیر برقرار است:



$$\Rightarrow I_{sh} = \frac{I_h \frac{1}{cjwh}}{jLwh + 1/cjwh} = \frac{I_h}{1-LCwh^2}$$

همان طور که دیده می‌شود با استفاده از فیلتر ورودی دامنه هارمونیک hام نسبت به حالت عادی تا نسبت

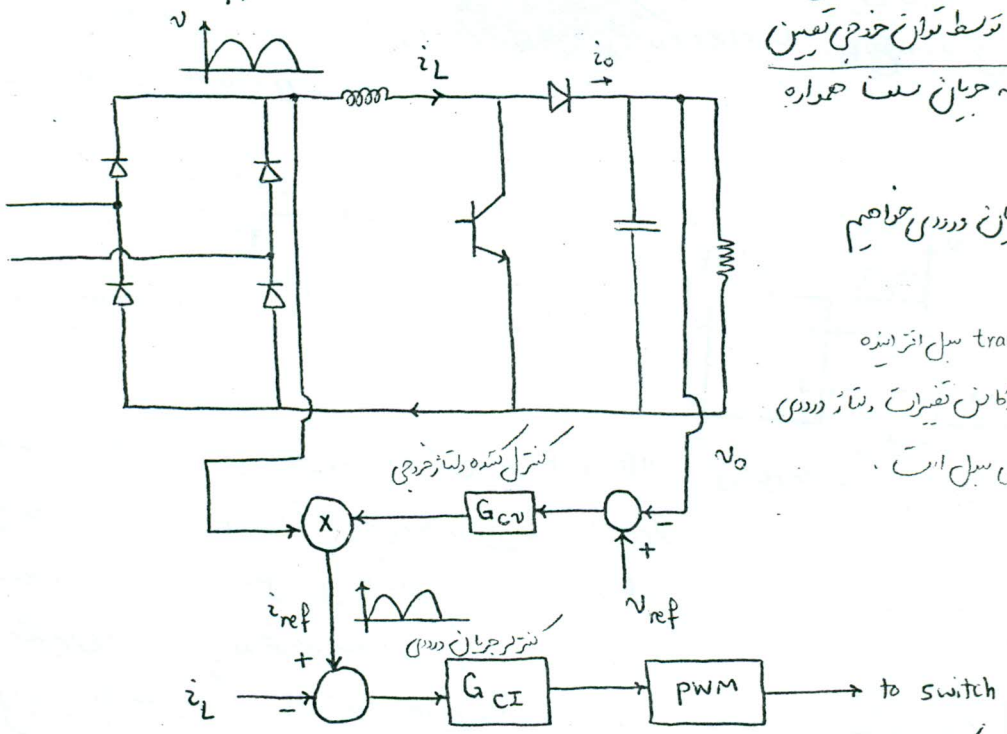
$1/h^2$ تضعیف می‌شود در نتیجه نسبت جریان دوردی سیگنال بسیار بهتر خواهد بود.

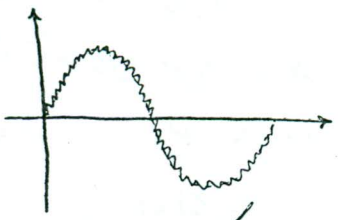
اگر بار یک پل دیودی مقاومت خالص باشد، جریان دوردی سیگنال سینوسی کامل خواهد بود. پس اگر در سیگنال‌های یکسو ساز بتوانیم کاری کنیم که جریان کشیده شده از پل دیودی به صورت سینوسی یکسو شده درهمانا با ولتاژ دوردی باشد آنگاه جریان دوردی سیگنال سینوسی خالص خواهد بود. برای ارضای این هدف به صورت زیر از یک سیگنال boost استفاده می‌کنیم:

دامنه‌ی جریان سمت توسط توان خروجی تعیین می‌شود. دقت شود که جریان سمت همواره باید پیوسته باقی بماند.

در این سیگنال کنترل جریان دوردی خواهیم داشت.

در یک پاسخ دهی و tracking سیگنال افزایش به گونه‌ای دقت می‌کند که فرکانس تغییرات ولتاژ دوردی بسیار کمتر از فرکانس کلیدزنی سیگنال است.





درصورت استفاده از سیستم کنترلی فوق، جریان دوردی سیگنال سینوسی است که یک بوج فرکانس پایین به صورت روبرو روی آن قرار دارد که به راحتی قابل فیلتر کردن خواهد بود:

$$P_{in} = V_m \sin \omega t \cdot I_m \sin(\omega t) = \frac{V_m I_m}{2} - \frac{V_m I_m}{2} \cos(2\omega t)$$

باتوجه به رابطه‌ی توان دوردی سیگنال دیدیم که اگر بار از نوع جریان ثابت باشد (یعنی سیگنال جریان را ما چیز فرض کنیم) آنگاه ولتاژ خروجی دارای هارمونیک دوم خواهد بود. در این صورت می‌توان نوشت:

$$V_o I_o = \frac{V_m I_m}{2}$$

$$i_o = I_o + i_{oac} \quad , \quad I_o = \frac{V_m I_m}{2V_o} \Rightarrow i_{oac} = \frac{-V_m I_m}{2V_o} \cos(2\omega t)$$

از نظر شما این مطالب صحیح نیست؟

$$v_{oac} = \frac{1}{C} \int i_{oac} \, d\omega t = \frac{-I_o}{2\omega C} \sin(2\omega t)$$

پس برای کاهش میزان هارمونیک‌های دوم موجود روی ولتاژ خروجی لازم است خازن خروجی را افزایش دهیم.

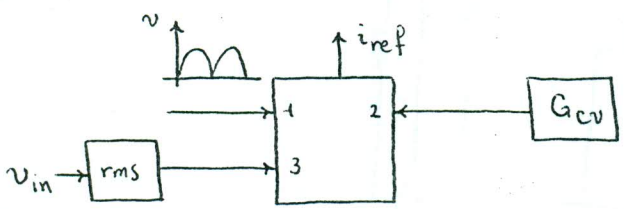
نکته‌ی مهم دیگر این است که نباید سعی کنیم هارمونیک دوم ولتاژ را از بین ببریم زیرا در این صورت جریان لحظه‌ای دوردی سیگنال boost دارای اعوجاج هارمونیک دوم خواهد بود و این عدم اصلی ما را نقض خواهد کرد. برای اینکه این اتفاق رخ ندهد، حلقه کنترل ولتاژ دارای پهنای باندی خواهد بود به طوری که اعوجاج‌های 120 هرتز ولتاژ را جبران نکند. در نتیجه موارد استفاده از سیگنال boost یک

سیل دیگر ضعف است و اگر حلقه کنترل ولتاژ آن سریع باشد دیگر مشکلی با هارمونیک های دوم ولتاژ نداریم و نیازی نیست که از خازن های بزرگ در خروجی استفاده کنیم. نکته مهم دیگر این است که V_{ref} باید از یک ولتاژ ورودی سیل boost بیشتر باشد تا مطمئن شویم سیل در حالت boost کار کند. معمولاً V_{ref} را حدود 400 ولت در نظر می گیرند.

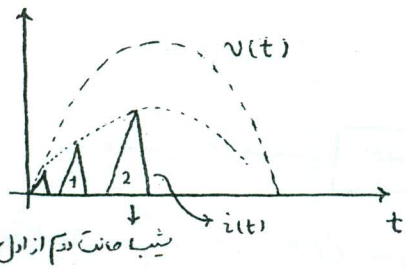
اگر دامنه ولتاژ ورودی زیاد شود i_{ref} هم افزایش می یابد و در نتیجه توان ورودی سیل boost افزایش می یابد و ولتاژ خروجی بالا خواهد رفت و چون حلقه کنترل ولتاژ کند است پس ولتاژ خروجی برای مدتی غیر کنترله خواهد ماند برای رفع این مشکل از ورودی پیش خور ولتاژ ورودی به صورت زیر استفاده می شود:

$$i_{ref} = \frac{1 \times 2}{3^2}$$

شماره سیگنال های روی شکل روبرو



اگر سیل در حالت DCM کار کند خیلی راحت از روش فوق می توانیم PF و THD های خوبی بدست آوریم. در این حالت در هنگام بسته بودن کلید ولتاژ دو سر سلف تقریبا از ولتاژ ورودی بوده و جریان سلف نسبتی از انتگرال این ولتاژ خواهد بود لذا در هر سیکل جریان بالا آمدن جریان سلف مرتبط با ولتاژ بوده و شکل آن به صورت روبرو خواهد شد:



شیب حالت دوم از اول بیشتر است.

با به کارگیری این روش ملاحظه می شود که THD جریان خروجی در حد قابل قبول بوده و PF نزدیک به یک خواهد بود.

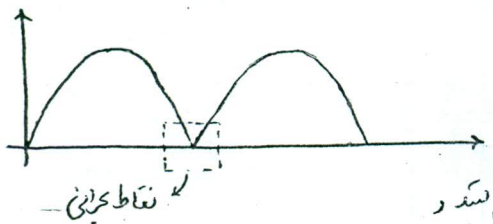
لازم به ذکر است که در این روش کنترلی تعداد D در حلقه کنترل ولتاژ به کمک خطای ولتاژ خروجی ساخته خواهد شد. مزیت این روش کنترلی در این است که فقط از ولتاژ نمونه برداری می کنیم و براساس آن D تعیین می گردد در صورتیکه در روش کنترلی قبل نیاز به نمونه برداری از جریان و کنترل آن نیز بود.

نکته ی مهم در این روش کنترلی آن است که سلف سیل باید به گونه ای طراحی گردد که از کارکرد سیل در حالت DCM مطمئن باشیم.

" پایان جلسه "

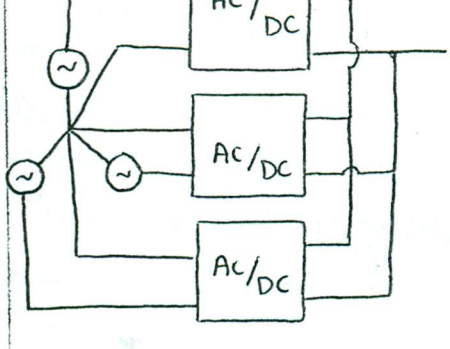
بنام خداوند شناسنده نهان — جلسه بیست و سوم — 1387/10/2

در طراحی حلقه کنترل ولتاژ در یکسو کننده های PFC لازم است پهنای باند سیستم از 2 برابر فرکانس شبکه بزرگتر باشد تا هارمونیک دوم روی ولتاژ خروجی از بین نرود. از طرف دیگر چین حلقه کنترل جریان لازم است شکل موج ورودی را دنبال کند و این شکل موج در نقاط عبوری نیاز به عمده برداری زیاد دارد پس باید پهنای باند حلقه کنترل جریان زیاد باشد.

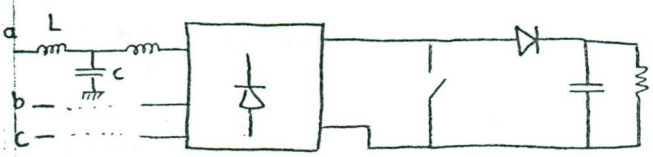


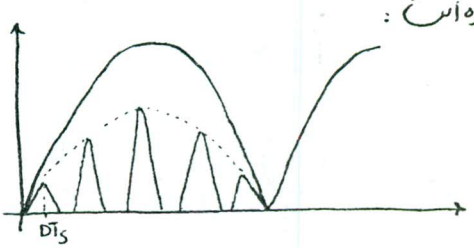
در عمل برای انتخاب پهنای باند، به محتوای هارمونیکی شکل موج جریان نگاه می کنند و معمولاً پهنای باند حلقه کنترل جریان بین 2 تا 10 کیلو هرتز در نظر گرفته می شود.

در توان های بالاتر از یکسو کننده های سه فاز استفاده می کنند. یک عمده از این یکسو کننده ها شامل سه یکسو ساز تک فاز است و حسن آن در این است که اگر یک فاز از سیستم سه فاز قطع شود باز هم سیستم با توان کمتر قابل استفاده خواهد بود. یک مشکل این سیستم ها در زیاد بودن تعداد کلیدها و در نهایت کنترل بین کل سیستم است.



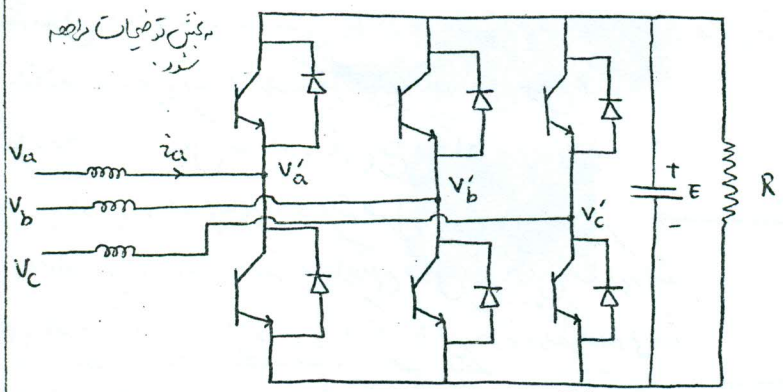
راه دیگر استفاده از یکسو سازهای سه فاز تک کلیده است که در زیر به آن اشاره شده است:



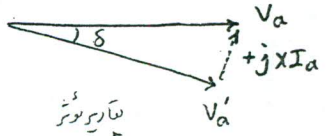


این مبدل در حالت DCM کار می کند و مشکل آن در این است که کلید آن تحت استرس بالایی قرار می گیرد. معمولاً برای توان های بیش از 5 کیلو وات از این سیستم استفاده نمی شود. مشکل این روش در این است که rms جریان های هارمونیکی نسبت به مقدار DC جریان زیاد بوده و سبب افزایش تلفات و استرس کلید ها می شود. یکی از مزایای سیستم های یکسو کننده سه فاز در این است که اگر توسط حلقه کنترل جریان، جریان را سینوسی کنیم در این صورت $P_{3\phi} = V_a i_a + V_b i_b + V_c i_c = \frac{3V_m I_m}{2}$ (توان لحظه ای سه فاز) بوده و در نتیجه هارمونیک دوم روی ولتاژ DC خروجی نخواهیم داشت. حسن اصلی روش DCM در این است که ما سعی می کنیم جریان را اندازه گیری کرده و آنرا سینوسی کنیم بلکه روش جریان حدودی را به حالت سینوسی مبدل می کند. در این روش D با توجه به خطای ولتاژ خروجی توسط حلقه کنترل ولتاژ تعیین می گردد. فیلتر ورودی (LC) دو ورودی مبدل برای دیده نشدن جریان های سوئیچینگ شکل در جهت شبکه مورد استفاده قرار گرفته است.

ساختار متداول تری که تا بحث استفاده در توان های بالاتر دارد یک مبدل boost شش کلیده است که مدار آن در صفحه بعد آمده است. در این سیستم سعی می کنیم V'_a ، V'_b ، V'_c را متناسب با V_a ، V_b ، V_c به گونه ای تنظیم کنیم که PF دلخواه ایجاد شده و توان متقاضی به سیستم تزریق گردد.



$$V_{a'n} = V_{an} - jXI_a$$



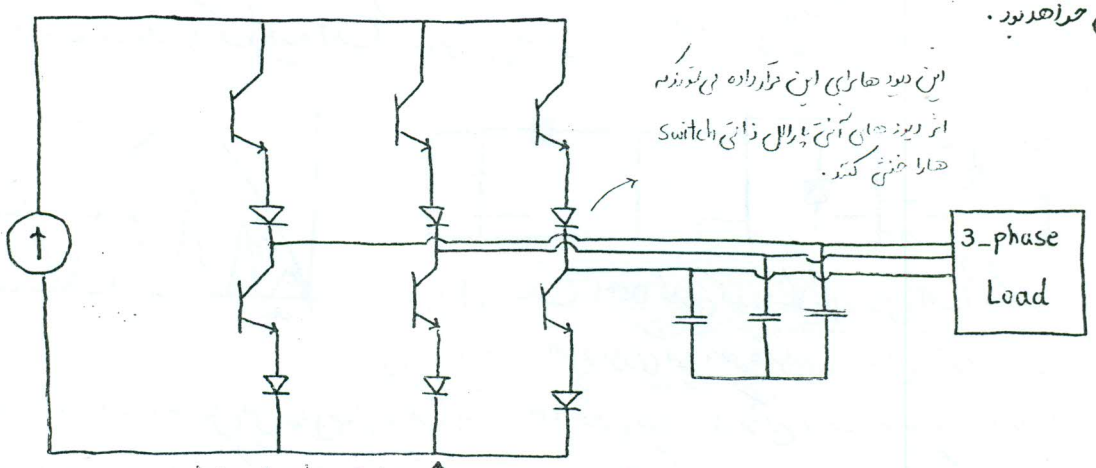
$$P = \frac{V_a V_a'}{X} \sin\delta$$

$$\sqrt{2}\,|V_a'| = M\,\frac{E}{2}$$

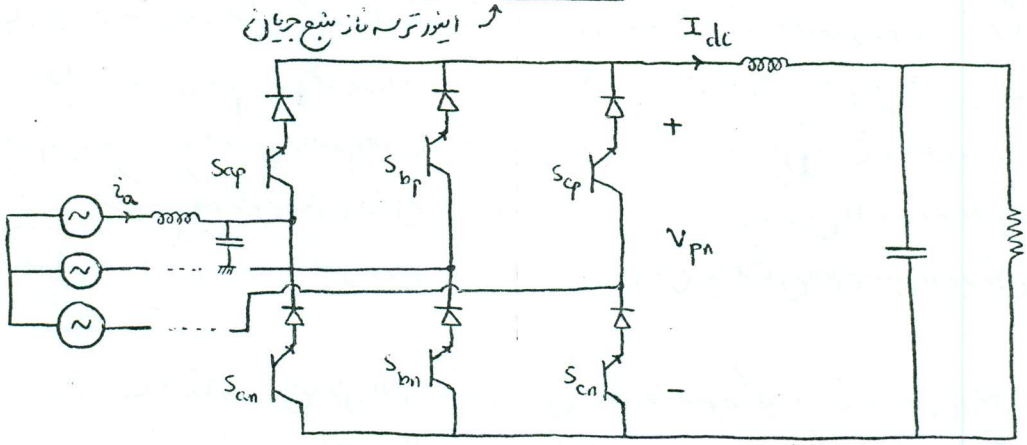
اندیس مدولاسیون

در این سیستم n_a باید همواره با ولتاژ بوده و دامنه آن متناسب با توان نقش می‌کرد. هر قدر E از یک ولتاژ خط بیشتر باشد ما توانایی کنترل بیشتری روی ولتاژ خواهیم داشت. اگر کلیدزنی نداشتیم نباشیم E روی یک ولتاژ خواهد ماند و توسط کلیدزنی می‌توانیم E را از یک ولتاژ خط بالاتر ببریم. اندازه سلف‌ها براساس ریپل جریان و تعداد E قابل نقش خواهد بود.

مبدل ساز buck نیز وجود دارد که براساس اینورتر جریان کار می‌کند. در این سیستم‌ها در هر لحظه تنها یک کلید از بالا و یک کلید از پایین روشن خواهد بود.



اینورتر سه فاز منبع جریان



مبدل سه فاز برسنای منبع جریان

کلیدهای S_a ، S_b و S_c را در این حالت به صورت زیر تعریف می‌کنیم:

$$S_{abc} = \begin{bmatrix} S_a \\ S_b \\ S_c \end{bmatrix} = \begin{bmatrix} S_{ap} - S_{an} \\ S_{bp} - S_{bn} \\ S_{cp} - S_{cn} \end{bmatrix}$$

پس S_a می‌تواند صفر، یک یا منفی یک را بگیرد.

معمولاً از کلید های بالایی یکی از بالا و پایینی ها هم یکی روشن است. بردار جریان هم به صورت زیر محاسبه می شود:

$$i_{abc} = S_{abc} I_{dc} \quad , \quad V_{pn} = S_{abc}^T V_{abc}$$

(به کنش توضیحات مراجعه شود.)

$$\begin{bmatrix} d_a \\ d_b \\ d_c \end{bmatrix} = \begin{bmatrix} \langle S_a \rangle \\ \langle S_b \rangle \\ \langle S_c \rangle \end{bmatrix} \quad , \quad \begin{cases} d_a = D_{am} \cos(\omega t - \phi) \\ d_b = D_{am} \cos(\omega t - \phi - 2\pi/3) \\ d_c = D_{am} \cos(\omega t - \phi + 2\pi/3) \end{cases}$$

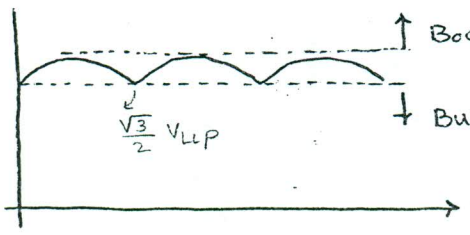
$$i_a = D_{am} I_{dc} \cos(\omega t - \phi)$$

$$\vdots$$

$$\langle V_{pn} \rangle = d_a V_a + d_b V_b + d_c V_c = \frac{3}{2} D_{am} V_{am} \cos\phi \quad , \quad \phi = 0 \Rightarrow V_{pn} = \frac{3}{2} D_{am} V_{am}$$

(برای حداکثر شدن ولتاژ خروجی $\phi = 0$ لحاظ می شود. ← ناحیه ولتاژ خاز)

$$\max(D_{am}) = 1 \Rightarrow \max \langle V_{pn} \rangle = \frac{3}{2} V_{am} = \frac{\sqrt{3}}{2} V_{LLp}$$



در این مدار سلف را می توانیم به عنوان یک منبع جریان در نظر بگیریم و جریان آنرا I_{dc} فرض کنیم. (از این به بعد از اندیس جریان صرف نظر شده است.)

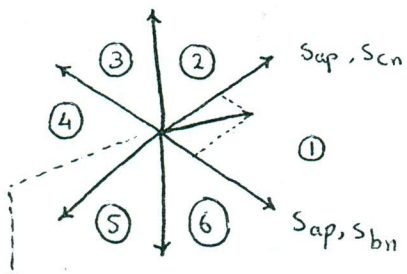
$$S_{ap} = 1, \; S_{cn} = 1 \; , \; i_a = i_D \; , \; i_c = -i_D$$

$$\Rightarrow \bar{I} = \frac{2}{3} I_{dc}(1 - a^2) = \frac{2}{\sqrt{3}} I_{dc} e^{j\pi/6}$$

$$S_{bp} = 1 \quad , \quad S_{cn} = 1 \quad , \quad i_b = i_D \; , \; i_c = -i_D \Rightarrow \bar{I} = \frac{2}{3} I_{dc}(a - a^2) = \frac{2}{\sqrt{3}} I_{dc} e^{j90}$$

منظور همان I_{dc} است.

با راهنمایی روند فوق شکل زیر بدست می آید. برای اعمال جریان دلخواه در هر لحظه باید از تصویر کردن بردار جریان بردی بردارهای بردی ناحیه‌ای که در آن قرار دارد استفاده کنیم. به عنوان مثال اگر بردار جریان در ناحیه‌ی یک باشد می توانیم از الگوی کلیدزنی زیر استفاده کنیم:



صفر

$$S_{bp} S_{bn} \; / \; S_{ap} S_{bn} \; / \; S_{ap} S_{cn} \; / \; S_{cp} S_{cn}$$

صفر

بردارهای غیر صفر به همین ترتیب می آیند:

$$S_{ap}, S_{bn} \; / \; S_{ap}, S_{cn} \; / \; S_{bp}, S_{an} \; / \; S_{bp}, S_{cn} \; / \; S_{cp}, S_{an} \; / \; S_{cp}, S_{bn}$$

سه بردار صفر در مرکز داریم که با روشن کردن کلیدهای یک ساق ایجاد می شوند یعنی S_{ap}, S_{an} یا S_{bp}, S_{bn} یا S_{cp}, S_{cn} این سه بردار هستند.

" پایان جلسه "