Subject: Date:

CMOS

تعریف MOSFET

هرکدام از MOSFET های نوع n و p مزایا و معایبی دارند.

استفاده از نوع p در سیلیکون نوع n راحت‌تر است

سریع‌تر از نوع p بود.

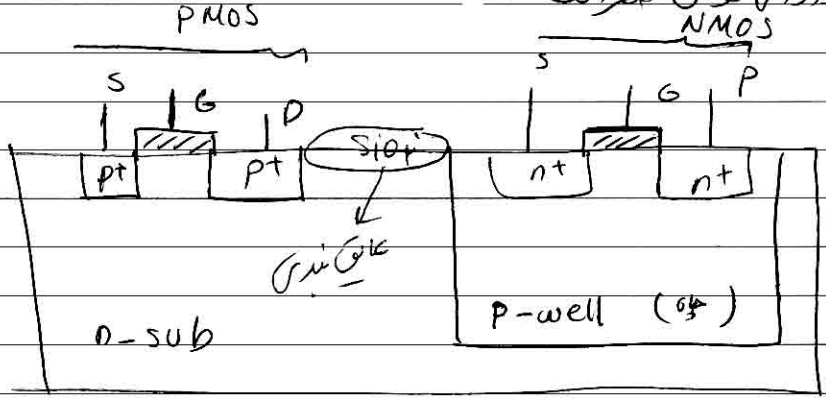
و من می‌خواهم تست طراحی کنم از نوع دیگری از MOSFET به CMOS

استفاده کنیم هر دو را کنار هم قرار می‌دهیم.

هزینه‌ی اضافه برای ساختن می‌دهم که هر دو مدل n و p را کنار هم قرار دهند

که باعث می‌شود به مزایای دست یابیم. به طور مثال تست not با CMOS

دارای توان صفر است.



برای ساخت

فرض می‌کنیم می‌خواهیم PMOS بسازیم.

ناخالصی P تزریق می‌کنیم.

درطرف دیگر n - sub است.

باید sub ← p داشته باشیم.

اما sub ← p نداریم همین درطرف دیگر sub-n داریم از P تخلیه کردم

درطرف دیگر حالا P داریم که تعداد اکسترون‌ها را دارد. دوناصری n دارد

(یعنی گاهای که حمل می‌کردیم)

می‌تواند برعکس باشد یعنی sub ← p باشد حالا n داشته باشیم

حالا دوتا هم می‌توانیم داشته باشیم در حالا داشته باشیم

حالا p حالا n

باید از هم ایزوله شوند. به اکسید ← SiO2 را اطراف طوری در شکل بیند

در ۳ مرحله انجام می‌گیرد.

مرحله اول که سیلیکا ایجاد شود ضخامت بیشتر باید که ولتاژ برای این

دستگاه تأثیر نداشته باشد تا یکی دو دهم گاهی خراهم ایجاد شود.

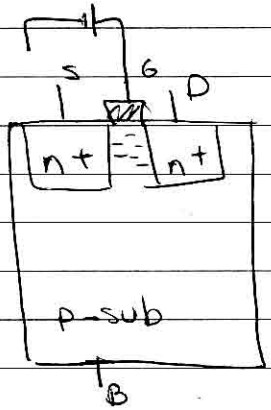
Subject: Date:

مکمل ها عالی بندی استفاده می کنند.

اگر بدنه یا B را به منفی ترین ولتاژ مدار وصل کنیم تا دیگر اتصال pn بین بدنه و سورس ایجاد نشود.

اگر بدنه را به S وصل نکنیم یعنی V_{SB} داشته باشیم تاثیر آن در فرمول است که برای ولتاژ آستانه داریم.

ولتاژ آستانه



V_{SB}

?

$$V_t = V_{t0} + \gamma\left[\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f}\right]$$

V_t را با لاتری کرد ← داشتیم $V_{SB} > 0$

اگر B را به S وصل باشد ← $V_{SB} = 0$

ما می خواهیم کانالی از الکترون ها ایجاد شود. ولتاژ مثبت بیشتری اعمال کنیم تا کانال بتواند ایجاد شود.

Pilavaran

که بتوانیم چند ترانزیستور را به هم وصل کنیم.

در NMOS معمولاً کانال ترانزیستورهای بار را همواره وصل می‌کنیم تا احتیاج به ولتاژ گیت نداشته باشیم.

حتی اگر ولتاژ گیت صفر باشد نمی‌توانیم این کار را بکنیم، اگر نمی‌توانیم این کار را بکنیم وجود دارد. آن وقتی عنوان می‌شود که ولتاژ منفی بگذاریم و بتوانیم ولتاژ آستانه را تغییر دهیم. این کار را بکنیم.

جریان با V_t رابطه دارد.

$$I_D \sim K(V_{GS} - V_t)$$

اگر V_t تغییر کند از حالتی که V_{SB} صفر است، V_t را زیاد کند جریان کم می‌شود. در حالت جریان تأثیری ندارد.

حالا در حالت جریان تأثیری ندارد که بتوانیم ترانزیستورها را به هم وصل کنیم یا اثر تأثیر را حذف کنیم.

Subject: Date:

اندازه

دما تغییر کند V_{th} تاثیر ندارد است.

K

اندازه نیاز شود $\rightarrow$ V_{th} کم می‌شود.

$$I_D \downarrow\downarrow \sim K \downarrow\downarrow (V_{GS} - V_{th})$$

علت: دما نیاز شود انرژی ها بیشتر حرکت می‌کنند. بار های کمتری توان کانال را ایجاد کنند. پس تعداد حامل ها کاهش می‌کند (با مفهوم بیشتر)

$$\text{دما} \uparrow\uparrow \longrightarrow K \downarrow\downarrow$$

V_{th} کم $\rightarrow$ K کم می‌شود.

K اثر مثبت V_{th} اثر منفی بر روی جریان

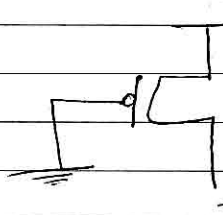
جریان نهایی غالب شود. (جریان زیاد می‌شود)

جریان کم می‌شود نهایی غالب بودن K بیشتر است.

Pilavaran

Subject: Date:

مثال:



$|V_t| = 4$ ولت

در چه ناحیه‌ای است؟

برای حل مسئله ابتدا فرض می‌کنیم مدار PMOS اشباع است.

$V_t = -4$ است V_{t0}

در صورتی روشن است که V_{GS} منفی‌تر از V_t باشد.

منبع تغذیه S، $V_{GS} < V_t$

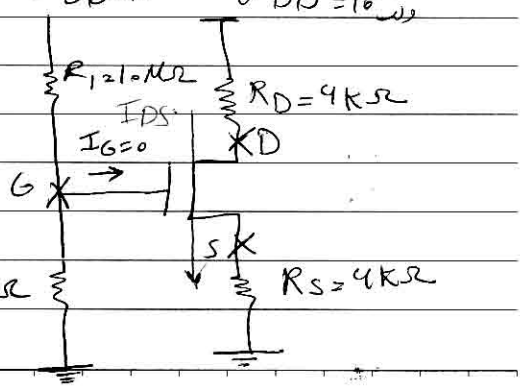
منبع تغذیه D، $-5 < -4$ روشن

$V_{DS} = V_{GS} - V_t$

$-4 = -5 - (-3)$ ناحیه اشباع است.

در PMOS همیشه S به N وصل است و در NMOS همیشه S به P وصل است.

مثال:



جریان عبوری از مدار چقدر است؟

ولت‌ها را دقیق نمی‌دانیم معمولاً دست به شبیه‌سازی داریم

$V_t = 1$ ولت

$K_n = 0.5mA/V^2$

Subject: Date:

معمولاً در N ← D وصل میشه

معمولاً اگر دقیقاً نمی‌دانیم تریم در چه ناحیه‌ای کار می‌کند یک ناحیه را فرض می‌کنیم.

حدس بزنیم تا برسیم به آنجایی که فرض اشتباه می‌شود یا ضد. آنوقت نقض آن را ثابت کنیم.

$V_G = \frac{10}{10M+10M} \times 10^M = 5$ ولت

در NMOS $I_G = 0$ ⇐ در آن صورت $\begin{cases} v_{GS} \\ v_{DS} \\ v_t \end{cases}$

در مقاومت داریم که تقسیم ولتاژ شده.

همدیگر ۵ ولت تو رسته جریان جریان می‌کند.

اندرسون باشد. جریان I_{DS} مشخص کشیده شده وجود دارد.

$V_D = V_{DD} - R_D I_{DS}$ ⇐ جریان جریان تا ولتاژ تا بیم

$V_S = R_S I_D$

V_{DS} $V_{GS} - v_t$ با بدانی دو معادله داریم

$V_{DD} - R_D I - R_S I$ $5 - R_S I - 1$

$10 - 4KI - 4KI$ $4 - 4KI$

$10 - 12KI$ $4 - 4KI$ ①

در طرف چپ جریان است

Pilavaran

در این جا بهتر دانیم کدام طرف بزرگتر است ← فرض می‌کنیم و در صحت اشباع

است (حریان را محاسبه می‌کنیم تا در دستگاه را بررسی کنیم)

فرض اشباع $I = K_n/2 (V_{GS} - V_t)^2$

$\Rightarrow I = 0.5/2 (5 - 4000I - 1)^2$

$\Rightarrow I$ — $0.19\,mA$ $V_{GS} = -0.424$ غیر قابل قبول

$0.5\,mA$ $V_{GS} = 2.5 > V_t$ قابل قبول

شرط وارد شدن جریان را بررسی کردیم.

آنرا این اشتباه بود در مفهوم فرض اشباع غلط است.

① شرط اشباع $4 - 4KI \quad 10 - 12KI$

$4 - 4 \times 1/4 \quad 10 - 12 \times 2/4$

$4 - 5 < 10 - 6$

$4 > 1$

$V_{DS} > V_{GS} - V_t$

⇐ فرض اشباع درست است. کار ما تمام است.

⇐ چون نمی‌توانستیم دقیقاً ولتاژها را بدست آوریم فرض کردیم اشباع است.

آنها را بدست آوردیم از رابطه‌ی جریان.

علت سادگی مربوط اشباع است اشباع فرض کردیم

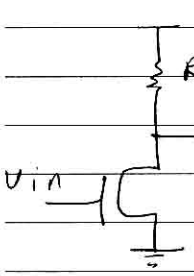
سپس $V_{GS} > V_t$ را بررسی کردیم تا آن را بدست آوریم

سپس شرط اشباع را بررسی کردیم تا دستگاه را بررسی کنیم.

Subject: Date:

NMOS با بار مقاومتی

معکوس کننده



ساده‌ترین نوع معکوس کننده است.

کلید با ولتاژ کنترل می‌شود.

وقتی ولتاژ ورودی (گیت) از ولتاژ آستانه است ماسفت کانال n (گیت - سورس) کم است. خروجی مقدار high دارد.

ولتاژ را کم کنیم تا ولتاژ خروجی ولتاژ ورودی بالا شود. زمانی که بیشترین مقدار ولتاژ را ورودی دهیم خروجی دقیقاً برعکس عمل می‌کند یعنی مقدار وصل شده به خروجی مقدار low می‌گیرد.

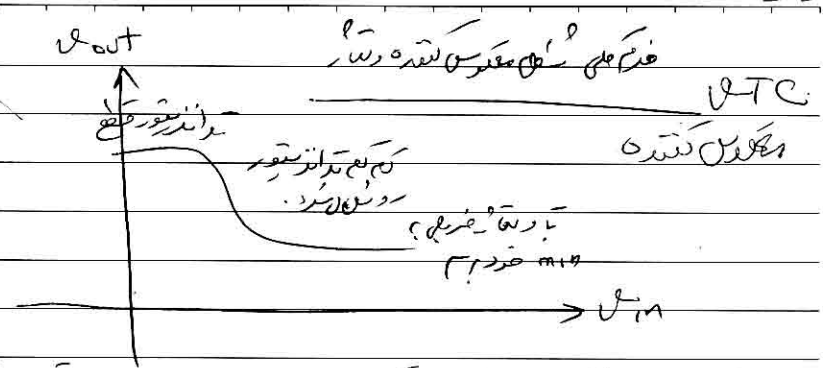
هر مقدار جریانی که از مقاومت رد شود افت ولتاژ زیادی می‌کند که ولتاژ تغذیه روی مقاومت افت می‌کند.

باعث می‌شود $V_{DD} - R_L I$ تقریباً صفت بشود ولتاژ خروجی min شود.

low می‌گیرد.

همین خاصیت می‌گیریم عنی که معکوس کننده‌ی ما عمل می‌کند.

Pilavaran



هدف این است که برای معکوس کننده های بعدی این منحنی را دقیق رسم کنیم تا

مقادیر دقیق این را بدانیم.

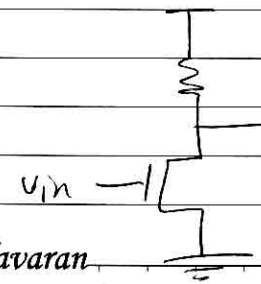
استریس
۲ - حالت

هر وقت خواهیم مشخصه را رسم کنیم استاندارد V_{GS} V_{DS}

برای رسم مشخصه ولتاژ ورودی و تغذیه چقدر است؟

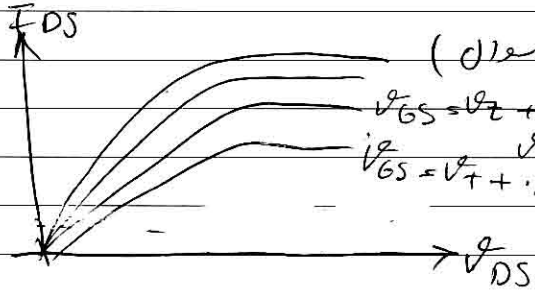
$V_{GS} = V_{in}$ $V_{DS} = V_{out}$

هدف: خواهیم می توانیم جای این نقاط عوض کنیم



برسی

باید منحنی جریان بر حسب ولتاژ را با برنامه آردوینو می توانیم رسم کنیم



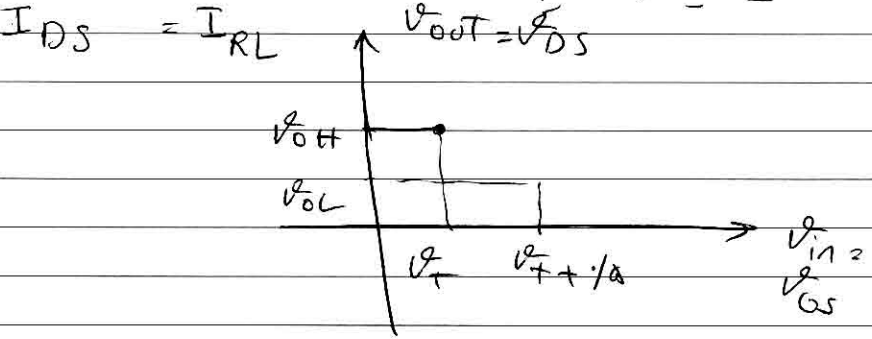
(در datasheet به صورت سوال)

I_{DS} را بر حسب V_{DS} رسم کنید.

مقادیر دقیق V_{out} بر حسب V_{in} را می خواهیم.

این شکل موج است.

V_{GS} در یک بازه ای ولتاژ تغییر می کند. با ازای V_{GS} های مختلف یک بازه برای V_{DS} می دهد. اشباع یعنی مقاومت خط مقاومت دارم تا منحنی بالا را قطع کند و ما مقادیر دقیق را بدست آوریم.



Subject: Date:

$$I_{DS} = I_{RL} = \frac{V_{DD} - V_{out}}{R_L} = \frac{V_{DD} - V_{DS}}{R_L}$$

$$I_{DS} = \frac{V_{DD} - V_{DS}}{R_L}$$

برای رسم معادله بالا به دو نقطه احتیاج داریم.

$$\begin{cases} V_{DS} = 0 \Rightarrow I_{DS} = \frac{V_{DD}}{R_L} \\ V_{DS} = V_{DD} \Rightarrow I_{DS} = 0 \end{cases}$$

منظور خط مقاومت رسم شود است.

نقاط تقاطع را که کنیم نقطه کار مدار است. و برای اعداد دقیق

دقت باسم ما مقادیر دقیق بدست بیاید.

اگر اعداد دقیق را نداشت باسم ما تدانیم مقادیر دقیق نقاط کار را بدست آوریم

احتیاج به دقت زیاد دارد. (کاغذ شطرنجی) تقریبی نیاز، ما را از علت

محاسبات بر ای این روش می کردیم.

۶ جلسه

در نقاط عبوری وضعیت ترانزیستور را مشخص کنیم سپس مراحل

وضعیت را معلوم کردیم مقدار دقیق را بدست می آوریم.

نقاط عبوری	وضعیت ترانزیستور
V_{OH}	cut_off قطع
V_{IL}	saturation اشباع
V_M	saturation "
V_{IH}	Linear خطی
V_{OL}	Linear "

V_{OH} ← ولتاژ خروجی که در ورودی آن را دهیم در حدی کمتر از

ولتاژ آستانه باشد ترانزیستور انقطاع شود.

ولتاژ خروجی باین را دهیم تا ضعیف باشد.

تقریبا V_{DD} است.

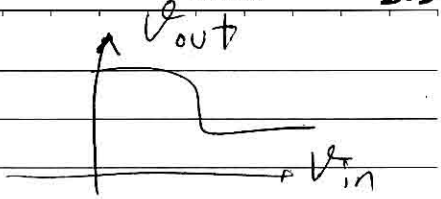
$V_{out} \rightarrow V_{DD}$

میل می کند

ترانزیستور

$V_{in} = V_{GS} = 0 < V_t$ ⇒ قطع است

cut off



V_{in} را برابر با صفر قرار می‌دهیم: V_{IL}

V_{OH}

$V_{in} > V_t$

$V_{out} \rightarrow V_{DD}$ (افت)

$\Rightarrow V_{GS} > V_t$ (ترانزیستور روشن)

نزدیک V_{DD} شدن یعنی خازها شارژ شده‌اند

باید دید که در ناحیه خطی است یا اشباع.

V_{IL}

$V_{DS} > V_{GS} - V_t$ ترانزیستور در حالت اشباع می‌رود.

V_{DD} عدد نزدیک به صفر ← خروجی صفر است

عدد نزدیک به صفر از دقت کم است.

V_M

$V_{in} = V_{out} = V_M \rightarrow V_{GS} = V_{DS}$

$\Rightarrow V_{GS} - V_t < V_{DS}$ اشباع

به اندازه ولتاژ آستانه کم شده

در نیمه ارتفاع در حالت اشباع قرار داریم V_M

Subject: Date:

V_{Inv}

حاشیه‌ی نویز ورودی نقره‌ی پایین است.

برای NMOS مقدار خروجی V_{OL}.

و V_{DD} نزدیک شده و برابر است با مقدار کمینه است.

در مقابل ضربه‌ی min مقدار خروجی در حال نزدیک شدن است.

صفر ← وضعیت صفر است.

$V_{in} \rightarrow V_{DD}$

$V_{out} \rightarrow 0$

$V_{DS} \quad V_{GS} - V_t$

$0 \uparrow < V_{DD} - V_t$ حتی.

V_{OL}

$V_{in} \rightarrow V_{DD}$ ورودی max مقدار خروجی min مقدار

$V_{out} \rightarrow 0$ خروجی را دارد.

$V_{DS} \quad V_{GS} - V_t$

$0 < V_{DD} - V_t$ حتی.

حال که تحلیل انجام شد، اکنون می‌توانیم مقادیر دقیق نقاط را بدست بیاوریم.

Pilavaran

Subject: Date:

تحلیل گفته شده برای ترانزیستور رفتاری صادق است.

با یک مثال مقادیر مختلف فنی ها را وارد می کنیم تا بتوانیم به سوالات پاسخ دهیم.
برای راحتی کار با مثال جلو می رویم تا بتوانیم سوالات را پاسخ دهیم.
مثال: مقادیر مختلف فنی ها را بنویسید.

$$R_L = 12K\Omega \quad , \quad V_{DD} = 5V$$

$$K' = 20\mu A/V^2 \quad , \quad V_t = 1V \quad , \quad W/L = 10/2\frac{\mu m}{\mu m}$$

$K_n = K'_n \cdot (W/L)$ } $W/L, K' \leftarrow K_n$ محاسبه شده است
$K_p = K'_p (W/L)$ } راه حل.

V_{OH} ترانزیستور قطع است $\Rightarrow I_{DS} = 0$

$$I_{RL} = I_{DS} = 0 \Rightarrow \frac{V_{DD} - V_{out}}{R_L} = 0$$

$$\Rightarrow V_{out} = V_{OH} = V_{DD} = 5$$

مقدار ضعیف است و افت ندارد.
مقدار است و مقاومت کشیده می شود افت دارد.
با شد.

همچنین V_{OH} ، V_{OL} را این صفحه تراشه است پیدا می کنیم.

سپس V_{IH} ، V_{IL} ، V_{th} ، V_{tL}.

Pilavaran

سپس آن ها را تقریباً تشخیص می دهیم تا مشخص شود.

Subject: Date:

V_{IH} و V_{OH} را بدست آورید؟

V_{OL} خطی

$$I_{DS} = K[(V_{GS} - V_t)V_{DS} - V_{DS}^2/2]$$

$$I_{DS} = 2\times10^{-4} \times 10/2\,[(5-1)V_{out} - V_{out}^2/2] \quad (1)$$

V_{in} ولتاژ ورودی است

V_{OL} ضربدر منفی ← نیز ← ولتاژ ورودی = High

ولتاژ = High ضربدر

دارم ضربدر Low را فراهم

ثبت کنیم

0 = ورودی High است.

اصلاح این مدار را در ثبت کنیم داریم مقاومت.

$$I_{DS} = I_{RL} = \frac{V_{DD} - V_{out}}{R_L} \quad (2)$$

$$2/1 \rightarrow 10^{-4}[2V_{out} - V_{out}^2/2] = \frac{5 - V_{out}}{10\times10^3}$$

$$\Rightarrow V_{out} = V_{OL} = \frac{10 \pm \sqrt{60}}{2} \begin{cases} 8.87 \\ 1.13 \end{cases}$$

وقتی دو جواب بدست می‌آوریم همان بدیهی حذف شود. طراحی ادوات ولتاژ

منفی بدست می‌آوریم حول نیم ولتاژ 0 ـ 5 هست است

Pilavaran منفی حذف می‌شود. تمامی ثبت‌ها از نیم ولتاژ بدست می‌آید ثبت از آن حذف می‌شود.

Subject: Date:

V_{OL} 0.2 از مثال

0/5

باید بررسی کنیم در شرط ترانزیستور ناصبی قطع

یا خارج از ناحیه مقاومتی یا اشباع می‌باشد.

V_{GS} از آنجا که سورس بدون واسطه زمین است

اندازه شرط صدق می‌کند قابل است.

آندو حداب دست داشته باشیم باید برای طراح سوال بنویسیم.

که دو حداب دست در آوریم و این منفعت نیست.

V_m

V_M اشباع

$$V_{in} = V_{out} = V_m$$

$$I_{DS} = I_{RL} = \frac{V_{DD} - V_{out}}{R_L}$$

$$\Rightarrow \frac{2 \times 10^{-7}}{2} \times 0.4 \left[V_m - 1\right]^2 = \frac{5 - V_m}{10 \times 10^3}$$

رابطه اشباع را با I_{RL} برابر قرار می‌دهیم

$$\Rightarrow (V_m - 1)^2 = 10 - 2V_m \Rightarrow V_m \begin{cases} \frac{-2 + \sqrt{12}}{-2} \end{cases}$$

منفی قابل است

* باید دقت کنیم v_{in}, v_{out} در حالتهای مختلف متفاوت است
v_{DS} v_{GS}
اشباع و راه نقطه است.
v_{IL}

v_{IL}

$I_{DS} = K/2 (v_{GS} - v_t)^2$

$I_{RL} = \frac{v_{DD} - v_{out}}{R_L}$

$\Rightarrow 20 \times 10^{-6}/2 \times 10^{-4}/2 (v_{in} - 1)^2 = \frac{5 - v_{out}}{10 \times 10^3}$

جای v_{GS} عبارتی قرار دهیم مقدار v_{in} را برابر قرار دهیم

می دانیم در ورودی مقدار low داریم اما می دانیم دقیقاً چقدر

است. مقدار دقیق v_{out} را نمی دانیم اما می دانیم از

high مقدار است کمتر ولی نمی دانیم مقدار دقیق چقدر است.

$\Rightarrow \frac{dv_{out}}{dv_{in}} = -1$

v_{IH} , v_{IL}

$\downarrow$

$\frac{dv_{out}}{dv_{in}} = -1$

از این نکته استفاده می کنیم تا بتوانیم دو مجهول را حل کنیم.

$$1/2(v_{in}-1)^2 = 8 - v_{out}$$

$$\Rightarrow v_{in}-1 = \frac{dv_{out}}{dv_{in}}^{-1}$$

$$\Rightarrow v_{in}-1 = -(-1) \Rightarrow v_{in} = 2 = V_{IL}$$

حدود V_{IL} را این‌طور در نظر گرفتیم که با V_{out} برابر شود. ولی ممکن است این حالت پیش نیاید و V_{out} حتی نزدیک هم نشود. در این صورت باید از معادله ۲ استفاده کنیم تا V_{IL} را بدست آوریم.

V_{IH}

$$I_{DS} = K[(V_{GS} - V_t)V_{DS} - V_{DS}^2/2]$$

$$I_{RL} = \frac{V_{DD} - V_{out}}{R_L}$$

$$\Rightarrow 20 \times 10^{-6} \times 10/2 [(v_{in}-1)v_{out} - v_{out}^2/2]$$

$$= \frac{5 - v_{out}}{10 \times 10^3} \quad (1)$$

Subject: Date:

$dv_{out}/dv_{in} = -1$

$\Longrightarrow$

$$v_{out} + (v_{in}-1)\frac{dv_{out}}{dv_{in}} - \frac{dv_{out}}{dv_{in}} v_{out} = \frac{-dv_{out}}{dv_{in}}$$

چطور نشتی گرفت؟

$$\Rightarrow v_{out} - v_{in} + 1 + v_{out} = 1$$

$$\Rightarrow 2v_{out} - v_{in} = 0 \quad (2)$$

$$1,2 \Rightarrow 2v_{out} = v_{in} \Rightarrow v_{out} = v_{in}/2$$

$$10^{-4}\left[(v_{in}-1)\, v_{in}/2 - (v_{in}/2)^2/2\right]$$

$$= \frac{5 - v_{in}/2}{2}$$

$$\Rightarrow 2 \times 10^{-4}\left[\frac{v_{in}^2 - 1}{2} - v_{in}^2/8\right]$$

$$= 5/2 - v_{in}/4$$

$$\Rightarrow 10^{-4} v_{in}^2 - 16^{-4} - 10^{-4} v_{in}^2/2$$

$$= 5/2 - v_{in}/4$$

$$\Rightarrow 8 \times 10^{-4} v_{in}^2 - 8 \times 10^{-4} - 2 \times 10^{-4} v_{in}^2 - 10 + v_{in} = 0$$

$$2 \times 10^{-4} v_{in}^2 - 10,0008 + v_{in} = 0$$

Pilavaran

$$1 - 8(2 \times 10^{-4} / (-10,\ldots 8) = 1,0010000242$$

Subject: Date:

$$\frac{-1 \pm \sqrt{1,0001\ldots}}{2\times10^{-4}} \approx \begin{cases} \\ \end{cases} \pm\sqrt{\varepsilon_0/c}$$

$+\sqrt{\varepsilon_0/c}$ تقریباً است.

ادامه مثال: حاشیه نویز بالا و پایین را بدست آورید.

$$NM_H = |V_{OH} - V_{IH}|$$

$$NM_L = |V_{OL} - V_{IL}|$$

معمولاً است از لحاظ اندازه حاشیه نویز یکی از هر دو حالت را بدست می‌آوریم.

معمولاً این است که حاشیه نویز ضعیف‌تر را بدست می‌آوریم.

حاشیه نویز ضعیف‌تر $\times$ ۱/۲ = حاشیه نویز کل

low یا high

برای NMOS (قبلاً) یا مقاومتی

$V_{OH} = V_{DD}$ حالت high ضعیف

چون در V_{OH} ترانزیستور قطع است

$$I_{OL} = \frac{V_{DD} - V_{OL}}{R_L}$$

$$P = \frac{I_{OH} + I_{OL}}{2} V_{DD}$$

متوسط توان مصرفی در حالت است

Subject: Date:

باید ببینیم برای مدارهای بررسی شده چه I_{OH} و I_{OL} مقداری دارند.

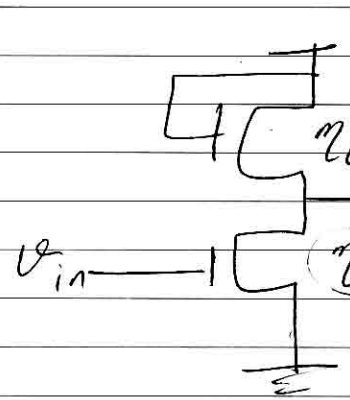
برای high Q خروجی ضد است.

اشکالش در مورد مقاومت است. ولی V_{OL} همیشه مقاومت در هنگام ساخت جایگزاری اشکال می‌کند.

بعضی می‌دهند یک ترانزیستور بجای مقاومت قرار دهند.

معکوس کننده NMOS با بار اشباعی

نوع بجای مقاومت ترانزیستور قرار می‌دهد.



در این حالت برای محاسبه M_L و M_D بیشتر

$V_{GSD} = V_{in}$

$V_{DSD} = V_{out}$

$V_{GSL} = V_{DSL} = V_{DD} - V_{out}$

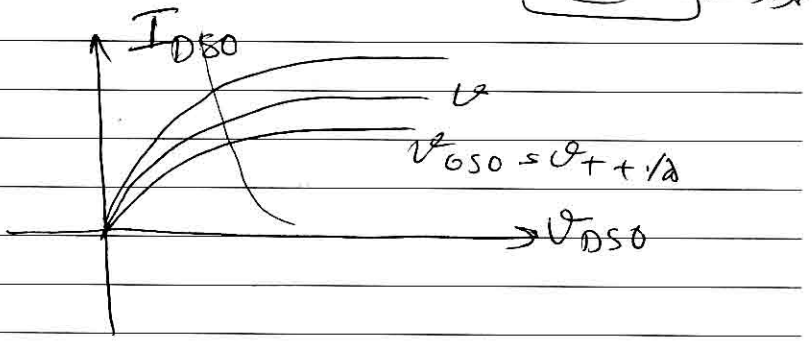
M_D همیشه اشباع است از اینکه شروع می‌کنیم تا V_{GS} از V_t بیشتر شود همان تحلیل گفتیم در این حالت هم صادق است

برای $\frac{W}{L}$ باید حل کنیم.

Subject: Date:

$V_{GSL} = V_{DSL} \Rightarrow V_{GSL} - V_{tL} < V_{DSL}$

اشباع



می‌توانیم از روش ترسیمی یا تحلیل مقادیر دقیق پارامترها آدرس (دقیق) برای روش ترسیمی

برای ساده‌تر تقریبی η_0 یا I_{DS} برحسب V_{DS} را داشته باشیم

فرض می‌کنیم که همه‌ی ترانزیستورها در ناحیه‌ی اشباع هستند ← مقادیر جریان

$I_{DSO} = I_{DSL}$

$\Rightarrow K_{1/2}[2(V_{GSL} - V_{tL})^2] = K_{1/2}(V_{DD} - V_{out} - V_{tL})^2$

$K_{1/2}(V_{DD} - V_{DSO} - V_{tL})^2$

نیاز داریم مقادیر دقیق بدانیم. نقاط تقاطع را پیدا کنیم.

مشکل در این روش این است که نمی‌دانیم چه زمانی نقاط تقاطع

Pilavaran

Subject: Date:

نقاط عبوری	وضعیت η_0	روش عملی η_L
V_{OH}	قطع	اشباع
V_{IL}	اشباع	"
V_M	اشباع	"
V	خطی	"
V	خطی	"
		"

این بار به صورت پارامتری معادله‌ی انتقال را به دست می‌آوریم.

V_{OH}

فرض: ورودی هنوز 0 است ⇒ ترانزیستور قطع

ورودی ⟵ خروجی ⟵ اشباع

باز هم صفر است

$$I_{DS0} = I_{DSL} \Rightarrow V_{GSL} - V_{tL} = 0$$

$$I_{DSL} = K/2 (V_{GSL} - V_{tL})^2 \Rightarrow I_{DSL} = 0$$

$$\Rightarrow V_{DD} - V_{out} - V_{tL} = 0$$

Pilavaran $V_{out} = V_{OH} = V_{DD} - V_{tL}$

Subject: Date:

high خروجی دهد. با این این مقاومت را در حد کمتری

نگه دارد مقاومت حدود تر انزیستور است.

V_{OL}

$I_{DSL} = K/2 (V_{GSL} - V_{tL})^2$ اشباع

$I_{DSO} = K[(V_{GSO} - V_{tO})V_{DSO} - V_{DSO}^2/2]$ خطی

$V_{in} = high = V_{OH} = V_{DD} - V_{tL}$ ترانزیستور

با در نظر گرفتن V_{in} که این را می‌نویسیم.

$\Rightarrow K/2 (V_{DD} - V_{out})^2$ که V_{tL} است

$= K[(V_{DD} - V_{tL} - V_{tO})V_{out} - V_{out}^2/2]$

$V_{out} = V_{OL} = ?$ معادله درجه ۲ که ریشه غیر صفر آن

V_M

$I_{DSL} = K/2 (V_{GSL} - V_{tL})^2$

$I_{DSO} = K/2 (V_{GSO} - V_{tO})^2$

Subject: Date:

$$v_{in} = v_{out} = v_m$$

$$\Rightarrow K_1/2 (v_{DD} - v_{out} - v_{tL})^2 = K_0/2 (v_{in} - v_{t0})^2$$

$$\Rightarrow K_L (v_{DD} - v_M - v_{tL})^2 = K_0 (v_m - v_{t0})^2$$

$\Rightarrow v_m$ ...

$$\boxed{v_{IL}}$$

$$I_{DSL} = K_1/2 (v_{GSL} - v_{tL})^2$$

$$I_{DS0} = K_1/2 (v_{GS0} - v_{t0})^2$$

$\Rightarrow v_{GSL} = v_{DSL}$ ...?

$$\Rightarrow K_L/2 (v_{DD} - v_{out} - v_{tL})^2 = K_0/2 (v_{in} - v_{t0})^2 \quad (1)$$

$$\Rightarrow dv_{out}/dv_{in} = -1 \Rightarrow (2) \rightarrow v_{in} = v_{IL}$$

(2)

$$\boxed{v_{IH}}$$

$$I_{DSL} = K_L/2 (v_{GSL} - v_t)^2$$

$$I_{DS0} = K_0 [(v_{GS0} - v_{t0}) v_{DS0} - v_{DS0}^2/2]$$

... v_{IL} ...

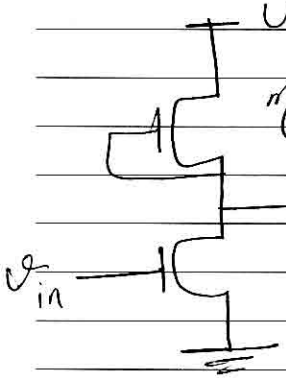
Pilavaran

$\Rightarrow K_{L/1}(V_{DD}-V_{out}-V_{tL})^2$

$= K_0[(V_{in}-V_{t0})V_{out}-V_{out}^2/2]$ ①

$\frac{dV_{out}}{dV_{in}}=-1$ ← ۲ ⇒ ۱۲ ⇒ $V_{in}=V_{IH}$

(عکس) شبیه NMOS بایاس شده



$V_{GS0}=V_{in}$

$V_{DS0}=V_{out}$

$V_{GSD}=0$

$V_{DSD}=V_{DD}-V_{out}$

$V_D: V_{tD}<0$

$V_{GSD}=0 > V_{tL}$ ← V_{tD}?