$$I_{CQ} = \sqrt{\frac{4}{n^2 \times 10}} = \frac{0.63}{n} \ A$$

و همچنین با توجه به اینکه $V_{CEQ} = R'_L I_{CQ}$ مربوط (نقطه کار وسط خط بار دینامیکی واقع است) لذا :

$$V_{CEQ} = 10n^2 \times \frac{0.63}{n} = 6.3n \ V$$

حال با توجه به مقادیر فوق اگر هم ترانزیستور می‌توان انتخاب نمود که ترانزیستور مانند را انتخاب نمود . داریم :

$$2I_{CQ} = \frac{1.26}{n} < 1 \ A = I_{Cmax}$$

و

$$2V_{CEQ} = 1.26n < 40 \ V = BV_{CEO}$$

از این دو رابطه زیر بدست می‌آید :

$$1.26 < n < 3.17$$

در این رابطه برای ترانزیستور مانند یک عدد بین حدود فوق انتخاب نمائیم . معمولاً تعداد دور را با دقت کمتر در ترانزیستور مانند سوچ در بازار تطبیق داشته باشد . بعنوان مثال با انتخاب $n = 2$ داریم :

$$I_{CQ} = 0.32 \ A$$

و

$$V_{CEQ} = 12.6 \ V = V_{CC}$$

در این صورت

$$P_{L\,max} = \frac{1}{2}(0.32)^2 (2)^2 (10) = 2 \ W$$

$$P_{CC} = P_i = (12.6)(0.32) = 4 \ W$$

لذا در این حالت $\eta = 50\%$ بهره دارای مقدار حداکثر خود می‌باشد . خط بار شرط با مقادیر بدست آمده در شکل ۹-۳ رسم شده .

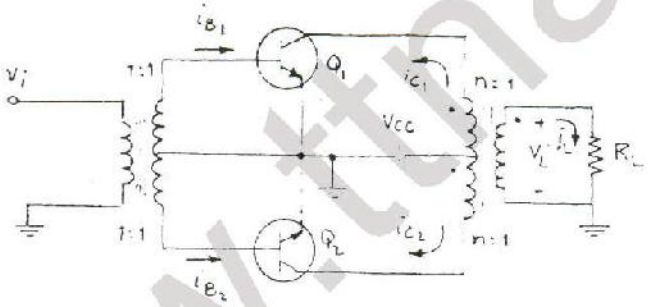
۶-۳ : تقویت کننده های توان پوش-پول[1] کلاس B

همانطوری که در قسمت قبل توضیح داده شد ، تقویت کننده ای که کلاس A دارای بازده حداکثر 50% خواهد بود ، زیرا در این نوع تقویت کننده

۵۷

(1) push-pull

حداکثر راندمان جریان ac تکمیل شده از جریان تغذیه dc کار آن نمی‌تواند تا ۱۰۰٪ برسد. راندمان تقویت‌کننده‌های کلاس B و AB جریان dc تکمیل شده می‌تواند از حداکثر راندمان جریان ac کمتر باشد. بنابراین با کم شدن جریان dc تکمیل شده تلفات آن کم شده و بازدهی مدار افزایش می‌یابد. در استفاده از تقویت‌کننده‌های کلاس B می‌توان حداکثر بازدهی مدار را به 78.5٪ رساند. از طرف دیگر با بکارگیری تقویت‌کننده‌های کلاس AB, B اعوجاج سیگنال خروجی مقدار ناچیزی افزایش خواهد یافت. در نتیجه مشاهده می‌شود که جریان بایاس به بازدهی می‌افزاید، اعوجاج نیز زیاد می‌شود و بالعکس اگر اعوجاج کم باشد راندمان تقویت‌کننده کلاس A)، بازدهی نیز کمتر خواهد شد و اکثر یکی از این حالات بسته بهترین حالت نخواهد بود. بطور اصولی باید مداری پیدا کرد که دارای بازدهی زیاد کلاس B بوده و اعوجاج کم کلاس A را دارا باشد. چنین مدارهایی با دارا بودن بازدهی زیاد و اعوجاج کم می‌باشند، با استفاده از روشی که پوش ـ پول نامیده می‌شود بدست آورد. یک مدار نمونه از پوش ـ پول ترانزیستوری (BJT) در شکل ۱۰-۲ نشان داده شده است.

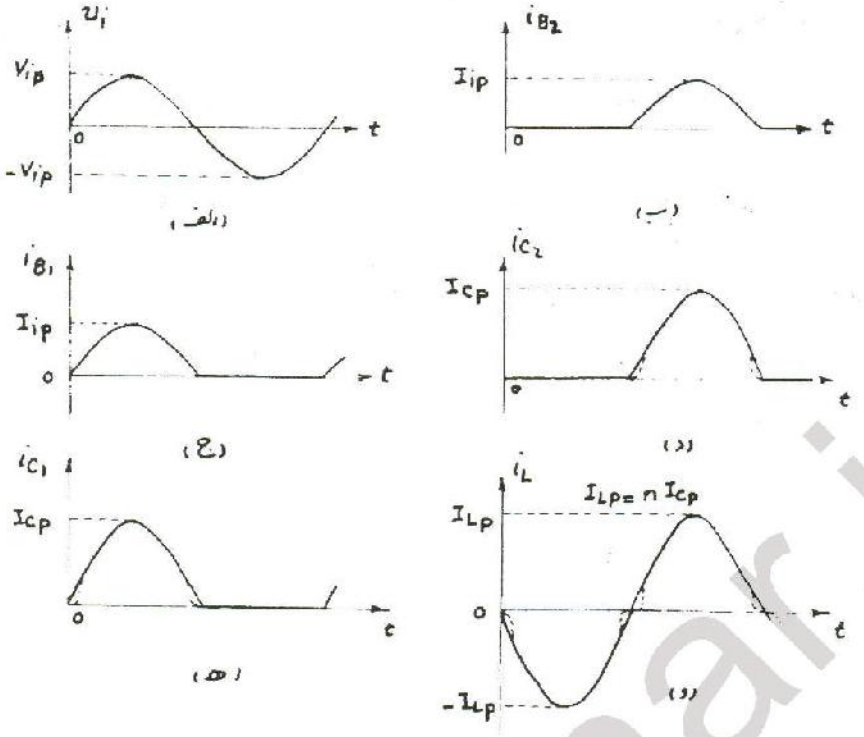


شکل ۱۰-۲ : تقویت‌کننده پوش ـ پول.

حال به بررسی طرز کار این مدار می‌پردازیم. برای شروع عملکرد این مدار از شکل سوجهای نشان داده شده در شکل ۱۱-۲ کمک می‌گیریم. با استفاده از ترانزیستور مرکز سطح دار[1] جریان دو سری دو ترانزیستور Q_1 و Q_2 هم مساوی بوده و ۱۸۰° اختلاف فاز دارند (شکل‌های ب ۱۱-۳ و ج ۱۱-۳). در نیم سیکل اول ولتاژ ورودی مثبت است به علت قطع بودن ترانزیستور Q_2 جریان i_{B_2} صفر بوده در نتیجه جریان i_{C_2} نیز صفر می‌شود. در همین نیم سیکل به علت مثبت بودن ولتاژ سر ترانزیستور Q_1 این ترانزیستور بایاس است که در نتیجه جریان i_{C_1} از مدار برقرار می‌شود (شکل ۱۱-۲ د). بنابراین در این نیم سیکل یک ترانزیستور در حالت قطع بوده (Q_2) و ترانزیستور دیگر (Q_1) بایاس می‌کند. در نیم سیکل منفی عملکرد این ترانزیستورها برعکس می‌شود یعنی به علت مثبت شدن سر ترانزیستور Q_2 و منفی شدن سر ترانزیستور Q_1، ترانزیستور Q_2 بایاس کرده و ترانزیستور Q_1 قطع می‌شود. همانطور که در ترانزیستور Q_1 بایاس می‌کند (در نیم سیکل مثبت ورودی) جریان تکمیل‌کننده این

---

(1) Center-Tapped transformer



شکل ۱۱-۳ : شکل موجهای سینوسی در تقویت کننده پوش - پول : الف) ولتاژ ورودی ؛ ب) جریان بیس Q_2 ؛ ج) جریان بیس Q_1 ؛ د) جریان کلکتور Q_2 ؛ هـ) جریان کلکتور Q_1 ؛ و) جریان بار .

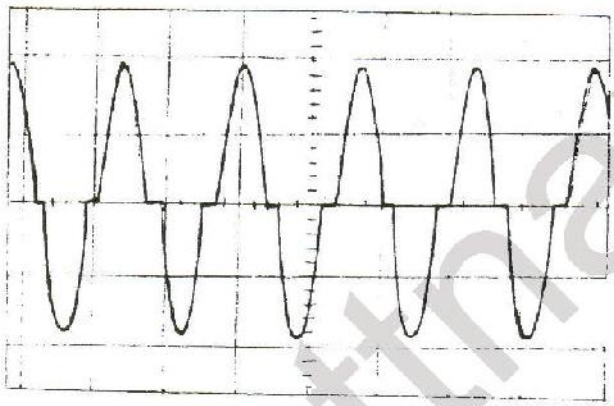
این ترانزیستور در نیم پریود بالای ولتاژ ورودی ترانزیستور هادی جریان می‌شود و باعث تغییر شار[1] در هسته ترانسفورماتور گشته و در نیم پریود پایین آن ولتاژی القا می‌کند . این ولتاژ نیز در نیم پریود پایین ورودی نیم سیکل جریانی در بار ایجاد می‌کند (شکل ۱۱-۴ د) . در نیم سیکل بعدی (نیم سیکل منفی ورودی) ترانزیستور Q_2 قطع شده و جریان i_{C_2} ناچیز است در هسته القا می‌کند که جهت آن مخالف جهت شار نیم سیکل قبل بوده و باعث برقراری جریانی در بار R_L در جهت مخالف جریان قبلی می‌شود . بطوری که ملاحظه می‌گردد ، یک سیکل کامل موجی جریان و ولتاژ بار نظیر سیگنال ورودی ، بصورت سینوسی کامل در می‌آید . با توجه به شکل ۱۱-۴ می‌توان با قطبهای بین جریان بار و جریان کلکتور ترانزیستورهای Q_1 و Q_2 را بصورت زیر نوشت :

$$i_L = n\,(i_{C_2} - i_{C_1}) \qquad (۱۱-۵۵)$$

---

۱) flux

اگر مدار شکل ۱۵-۱۲ بدون بایاس باشد، در نتیجه جریان بار نقطه کار نقطه صفر را برای ایجاد می‌کند. این ایجاد در شکل ۱۲-۱۵ نشان داده شده است. این پدیده را اعوجاج کراس اور[1] می‌نامند. این اعوجاج به خاطر وجود ولتاژ آستانه است[2] در هرکدام از پیوندهای بیس امیتر ترانزیستورهای Q_1 و Q_2 ایجاد می‌شود. همانطور که می‌دانیم تا ولتاژ بیس امیتر V_{BE} به یک حدی (۰.۷ ولت) نرسد جریان بیس و در نتیجه جریان کلکتور بسیار ناچیز خواهد بود. این ولتاژ در ترانزیستورهای سیلیکن در حدود ۰.۷ ولت و برای اینکه ترانزیستور در ناحیه خطی عمل کند، باید این ولتاژ روی پیوند بیس امیتر آن قرار داده شود. این اعوجاج در شکل ۱۲-۱۱ به صورت نقطه چین در شکل ۱۲-۱۵ نیز مشخص شده است.



شکل ۱۲-۳ : شکل موج خروجی یک تقویت کننده پوش پول کلاس B در صفحه اسیلوسکوپ. اعوجاج کراس اور نیز مشخص شده است.

برای حذف این اعوجاج در پیوند بیس - امیتر هر یک از ترانزیستورها باید به اندازه ۰.۷ ولت بایاس شود (برای ترانزیستور سیلیکن). با انجام این عمل، کلاس تقویت کننده، کلاس AB خواهد شد، ولی به علت اینکه در این حالت نقطه کار نقطه کلاس B می‌باشد، همان عنوان تقویت کننده کلاس B را بر این مدار نیز اطلاق می‌شود. این ولتاژ بایاس را ولتاژ بایاس روشن کننده[3] می‌نامند. در شکل ۱۲-۱۶ می‌توان از اعوجاج کراس اور صرف نظر نمود، زیرا سیم پیچ ترانسفورماتور درایور و مقاومتهای داخلی ترانزیستورهای مدار موجب صاف شدن آن می‌شوند.

اعوجاج در تقویت کننده پوش پول

نکاربردن مدار پوش پول کلاس B هیچ گاهش اعوجاج در سوئینگ زیاد نمی‌شود. زیرا همانطور که در قسمت ۶ توضیح داده شد، عملکرد غیرخطی ترانزیستور برای سیگنال بزرگ باعث ایجاد هارمونیکهای بالاتر در شکل موج خروجی می‌شود. حال فرض می‌شود که جریان اعمال شده به ورودی بیس

(1) Cross over distortion (2) Cutin - Voltage (3) Turn - on Bias

ترانزیستور Q_1 بصورت $i_{b_1} = I_{bm} \cos \omega t$ باشد. در اینصورت جریان خروجی i_{C_1} را می‌توان بصورت بالا نوشته و بصورت رابطه‌ی (۲-۱۰) رو سری فوریه برای بررسی، نگاشته است:

$$i_{C_1} = I_{CQ} + B_0 + B_1 \cos \omega t + B_2 \cos 2\omega t + B_3 \cos 3\omega t + \cdots \qquad (۲-۲۶)$$

همین ترتیب جریان ورودی ترانزیستور Q_2 را نیز بصورت زیر داریم:

$$i_{b_2} = -i_{b_1} = I_{bm} \cos(\omega t + \pi) \qquad (۲-۲۷)$$

با فرض یکسان بودن ترانزیستورهای Q_1 و Q_2 جریان خروجی ترانزیستور Q_2 را می‌توان بصورت $i_{C_2}(\omega t + \pi)$ - Q_1 در جریان ωt بدست آورد. داریم:

$$i_{C_2}(\omega t) = i_{C_1}(\omega t + \pi) \qquad (۲-۲۸)$$

بنابراین خواهیم داشت:

$$i_{C_2} = I_{CQ} + B_0 + B_1 \cos(\omega t + \pi) + B_2 \cos(2\omega t + 2\pi) + \cdots$$

از رابطه‌ی مثلثاتی:

$$i_{C_2} = I_{CQ} + B_0 - B_1 \cos \omega t + B_2 \cos 2\omega t - B_3 \cos 3\omega t + \cdots \qquad (۲-۲۹)$$

همانطور که قبلاً گفته شد جهت جریان‌های i_{C_1} و i_{C_2} در رابطه ترانزیستور مانند جریان خروجی مخالف یکدیگر و تحت جریان بار مشترک؛ اختلاف این دو جریان می‌باشد که مقدار آن از رابطه‌ی (۲-۲۵) بدست می‌آید. با قرار دادن روابط (۳-۳۶) و (۳-۳۹) در رابطه‌ی (۳-۳۵) خواهیم داشت:

$$i_L = n(i_{C_2} - i_{C_1}) = -2n(B_1 \cos \omega t + B_3 \cos 3\omega t + \cdots)$$

www.tnar.ir

بالاتبع - این رابطه نشان میدهد که در مدار لوش پول تمام هارمونیکهای زوج را حذف کنید و هارمونیک سوم را بعنوان منبع اصلی هموجاج باقی بگذارید.

با در نظر گرفتن اینکه هارمونیک سوم در هموجاج خروجی نقش مهمی دارد، حذف این هارمونیک باعث کاهش هموجاج خروجی میگردد. این نتیجه با توجه به

آسان تبدیل تخصصات تراتر لستورهای Q_1 و Q_2 بدست آمد. اگر تخصصات این تراتر لستورها کاملاً یکسان هم نباشد، در اینصورت هارمونیکهای

زوج نیز در خروجی ظاهر خواهند شد.

مزایای سیستم لوش - پول

با حذف هارمونیکهای زوج در مدار لوش - پول، میتوان خروجی با زوال هر تراتر لستور، در این مدار، برای هموجاج کمتر بدست آورد. همچنین در لوش پول میتوان با زوال هر تراتر لستور توان تبدیلی را تنظیم نمود.

مزیت دیگر این سیستم را میتوان با توجه به شکل ۱۰-d بیان نمود. با توجه به خط مشخص مولفه dc جگونگی هرکدام از تراتر لستورها

مخالف هم بوده و بنابراین اثر مغناطیسی همدیگر را در هسته ترانسفورماتور از بین میبرند. این عمل از اشباع هسته[1] به واسطه مولفه dc جلوگیری

میکند که در هموجاج غیر خطی اثر بخشی مغناطیسی[2] هسته ترانسفورماتور صورت میگیرد، را از بین میبرد. از مزایای دیگر این سیستم

حذف اثر راپل[3] منبع تغذیه dc (که ولتاژ آن خوب صاف شده باشد) از سیگنال خروجی است. این حذف راپل خنثی شدن ولتاژ

راپل در سیم پیچ اولیه ترانسفورماتور میباشد. با توجه به شکل سیم پیچ ثانویه ترانسفورماتور با ولتاژ القا شده

شده توسط قسمت بالایی آن در ثانویه 180° اختلاف فاز دارند. این اختلاف فاز باعث خنثی شدن اثر راپل منبع تغذیه dc از خروجی خواهد

شد. البته راپل منبع تغذیه در اصطلاح هم[4] تاثیر میکند، میتواند در صفحات قبل تاثیر گذار باشد و از طریق سیگنال ورودی در

ورودی تقویت کننده لوش پول قرار گیرد. در اینجا هم توجه به سیگنال ورودی توسط لوش - پول نمیتواند حذف شود.

۳-۷ : تعیین خط بار و محاسبات توان و بازدهی

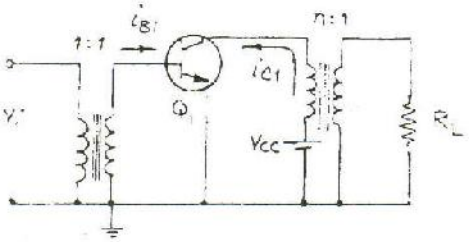
چون در یک مدار لوش - پول تراتر لستورها کاملاً یکسان بوده و در یک نیم از سیکل دیگر عمل میکنند، میتوان خط باری که از تراتر لستورها را

بررسی نمود. دلیل است که خط بار تراتر لستور دیگر عیناً نظیر این تراتر لستور خواهد بود. تراتر لستور Q_1 در مدار لوش - پول را بطور جداگانه در نظر

---

(1) core saturation
(2) magnetization curve
(3) ripple
(4) rms

شکل ۱۴-۵ را نظر می‌گیریم. با استفاده از این مدار عملکرد مدار تقویت کننده را بصورت مطالعه قرار می‌دهیم. خط بار dc که شامل نقطه کار $V_{CE} = V_{CC}$ بدون تحریک ولتاژ خروجی است و خط بار ac دارای شیب $-1/R'_L$ بوده و R'_L مقاومتی است که از دو مقاومت موازی در مدار خروجی و ترانسفورماتور (۱۴-۵) تشکیل می‌شود. بنابراین معادله خط بار ac (جایی که ترانزیستور Q_1 بایاس می‌کند) را می‌توان بصورت زیر نوشت:



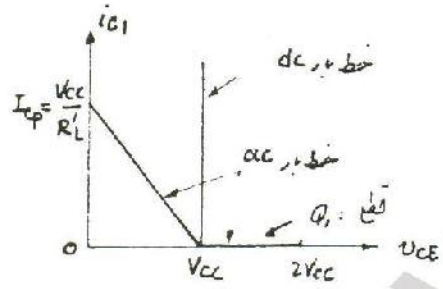
شکل ۱۴-۵ : یک نیم از تقویت کننده مرکب پوش-پول.

$$i_{C_1} = -\frac{1}{R'_L}(v_{CE_1} - V_{CC}) \qquad (۴۱-۵)$$

خط بار dc و ac ترانزیستور Q_1 در شکل ۱۴-۵ را در نظر بگیرید. در لحظه‌ای که ترانزیستور Q_1 قطع می‌باشد $i_{C_1} = 0$ بوده و داریم:

$$v_{CE_1} = V_{CC} + n v_L \qquad (۴۲-۵)$$

همانطوری که ملاحظه می‌شود این معادله خط راست مطابق بر خط ولتاژ $v_{CE_2} = V_{CC}$ (هنگامی که $i_{C_1} = 0$) را در نقطه V_{CC} بر روی محور ولتاژ قطع می‌کند و بنابراین $i_{C_1} = 0$ بوده و $2V_{CC}$ (هنگامی که $v_{CE_2} = 0$ بوده و بنابراین $n v_L = V_{CC}$ می‌باشد) تغییر می‌کند.



شکل ۱۴-۵ : خط بار dc و ac با تقویت کننده‌ی کلاس B.

مقدار حداکثر جریان i_{C_1} و i_{C_2} در شکل‌های (۱۱-۵ و ۱۱-۵) برابر است با:

$$I_{cp} = \frac{V_{CC}}{R'_L} \qquad (۴۳-۵)$$

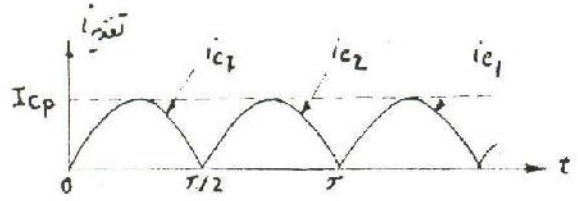
محاسبات توان و بازدهی

با فرض اینکه ورودی بصورت سینوسی باشد می‌توان محاسبات توان این مدار را انجام داده و بازدهی آنرا بدست آورد. توان تحویل داده شده توسط منبع تغذیه یا متوسط توان بصورت زیر محاسبه شود:

www.tnar.ir

$$P_i = P_{cc} = V_{cc}\left(\frac{1}{T}\right)\int_0^T [\,i_{C_1}(t) + i_{C_2}(t)\,]\,dt \qquad (۴-۴۴)$$

در آن $i_{C_1} + i_{C_2}$ جریانی است در از منبع تغذیه V_{cc} کشیده می‌شود. با توجه به شکل‌های ۴-۱۱ و ۴-۱۲ این مجموع به صورت یک جریان اکسپونانسیل تمام موج است در شکل ۴-۱۵ نشان داده شده است. با توجه به اینکه مقدار متوسط سینوسی اکسپونانسیل تمام موج $\frac{2}{\pi}$ مقدار پیک آن می‌باشد خواهیم داشت:



شکل ۴-۱۵: شکل موج جریان منبع تغذیه.

$$P_i = P_{cc} = \left(\frac{2}{\pi}\right) V_{cc}\, I_{CP} \qquad (۴-۴۵)$$

توان تحویل داده شده به بار مساوی خواهد بود با:

$$P_{o(ac)} = P_L = \frac{1}{2} R_L I_{Lp}^2 = \frac{1}{2} n^2 R_L I_{CP}^2 = \frac{1}{2} R_L' I_{CP}^2 \qquad (۴-۴۶)$$

با توجه به روابط (۴-۴۵) و (۴-۴۶) می‌توان تلفات شده ترانزیستورها را بدست آورد.

$$2P_C = 2P_{dis} = P_i - P_{o(ac)} \qquad (۴-۴۷)$$

با توجه به تعریف بازدهی می‌توان مقدار η را برای این مدار محاسبه نمود.

$$\eta \triangleq \frac{P_{o(ac)}}{P_i} \times 100 = \frac{\frac{1}{2} R_L' I_{CP}^2}{\frac{2}{\pi} V_{cc} I_{CP}} \times 100$$

یا

$$\eta = \frac{\pi}{4} \cdot \frac{R_L' I_{CP}}{V_{cc}} \times 100 \qquad (۴-۴۸)$$

بازدهی حداکثر

با توجه به اینکه در رابطه (۴-۴۸) مقدار بازدهی مستقیماً با I_{CP} است لذا با افزایش این مقدار می‌توان بازدهی را حداکثر نمود. با مراجعه به شکل ۴-۱۴ ملاحظه می‌شود که مقدار ماکزیمم I_{CP} برابر است با:

$$(I_{CP})_{max} = \frac{V_{cc}}{R_L'} \qquad (۴-۴۹)$$

www.ttnar.ir

با قرار دادن رابطه (۳-۴۹) در رابطه (۳-۴۸) خواهیم داشت :

$$\eta_{max} = \frac{\pi}{4} \cdot \frac{R'_L \cdot V_{cc}/R'_L}{V_{cc}} \times 100$$

$$\eta_{max} = \frac{\pi}{4} \times 100 = 78.5\,\%$$

تلفات حداکثر ترانزیستورهای پوش ـ پول

با توجه به رابطه (۳-۴۷) میزان تلفات توان هرکدام از ترانزیستورها بالصورت زیر بدست آورد .

$$P_C = P_{dis} = \tfrac{1}{2} P_i - \tfrac{1}{2} P_{o(ac)} \qquad (۳-۴۷)$$

با قرار دادن روابط (۳-۴۵) و (۳-۴۶) در رابطه (الف ۳-۴۷) میزان توان تلف شده :

$$P_C = \tfrac{1}{2} \left[\tfrac{2}{\pi} V_{cc} I_{cp} - \tfrac{1}{2} I_{cp}^2 R'_L \right] \qquad (ج-۵۰)$$

تلف شده در هر لحظه میزان توان تلف شده در هرکدام از ترانزیستورها تابع جریان I_{cp} لحظه ای میزان جریان I_L می باشد ، در رابطه آن P_C ماکزیمم میزان را بدست آورد . با مشتق گیری از رابطه فوق نسبت به I_{cp} و قرار دادن آن برابر با صفر میزان مقدار I_{cp} ، در میزان P_C ماکزیمم است ، را بدست آورد . با انجام محاسبات لازم مقدار تلفات ماکزیمم هرکدام از ترانزیستورها بالصورت زیر بدست میآید .

$$P_{C_{max}} = \frac{1}{\pi^2} \frac{V_{cc}^2}{R'_L} \approx 0.1 \frac{V_{cc}^2}{R'_L} \qquad (ج-۵۱)$$

و با توجه به اینکه $\frac{V_{cc}^2}{2R'_L} = P_{o(ac)_{max}}$ می باشد ، خواهیم داشت ،

$$P_{C_{max}} \approx 0.2\, P_{o\,(ac)_{max}} \qquad (ج-۵۲)$$

از رابطه فوق ملاحظه میشود ، با اینکه تعداد و بار حداکثر ، توان بار $P_{o(ac)_{max}}$ ثابت باشد ، با ترانزیستورهای با مشخصات مختلف ، دارای تلفات حداکثر $0.2 P_{o(ac)_{max}}$ باشد . بعنوان مثال اگر $P_{o\,(ac)_{max}}$ ، 25 W نظر باشد ، هرکدام از ترانزیستورهای انتخاب شده باید قادر به تحمل

www.tmar.ir

SW توان باشد .

مثال ۳-۴ : با استفاده از ترانزیستور سیلیکی که مشخصات آن در مثال ۳-۳ داده شده است . یک مدار تقویت کننده توش-پول کلاس B طوری طراحی کنید که حداکثر توان AC در بار $R_L = 10\,\Omega$ تولید نماید . مقادیر V_{CC} و n و مقدار بایاس لازم جهت حذف اعوجاج کراس اور را بدست آورید .

حل : مقادیر مجاز ترانزیستور مورد نظر بصورت زیر می باشد :

$$P_{dis,max} = 4^{W} \quad , \quad BV_{CEO} = 40^{V} \quad , \quad I_{Cmax} = 1^{A}$$

با استفاده از روابط (۳-۴۶) و (۳-۴۹) ، حداکثر توان بار بصورت زیر بدست میآید :

$$P_{o(ac)_{max}} = \frac{V_{cc}^2}{2R'_L} = \frac{V_{cc} I_{cp}}{2} \qquad (۳-۵۳)$$

با افزایش V_{cc} و I_{cp} به مقدار زیاد ، میتوان مقدار توان خروجی را زیاد کرد . البته افزایش مقادیر V_{cc} و I_{cp} دارای محدودیتی می باشد ، که توسط مقادیر ماکزیمم ترانزیستور تعیین میگردد . با استفاده از آن مقادیر داریم :

$$V_{cc} \le \frac{1}{2} BV_{CEO} = 20^{V}$$

$$I_{cp} \le I_{Cmax} = 1^{A}$$

با استفاده از رابطه (۳-۵۳) حداکثر توان برابر است :

$$P_{o(ac)_{max}} = \frac{V_{cc} I_{cp}}{2} \le 5 P_{dis,max} = 20^{W}$$

با توجه به مقادیر فوق حداکثر توان مقادیر V_{cc} و I_{cp} را بصورت زیر انتخاب کنیم .

$$V_{cc} = 20^{V} \quad , \quad I_{cp} = 1^{A}$$

حداکثر توان خروجی برابر است :

$$P_{o(ac)_{max}} = 10^{W}$$

نسبت دور ترانسفورماتور (n) بصورت زیر بدست میآید

$$I_{cp} = \frac{V_{cc}}{n^2 R_L}$$

www.itnar.ir

$$n^2 = 2$$

$$n = 1,414$$

و

به عنوان مثال در ۳-۳ و ۳-۴ ملاحظه می‌شود، با استفاده از مدار پیش پول کلاس B توان خروجی بار $10\ \Omega$، پیچ برابر توان خروجی توسط مدار تقویت کننده کلاس A، با کوپلاژ ترانسفورماتوری است. باید دقت کرد که در طرح همواره مدار از ترانزیستورهای یکسان با تلفات توان معادل $4\ W$ استفاده شده است.

شکل ۳-۱۶ خط بار همراه با ترانزیستور را در نقطه خروجی آنها نشان می‌دهد. ملاحظه می‌شود که خط بار ac منحنی تلفات قدرت کلکتور را قطع می‌کند. این بدین معنی است که توان لحظه‌ای کلکتور می‌تواند از توان متوسط آن تا حدود ۲ برابر، با دوره‌های کوتاه توان متوسط تلف شده در کلکتور بیشتر از تلفات توان تلف شده متوسط مجاز آن باشد. در این حالت گرمایش اضافی، برای جلوگیری از گرم شدن بیش از حد ترانزیستور، باید توسط طرح تقویت کننده پیش-پول کلاس B محدود شود. $P_{dis,max}$ منحنی ac خط بار

برای تعیین طرح تقویت کننده باید پیش ترانزیستور طوری

باید شود تا با هم جمع کردن این دو، از بین برود. دیاگرام

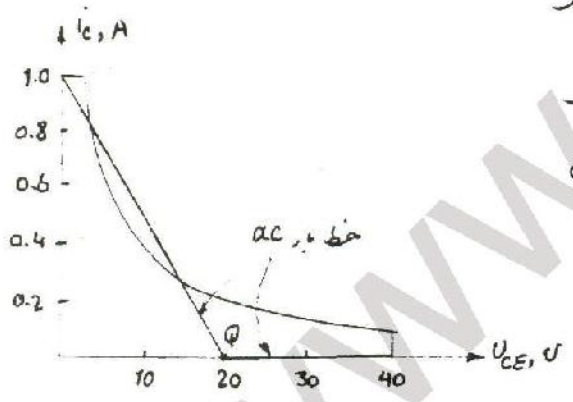
لازم برای باید کردن پیش ترانزیستور در شکل ۳-۱۷ نشان

داده شده است. شکل الف ۳-۱۷ مدار باید کردن

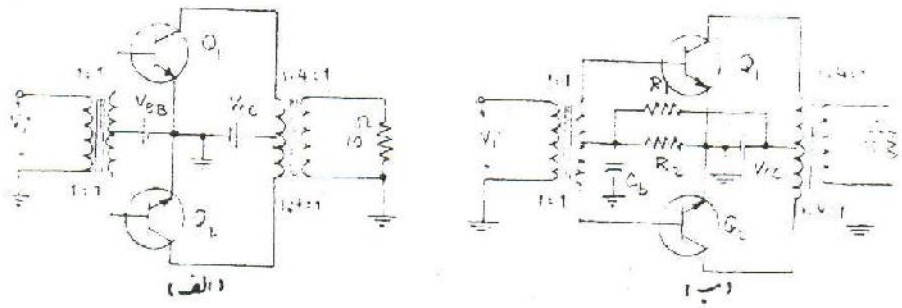
منبع جداگانه برای پیش را نشان می‌دهد در حالی که مدار

V_{BB} طوری انتخاب شده است که در ترانزیستور در آستانه هدایت

قرار گیرد و این مقدار برای ترانزیستورهای سیلیکی در حدود $0.7\ V$ می‌باشد.



شکل ۳-۱۶ : خط بار در مثال ۳-۴.



شکل ۳-۱۷ : الف) باید کردن پیش-پول توسط منبع جداگانه ؛ ب) باید کردن پیش-پول توسط تقسیم ولتاژ.

www.tnar.ir

همچنین از همان منبع V_{CC} استفاده از تقسیم ولتاژ مقاومتی برای بایس کردن بیس استفاده می‌شود. یک مدار در شکل ب-۱۷-۵ نشان داده شده است. R_1 و R_2 با یک طراحی مناسب ولتاژ بیس ترانزیستور را حدود $0.7\,V$ نگه می‌دارند. مقاومت R_2 می‌تواند از یک دیود که از نوع ترانزیستور می‌باشد، استفاده شود، چون افت ولتاژ دیود که از جنس ترانزیستور می‌باشد می‌تواند ترانزیستور را در آستانه هدایت بایس کند.

۸-۳: مدارهای مختلف پوش-پول بدون استفاده از ترانسفورماتور

گرچه مدار پوش پول نشان داده شده در شکل ب-۱۷-۵ یکی از معمولترین مدارهای پوش-پول کلاس B می‌باشد، مدارهای دیگری نیز وجود دارد که در اینجا بعضی از آن مدارها بطور خلاصه و مقایسه مزایای هر یک را مورد مطالعه قرار می‌دهیم.

مدار پوش-پول ترانسفورماتوری در قسمت مورد بررسی قرار گرفت که مدار مناسب برای خروجی تقویت کننده‌ای صوتی یا تقویت کننده‌ای سیستم کنترل می‌باشد که دارای بازدهی و کیفیت بالا می‌باشد. این تقویت کننده دارای یک اشکال می‌باشد. همانطور که در شکل ب-۱۷-۵ ملاحظه می‌شود خروجی این تقویت کننده دارای کوپلاژ ترانسفورماتوری می‌باشد که دارای حجم و وزن و قیمت زیاد بوده و همچنین برای استفاده عملی زیادی در مدار، از نظر اقتصادی نیز قیمت سیستم را افزایش می‌دهد. در مدارهای که در زیر برای مرتفع کردن این مشکل بحث می‌شود، جایگزینی مدارهای مناسب این ترانسفورماتورها حذف گردیده.

ابتدا، حذف ترانسفورماتور خروجی را شروع می‌کنیم. برای حذف این ترانسفورماتور باید مدار جایگزین آن بتواند سیگنال ورودی را به سطح مورد نظر تقویت کرده برای پوش-پول باید دو سیگنال با اختلاف فاز 180° تولید نماید و همچنین این سیگنال‌ها هم دامنه باشند. سیگنال‌های ورودی با دامنه‌های یکسان و اختلاف فاز 180° را می‌توان با طرق مختلف تولید نمود. شکل ب-۱۷-۵ یکی از این مدارها را نشان می‌دهد، که در آن مقاومت کلکتور مشترک[1] نامیده می‌شود، را نشان می‌دهد. این تقویت کننده بین سیگنال ورودی و بین سیگنال خروجی از کلکتور 180° اختلاف فاز وجود دارد. اگر خروجی از امیتر گرفته شود (به صورت سیگنال ورودی بیس)، و خروجی (امیتر) هم فاز خواهد بود. با انتخاب مقادیر مناسب برای R_C و R_E و با توجه به مشخصات ترانزیستور می‌توان بهره تقویت این تقویت کننده، برای حالتی که سیگنال خروجی از کلکتور گرفته می‌شود، را برابر ۱ گرفت. از طرفی برای سیگنال‌هایی که از امیتر خروجی گرفته می‌شود بهره تقویت همواره برابر واحد می‌باشد.

---

(1) phase inverter

با این ترتیب هیچ مداری نمی‌تواند دو سیگنال هم دامنه با اختلاف فاز 180° برای ورودی ترانزیستوری پوش پول ایجاد نماید.

مزیت این مدار و ترانزیستور مالتی سرد بسط دار در حجم کوچک

حجم و قیمت و همچنین بهبود بازده فرکانسی می‌باشد. اشکال

این مدار در اکثر موارد سیگنال گرفته شده از کلکتور دامنه

در برابر مقاومتی برای ورودی پوش-پول عمیق می‌دهد (امپدانس خروجی کم) که

امپدانس منبع (امپدانس داخلی) کمتر می‌باشد. زیرا برای

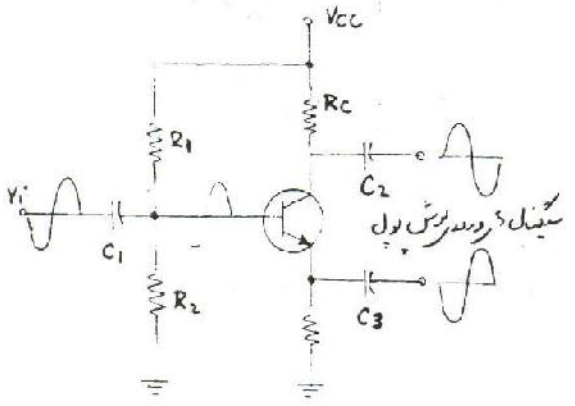
سیگنال گرفته شده از امیتر، امپدانس خروجی مدار مشترک کننده فاز، مقدار کمی (امپدانس خروجی CC) است در حالی که سیگنال دریافت شده از کلکتور

امپدانس خروجی دارای مقدار زیادی (امپدانس خروجی CE) می‌باشد. در نهایت اگر در ترانزیستور β بالا باشد این مدار دارای خروجی کم‌امپدانس باشد، در

حالت اتصال به مدار پوش-پول خروجی آن هم مناسب خواهد بود. با افزودن یک طبقه امپدانس خروجی کلکتور می‌توان این اشکال

را برطرف نمود. افزودن همین طبقه‌ی بافر کمک خواهد کرد ورودی و خروجی همفاز، تا ثانوی در اختیار داشته و فقط امپدانس

خروجی سیگنال گرفته شده از کلکتور را کاهش داده و به‌جای امپدانس خروجی سیگنال گرفته شده از امیتر می‌نشاند.

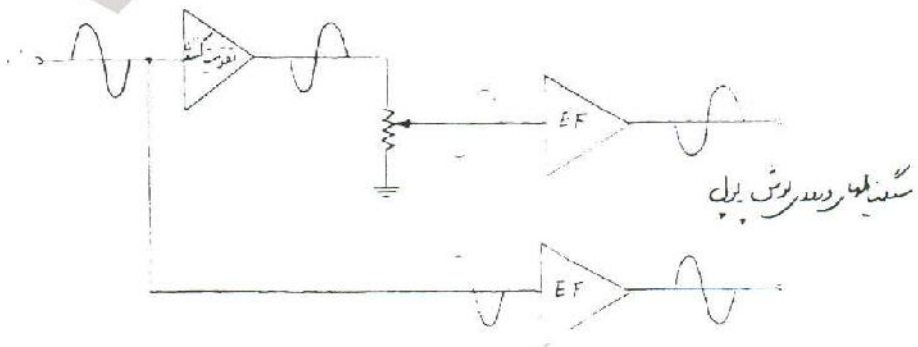


شکل ۱۸-۴ : مدار معکوس کننده فاز

یک مدار دیگر که می‌تواند جایگزین ترانزیستور مالتی ورودی گردد، در شکل ۱۹-۴ بصورت بلوک دیاگرام نشان داده شده است. در این

مدار سیگنال ورودی توسط یک تقویت کننده معکوس شده و سپس تقسیم می‌شود طوری که ورودی تقویت کننده برابر واحد گردد. با استفاده از دو

طبقه امیتر فالوور (یا در صورت نیاز مدار دارلینگتن) می‌توان ورودی پوش-پول با دامنه یکسان و اختلاف فاز 180° تأمین نمود.



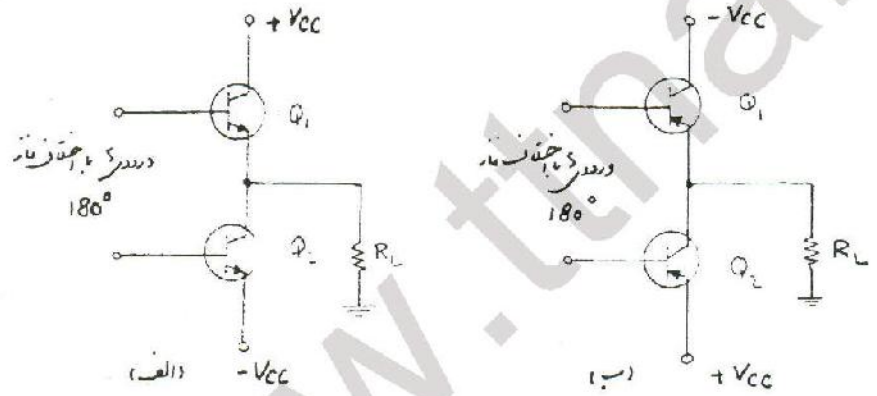
شکل ۱۹-۴ : بلوک دیاگرام مدار ایجاد کننده ورودی یکسان با اختلاف فاز 180° برای تقویت کننده پوش-پول.

www.tinar.ir

دو نیمه‌ایست همدیگر را تقویت می‌کنند و در مدار خروجی پوش پول را تشکیل می‌دهند. کسانی می‌دانند که

علاوه بر حذف ترانزیستور مالتور ورودی با روشهای مختلف می‌توان مدار پوش-پول بدون ترانزیستور مالتور فاز را ساخت. بهر حال این روشها را می‌توان به دو دسته تقسیم نمود. یکی استفاده از مدار پوش-پول با ترانزیستورهای مکمل[1] که در هر دو نوع pnp یا نوع npn باشند. دیگری استفاده از مداری که در مدار پوش-پول متقارن مکمل[1] نامیده می‌شود و در آن از دو ترانزیستور کسان استفاده می‌شود که یکی از نوع pnp و دیگری از نوع npn می‌باشد.

شکل ۲۰-۳ مدار پوش-پول با ترانزیستورهای هم نوع که در آن ترانزیستور مالتور حذف شده است، را نشان می‌دهد. طرز کار این مدار با توجه به مدار پوش-پول معمولی می‌باشد. در این مدار با تقسیم کردن پتانسیل بین بیس دو ترانزیستور، مولفه جریان dc



شکل ۲۰-۲ : مدار پوش-پول بدون ترانزیستور مالتور الف) با ترانزیستورهای npn ؛ ب) با ترانزیستورهای pnp.

در بیس جریان ظاهر خواهد شد. همچنین این نوع مدار بر خلاف مدار پوش-پول با کوپلاژ ترانسفورماتوری در امیتر یک منبع تغذیه dc داشت، به دو منبع تغذیه dc (+ و -) احتیاج دارد.

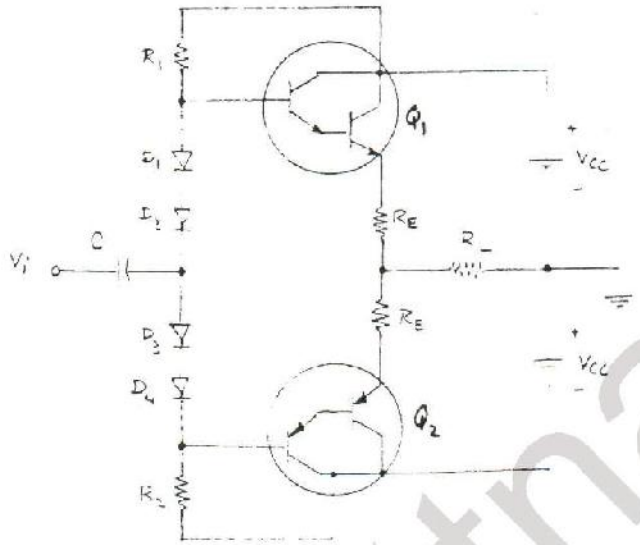
حال به بررسی مدار شکل الف ۲۰-۲ می‌پردازیم. در این نوع مدار برای عملکرد پوش-پول ورودی ترانزیستورهای Q_1 و Q_2 باید ۱۸۰° اختلاف فاز داشته باشند. با توجه به مدار مشخص گردیده فاز در قبل مورد بررسی قرار گرفت می‌توان همین اختلاف فاز را در ورودی ترانزیستورهای Q_1 و Q_2 ایجاد نمود.

یک مدار دیگر برای چنین منظوری در شکل ۲۱-۲ نشان داده شده است. ترانزیستورهای Q_3 و Q_4 در عنوان محرک[2] در این مدار بکار رفته‌اند، ترانزیستور یکسر کمر از نوع pnp و دیگری از نوع npn بوده وجریان آنها در ورودی ترانزیستورهای Q_1 و Q_2 می‌باشد،

---

(1) Complementary Symmetry Circuit (2) Driver

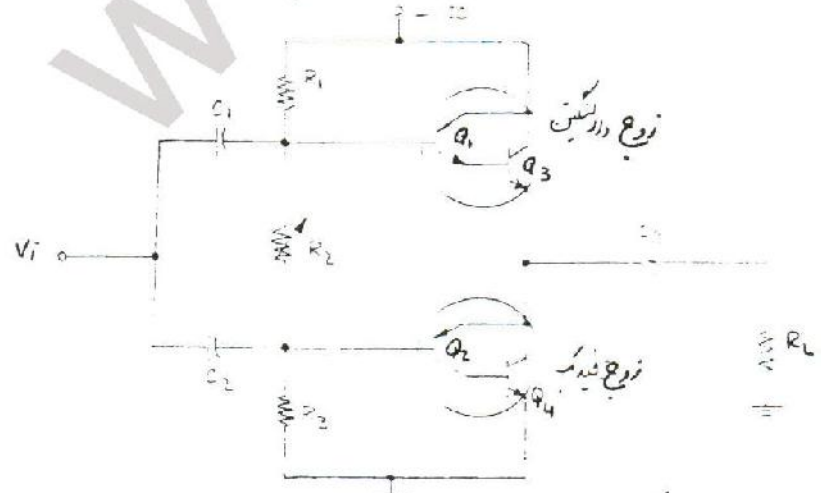
و دیگر اسدالین کم بار را با اسدالین جریان کم تطبیق میدهد . برای بهبود بیشتر این مدار میتوان از ترکیب دارلینگتن نیز در مدار پوش پول استفاده نمود . این مدار در شکل ۲۴-۲ نشان داده شده است . در این مدار از مقاومت R_E در مقدار کمی دارد و برای پایداری نقطه‌ی کار استفاده میشود .



شکل ۲۴-۲ : مدار پوش پول متعادل مکمل با ترکیب دارلینگتن .

مدار پوش پول نیمه مکمل[1]

یک مدار پوش - پول نیمه مکمل در شکل ۲۵-۳ نشان داده شده است . همانطور که مشاهده میشود در این مدار ترانزیستورهای توان Q_3 و Q_4 هردو از نوع npn بوده ، در صورتیکه در ترانزیستورهای Q_1 و Q_2 بصورت مکمل pnp و npn می‌باشد . زیرا علت اینکه ترانزیستورهای



شکل ۲۵-۳ : تقویت کننده پوش - پول نیمه مکمل

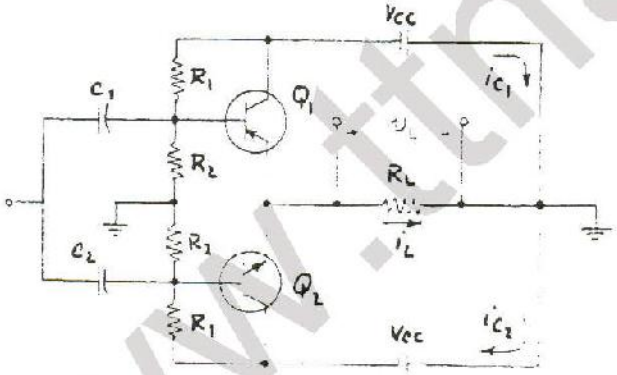
(1) Quasi - Complementary Push - Pull

www.ttnar.ir

توان معمولاً از نوع npn می‌باشد. این ترکیب مداری مطلوب می‌باشد. نظیری در شکل مقابل ترانزیستورهای Q_1 و Q_3 یک زوج دارلینگتن می‌باشد که دارای امپدانس خروجی کمی در امیتر Q_3 است. ترانزیستورهای Q_2 و Q_4 نیز اصطلاحاً زوج فیدبک[1] تکمیلی نامیده می‌شوند که این نیز امپدانس خروجی کمی را دارا می‌باشد. مقاومت R_2 را می‌توان طوری تنظیم کرد که در نقطه‌ی کواسی ولتاژ خروجی صفر باشد. سیگنال اعمال شده در ورودی هر دو ترانزیستور در این صورت کلاس B کار می‌کند بدون اینکه جریان خروجی کامل در بار R_L مشترک باشد.

معادله‌ی خط بار و بیشترین توان در مدارهای پوش ـ پول با کوپلاژ ترانسفورمری مانند مدارهای قبلی می‌باشد.

مثال ۵-۳ : با استفاده از ترانزیستورهای سیلیکن با مشخصات نشان داده شده در مثال ۳-۳ مدار پوش-پول متقارن مکمل نظیر شکل ۳-۲۶ طوری طرح کنید که حداکثر توان خروجی را به بار $R_L = 10\ \Omega$ تحویل دهد. مقدار V_{CC} را مشخص نمایید.



شکل ۳-۲۶ : مدار مثال ۵-۳.

حل : نظیری در هر دو نیم هر یک از ترانزیستورها در کلاس B لحظه‌ی امپدانس عبور می‌نماید. یکی از ترانزیستورها مثلاً ترانزیستور Q_1 را در نظر می‌گیریم. مدار معادل این ترانزیستور در لحظه‌ی عبور جریان در شکل ۳-۲۷ نشان داده شده است. با فرض اینکه I_{Cmax} ترانزیستور A آمپر است، بنابراین مقدار پیک i_{C_2} نباید از این حد تجاوز نماید. لذا:

$$(I_{Cp})_{max} = \frac{V_{CC}}{R_L} = 1\ A$$

چون $R_L = 10\ \Omega$ است، لذا $V_{CC} = 10\ V$ خواهد بود. نظیری در لحظه‌ی مشترک $2V_{CC}$ یعنی ۲۰ ولت سوئینگ کلکتور. امیتر این ترانزیستور از منبع BV_{CEO} (۴۰ ولت) کمتر است. برای بدست آوردن توان خروجی بار داریم:

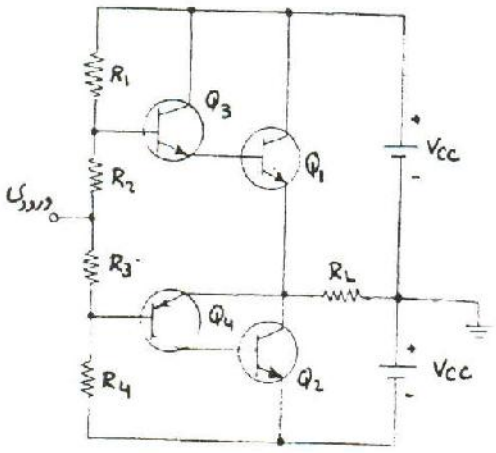
---

(1) Feedback pair

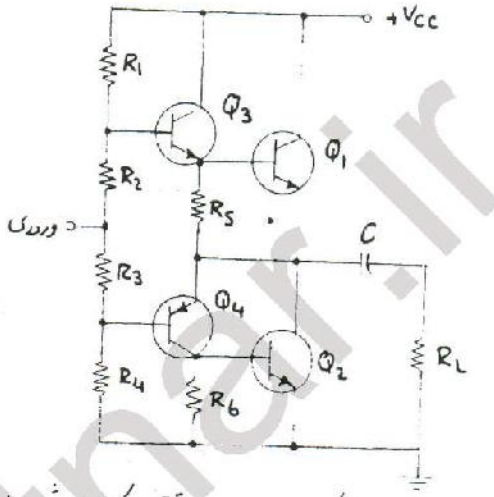
www.ttnar.ir

دارای اختلاف فاز 180° هستند .

نوع دیگری از مدار پوش ـ پول بدون ترانسفورماتور خروجی در شکل ۳-۲۲ نشان داده شده است . این مدار هم اگر به خط شود فقط یک منبع تغذیه دارد . در اینجا باید دقت کرد که مدارهای جلوگیری از ورود جریان dc در بار باید از خازن کوپلاژ در خروجی استفاده شود .



شکل ۳-۲۱ : مدار تقویت کننده پوش ـ پول بدون ترانسفورماتور .



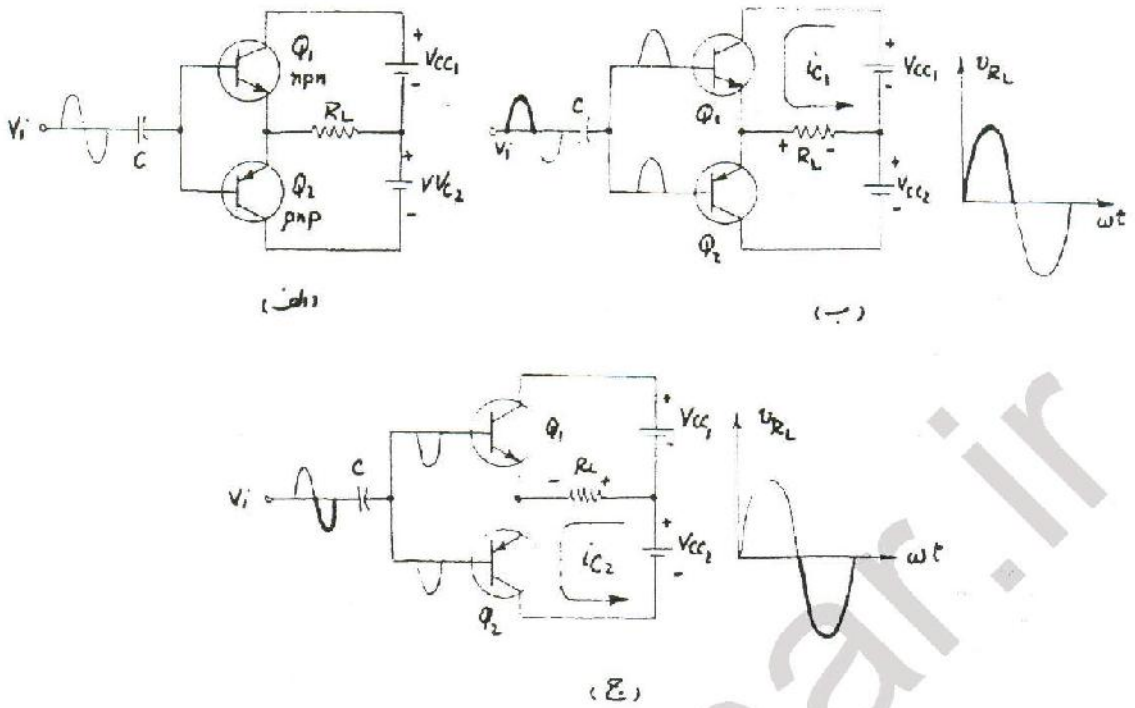
شکل ۳-۲۲ : مدار تقویت کننده پوش ـ پول بدون ترانسفورماتور با یک منبع تغذیه .

مدار پوش ـ پول متقارن مکمل

یک مدار ساده پوش ـ پول متقارن مکمل در شکل ۳-۲۳ نشان داده شده است . در این مدار ترانزیستورهای پول خروجی به صورت npn و pnp بوده و دارای مشخصات یکسان می باشند . در مورد این مدار فقط یکسان بودن هر دو ترانزیستور اعمال می شود و چون ترانزیستورهای Q_1 و Q_2 از دو نوع مختلف می باشند ، در این صورت عملکرد مدار نظیر همان مدار پوش ـ پول معمولی خواهد بود .

حال به بررسی عملکرد این مدار می پردازیم :

در نیم سیکل مثبت ورودی ، بیس ترانزیستور Q_1 (از نوع npn) مثبت شده و در نتیجه این ترانزیستور هدایت کرده و جریان i_{C_1} در بار R_L برقرار می شود . در این حالت به علت اینکه بیس ترانزیستور Q_2 (از نوع pnp) مثبت است ، این ترانزیستور در حالت قطع می باشد (شکل ب-۲۴-د) . در نیم سیکل ورودی منفی عملکرد ترانزیستورها معکوس می شود یعنی در این حالت چون بیس ترانزیستور منفی می گردد ، ترانزیستور Q_1 که از نوع npn می باشد قطع شده و ترانزیستور Q_2 (pnp) هدایت می کند . در این حالت جریان



شکل ۳-۲۳ الف) مدار اولیه - دوال متقارن مکمل ؛ ب) عملکرد مدار در نیم سیکل مثبت ورودی ؛

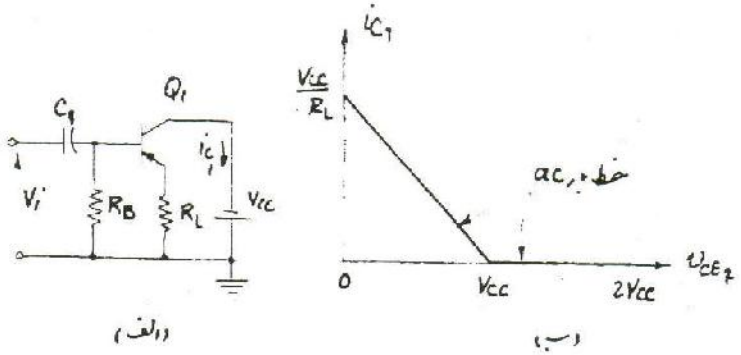
ج) عملکرد مدار در نیم سیکل منفی ورودی .

i_L را نظیر شکل ۳-۲۳ ج در مدار برقرار می‌کنیم . با توجه به جهت جریان‌های i_{C_2} و i_{C_1} ملاحظه می‌شود که در سیکل کامل ورودی جریان بار نیز شکل سینوسی ورودی را دارا خواهد بود . جریان بار برابر است با :

$$i_L = i_{C_2} - i_{C_1}$$

بطوری که ملاحظه شد با استفاده از دو ترانزیستور مکمل می‌توان مدار تقویت کننده پوش - پول بدون ترانسفورماتور بدست آورد . یکی از معایب این مدار نسبت به مدار پوش - پول ترانسفورماتوری استفاده از دو منبع تغذیه جداگانه ($+$ و $-$) می‌باشد . اشکال دیگر این مدار مثل همه مدارهای کوپله مستقیم نسبت به مدار پوش - پول ترانسفورماتوری بیشتر محسوس می‌باشد . همانطور که قبلاً گفته شد این اشکال به علت خطی و ایده‌آل نبودن ترانزیستورها می‌باشد و برای حذف آن باید هر یک از ترانزیستورهای Q_1 و Q_2 به تعداد کم بایاس شوند بطوری که این اشکال از بین برود .

در مدار پوش - پول متقارن مکمل خود بخود از ترانزیستور گرفته می‌شود و بنابراین هر یک از ترانزیستورها به جهت بهتری عمل می‌کنند



شکل ۳-۲۷ : الف) مدار معادل یک از ترانزیستورهای (Q_1) مدار پوش - پول شکل ۳-۲۶ ؛

ب) خط بار ac این ترانزیستور .

$$I_{Lp} = \frac{V_{CC}}{R_L}$$

بنابراین

$$P_{o(ac)max} = \frac{1}{2}\frac{V_{CC}^2}{R_L} = 5\ W$$

با مقایسه این مثال با مثال ۳-۴ ملاحظه می‌شود که توان ماکزیمم بار در مدار پوش - پول متقارن تنها $5\ W$ است در حالی که مقدار توان بدست آمده در مثال ۳-۴ یعنی $10\ W$ می‌باشد . دلیل این امر استفاده از تنها نیمی از سیکل در دو برابر کردن مقدار موثر اسدانس بار توسط ترانسفورماتور در مدار پوش - پول ترانسفورماتوری است . حال در مدار پوش - پول متقارن تنها بار به صورت متمم - مجموعی متصل است لذا همه نیمه سیکل در این مدار عمل می‌کند .

با انتخاب مقادیر مناسب برای R_1 و R_2 می‌توان مدار بایاس را طوری تنظیم کرد که نقطه کوئسان در وسط خط بار ac قرار گیرد . در این صورت می‌توان دامنه سیگنال دوسری را از مقدار $5\ W$ محاسبه شده ، را نیز محاسبه نمود . با فرض اینکه هر یک از ترانزیستورها بصورت ایده‌آل در نظر گرفته شده‌اند ، لذا در هر نقطه تقریباً در حدود ولتاژ دامنه آن برابر V_{CC} می‌گردد .

۳-۹ : بررسی حرارتی در ترانزیستور

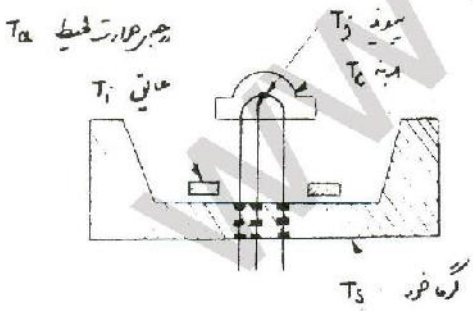
www.tnar.ir

توان در توان تلف شده در کلکتور ترانزیستور، مقدار ثابتی و قابل اطمینان است، این بررسی از اهمیت خاصی برخوردار می‌باشد.

در طرح یک مدار ترانزیستوری هدف اصلی در محدودیت الکتریکی آن از طریق مقاومت بار می‌باشد. ترانزیستور در نظر گرفته می‌شود، مسئله حرارتی نیز باید مورد بررسی قرار گیرد. بطور مثال در مدارهای تقویت توان در کلکتور ترانزیستور بیشترین افزایش درجه حرارت پیوند کلکتور، بیش از حد مجاز است. درجه حرارت پیوند نباید از ۱۵۰°C تا ۲۰۰°C تجاوز نماید تا از ایجاد شکست ترانزیستور جلوگیری گردد. درجه حرارت محیط پیوند با ترانزیستور سیلیکن در حدود ۱۵۰°C تا ۲۰۰°C می‌باشد در اگر درجه حرارت آن از این حد تا ۱۰۰°C تجاوز نماید ترانزیستور خراب خواهد شد. تلفات توان کلکتور، P_C، مقدار متوسط حاصلضرب جریان کلکتور در ولتاژ کلکتور امیتر ترانزیستور می‌باشد در مقدار ماکزیمم آن توسط سازنده مشخص می‌شود. حال به بررسی مسئله حرارتی ترانزیستور می‌پردازیم.

مسئله حرارتی ترانزیستور را می‌توان با کمک قانون اهم[1] مورد مطالعه قرار داد. روابط حرارتی را می‌توان با جایگزین کردن توان تلف شده با جریان، درجه حرارت با پتانسیل، و مقاومت حرارتی[2] θ با مقاومت الکتریکی در قانون اهم بدست آورد.

شکل ۲۸-۳ یک ترانزیستور را در یک گرماخور[3] نصب شده نشان می‌دهد. در ترانزیستورهای قدرت در تلفات توان آنقدر زیاد است، از یک عنصر گرماخور برای پخش گرمای ترانزیستور استفاده می‌شود. این عنصر فلزی توسط یک لایه عایق از نظر الکتریکی جدا شده و دارای درجه حرارت می‌باشد، در ترانزیستور نصب می‌شود. مثال مسئله حرارت حل شده را بصورت زیر مطالعه می‌نماییم. در حالتی که ترانزیستور در محیط نباشد، در اینصورت درجه حرارت پیوند آن برابر درجه حرارت محیط T_a خواهد بود. هنگام کار، جریان در مدار ترانزیستور برقرار شده و توان تلف شده در کلکتور، درجه حرارت پیوند آنرا بالا خواهد برد. حرارت ایجاد شده در پیوند به بدنه[4] ترانزیستور منتقل شده و سپس از بدنه به عنصر گرماخور خواهد شد. این عنصر دارای سطح نسبتاً بزرگی بوده و از طریق آن، حرارت در محیط اطراف تشعشع خواهد شد.



شکل ۲۸-۳ سیستم ترانزیستور و گرماخور

اگر توان تلف شده در ترانزیستور ثابت بوده و در حد توان مجاز آن باشد، لحظاتی طول نمی‌کشد تا تعادل حرارتی

---

(۱) Ohm's law
(۲) Thermal resistance
(۳) heat sink
(۴) Case

می‌رسد . در این حالت پیوند ، بدنه و عنصر گرمازا خود هرکدام دارای دمای عملکرد مشخصی خواهند بود . با توجه به مطالب گفته شده اختلاف دمای عملکرد متناسب با توان تلف شده در پیوند خواهد بود . ضریب این تناسب را مقاومت حرارتی θ می‌نامند .

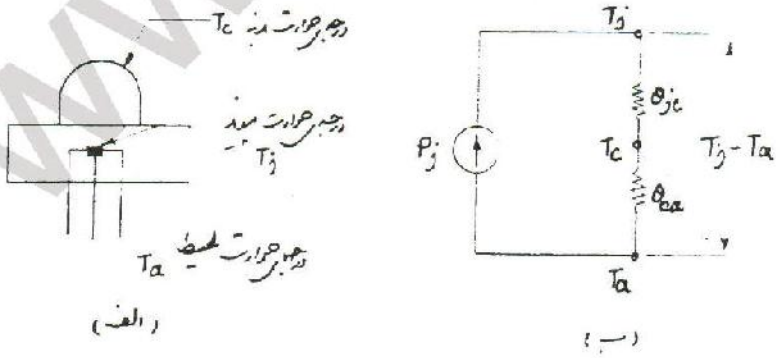
افزایش دمای عملکرد پیوند (T_j) از دمای عملکرد بدنه (T_c) توسط رابطه زیر با توان تلف شده ارتباط دارد :

$$T_j - T_c = \theta_{jc} P_j \qquad (۵۵-۲)$$

در آن $T_j - T_c$ افزایش دمای عملکرد پیوند از دمای عملکرد بدنه ، P_j توان الکتریکی تلف شده در پیوند و حسب واحد θ_{jc} مقاومت حرارتی بین پیوند و بدنه است که بر حسب $^oC/W$ بیان می‌شود . مقاومت حرارتی θ_{jc} تابع ساختمان داخلی ترانزیستور و بدنه آن بوده و توسط سازنده مشخص می‌شود .

حال یک ترانزیستور بدون عنصر گرمازا خود نظیر شکل الف ۲۹-۲ را در نظر می‌گیریم . دمای عملکرد بدنه ترانزیستور T_c[1] با دمای محیط T_a[2] متفاوت بوده و این اختلاف متناسب با توان تلف شده در پیوند (P_j) می‌باشد و ضریب این تناسب را مقاومت حرارتی بین بدنه و محیط یعنی θ_{ca} تشکیل می‌دهد . بنابراین می‌توان نوشت :

$$T_c - T_a = \theta_{ca} P_j \qquad (۵۶-۲)$$



شکل ۲۹-۲ : ترانزیستور و مدار مشابه سیستم حرارتی آن ؛ الف) ترانزیستور بدون عنصر گرمازا خود ؛

ب) مدار مشابه الکتریکی

مدار نشان داده شده در شکل ب ۲۹-۳ مشابه الکتریکی سیستم حرارتی شکل الف ۲۹-۳ می‌باشد . با مقایسه این دو مدار با استفاده

(1) case temperature (2) ambient [illegible]

روابط (۵۵-۲) و (۵۶-۳) با تشابهات زیر می‌نویسیم :

اختلاف دمای $T_j - T_a$: اختلاف ولتاژ

منبع جریان ثابت : P_j تلف توان

مقاومت الکتریکی : $\theta_{jc} + \theta_{ca}$ مقاومت حرارتی

با توجه به شکل ۲۹-۲ و با استفاده از روابط (۵۵-۲) و (۵۶-۳) می‌توان نوشت :

$$T_j = P_j \theta_{jc} + P_j \theta_{ca} + T_a \qquad (۲-۵۷)$$

رابطه فوق با استفاده از سیستم نشان داده شده در شکل ۲۸-۲ تقسیم داده و رابطه زیر به دست آمد :

$$T_j = P_j (\theta_{jc} + \theta_{cs} + \theta_{sa}) + T_a \qquad (۲-۵۸)$$

در آن θ_{sc} مقاومت حرارتی بین بدنه دیگ بخار، با در نظر گرفتن لایه عایق، θ_{sa} مقاومت حرارتی بین دیگ بخار و محیط است.

در طراحی سیستم عملی، استفاده از روابط فوق بر مبنای شرایط زیر می‌باشد :

۱. ماکزیمم دمای حرارت پیوند در توسط سازنده مشخص می‌شود ($T_{j_{max}}$) و آن برای ترانزیستورهای سیلیکن در حدود $150^{\circ}C$ تا $200^{\circ}C$ و برای ترانزیستورهای ژرمانیم در حدود $100^{\circ}C$ می‌باشد.

۲. دمای حرارت محیط در یک محفظه کنترل شده بوده و بستگی به محیط دارد که سیستم در آن به کار می‌رود.

۳. توان تلف شده توسط پیوند هنگامی که ترانزیستور در بستگی به مشخصات الکتریکی سیستم باشد و در حالت کلی از رابطه زیر به دست می‌آید.

$$P_j = \frac{1}{T} \int_0^T v_c(t)\, i_c(t)\, dt \qquad (۲-۵۹)$$

در حالت dc این رابطه به صورت زیر ساده می‌شود :

www.tnar.ir

$$P_j = V_C I_C \qquad (۵-۶۰)$$

۴. مقاومت حرارتی پیوند θ_{jc} در توسط سازنده داده می‌شود.

با توجه به این توضیحات و با استفاده از رابطه (۵-۵۷) ملاحظه می‌شود که تنها متغیری که برای کارکرد سالم ترانزیستور باید آگاه شد، θ_{ca} می‌باشد. رابطه (۵-۵۷) را می‌توان بصورت زیر نیز نوشت:

$$\theta_{ca} = \frac{T_{j,max} - T_a}{P_j} - \theta_{jc} \qquad (۵-۶۱)$$

با استفاده از این رابطه می‌توان حداکثر مقدار θ_{ca} را بدست آورد.

مثال ۳-۶: مشخصات حرارتی یک ترانزیستور سیلیکن بصورت زیر می‌باشد:

$$T_{j,max} = 150^{\circ}C \quad , \quad \theta_{jc} = 0.7\ ^{\circ}C/W$$

مطلوبست: الف) توان P_C این ترانزیستور می‌تواند تلف کند، درصورتی که دمای محیط برابر دمای اتاق و بدون رادیاتور گرفتن دمای محیط می‌شود در $50^{\circ}C$ ثابت باقی بماند.

ب) توان مانیمم در دمای محیط $50^{\circ}C$، درصورتی که از رادیاتور گرمای خود با مقاومت حرارتی $\theta_{ca} = 1\ ^{\circ}C/W$ استفاده شود.

حل: الف) با استفاده از رابطه (۵-۵۵) داریم:

$$P_j = \frac{T_j - T_C}{\theta_{jc}} = \frac{150 - 50}{0.7} \approx 143\ W$$

ب) با استفاده از رابطه (۵-۵۷) داریم:

$$P_j = \frac{T_j - T_a}{\theta_{jc} + \theta_{ca}} = \frac{150 - 50}{0.7 + 1} \approx 59\ W$$

بنابراین با استفاده از رادیاتور گرمای خود المنت (در حالت الف) ترانزیستور تقریباً در برابر حالت (ب) در زمان رادیاتور گرمای خود و بدون استفاده شده، می‌تواند توان مانیمم را دهد.

منحنی دیریتینگ (Derating Curve)

www.ttnar.ir

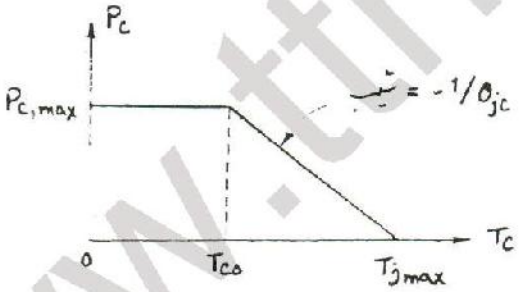
تغییرات توان تلف شده مجاز حکمگذر برحسب درجه حرارت بدنه کمتر از مشخصات فنی است که توسط سازنده داده می‌شود. یک نمونه از این تغییرات در شکل ۴-۲۰ نشان داده شده است. در دمای حرارت بدنه کمتر از T_{C0} ترانزیستور می‌تواند حداکثر توان مجاز را در حکمگذر تلف کند. در دمای حرارتهای بالاتر از T_{C0} توان تلف شده مجاز حکمگذر خطی شکل کاهش می‌یابد.

توان تلف شده مجاز حکمگذر در این ناحیه از رابطه زیر بدست می‌آید:

$$\frac{T_{j,max} - T_{C0}}{P_{C,max}} = \frac{T_{j,max} - T_C}{P_C} \qquad (۴-۶۲)$$

با توجه به رابطه (۴-۵۵) و با در نظر گرفتن $P_j = P_C$ از رابطه فوق نتیجه می‌شود:

$$\theta_{jc} = \frac{T_{j,max} - T_{C0}}{P_{C,max}} \qquad (۴-۶۳)$$



شکل ۴-۲۰ : منحنی دیراتینگ.

مثال ۴-۳ : یک ترانزیستور توان با دمای درجه حرارت بدنه کمتر از $45^{\circ}C$ می‌تواند حداکثر $150\,W$ تلف کند. تغییرات توان حکمگذر در درجه حرارتهای بالاتر از آن مقدار بصورت خطی طبق شکل ۴-۲۰ می‌باشد. درجه حرارت ماکزیمم بدنه $120^{\circ}C$ است. اگر تقویت کننده توان در محیطی با درجه حرارت خنک تا حد مقدار آن به $80^{\circ}C$ برسد، کار می‌کند. حداکثر توان تلف شده توسط این ترانزیستور و مقاومت حرارتی گرمایی خود و همچنین آن را طوری بدست آورید که با دمای آن تغییری ترانزیستور نرسد.

حل: با توجه به اینکه $T_j = T_{j\,max} = 120^{\circ}C$ است و با استفاده از رابطه (۴-۶۳) می‌توان نوشت:

$$\theta_{jc} = \frac{120^{\circ}C - 45^{\circ}C}{150} = 0.5\ ^{\circ}C/W$$

www.ttnar.ir

فصل ٤
تقویت کننده های فیدبک

٤-١ : مقدمه

در این فصل به بررسی مفهوم فیدبک[1] پرداخته و نشان خواهیم داد که چگونه مدارات مشخصات یک تقویت کننده با ترکیب قسمتی از سیگنال خروجی آن با ورودی، بهبود می یابد. یکی از انواع فیدبک منفی[2] (یا نگاتیو[3]) دارای مزایایی است که در این فصل مورد بررسی قرار گرفته و مثالهایی از مدارات تقویت کننده فیدبک در فرکانس پایین مطالعه خواهد شد.

٤-٢ : طبقه بندی تقویت کننده ها

قبل از آشنایی با مفهوم فیدبک بهتر است تقویت کننده ها را به چهار دسته اساسی تقویت کننده ی ولتاژ، جریان، هدایت انتقالی[4] و مقاومت انتقالی[5] تقسیم نماییم. این طبقه بندی بر اساس مقدار ایده آل ورودی و خروجی تقویت کننده، ترتیب نسبت به هم در منبع و بار صورت میگیرد.

تقویت کننده ولتاژ

شکل ٤-١ مدار معادل تونن یک شبکه دو قطبی[6]، در نشان دهنده یک تقویت کننده می باشد، را نشان می دهد. اگر مقاومت ورودی تقویت کننده R_i در مقایسه با مقاومت منبع R_S بزرگ باشد، در این صورت $V_i \simeq V_S$ خواهد بود. هرگاه مقاومت بار خارجی R_L، در مقایسه با مقاومت خروجی تقویت کننده، R_o، بزرگ باشد، در این صورت $V_o \simeq A_v V_i \simeq A_v V_S$ خواهد بود. در این تقویت کننده

---

(1) Feedback
(2) negative feedback
(3) degenerative
(4) transconductance
(5) transresistance
(6) two-port network

www.tinar.ir

برای اینکه دچار حرارت نشویم $120^{\circ}C$ نباید بیشتر باشد :

$$T_{j,max} = T_{a,max} + P_C \theta_{ja}$$

بنابراین :

$$120 - 80 = 40 = P_C \theta_{ja} = P_C (\theta_{jc} + \theta_{ca})$$

$$= P_C (0.5 + \theta_{ca})$$

در این ، در انتخاب P_C و θ_{ca} باید قضاوت مهندسی صورت گیرد ، واضح است که با استفاده از خنک کننده خوب

و بهایت ($\theta_{ca} = 0$) مقدار $P_C = 80^{W}$ مشخص . البته از نظر عملی ایجاد کننده خوب با این توافق معقول

نیست . با استفاده از خنک کننده هیتسینک خوب (با عایق) ، مقاومت حرارتی $\theta_{ca} = 0.5^{\circ C/W}$ می باشد بنابراین

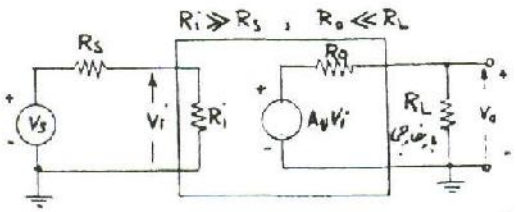
$$P_{C,max} = 40^{W}$$

بطوریکه ملاحظه میشود ترانزیستور 150^{W} ، تنها می تواند 40^{W} تلف کند ، زیرا دمای محفظه با دمای حرارت

هیتسینک بالا نگه میدارد .

www.tnar.ir

ولتاژ خروجی متناسب با ولتاژ ورودی بوده و نسبت تناسب مستقل از مقاومت‌های بار و منبع می‌باشد. چنین تقویت کننده‌ای را تقویت کننده‌ی ولتاژ می‌نامند. یک تقویت کننده ولتاژ ایده‌آل باید دارای مقاومت ورودی R_i بینهایت و مقاومت خروجی R_o صفر باشد.

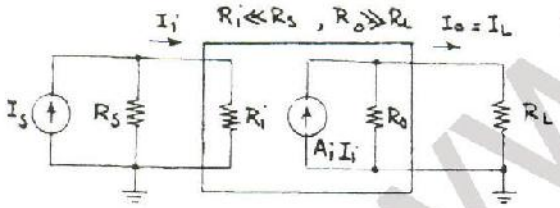


شکل ۱-٤ : مدار معادل اولین یک تقویت کننده ولتاژ.

در شکل ۱-٤ عدد A_v نسبت $\frac{V_o}{V_i}$ را به ازای $R_L = \infty$ نشان می‌دهد، و بنابراین مشخص کننده درجه تقویت ولتاژ مدار باز می‌باشد.

تقویت کننده‌ی جریان

یک تقویت کننده جریان ایده‌آل تقویت کننده‌ای است که جریان خروجی آن متناسب با جریان سیگنال ورودی بوده و ضریب تناسب مستقل از R_L و R_s باشد. یک تقویت کننده جریان ایده‌آل باید دارای مقاومت ورودی R_i صفر و مقاومت خروجی R_o بینهایت باشد. بدیهی است این تقویت کننده دارای مقاومت ورودی کم و مقاومت خروجی زیاد می‌باشد و یک بار کم ($R_o \gg R_L$) را به منبع با مقاومت زیاد ($R_i \ll R_s$) تحویل می‌نماید. شکل ۲-٤ مدار معادل اولین یک تقویت کننده جریان را نشان می‌دهد.



شکل ۲-٤ : مدار معادل اولین یک تقویت کننده جریان.

بهره در حالت مشخص $A_i \triangleq I_L / I_i$ هنگامی که $R_L = 0$، درجه تقویت جریان مدار اتصال کوتاه را نشان می‌دهد.

اگر $R_i \ll R_s$ باشد، $I_i \simeq I_s$ بوده و اگر $R_o \gg R_L$ باشد $I_L \simeq A_i I_i = A_i I_s$ می‌شود.

بنابراین جریان خروجی متناسب با جریان سیگنال ورودی می‌گردد. مشخصات چهار نوع تقویت کننده ایده‌آل در جدول ۱-٤ داده شده است.

جدول ۱-٤ : مشخصات تقویت کننده‌های ایده‌آل

پارامتر	نوع تقویت کننده			
	ولتاژ	جریان	هدایت انتقال	مقاومت انتقال
R_i	∞	0	∞	0
R_o	0	∞	∞	0
مشخصه انتقال	$V_o = A_i V_i$	$I_L = A_i I_s$	$I_L = G_m V_s$	$V_o = R_m I_s$
مدار معادل	شکل ۱-٤	شکل ۲-٤	شکل ۳-٤	شکل ٤-٤

www.tinar.ir

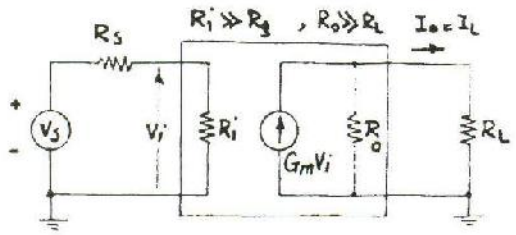
تقویت کننده‌ی بهره‌ی انتقالی

تقویت کننده‌ی بهره‌ی انتقالی ایده‌آل تقویت کننده‌ای است که جریان خروجی آن متناسب با ولتاژ سیگنال ورودی بوده و مستقل از R_S و R_L باشد. این تقویت کننده باید دارای امپدانس ورودی R_i، و خروجی R_o، نهایت باشد. یک تقویت کننده‌ی بهره‌ی انتقالی عملی دارای مقاومت ورودی زیاد (نسبت به R_S) است که می‌تواند توسط یک منبع سیگنال با مقاومت کم تحریک شود. این تقویت کننده دارای مقاومت خروجی زیاد (نسبت به R_L) و بنابراین می‌تواند برای تحریک یک بار کم (مقاومت کم) بکار رود. مدار معادل یک تقویت کننده‌ی بهره‌ی انتقالی در شکل ۴-۳ نشان داده شده است. با توجه به این شکل به خاطر دارید که

برای $R_i \gg R_S$، $V_i \simeq V_S$ بوده و برای $R_o \gg R_L$،

$G_m = \frac{I_o}{V_i}$ خواهد بود. تقویت کننده $I_o \simeq G_m V_i \simeq G_m V_S$

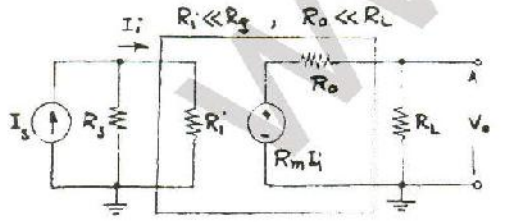
برای حالت $R_L = 0$ می‌باشد. بنابراین G_m هدایت انتقالی یا متقابل مدار اتصال کوتاه[1] نامیده می‌شود.



شکل ۴-۳ : یک تقویت کننده‌ی بهره‌ی انتقالی و مدار معادل آن. تقویت کننده‌ی ایده‌آل دارای مقاومت ورودی و خروجی بی‌نهایت است. مدار معادل تونن و مدار معادل نورتن آن تقویت کننده نشان داده شده‌اند.

تقویت کننده‌ی مقاومت انتقالی

چهارمین نوع تقویت کننده در شکل ۴-۴ مدار معادل آن نشان داده شده است. تقویت کننده‌ای است که ولتاژ خروجی V_o آن متناسب با جریان سیگنال ورودی I_S بوده و بستگی به مقادیر R_L و R_S ندارد. چنین تقویت کننده‌ای را تقویت کننده‌ی مقاومت انتقالی می‌نامند. یک تقویت کننده‌ی مقاومت انتقالی عملی باید $R_i \ll R_S$ و $R_o \ll R_L$ باشد. بنابراین در چنین تقویت کننده‌ای مقاومت[2] ورودی خیلی کوچک و مقاومت خروجی خیلی بزرگ است. با توجه به شکل ۴-۴ به خاطر دارید که اگر $R_S \gg R_i$ باشد، $I_i \simeq I_S$ بوده و اگر $R_o \ll R_L$ باشد، $V_o \simeq R_m I_i \simeq R_m I_S$ خواهد بود. تقویت کننده $R_m \triangleq V_o/I_i$ در شرایط $R_L = \infty$ می‌باشد. به عبارت دیگر R_m، مقاومت انتقالی یا متقابل مدار باز نامیده می‌شود.



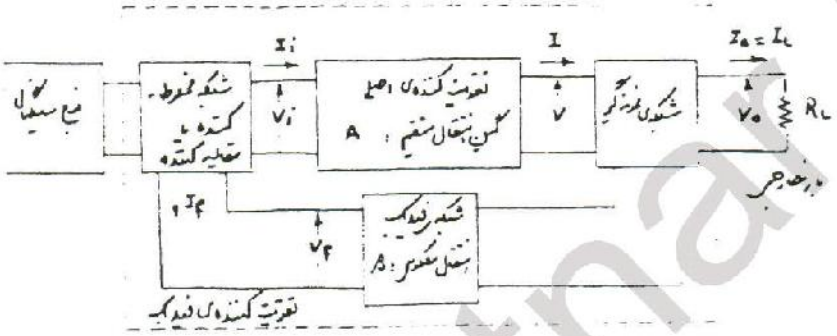
شکل ۴-۴ : یک تقویت کننده‌ی مقاومت انتقالی و مدار معادل آن. تقویت کننده‌ی ایده‌آل دارای مقاومت ورودی و خروجی صفر و مدار معادل تونن نشان داده شده است.

---

(1) short-circuit mutual or transconductance (2) open-circuit mutual or transresistance

۴-۳ : مفهوم فیدبک

در قسمت قبل حداقل چهار نوع تقویت کننده اصلی فقط بصورت خلاصه مورد بررسی قرار گرفت . برای هر یک از تقویت کننده ها می‌توان ولتاژ یا جریان خروجی توسط یک شبکه نمونه گیر[1] نمونه گرفته و از طریق یک شبکه برگشت فیدبک[2] به ورودی اعمال نمود . چنین عملی در شکل ۴-۵ نشان داده شده است . در ورودی سیگنال فیدبک با سیگنال خارجی (منبع) توسط یک مدار مخلوط کننده[3] ترکیب شده و به ورودی تقویت کننده اعمال می‌شود .



شکل ۴-۵ : شکل اتصال فیدبک در یک حلقه[4] دور یک تقویت کننده اصلی . گین بدون فیدبک A ممکن است تقویت A_V ، A_I ، G_M یا R_M باشد .

منبع سیگنال

بلوک[5] منبع سیگنال نشان داده شده در شکل ۴-۵ می‌تواند یک ولتاژ سیگنال V_s که توسط یک مقاومت R_s قرار گرفته (مدار تونن نشان داده شده در شکل ۴-۱) و یا یک جریان سیگنال I_s موازی شده با یک مقاومت R_s (مدار نورتن شکل ۴-۲) باشد .

شبکه فیدبک

این بلوک (شکل ۴-۵) معمولاً از یک شبکه دو قطبی غیرفعال[6] نظیر مقاومت ، خازن و سلف تشکیل می‌شود . در اغلب موارد این قسمت فقط بصورت مقاومتی است .

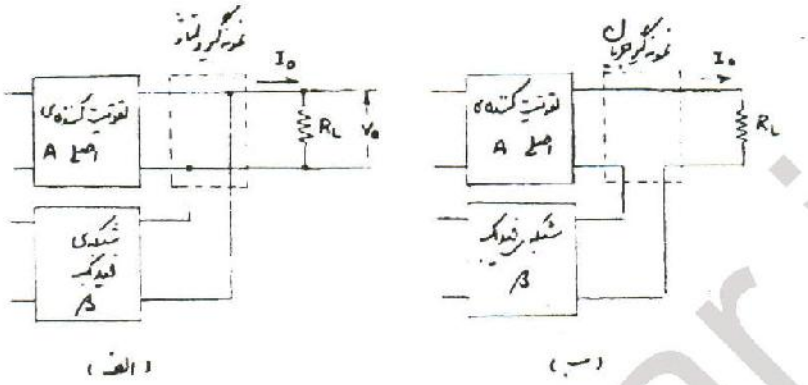
شبکه نمونه گیر

---

(1) Sampling network
(2) Feedback transport network
(3) mixer network
(4) Single loop feedback
(5) block
(6) Passive

www.tnai.ir

در شکل ۶-۴ دو ملوک نمونه گیری نشان داده شده است. در شکل الف ۶-۴ از ولتاژ خروجی توسط اتصال شبکه فیدبک بطور موازی با خروجی، نمونه گرفته میشود. این نوع اتصال را نمونه گیری ولتاژ یا گره[1] می نامند. یک اتصال دیگر فیدبک که از جریان خروجی نمونه میگیرد، در شکل ب ۶-۴ نشان داده میشود. در آن مدار فیدبک بطور سری با خروجی قرار میگیرد. این نوع اتصال را نمونه گیری

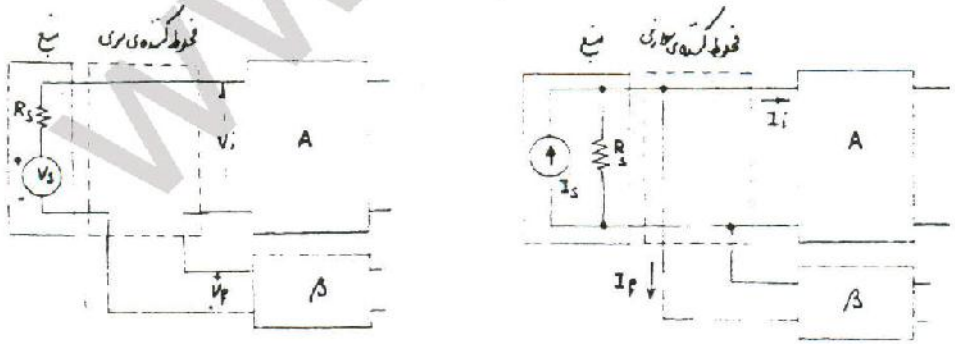


شکل ۶-۴ : نمونه گیری از سنتیال خروجی در اتصال فیدبک الف) نمونه گیری ولتاژ ؛ ب) نمونه گیری جریان.

جریان یا حلقه[2] می نامند. غیر از این دو نوع اتصال، می توان از اتصالات دیگری نیز استفاده نمود.

شبکه مقایسه کننده یا مخلوط کننده[3]

در شکل ۷-۴ دو ملوک مخلوط کننده داده میشود. شکل الف ۷-۴ اتصال ورودی سری (حلقه)[4] و شکل ب ۷-۴ اتصال ورودی موازی (گره)[5] را نشان میدهد. معمولاً از یک تقویت کننده ی تفاضلی[6] بعنوان مخلوط کننده استفاده میشود. چنین تقویت کننده ای



شکل ۷-۴ : اتصالات فیدبک در ورودی تقویت کننده ی اصلی : الف) مخلوط کننده ی سری ؛ ب) مخلوط کننده موازی.

---

(1) voltage or node sampling
(2) Current or loop sampling
(3) Comparator or mixer network
(4) Series (loop) input
(5) Shunt (node) input
(6) differential amplifier

★) به فصل ۵ مراجعه شود.

www.tnar.ir

دارای دو ورودی است . تغییر خروجی آن متناسب با اختلاف بین سیگنال‌های این ورودی‌ها می‌باشد .

نسبت انتقال یا گین[1]

عبارت A در شکل ۵-۴ نشان دهنده نسبت سیگنال خروجی به سیگنال ورودی تقویت کننده اصلی است . نسبت انتقال V_o/V_i را بهره تقویت ولتاژ ، یا گین ولتاژ A_V می‌نامند . همچنین به ترتیب نسبت انتقال I_o/I_i را بهره تقویت جریان یا گین جریان تقویت کننده نامیده می‌شود . نسبت I_o/V_i تقویت کننده را اصطلاحاً هدایت انتقالی G_M و نسبت V_o/I_i مقاومت انتقالی می‌نامند . اندیس‌های G_M و R_M نسبت دو سیگنال در یکی ولتاژ و دیگری جریان است و مشخص می‌کند . نبودن علائم G_M یا R_M نشان دهنده بهره تقویت به مقدار بی‌بعد کل می‌باشد . به این ترتیب مناسب‌تر است در هر یک از حالات A_V ، A_I ، G_M و R_M را گین انتقالی تقویت کننده‌ی ، صفر بدون فیدبک[2] نامیده و برای نشان دادن هر چهار حالت فوق به طور کلی از علامت A استفاده نماییم .

عبارت A_f که نسبت نسبت سیگنال خروجی به سیگنال ورودی تقویت کننده شکل ۵-۴ تعریف می‌شود گین انتقالی تقویت کننده‌ی فیدبک نامیده می‌شود . به این ترتیب A_f را برای نشان دادن هر چهار نسبت $\frac{V_o}{V_s} \triangleq A_{Vf}$ ، $\frac{I_o}{I_s} \triangleq A_{If}$ ، $\frac{I_o}{V_s} \triangleq G_{Mf}$ و $V_o/I_s \triangleq R_{Mf}$ بکار می‌بریم . نسبت بین گین انتقالی A_f با فیدبک و گین A که تقویت کننده بدون فیدبک را تقویت ۴-۴ به دست خواهد آمد .

مزایای فیدبک منفی

تقویت کننده‌ای که در آن اثر سیگنال خروجی از طریق یک سیگنال فیدبک در ورودی ، باعث کاهش سیگنال خروجی می‌شود ، دارای فیدبک منفی است . مشخصه‌های فیدبک منفی به این اساس است که با بکارگیری صحیح این فیدبک به هر کدام از چهار نوع تقویت کننده‌ای که قبلاً مورد بررسی قرار گرفت ، مشخصات آن بهبود خواهد یافت . به عنوان مثال ، مقاومت ورودی را با فیدبک تقویت کننده‌ی ولتاژ با بکارگیری فیدبک منفی می‌توان افزایش داده و مقاومت خروجی آن ، کم کرد . همچنین گین انتقالی A_f که تقویت کننده فیدبک می‌نماید در مقابل تغییرات پارامترهای h تا حد زیادی بهبود یافته و پایداری بهتری از خود نشان دهد . یکی دیگر از مزایای مهم استفاده از فیدبک منفی مناسب ، بهبود مشخصات فرکانسی و عملکرد خطی تقویت کننده‌ای فیدبک در مقایسه با تقویت کننده بدون آن می‌باشد .

باید خاطرنشان کرد که در تمامی مزایای برگشته در فوق با زیاد کردن گین A_f با فیدبک نسبت گین انتقالی A تقویت کننده بدون فیدبک بدست می‌آید .

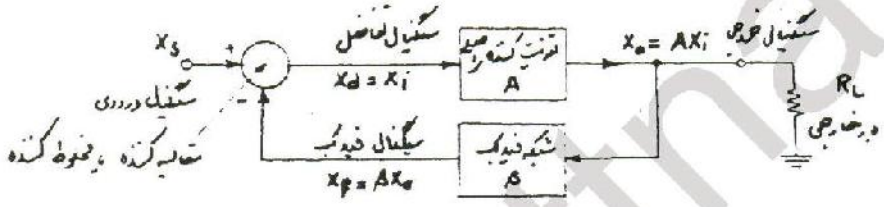
---

(1) transfer ratio o- gain (2) transfer gain or the ratio amplifier without feedback

۴-۴ : گین انتقالی با فیدبک

هرکدام از اتصالات خروجی شکل ۴-۶ را میتوان با یکی از اتصالات ورودی شکل ۴-۷ ترکیب نمود تا یک تقویت کننده فیدبک مطابق شکل ۴-۵ بدست آید. میتوان با قرار دادن مدل سیگنال کوچک عناصر فعال (نظیر BJT و یا FET) در معادلات ولتاژ و جریان حلقه یا گره کرکیف تقویت کننده فیدبک را تجزیه و تحلیل نمود. ولی چنین روشی خصوصیات اساسی فیدبک را آشکار نمیکند.

حل بررسی روشی در مورد ایده استفاده از فیدبک را مشخص میسازد و بعنوان اولین قدم شکل ۴-۸ را در نظر میگیریم که نشان دهنده یک تقویت کننده فیدبک بصورت کلی است. تقویت کننده اصلی چنین مداری ممکن است یک تقویت کننده ولتاژ، جریان، یا مقاومت انتقالی باشد در حالیکه شبکه فیدبک بصورت نشان داده شده در شکل ۴-۹ نشان داده شده است. چهار توپولوژی[1] نشان داده شده در این شکل



شکل ۴-۸ نمایش شماتیک یک تقویت کننده فیدبک تک حلقه.

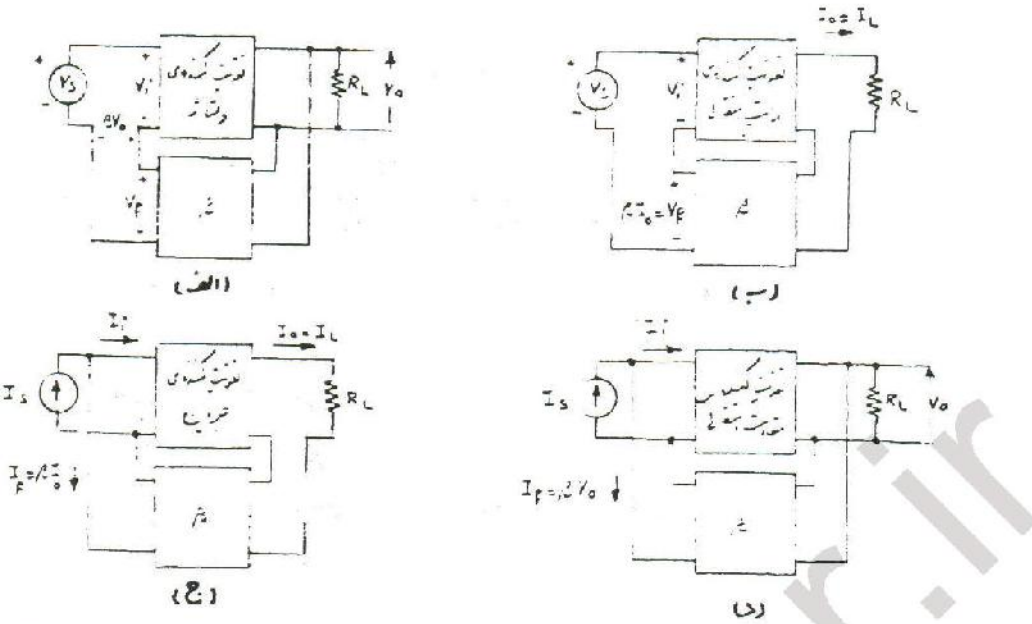
بصورت (۱) فیدبک ولتاژ - سری یا گره - حلقه[2]، (۲) فیدبک جریان - سری یا حلقه - حلقه[3]، (۳) فیدبک جریان - موازی یا حلقه - گره[4] و (۴) فیدبک ولتاژ - موازی یا گره - گره[5] نامیده میشوند. در شکل ۴-۸ مقاومت منبع R_s قسمتی از تقویت کننده در نظر گرفته شده و گین انتقالی A (R_M ، A_I ، G_M ، A_V) شامل تاثیر بار طبقه‌ی β (و همچنین R_L) روی تقویت کننده می باشد. سیگنال ورودی X_s، سیگنال خروجی X_o، سیگنال فیدبک X_f، و سیگنال تفاضل[6] X_d، هرکدام نشان دهنده یک ولتاژ یا جریان میباشد. این سیگنالها و همچنین نسبت A و β در جدول ۴-۲ خلاصه شده اند. علامت دایره نشان داده شده در شکل ۴-۸ یک شبکه مخلوط کننده یا مقایسه کننده است در خروجی آن مجموع و یا تفاضل (با در نظر گرفتن علامت نشان داده شده در هر یک از ورودی ها) میباشد. بنابراین:

$$X_d = X_s - X_f = X_i \qquad (۴-۱)$$

---

1) topology
2) voltage-series or node-loop feedback
3) current-series or loop-loop feedback
4) current-shunt or loop-node feedback
5) voltage-shunt or node-node feedback
6) Difference signal

www.tinari.ir



شکل ۹-۴ : توپولوژی‌های مختلف تقویت‌کننده فیدبک ؛ مقاومت منبع تقریباً قسمتی از تقویت‌کننده درنظر گرفته شده است ؛ الف) تقویت‌کننده ولتاژ با فیدبک ولتاژ-سری ؛ ب) تقویت‌کننده‌ی جریان انتقال، فیدبک جریان سری ؛ ج) تقویت‌کننده جریان، فیدبک جریان-موازی ؛ د) تقویت‌کننده مقاومت انتقال، فیدبک ولتاژ-موازی .

چیزی که X_d اختلاف بین سیگنال‌های اعمال شده و فیدبک را در ورودی مشخص می‌کند، سیگنال تفاضل، خطا یا مقایسه[1] نامیده می‌شود.

ضریب انتقال معکوس[2] β توسط رابطه‌ی زیر تعریف می‌شود :

$$\beta \triangleq \frac{X_f}{X_o} \qquad (۴-۲)$$

ضریب β معمولاً یک عدد حقیقی مثبت و یا منفی است . اما در حالت کلی β یک تابع مختلط از فرکانس سینوسی می‌باشد (این علت، علامت β در قاعده‌ی جمع تقویت جریان مدار اتصال-کوتاه CE نگاریده شد اشتباه نشود) . علامت X_o نشان دهنده‌ی ولتاژ خروجی و یا جریان خروجی (یا بار) می‌باشد .

کمیت انتقال A توسط رابطه‌ی زیر تعریف می‌شود :

---

1. difference ; error ; or Comparison signal
2. reverse transmission factor

www.tnar.ir

جدول ۴-۲ : مشخصه‌های جریان در تقویت‌کننده‌ی فیدبک

سیگنال بازگشت	نوع فیدبک			
	ولتاژ ـ سری شکل الف ۴-۹	جریان ـ سری شکل ب ۴-۹	جریان ـ موازی شکل ج ۴-۹	ولتاژ ـ موازی شکل د ۴-۹
X_o	ولتاژ	جریان	جریان	ولتاژ
X_s , X_f , X_d	ولتاژ	ولتاژ	جریان	جریان
A	A_V	G_M	A_I	R_M
β	V_f/V_o	V_f/I_o	I_f/I_o	I_f/V_o

$$A \triangleq \frac{X_o}{X_i} \qquad (۴-۳)$$

با قرار دادن روابط (۴-۱) و (۴-۲) در رابطه (۴-۳) سرانجام گین A_f با فیدبک را بدست آورد :

$$A_f \triangleq \frac{X_o}{X_s} = \frac{A}{1+\beta A} \qquad (۴-۴)$$

همانطور که در روابط (۴-۳) و (۴-۴) گین مستقل تقویت‌کننده بدون فیدبک، و با در نظر گرفتن تأثیر بار شبکه β، R_L، R_S و ... نشان می‌دهد. در قسمت بعدی با استفاده از رابطه (۴-۴)، چندین شکل مختلف فیدبک را بدست خواهیم آورد.

اگر $|A_f| < |A|$ باشد، در اینصورت فیدبک منفی یا دزنراتیو نامیده می‌شود. هنگامی که $|A_f| > |A|$ باشد، فیدبک را مثبت[1] یا ژنراتیو[2] می‌نامند. با توجه به رابطه (۴-۴)، ملاحظه می‌شود که در حالت فیدبک منفی، گین تقویت‌کننده با مدار فیدبک کمتر است که برابر $|1+\beta A|$ برابر کوچکتر از مقدار اصلی می‌باشد.

گین حلقه[3]

سیگنال X_d در شکل ۴-۸ هنگام عبور از تقویت‌کننده، در A ضرب شده و با ضریب β در شبکه‌ی فیدبک قرار گرفته و در شبکه‌ی تفاضلی با X_s ترکیب می‌شود. چنین مسیری را سیگنال از ترمینال ورودی تزریق شده و نقطه‌ی حلقه را مرکب از

(1) positive feedback
(2) regenerative
(3) loop-gain

تقویت کننده و شبکه فیدبک - در حلقه ... حاصلضرب βA - را گین حلقه ، نسبت برگشت[1] می‌نامند . تفاضل بین واحد و گین حلقه تفاضل برگشت[2] $F = 1 + \beta A$ نامیده می‌شود . مقدار فیدبک اعمال شده به تقویت کننده معمولاً برحسب دسی بل (به ضمیمه ۲ مراجعه شود) بیان شده و بصورت زیر تعریف می‌گردد :

$$N = \text{دسی بل فیدبک} = 20 \log \left| \frac{A_f}{A} \right| = 20 \log \left| \frac{1}{1 + \beta A} \right| \qquad (4-5)$$

اگر فیدبک منفی باشد ، در اینصورت N عددی مثبت خواهد بود .

فرض های اساسی

برای حل تقریبی روابط (۴-۱) ، در بسیاری از مسائل عملی و در حدود زیاد بدست خواهد آمد (قسمت ۴-۶ و ۴-۷) .

برای شبکه فیدبک شکل ۴-۸ ، فرضهای زیر را در نظر گرفته :

۱ . سیگنال در حدود زیاد از طریق تقویت کننده A و در خلاف شبکه β به خروجی منتقل گردد . با عبارت دیگر ، هنگامی که تقویت کننده فعال نباشد (یعنی با گین برابر صفر یا $A = 0$ شود) ، در اینصورت سیگنال خروجی حذف گردد .

این فرض معادل این عبارت است که در حدود ... سیستم یکطرفه عمل نماید ، و بنابراین سیگنالها از دروازی آن به خروجی منتقل نمی‌شوند . این شرط معمولاً بدست آوردن ... در شبکه فیدبک بصورت کامل برقرار نمی‌شود . البته ، همانطور که بعداً نشان خواهیم داد ، برای اتصالات عملی این شرط ... تقریب خوبی است .

۲ . سیگنال فیدبک تنها از طریق شبکه β به خروجی ... منتقل شده و این امر بوسیله تقویت کننده صورت نگیرد . به عبارت دیگر ، تقویت کننده اصلی از دروازی ... خروجی بطور یکطرفه عمل نماید و انتقال معکوس آن صفر باشد . وقتی که تقویت کننده ای نشان داده شده در شکل ۴-۴ ... ۴-۴ دارای این خاصیت می‌باشد (بعنوان مثال ، در تقویت کننده‌های ترانزیستوری برای فرکانس‌های ... ، در صورتی که ... باشد این حالت برقرار است) .

۳ . ضریب انتقال معکوس ... شبکه‌ی فیدبک وابسته به مقاومت بار و منبع نباشد .

برای هر مداری که بررسی می‌کنیم تقویت را بدست ... در قسمتی از روابط فوق ، خط نشان خواهیم نمود .

---

(1) return ratio

(2) ...

www.itnar.ir

۴-۵ : مشخصات عمری تقویت‌کننده فیدبک منفی

با وجود اینکه فیدبک منفی گین انتقالی را کاهش می‌دهد، چرا باید از آن استفاده نمود؟ جواب این سؤال در بهبود مشخصات مطلوب دیگری از دست دادن گین می‌باشد. حال به بررسی خود حساسیت فیدبک منفی می‌پردازیم.

غیرحساس شدن درجه تقویت انتقالی

به علت تغییرات مشخصات عناصر مداری و همچنین عناصر BJT و FET در مقدار تغییرات و حالات ولتاژ دمای گین انتقالی تقویت‌کننده دارای تغییراتی خواهد بود. نسبت تغییرات نسبی گین انتقالی تقویت‌کننده با فیدبک به تغییرات نسبی گین انتقالی تقویت‌کننده بدون فیدبک را حساسیت گین انتقالی[1] می‌نامند. اگر در رابطه (۴-۴) نسبت به A دیفرانسیل گرفته سپس نتیجه را تقسیم کنیم خواهیم داشت:

$$\left|\frac{dA_f}{A_f}\right| = \frac{1}{|1+\beta A|}\cdot\left|\frac{dA}{A}\right| \qquad (۴-۶)$$

بنابراین حساسیت گین انتقالی $\frac{1}{|1+\beta A|}$ می‌باشد. بعنوان مثال اگر حساسیت 0.1 باشد، در اینصورت درصد تغییرات گین با فیدبک یکدهم درصد تغییرات آن بدون فیدبک خواهد بود. عکس حساسیت را عدم حساسیت[2] D می‌نامند، یا:

$$D \triangleq 1+\beta A \qquad (۴-۷)$$

تغییرات نسبی گین با فیدبک را از تقسیم تغییرات نسبی گین بدون فیدبک بر D بدست می‌آید. [لذا عدم حساسیت بعنوان فاکتور برگشت در نظر گرفته شد و از آن مقدار فیدبک بصورت $20\log D$ بدست می‌آید (رابطه ۴-۵)] برای تقویت‌کننده با 20^{dB} فیدبک منفی، $D=10$ بوده و بنابراین اگر تغییرات گین بدون فیدبک بعنوان مثال 5 درصد باشد، با اعمال این فیدبک تغییرات گین 0.5 درصد خواهد بود.

با توجه به رابطه (۴-۴)، ملاحظه می‌شود که با افزودن فیدبک، گین انتقالی و نیز عدم حساسیت D کاهش می‌یابد. بنابراین:

$$A_f = \frac{A}{D} \qquad (۴-۸)$$

---

(۱) sensitivity of transfer gain (۲) desensitivity

وضعیت خاص، جایی که $|\beta A| \gg 1$ باشد، در این صورت

$$A_f = \frac{A}{1+\beta A} \approx \frac{A}{\beta A} = \frac{1}{\beta} \qquad (۹-۴)$$

بوده و در این حالت گین کاملاً وابسته به شبکه فیدبک خواهد بود. معمولاً عناصر اکتیو (نظیر ترانزیستور) در تغییرات گین تقویت‌کننده موثر می‌باشند. اگر شبکه فیدبک تنها شامل عناصر پایدار پسیو باشد، در این صورت پایداری در تقویت‌کننده فیدبک (طور عام) مشخصه‌ای افزایش خواهد یافت.

جدول A نشان دهنده A_V، G_M یا A_I، R_M است، بنابراین A_f نیز می‌تواند برای مشخص کردن گین انتقالی با فیدبک یعنی A_{Vf}، G_{Mf} یا A_{If}، R_{Mf} بکار رود. توپولوژی مدار تعیین می‌کند که کدام یک از این نسبت‌های انتقال (جدول ۲-۴) پایدار می‌شود. به عنوان مثال، برای فیدبک ولتاژ-سری از رابطه (۹-۴)، $A_{Vf} \approx \frac{1}{\beta}$ است آمده و مشخص می‌شود گین ولتاژ در یک مدار پایدار می‌شود. برای فیدبک جریان-سری رابطه (۹-۴)، نشان دهنده $G_{Mf} \approx 1/\beta$ بوده و بنابراین برای این توپولوژی، گین I_o/V_i انتقالی پایدار خواهد شد. همین ترتیب با استفاده از رابطه (۹-۴) مشخص می‌شود برای فیدبک جریان-موازی گین جریان ($A_{If} = 1/\beta$) و برای فیدبک ولتاژ-موازی گین مقاومت انتقالی ($R_{Mf} \approx \frac{1}{\beta}$) پایدار می‌شود.

تاثیر فیدبک در بهبود پایداری مدار به صورت زیر می‌باشد: فرض می‌کنیم گین مدوله نظیر برای یک تقویت‌کننده A_1 باشد. اکنون یک تقویت‌کننده با گین $A_2 = DA_1$ در نظر گرفته شود، می‌سازیم. حال فیدبک به کار که مشخص می‌کند گین با نسبت D کاهش دهد. با این کار گین مدار به اندازه ضریب D پایدارتر خواهد شد، زیرا گین و ناپایداری آن هر دو با نسبت D کاهش می‌یابند. حال اگر نه پایداری گین تقویت‌کننده A_2 نسبت به تقویت‌کننده بدون فیدبک با گین A_1 به طور محسوسی زیاد نباشد، این روش در پایداری گین مفید خواهد بود. اغلب روش عملی مشاهده می‌شود که گین یک تقویت‌کننده را می‌توان بدون کاهش پایداری تا میزان زیادی افزایش داد. به عنوان مثال، در یک تقویت‌کننده ترانزیستوری گین ولتاژ را می‌توان با افزایش مقاومت کلکتور R_C زیادتر نمود.

اعوجاج فرکانسی

با توجه به رابطه (۹-۴) ملاحظه می‌شود که اگر شبکه فیدبک دارای عناصر اکتیو نباشد، گین حلقه تقویت‌کننده تابعی از فرکانس

خواهد بود. علت همین تراطیر به کار بردن فیدبک اعوجاج فرکانسی و فاز بسیار کاهش خواهد یافت. باقی فرکانسی تقویت کننده با فیدبک در آمپلی بررسی خواهد شد*.

اگر شبکه فیدبک نسبت به فرکانس حساس باشد، در اینصورت β وابسته فرکانس بوده و در اینصورت جهت تقویت نظیر تاهر ملاحظه ای وابستگی فرکانسی خواهد بود. بعنوان مثال، با استفاده از یک شبکه فیدبک که در آن در فرکانس مرکزی باند[1] مقدار فیدبک کم بوده و در طرفین این فرکانس مقدار آن زیاد باشد، میتوان یک تقویت کننده باند گذر[2] با Q بسیار زیاد بدست آورد.

اعوجاج غیرخطی

فرض میکنیم که در یک تقویت کننده، زمانی سیگنال اعمال شده باندازه ای زیاد باشد که عنصر تقویت کننده تا حدودی در طرفین یکی از مشخصه های خود عمل کرده و خطر اعوجاج غیرخطی را بوجود آورد. حال با اعمال فیدبک منفی، با سیگنال ورودی یکسان، دامنه سیگنال خروجی افزایش می یابد تا کاهش کین ایجاد شده در خروجی همان مقدار قبلی خود برسد. برای سادگی فرض میشود که سیگنال ورودی سینوسی بوده و اعوجاج موجود در خروجی، اعوجاج هارمونیک دوم ایجاد شده در عنصر اکتیو است. فرض میکنیم که مولفه هارمونیک دوم در تقویت کننده بدون فیدبک برابر B_2 باشد. علت تاثیر فیدبک، مقدار اعوجاج هارمونیک دوم در خروجی به B_{2f} میرسد. برای بدست آوردن رابطه بین B_{2f} و B_2 ملاحظه میشود که با بکار بردن فیدبک در خروجی جمله $AB B_{2f}$ - ظاهر میشود زیرا از طریق مدار فیدبک مولفه βB_{2f} - به ورودی اعمال خواهد شد. بنابراین خروجی دارای دو جمله خواهد بود: B_2 که در اثر تقویت (با عنصر اکتیو) تولید میشود، و $AB B_{2f}$ - که در اثر فیدبک بدان میرسد. بنابراین

$$B_2 - AB B_{2f} = B_{2f}$$

یا

$$B_{2f} = \frac{B_2}{1+AB} = \frac{B_2}{D} \qquad (4-10)$$

چون A و β معمولا تابعی از فرکانس میباشند، باید مقدار آنها در رابطه فوق برای فرکانس هارمونیک دوم در نظر گرفته شود.

سیگنال x_i که در ورودی یک تقویت کننده فیدبک اعمال میشود، میتواند یک سیگنال از منبع خارجی بوده و یا ممکن است سیگنال خروجی تقویت کننده طبقه قبلی باشد. برای جبران کاهش کین در تقویت کننده فیدبک باید ورودی آن تقویت کننده بالاتر

(1) Center of band
(2) bord pass

(*) - الکترونیک (III)، مرجع شود.

| 1+BA | بالاتر شده ، برای اینکار باید کدام طبقات تقویت کننده ی اولیه[1] را بالاتر برده یا طبقات جلوتر سیستم تقویت کننده افزود . اگر منظور از کاربرد فیدبک در مدار کاهش اعوجاج غیرخطی باشد ، باید دقت کرد که در این طبقات تقویت کننده ی اولیه علت بالا رفتن سیگنال خروجی این نوع اعوجاج غیرخطی اضافی در سیستم وارد نشوند . البته چون ولتاژ سیگنال معمولاً در این طبقات کم است ، سیگنال زیاد نباشد ، لذا کمتر پیش می آیند ، اعوجاج در طبقه ی آخر ایجاد می گردد . طبقات تقویت کننده ی اولیه از نظر تولید ولتاژ سیگنال بار کار چندان سنگینی ندارند .

در مدت آزمون ولتاژ ورودی (۱۰-٤) از مقدار تقریبی اعوجاج در برابر مولفه ی هارمونیک دوم از خروجی در مدار کاهش می یابد ، ضرب نظر شد . این منظر خطا کمتر در مدار مورد نظر . علاوه بر این ، باید توجه کرد که ولتاژ (۱۰-٤) تنها برای حالت اعوجاج کم صادق می باشد زیرا در مدت آزمون چنین ولتاژ از اصل جمع آثار[2] استفاده می شود که برای چنین کاری باید عنصر غیرخطی تقریباً در ناحیه ی خطی کار کند .

کاهش نویز

بالاتر به چنان وقایعی در مورد اعوجاج غیرخطی گفته شد ، می توان نشان داد که در مدار تقویت کننده با فیدبک مقدار نویز کلی تقویت کننده نسبت به تقویت کننده بدون فیدبک کاهش می یابد . اگر D خیلی بزرگتر از واحد باشد ، مقدار کاهش نویز خروجی تا اندازه ی زیادی است . البته همانطوری که در قسمت قبل گفته شد ، برای کم کردن نویز تقویت کننده ی اولیه باید نسبت D افزایش یابد تا در مدار کلی تقویت کننده با فیدبک با حالت بدون فیدبک یکسان شود . چون نویز تولید شده در داخل سیگنال وابسته نیست ، بنابراین ممکن است که نویز تولید شده در طبقات تقویت کننده اولیه با اندازه ی نویز خروجی باشد . بعلاوه این نویز اضافی توسط سیگنال توسط تقویت کننده با فیدبک تقویت می شود . لذا در ممکن است سیستم کلی دارای نویز بیشتری از سیستم بدون فیدبک باشد . اگر برای جبران کاهش گین توسط فیدبک منفی ، احتیاج به بالا بردن گین کلی باشد ، تنظیم و تعدیل پارامترهای مدار برای بالا بردن گین ، مناسب تر از افزودن یک طبقه اضافی می باشد . در اینحالت می توان با عمل فیدبک منفی نویز کلی سیستم را کاهش داد . در حالت خاص هوم[3] ایجاد شده در مدار بعلت استفاده از یک منبع تغذیه با فیلتر ضعیف ، توسط فیدبک کاهش خواهد یافت .

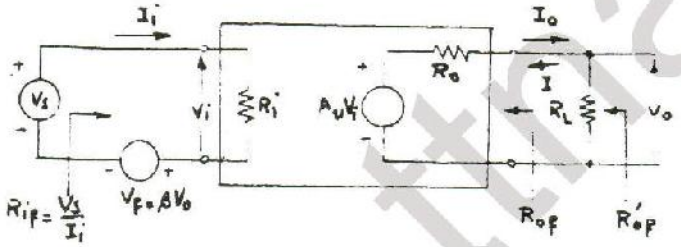
٦-٤ : مقاومت ورودی

---

1) preamplifier stages 2) principle of superposition 3) hum

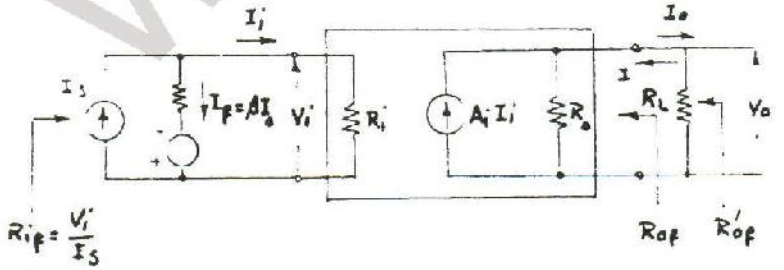
حال به طور کیفی به بررسی تأثیر توپولوژی تقویت کننده فیدبک در سه مقاومت ورودی می پردازیم . اگر سیگنال فیدبک بطور سری با ولتاژ اعمال شده در ورودی قرار گیرد (بدون در نظر گرفتن اینکه فیدبک از جریان و یا ولتاژ خروجی نمونه گرفته باشد) مقاومت ورودی افزایش خواهد یافت . چون ولتاژ فیدبک V_f مخالف V_s است ، جریان ورودی I_i کمتر از حالتی خواهد بود که ولتاژ V_f وجود نداشته باشد . بنابراین مقاومت ورودی با فیدبک $R_{if} \triangleq V_s/I_i$ (شکل ۱۰-٤) بزرگتر از مقاومت ورودی بدون فیدبک R_i خواهد بود . حال نشان میدهیم که برای چنین توپولوژی $R_{if} = R_i(1+\beta A) = DR_i$ خواهد بود .

در فیدبک شنتی که در آن سیگنال فیدبک بطور موازی با سیگنال اعمال شده در ورودی قرار می گیرد (بدون توجه به اینکه فیدبک از جریان یا ولتاژ خروجی نمونه گرفته شده باشد) مقاومت ورودی کاهش می یابد . جریان $I_i = I_s - I_f$ (شکل ۱۱-٤) میباشد که بصورت جریان



شکل ۱۰-٤ : مدار فیدبک ولتاژ - سری که برای محاسبه امپدانس ورودی و خروجی بکار میرود .

I_i (برای یک مقدار ثابت I_s) به مقایسه با حالتی که هیچ فیدبک جریانی وجود ندارد کمتر میشود . بنابراین $R_{if} \triangleq \frac{V_i}{I_s} = I_i \frac{R_i}{I_s}$ یعنی نوع خاصی از فیدبک کاهش میابد . برای چنین فیدبکی نشان خواهیم داد که $R_{if} = R_i/(1+\beta A) = R_i/D$ میباشد .



شکل ۱۱-٤ : مدار فیدبک جریان - سری که برای محاسبه امپدانس ورودی و خروجی بکار میرود .

در صدد ٤-۳ مشخصات چهار نوع فیدبک منفی خلاصه شده است : برای مقایسه کننده سری $R_{if} > R_i$ و برای مقایسه کننده موازی $R_{if} < R_i$ میباشد .

www.tmar.ir

جدول ۴-۳ : تاثیر فیدبک منفی بر مشخصات تقویت کننده

	نوع فیدبک			
	ولتاژ - سری	جریان - سری	ولتاژ - موازی	جریان - موازی
مدار مبنا	شکل الف ۹-۴	شکل ب ۹-۴	شکل د ۹-۴	شکل ج ۹-۴
R_{of}	کاهش می‌یابد	افزایش می‌یابد	کاهش می‌یابد	افزایش می‌یابد
R_{if}	افزایش می‌یابد	افزایش می‌یابد	کاهش می‌یابد	کاهش می‌یابد
تقویت کننده اگر مشخصات ایده‌آل باشد	تقویت کننده ولتاژ	تقویت کننده هدایت انتقال	تقویت کننده جریان	تقویت کننده مقاومت متقابل
بازده غیر حساس	A_{Vf}	G_{Mf}	A_{If}	R_{Mf}
پهنای باند	افزایش می‌یابد	افزایش می‌یابد	افزایش می‌یابد	افزایش می‌یابد
اعوجاج غیر خطی	کاهش می‌یابد	کاهش می‌یابد	کاهش می‌یابد	کاهش می‌یابد

فیدبک ولتاژ - سری

حال مقدار R_{if} را الکتریکی بدست می‌آوریم. توپولوژی شکل الف ۹-۴ در شکل ۱۰-۴ با جایگزین کردن مدل تونن مبدأ تقویت کننده، نشان داده شده است. در این مدار A_0 را مقدار بدون بار A_{VS} است با کمی ولتاژ مدار - باز. در آن R_S هم در نظر گرفته شده است، با شکل می‌کند. همانطور که قبلاً هم گفته شد چون در این توپولوژی R_S را قسمتی از تقویت کننده در نظر گرفته‌ایم، ادامه در کمی استفاده در بحث‌های بعدی هدف می‌شود (A_{VS} از A_0 و R_{is} از R_i و R_{ifs} از R_{if} و G_{MS} از G_M و غیره استفاده می‌شود.)

با توجه به شکل ۱۰-۴، امپدانس ورودی با فیدبک طبق تعریف $R_{if} = V_S/I_i$ می‌باشد. همچنین

$$V_S = I_i R_i + V_f = I_i R_i + \beta V_o \qquad (۴-۱۱)$$

و

$$V_o = \frac{A_0 V_i R_L}{R_o + R_L} = A_V I_i R_i \qquad (۴-۱۲)$$

که در آن

$$A_V \triangleq \frac{V_o}{V_i} = \frac{A_0 R_L}{R_o + R_L} \qquad (۴-۱۳)$$

می‌باشد.

با توجه به رابطه (۴-۱۱) و (۴-۱۲) می‌توان نوشت :

www.itnar.ir

$$R_{if} = \frac{V_s}{I_i} = R_i (1 + \beta A_v) \qquad (٤-١٤)$$

در رابطه A_v گین ولتاژ مدار - باز بدون فیدبک بوده و رابطه (٤-١٣) مشخص کننده گین ولتاژ بدون فیدبک با در نظر گرفتن اثر مقاومت بار R_L می‌باشد. بنابراین

$$A_v = \lim_{R_L \to \infty} A_v \qquad (٤-١٥)$$

فیدبک جریان - سری

با بررسی مشابه آنچه در گرفت شد، برای توپولوژی نشان داده شده در شکل ب-٩-٤ می‌توان نوشت:

$$R_{if} = R_i (1 + \beta G_M) \qquad (٤-١٦)$$

و

$$G_M \triangleq \frac{I_o}{V_i} = \frac{G_m R_o}{R_o + R_L} \qquad (٤-١٧)$$

که در آن

$$G_m = \lim_{R_L \to 0} G_M \qquad (٤-١٨)$$

می‌باشد. توجه کنید که G_m برابر انتقال مدار اتصال کوتاه بوده، در حالی که G_M برابر انتقال مدار بدون فیدبک با در نظر گرفتن اثر بار مخلوط می‌باشد. با توجه به روابط (٤-١٤) و (٤-١٦) ملاحظه می‌شود که مدار فیدبک سری مقاومت ورودی را افزایش می‌دهد $R_{if} > R_i$ می‌باشد.

فیدبک جریان موازی

توپولوژی شکل ج ٩-٤ در شکل ١١-٤ با جایگزین کردن مدل نورتن بجای تقویت کننده، نشان داده شده است. در این مدار A_i نشان دهنده گین جریان مدار اتصال کوتاه با در نظر گرفتن R_s می‌باشد. با توجه به شکل ١١-٤ داریم:

$$I_s = I_i + I_f = I_i + \beta I_o \qquad (٤-١٩)$$

و

$$I_o = \frac{A_i R_o I_i}{R_o + R_L} = A_I I_i \qquad (٤-٢٠)$$

که در آن

$$A_I \triangleq \frac{I_o}{I_i} = \frac{A_i R_o}{R_o + R_L} \qquad (٤-٢١)$$

www.ttmar.ir

می‌باشد . با توجه به روابط (۴-۱۹) و (۴-۲۰) می‌توان نوشت :

$$I_S = (1+\beta A_I)\, I_i \qquad (۴-۲۲)$$

با توجه به شکل ۴-۱۱ ، $R_{if} = V_i / I_S$ و $R_i = V_i / I_i$ می‌باشد . با استفاده از رابطه (۴-۲۲) خواهیم داشت :

$$R_{if} = \frac{V_i}{(1+\beta A_I)\, I_i} = \frac{R_i}{1+\beta A_I} \qquad (۴-۲۳)$$

در اینجا A_i نشان دهنده‌ی کسر جریان مدار اتصال - کوتاه خروجی و رابطه (۴-۲۱) مشخص می‌کند که A_I کسر جریان بدون فیدبک با در نظر گرفتن اثر بار R_L می‌باشد . بنابراین :

$$A_i = \lim_{R_L \to 0} A_I \qquad (۴-۲۴)$$

فیدبک ولتاژ موازی

با روشی مشابه برای توپولوژی شکل ۴-۹ می‌توان نوشت :

$$R_{if} = \frac{R_i}{1+\beta R_M} \qquad (۴-۲۵)$$

که در آن

$$R_M \triangleq \frac{V_o}{I_i} = \frac{R_m R_L}{R_o + R_L} \qquad (۴-۲۶)$$

می‌باشد . توجه کنید که R_m مقاومت انتقالی مدار - باز و R_M مقاومت انتقالی بدون فیدبک با در نظر گرفتن اثر بار می‌باشد بنابراین :

$$R_m = \lim_{R_L \to \infty} R_M \qquad (۴-۲۷)$$

با توجه به روابط (۴-۲۴) و (۴-۲۵) نتیجه می‌شود که بار مقاومت کننده موازی $R_{if} < R_i$ می‌باشد . روابط R_{if} در جدول ۴-۴ خلاصه شده است .

www.ttnar.ir

جدول ٤-٤ : تجزیه و تحلیل تقویت کننده ها ر فیدبک

توپولوژی / مشخصات	(۱) ولتاژ - سری	(۲) جریان - سری	(۳) جریان - موازی	(٤) ولتاژ - موازی
سیگنال فیدبک X_f	ولتاژ	ولتاژ	جریان	جریان
سیگنال نمونه X_o	ولتاژ	جریان	جریان	ولتاژ
مدار ورودی •	$V_o = 0$	$I_o = 0$	$I_o = 0$	$V_o = 0$
مدار خروجی •	$I_i = 0$	$I_i = 0$	$V_i = 0$	$V_i = 0$
سیگنال منبع	ترتن	ترتن	نورتن	نورتن
$\beta = X_f/X_o$	V_f/V_o	V_f/I_o	I_f/I_o	I_f/V_o
$A = X_o/X_i$	$A_V = V_o/V_i$	$G_M = I_o/V_i$	$A_I = I_o/I_i$	$R_M = V_o/I_i$
$D = 1+\beta A$	$1+\beta A_V$	$1+\beta G_M$	$1+\beta A_I$	$1+\beta R_M$
A_f	A_V/D	G_M/D	A_I/D	R_M/D
R_{if}	$R_i D$	$R_i D$	R_i/D	R_i/D
R_{of}	$\frac{R_o}{1+\beta A_V}$	$R_o(1+\beta G_m)$	$R_o(1+\beta A_i)$	$\frac{R_o}{1+\beta R_m}$
R'_{of}	R'_o/D	$R'_o\frac{1+\beta G_m}{D}$	$R'_o\frac{1+\beta A_i}{D}$	R'_o/D

• این سه مدار تقویت کننده در اصل مدل فیدبک را به تقریب اثر به β و R_L و R_S تحمیل می‌نماید .

۷-٤ : مقاومت خروجی

حل - بررسی کلی تاثیر توپولوژی تقویت کننده فیدبک مدل استدلال خود را ارائه می‌نماییم . فیدبک منفی در ولتاژ خروجی نمونه برگشت ، مدل نه نظر گرفتن اینکه چگونه به ورودی برگشت نسبی در کاهش امپدانس خروجی دارد . بعنوان مثال اگر R_L افزایش یابد بطوریکه V_o را ثابت نگهدارد تاثیر این ولتاژ در ورودی طبق روند استاندارد (فیدبک منفی) آنست که برگشت افزایش V_o کمتر از حالت مدل فیدبک باشد . بنابراین با افزایش تغییرات بار ولتاژ خروجی کمتر است نتیجه این امر $R_{of} \ll R_L$ می‌باشد . از این نقطه نظر توان چنین نتیجه گرفت در این نوع فیدبک (نمونه گیری شده از ولتاژ خروجی) مقاومت خروجی را کاهش می‌دهد .

با روشی مشابه روش فوق می‌توان استدلال نمود که فیدبک منفی در جریان خروجی نمونه برگشت سری دارد است نگهداشتن این جریان خروجی را عهده دار است . بنابراین در ایده آل است در خروجی یک منبع جریان داشته ($R_{of} \gg R_L$) و نتیجه مشخص در این نوع فیدبک مقاومت خروجی را افزایش خواهد داد .

نظر خود شما (جدول ٤-٤) : برای نمونه گیری ولتاژ ، $R_{of} < R_o$ بوده ، در صورتی که برای نمونه گیری جریان $R_{of} > R_o$ است .

فیدبک ولتاژ ـ سری

حال مقاومت خروجی فیدبک را در حالتی که از ترمینال خروجی برداشته نگاه می‌کنیم (مدار انتهای مقاومت R_L را مطابق شکل مرتب می‌کنیم). برای پیدا کردن R_{of} باید سیگنال خروجی را برداشته ($V_s=0$ یا $I_s=0$) و $R_L=\infty$ قرار داده و ولتاژ V را به دو سر خروجی اعمال نمود. با محاسبه جریان I و تقسیم V بر I می‌توان امپدانس خروجی را بدست آورد. در اینصورت $R_{of} \triangleq \frac{V}{I}$ می‌شود. مانند شکل ۱۰-۴ داریم (با قرار دادن V به جای V_o):

$$I = \frac{V - A_v V_i}{R_o} = \frac{V + \beta A_v V}{R_o} \qquad (۴-۲۸)$$

ولی، با قرار دادن $V_s=0$، $V_i = -V_f = -\beta V$ می‌شود، بنابراین:

$$R_{of} \triangleq \frac{V}{I} = \frac{R_o}{1+\beta A_v} \qquad (۴-۲۹)$$

دقت کنید در رابطه R_o به ضریب عدم حساسیت $1+\beta A_v$ در آن A_v کمین مدار ـ یعنی A_v بدون بار ـ تقسیم شده است.

مقاومت خروجی فیدبک R'_{of} که شامل R_L به عنوان قسمتی از تقویت کننده می‌باشد، مقاومت معادل موازی R_{of} و R_L می‌باشد، یا:

$$R'_{of} = \frac{R_{of}R_L}{R_{of}+R_L} = \frac{R_o R_L}{1+\beta A_v} \cdot \frac{1}{R_o/(1+\beta A_v)+R_L} = \frac{R_o R_L}{R_o + R_L + \beta A_v R_L}$$

$$= \frac{R_o R_L/(R_o+R_L)}{1+\beta A_v R_L/(R_o+R_L)} \qquad (۴-۵۰)$$

با توجه به اینکه $R'_o = R_o \| R_L$ مقاومت خروجی بدون فیدبک و با در نظر گرفتن R_L می‌باشد، و با استفاده از رابطه (۴-۱۲) می‌توان نوشت:

$$R'_{of} = \frac{R'_o}{1+\beta A_v} \qquad (۴-۵۱)$$

در این رابطه R'_o به ضریب عدم حساسیت $1+\beta A_v$ در مشتر کمین ولتاژ A_v با احتساب مقاومت R_L می‌باشد، تقسیم شده است.

فیدبک ولتاژ ـ موازی

۷۹

www.tmar.ir

به‌طور مشابه روش فوق، برای این توپولوژی روابط زیر بدست می‌آید.

$$R_{of} = \frac{R_o}{1+\beta R_m} \quad , \quad R'_{of} = \frac{R'_o}{1+\beta R_M} \qquad (۴-۴۲)$$

با توجه به روابط (۴-۴۰) و (۴-۴۲) مشاهده می‌شود که برای مدار فیدبک جریان خروجی همواره کمتر می‌شود $R_{of} < R_o$ می‌باشد.

فیدبک جریان ـ موازی

با استفاده از شکل ۴-۱۱ جریان راست (با قراردادن V به جای V_o) :

$$I = V/R_o - A_i I_i \qquad (۴-۴۴)$$

چون $I_S = 0$ است لذا $I_i = -I_f = -\beta I_o = \beta I$ بوده و بنابراین می‌توان نوشت :

$$I = V/R_o - \beta A_i I \quad \text{یا} \quad I(1+\beta A_i) = \frac{V}{R_o} \qquad (۴-۴۵)$$

$$R_{of} = \frac{V}{I} = R_o(1+\beta A_i) \qquad (۴-۴۶)$$

دقت کنید که در رابطه R_o ضرب عدم حساسیت، $1+\beta A_i$ در شاخص گین جریان مدار اتصال ـ کوتاه A_i (که A_I است) تقسیم شده است.

مقاومت خروجی R'_{of} در شاخص مقاومت R_L به صورت خروجی از تقویت کننده می‌باشد، در این صورت $R'_o(1+\beta A_I)$ نیست. عبارت صحیح برای R'_{of} را می‌توان به صورت زیر بدست آورد.

$$R'_{of} = \frac{R_{of} R_L}{R_{of} + R_L} = \frac{R_o(1+\beta A_i) R_L}{R_o(1+\beta A_i) + R_L}$$

$$= \frac{R_o R_L}{R_o + R_L} \cdot \frac{1+\beta A_i}{1+\beta A_i R_o/(R_o+R_L)} \qquad (۴-۴۷)$$

با استفاده از رابطه (۴-۴۱) و با قراردادن $R'_o = R_o \| R_L$، همان رابطه زیر بدست آورد :

$$R'_{of} = R'_o \frac{1+\beta A_i}{1+\beta A_I} \qquad (۴-۴۸)$$

www.tnar.ir

به قرار دادن $R_L = \infty$ ، $A_I = 0$ بوده و $R'_o = R_o$ می‌شود . بنابراین رابطه (۳۷-٤) بصورت زیر درمی‌آید :

$$R'_{of} = R_o (1 + \beta A_i) = R_{of}$$

که با رابطه (۲۵-٤) سازگار است .

فیدبک جریان - سری

با استفاده از روش فوق ، برای این توپولوژی رابطه زیر بدست می‌آید :

$$R_{of} = R_o (1 + \beta G_m) \quad , \quad R'_{of} = R'_o \frac{1 + \beta G_m}{1 + \beta G_M} \qquad (٤-٣٨)$$

با توجه به روابط (۳۵-٤) و (۳۸-٤) ملاحظه می‌شود که در مدار فیدبک جریان از جریان خروجی نمونه گرفته می‌شود ، $R_{of} > R_o$ می‌باشد . روابط مربوط به R_{of} و R'_{of} در جدول (٤-٤) خلاصه شده است . روابط آوردن این روابط ، فقط برای توپولوژی شنت - شنت فیدبک نموده است . بنابراین اگر A و β توپولوژی دیگری باشد ، در جدول (٤-٤) می‌توان بجای R از Z استفاده کرد . بنابراین Z_{if} (یا Z_{of}) امپدانس ورودی (خروجی) مدار فیدبک را نشان می‌دهد .

٤-٨ : روش تجزیه و تحلیل تقویت کننده‌ی فیدبک

اولین قدم در تجزیه و تحلیل یک مدار فیدبک تعیین توپولوژی آن می‌باشد . حلقه‌ی ورودی[1] تقریباً همیشه در شاخه سیگنال اعمال شده یعنی V_s است ، تعریف می‌شود که یا الف) تحریک می‌شود - اعم از اولین ترانزیستور دوقطبی ؛ یا ب) تحریک گیت یا سورس اولین FET و تقویت کننده و یا ج) قسمت بین دو ورودی تقویت کننده تقاضلی* می‌باشد . اگر یک عضو مداری که در خروجی متصل بوده (قسمتی از سیستم شامل بار باشد) و در مدار ورودی به صورت سری با V_s قرار گیرد ، در این صورت نمونه‌گیرنده و یا مقایسه کننده بصورت سری می‌باشد . اگر این روابط برقرار باشد ، در این صورت ولتاژ دو سر X_f سیگنال فیدبک $X_f = V_f$ (شکل ب و الف ۹-٤) می‌باشد .

---

(1) input loop
(2) mesh

(*) به قسمه مراجعه شود .

www.ttnar.ir

اگر شرط فوق در معادله فیدبک کننده سری برقرار نباشد، در اینصورت باید دنبال حالت مقابله کننده سری باشیم. گره ورودی بصورت الف) بیس (امیتر) ترانزیستور، یا سورس (گیت) در FET، و یا ج) ترمینال معکوس کننده (۱۱) در تقویت کننده تفاضلی تعریف میشود. حال با تحریک خارجی (منبع سیگنال خارجی) مدار معادل نورتن را بدست آورید که نشان دهنده جریان سیگنال I_s به گره ورودی وارد میشود. اگر این گره ورودی در مدار خود جریانی داشته باشد، در اینصورت فیدبک کننده بصورت موازی خواهد بود. جریان ان اتصال سیگنال فیدبک $I_f = X_f$ میباشد (شکل ۹-۴ د و ج).

سیگنال نمونه گیری شده از خروجی میتواند بصورت ولتاژ و یا جریان باشد. در هر کاربردی گره خروجی در ولتاژ V_o (نسبت به زمین) از آن گرفته میشود، باید تشخیص داد. این ولتاژ V_o در دو سر مقاومت بار (R_L که غالبا شخص میشود) ظاهر شده و جریان I_o جریان واضح R_L را نظر گرفته میشود (شکل ۹-۴). برای تشخیص کردن نوع سیگنال نمونه گرفته شده تصور زیر عمل میکنیم:

۱. V_o را مساوی صفر قرار میدهیم ($V_o = 0$) (یعنی $R_L = 0$). اگر X_f صفر شد، در اینصورت نمونه گیری در این سیستم بصورت ولتاژ میباشد.

۲. I_o را مساوی صفر قرار میدهیم ($I_o = 0$) (یعنی $R_L = \infty$). اگر X_f صفر شد، در اینصورت در سیستم اصلی نمونه گیری بصورت جریان است.

تقویت کننده ی بدون فیدبک

همانطور که ملاحظه شد، داشتن A و β میتوان مشخصات مهم یک سیستم فیدبک، یعنی A_f، R_{if} و R_{of} را بدست آورد. همین خاطر تقسیم کردن یک تقویت کننده فیدبک به دو قسمت، تقویت کننده اصلی A، و شبکه فیدبک β مطلوب میباشد. با استفاده از قواعد زیر میتوان ترکیب تقویت کننده اصلی را بدون فیدبک و با در نظر گرفتن اثر بار شبکه ی β بدست آورد.

برای پیدا کردن مدار ورودی:

۱. برای حالت نمونه گیری ولتاژ، V_o را مساوی صفر قرار میدهیم. یا بعبارت دیگر گره خروجی را اتصال کوتاه میکنیم.

۲. برای حالت نمونه گیری جریان، I_o را مساوی صفر قرار میدهیم. یا بعبارت دیگر حلقه خروجی را مدار باز میکنیم.

برای پیدا کردن مدار خروجی:

---

(۱۱) Inverting Terminal

www.ttnar.ir

۱. برای تقویت کننده ولتاژی $V_i = 0$ قرار داده می‌شود. به عبارت دیگر گره ورودی را اتصال کوتاه می‌نمائیم (طوری که هیچ جریانی فیدبک داده در ورودی تقویت کننده نشود).

۲. برای تقویت کننده جریانی $I_i = 0$ قرار داده می‌شود. به عبارت دیگر مقاومت ورودی را حذف - یا به عبارتی طوری که ولتاژ فیدبک در ورودی قرار نگیرد).

با رعایت موارد فوق مدار تقویت کننده مطمئن شد که اثر فیدبک صفر شده و اثر بار آن روی تقویت کننده در نظر گرفته می‌شود. این قواعد در جدول (۴-۴) نشان داده شده است.

روش تجزیه و تحلیل

برای پیدا کردن A_f ، R_{if} و R_{of} مراحل زیر باید در نظر گرفته شود:

۱. ابتدا توپولوژی مدار را براساس آنچه در فوق گفته شد، تعیین کنید. آنالیز گفته شده مشخص می‌کند که X_f (و همچنین X_o) بصورت جریان است یا ولتاژ.

۲. مدار تقویت کننده اصلی بدون فیدبک را رسم کنید. قواعد ذکر شده را اعمال نمائید.

۳. اگر X_f ولتاژ باشد از منبع تست و اگر X_f جریان باشد از منبع جریان استفاده نمائید.

۴. به هر منظور که از مدل مناسب آن (بعنوان مثال در فرکانس کم از مدل با پارامتر h و در فرکانس بالا از مدل π - هیبرید* برای ترانزیستور استفاده می‌شود) قرار دهید.

۵. X_f و X_o ، برای مدارهای در مراحل ۲، ۳ و ۴ بدست آورده، را تعیین کرده و $\beta = X_f/X_o$ را مشخص نمائید.

۶. با استفاده از KVL و KCL برای مدار مطابق بدست آمده در مرحله ۴، مقدار A را بدست آورید.

۷. از روی A و β، مقادیر A_f ، R_{if} ، R_{of} و R'_{of} را محاسبه نمائید.

در جدول (۴-۴) مراحل فوق خلاصه شده و هنگام تجزیه و تحلیل مدارهای فیدبک در وقت زیادی صرفه‌جویی می‌شود، مرجع استفاده قرار گیرد. در آن قسمت فقط باقی فرکانس‌های بررسی شده و مطالعه فرکانس‌های بالا به تعدد موکول می‌شود.

(*) به الکترونیک (II) مراجعه شود.

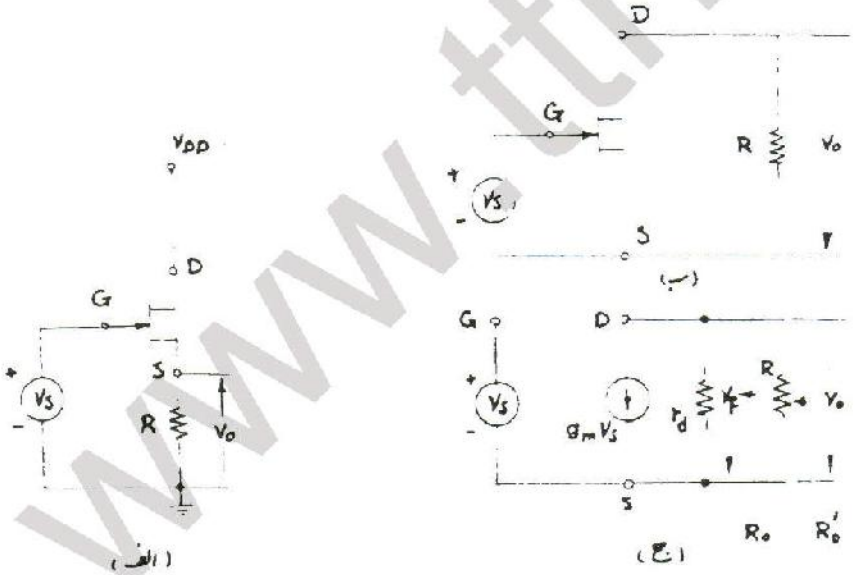
www.ttnar.ir

۹-۴ : فیدبک ولتاژ ـ سری

در این قسمت دو مثال از توپولوژی ولتاژ ـ سری برای ترانزیستور : تقویت‌کننده دریک مشترک (سورس مشترک) FET ، تقویت‌کننده کلکتور مشترک (امیتر مشترک) BJT . در قسمت بعد یک تقویت‌کننده فیدبک ولتاژ ـ سری دو طبقه‌ای از نوع دیفرانسیلی مورد مطالعه قرار می‌گیرد .

مدار سورس ـ مشترک FET

این مدار در شکل الف ۱۲-۴ نشان داده شده است . مقاومت بار $R_L = R$ می‌باشد . همچنین حلقه در ورودی شامل عنصر R بوده و در خروجی مشترک شده است (V_o از دو سر R_L گرفته می‌شود) لذا در این حالت فیدبک تقویت‌کننده به صورت سری می‌باشد . سیگنال فیدبک X_f ولتاژ V_f دو سر مقاومت R است . نوع نمونه‌گیری را می‌توان با قرار دادن $V_o = 0$ تعیین نمود . همچنین این عمل باعث می‌شود $V_f = 0$ شود ، لذا سیگنال نمونه‌گیری شده به صورت ولتاژ می‌باشد . بنابراین این مدار فیدبک ولتاژ ـ سری می‌باشد . برای این توپولوژی می‌توان از معادلات (۴-۴) استفاده نمود .



شکل ۱۲-۴ : الف) سورس ـ مشترک ؛ ب) تقویت‌کننده مدل فیدبک ، و
ج) تقویت‌کننده جایگزین کردن مدار معادل سیگنال کوچک FET در آن .

حال مدار تقویت‌کننده را به مدل فیدبک رسم می‌کنیم . برای بدست آوردن حلقه در ورودی $V_o = 0$ قرار داده شده ، بنابراین V_s مستقیماً بین G و S ظاهر می‌شود . برای بدست آوردن مدار خروجی $I_i = 0$ قرار داده شده (مدار ورودی باز می‌شود) ، و بنابراین R تنها در حلقه خروجی ظاهر خواهد شد . با انجام این مراحل مدار شکل ب ۱۲-۴ بدست می‌آید . اگر FET با توسط مدل فرکانس پایین

آن جایگزین کنیم ، نتیجه به صورت شکل ج ۱۲-٤ درخواهد آمد . با دقت کنید که در توپولوژی مثبت V_f را از دو سر R گرفته می‌شود ، گره S لوده لطوری که جهت V_f خلاف V_S و جمع در دو سر مرکب (شکل الف ۱۲-٤) . با توجه به شکل ج ۱۲-٤ ، V_f و V_o با هم کسان بوده و $\beta \triangleq \frac{V_f}{V_o} = 1$ خواهد شد .

اگر توپولوژی گین ولتاژ A_V را با پارامترهای A_V در توپولوژی با توجه به شکل ج ۱۲-٤ بدست آورد . چون ورودی ایده‌آل $V_i = V_S$ می‌باشد ، بنابراین :

$$A_V = \frac{V_o}{V_i} = \frac{g_m V_S r_d R}{(r_d + R) V_S} = \frac{\mu R}{r_d + R} \qquad (٤-٣٩)$$

در رابطه $\mu = g_m r_d$ می‌باشد .

$$D = 1 + \beta A_V = 1 + \frac{\mu R}{r_d + R} = \frac{r_d + (1+\mu)R}{r_d + R} \qquad (٤-٤٠)$$

$$A_{Vf} = \frac{A_V}{D} = \frac{\mu R}{r_d + (1+\mu)R} \qquad (٤-٤١)$$

چون امپدانس ورودی FET بینهایت است ، $R_i = \infty$ ، بنابراین $R_{if} = R_i D = \infty$ خواهد شد .

حال مقاومت خروجی ، در ترمینال سورس (S) FET را در نظر گرفته ، و از بار R_L صرف نظر کرده . بنابراین R به صورت بار داخلی در نظر گرفته می‌شود . با استفاده از جدول ٤-٤ داریم :

$$R_{of} = \frac{R_o}{1 + \beta A_{\infty}} = \frac{r_d}{1+\mu} \qquad (٤-٤٢)$$

زیرا ، با استفاده از شکل ج ۱۲-٤ ، $R_o = r_d$ و $\beta = 1$ بوده و با استفاده از رابطه (٤-۱۵) ، $A_{\infty} = \lim_{R \to \infty} A_V \equiv \mu$ خواهد شد . همچنین با توجه به جدول ٤-٤ داریم :

$$R'_{of} = \frac{R'_o}{D} = \frac{R r_d}{R + r_d} \cdot \frac{r_d + R}{r_d + (\mu+1)R} = \frac{R r_d}{r_d + (\mu+1)R} \qquad (٤-٤٣)$$

دقت کنید در

$$R_{of} = \lim_{R \to \infty} R'_{of} = \frac{r_d}{\mu+1}$$

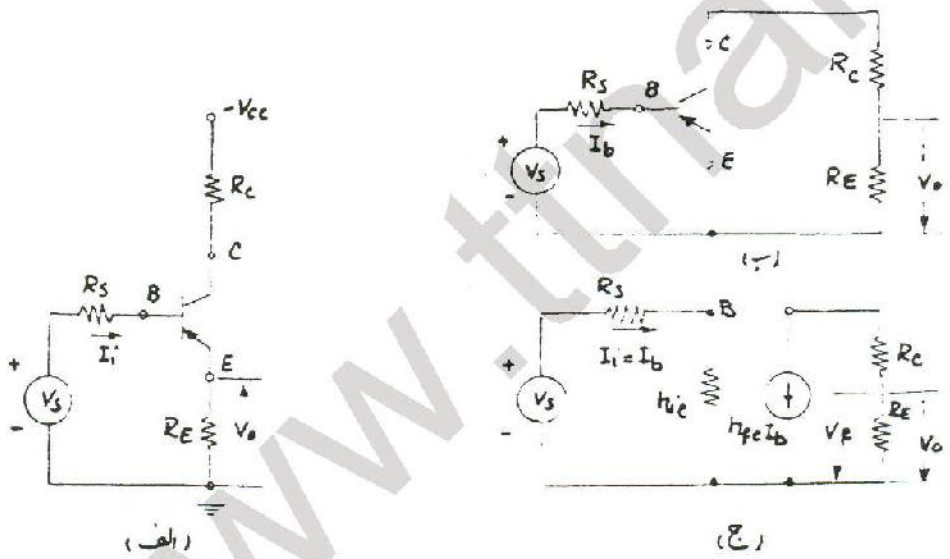
۸۲

www.ttnar.ir

لوده و با استفاده از (۴۲-۴) ساده‌تر می‌شود. حاصل‌ضرب βA_v که در قسمت ۴-۴ برای تقویت‌کننده فیدبک گذشته شده بود، اینجا صادق است. لذا نتایج فوق کاملاً کلی و نتایج به‌دست آمده در قسمت ۶-۱ در مورد استفاده از فرمول فیدبک به‌دست آمده، ساده‌تر می‌شود.

امیتر فلوور

این مدار در شکل الف ۱۳-۴ رسم شده است. نظیر مدار شکل ۱۲-۴ در اینجا نیز ملاحظه می‌شود که سیگنال فیدبک، ولتاژ V_f دو سر R_E لوده و سیگنال نمونه‌گیری شده، V_o می‌باشد. مشابه این مدار نیز، فیدبک ولتاژ سری است و بالتبع، این ترانزیستوری می‌توان از مدل ۴-۴ استفاده نمود.



شکل ۱۳-۴ : الف) یک مدار امیتر فلوور ؛ ب) تقویت‌کننده بدون فیدبک ؛ ج) مدار معادل با جایگزین کردن مدل ترانزیستور بین آنها.

حال مدار تقویت‌کننده را اصلاً با هم رسم می‌نماییم. برای پیدا کردن مدار وسطی، $V_o = 0$ قرار داده شده و بنابراین V_s نظیر قبل با R_S بین B و E قرار می‌گیرد. برای پیدا کردن مدار خروجی $I_i = I_b = 0$ قرار داده شده (مدار وسطی باز می‌شود) و بنابراین R_E تنها در حلقه خروجی ظاهر می‌شود. با تبدیل این قواعد مدار شکل ب ۱۳-۴ به‌دست می‌آید. اگر بار ترانزیستور مدار معادل تعیین ترانزیستور بین آن قرار داده شود، در نهایت شکل ج ۱۳-۴ نتیجه می‌شود. بالتبع در این شکل $V_o = V_f$ بوده و $\beta = V_f/V_o = 1$ می‌گردد.

این تقویت کننده ولتاژ A_V را پایدار می‌سازد. با توجه به شکل ۴-۱۳ مشاهده می‌شود A_V را می‌توان A_V نامید. چون R_S قسمتی از تقویت کننده در نظر گرفته می‌شود، $V_i = V_S$ بوده و خواهیم داشت:

$$A_V = \frac{V_o}{V_i} = \frac{h_{fe} I_b R_E}{V_S} = \frac{h_{fe} R_E}{R_S + h_{ie}} \qquad (۴-۴۴)$$

$$D = 1 + \beta A_V = 1 + \frac{h_{fe} R_E}{R_S + h_{ie}} = \frac{R_S + h_{ie} + h_{fe} R_E}{R_S + h_{ie}} \qquad (۴-۴۵)$$

$$A_{Vf} = \frac{A_V}{D} = \frac{h_{fe} R_E}{R_S + h_{ie} + h_{fe} R_E} \qquad (۴-۴۶)$$

برای حالتی که $h_{fe} R_E \gg h_{ie} + R_S$ باشد، $A_{Vf} \simeq 1$ بوده و همین علت این مدار را تقویت کننده تابع می‌نامند.

مقاومت ورودی مدار فیدبک $R_i = R_S + h_{ie}$ بوده (شکل ۴-۱۴ ب) و بنابراین:

$$R_{if} = R_i D = (R_S + h_{ie}) \frac{R_S + h_{ie} + h_{fe} R_E}{R_S + h_{ie}} = R_S + h_{ie} + h_{fe} R_E \qquad (۴-۴۷)$$

برای پیدا کردن مقاومت خروجی از روی امیتر مقاومت R_E را به عنوان مقاومت بار در نظر می‌گیریم. با استفاده از مدل ۴-۴ داریم:

$$R_{of} = \frac{R_o}{1 + \beta A_V} = \frac{\infty}{\infty} \qquad (۴-۴۸)$$

زیرا با توجه به شکل ۴-۱۳ ب، $R_o = \infty$ مقاومت کلکتور منبع جریان بوده و همچنین با استفاده از رابطه (۴-۱۵) $A_V = \lim_{R_E \to \infty} A_V = \infty$ خواهد بود. اگر رابطه (۴-۴۸) را مستقیماً با استفاده از R'_{of} و سپس با مساوی قرار دادن $R_E \to \infty$ حل کنیم نتیجه صحیح $R'_o = R_E$ است می‌توان نوشت:

$$R'_{of} = \frac{R'_o}{D} = \frac{R_E (R_S + h_{ie})}{R_S + h_{ie} + h_{fe} R_E} \qquad (۴-۴۹)$$

$$R_{of} = \lim_{R_E \to \infty} R'_{of} = \frac{R_S + h_{ie}}{h_{fe}} \qquad (۴-۵۰)$$

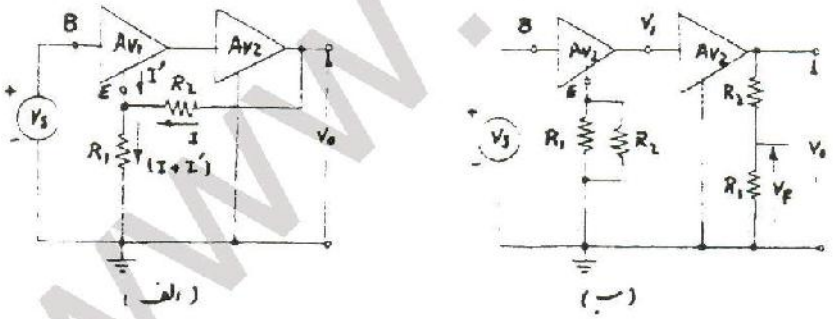
همان طور که ملاحظه می‌شود فیدبک جریان سری به علت حساسیت کمتر ولتاژ خروجی به تغییرات h_{fe} شده و همچنین مقاومت ورودی را افزایش می‌دهد و مقاومت خروجی را کم می‌کند. معادلات مربوط به A_{Vf}، R_{if}، R_{of} به دست آمده بر اساس فرض عدم انتقال مستقیم سیگنال از طریق شبکه فیدبک صورت گرفت.

www.tmar.ir

خروجی بیشتر عدد جریان دوری از راه مقاومت R_E بین بنفش صورت میگیرد. عبارتهای بدست آمده تنها تقریب خوبی میباشند. برای مثال از اثر عدد جریان بس از مقاومت R_E بر مقدار جریان کلکتور صرف نظر شده است. عبارات دقیق برای این کمیتها قضیه در قسمت ۵ مربوط به تجزیه تعمیمی سنگنیال - کوچک تقویت کننده ترانزیستوری بدست آمده است*. مقایسه این عبارات با عبارات دقیق نشان میدهد که در حالت اخیر بجای h_{fe} عبارت $1+h_{fe}$ ظاهر میشود.

۱۰-۴ : زوج فیدبک ولتاژ - سری

شکل ۱۴-۴ دو طبقه کاسکید[1] را نشان میدهد که بهره ولتاژ آنها به ترتیب A_{V1} و A_{V2} میباشد. خروجی طبقه دوم توسط شبکه فیدبک R_1R_2 به ورودی برگردانده شده که جهت آن مخالف جهت سنگنیال ورودی V_s میباشد. با توجه به مطالبی که در قسمت ۹-۴ بیان شد، شکل ۱۴-۴ یک فیدبک سنس ولتاژ - سری را نشان میدهد. با توجه به جدول ۱-۴ انتظار میرود که امپدانس ورودی افزایش، امپدانس خروجی کم شده، و بهره ولتاژ پایدار گردد (غیر خطی میشود).



شکل ۱۴-۴ : الف) زوج فیدبک ولتاژ - سری ؛ ب) مدار معادل بدون فیدبک، با حساب اثر بار R_L.

اولین فرض ساده ای که در قسمت ۴-۴ در مورد مدار شکل ۱۴-۴ الف بکار برده شد، این است که I' جریانی باشد که میرود که از طریق شبکه فیدبک از ورودی به خروجی منتقل میشود. این فرض واقع گرایانه ای میتواند از اثر I' در مقابل I صرف نظر کند، زیرا که جریان طبقه دوم خیلی بیشتر از ورودی است. با این فرض خطا کمتر از چند درصد در استفاده از روابط فیدبک در موارد عملی بدست آمد، ادامه خواهد شد.

(*) «الکترونیک (I)» مراجعه شود.

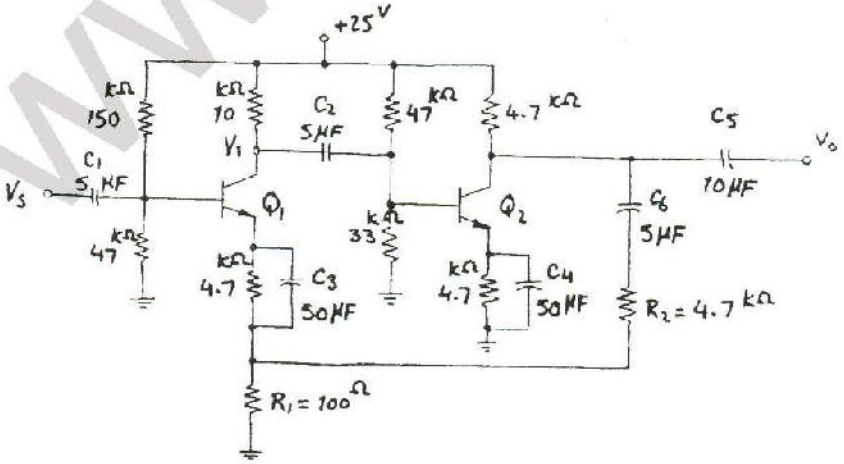
[1] Cascade

مدار ورودی تقویت کننده اصلی را می‌توان با صفر قرار دادن V_o بدست آورد (جدول ٤-٤) و در اینجا R_2 با R_1 سری قرار می‌گیرد. خروجی مدار بدون فیدبک را می‌توان با بار نمودن حلقه ورودی ($I_1=0$ و در نتیجه $I'=0$) بدست آورد، در اینصورت R_1 با R_2 بصورت سری قرار خواهد گرفت. با در نظر گرفتن این قواعد شکل ب ٤-١٤ بدست می‌آید. در آن ولتاژ فیدبک V_f دو سر R_1 را خروجی مدار نشان داده شده است. چون ولتاژ فیدبک با در نمونه گیری شده V_o می‌باشد، بنابراین V_f (ولتاژ دو سر R_1) در مدار خروجی نشان داده شده و ولتاژ آن در دو سر R_1 مدار ورودی می‌باشد. لذا:

$$\beta = \frac{V_f}{V_o} = \frac{R_1}{R_1 + R_2} \qquad (٤-١٨)$$

زوج فیدبک از کلکتور طبقه دوم به امیتر طبقه اول

مدار شکل ٤-١٥ یک تقویت کننده دو طبقه را بعنوان فیدبک ولتاژ سری نشان می‌دهد. در این تقویت کننده فیدبک از کلکتور دوم به امیتر اول از طریق تقسیم ولتاژ R_1 R_2 متصور می‌باشد. خازنهای C_1 و C_2 و C_5 و C_6 خازنهای کوپلاژ برای جداکردن dc، و خازنهای C_3 و C_4 خازنهای بای پس مقاومت بایاس امیتر می‌باشند. تمام این خازنها دارای راکتانس ناچیز در فرکانس کار این مدار هستند. برای این تقویت کننده گین ولتاژ A_{VF} تقریبی برابر $\frac{1}{\beta}$ است و بنابراین در مقادیر تقریبات دقیق جهت محاسبات و تقریبی تر استفاده می‌شود. تعیین دقیق A_{VF} همچنین محاسبه مقاومت ورودی و خروجی مثال زیر نشان داده شده است.



شکل ٤-١٥ ، زوج فیدبک از کلکتور طبقه دوم به امیتر طبقه اول.

مثال ٤-١ : مقادیر A_{VF} ، R_{OF} و R_{IF} برای تقویت کننده شکل ٤-١٥ بدست آورید. فرض

www.tinar.ir

مرتبه ۵ $R_s=0$ ، $h_{fe}=50$ ، $h_{ie}=1.1\,k$ ، $h_{re}=h_{oe}=0$ لوده ترانزیستورهای Q_1 و Q_2 یکسان باشند.

حل: ابتدا گین ولتاژ کلی مدار بدون فیدبک را از رابطه $A_V=A_{V_1}\cdot A_{V_2}$ بدست می‌آوریم. با توجه ترانزیستور Q_1 یعنی R'_{L_1}

برابر است با:

$$R'_{L_1}=10\|47\|33\|1.1\,k=943\,\Omega$$

با توجه به شکل ب ۱۴-۴ مقاومت مرتبه ۵ مقاومت بار ترانزیستور Q_2 یعنی R'_{L_2} برابر مقاومت معادل موازی

R_{C_2} و $R_1+R_2=4.8\,k\Omega$ می‌باشد.

$$R'_{L_2}=4.7\|4.8=2.37\,k\Omega$$

با استفاده از شکل ب ۱۴-۴ مشاهده می‌شود مقاومت مورد امیتر Q_1، R_E برابر $R_1\|R_2$ است، یا:

$$R_E=R_1\|R_2=0.1\|4.7\,k\Omega=0.098\,k\Omega=98\,\Omega$$

گین ولتاژ A_{V_1} برای ترانزیستور Q_1، با در نظر گرفتن $V_i=V_S$ برابر است با:

$$A_{V_1}\triangleq\frac{V_1}{V_i}=\frac{-h_{fe}R'_{L_1}}{h_{ie}+(1+h_{fe})R_E}=\frac{-50\times0.943}{1.1+51\times0.098}=-7.73$$

گین ولتاژ A_{V_2} برای ترانزیستور Q_2 برابر است با:

$$A_{V_2}\triangleq\frac{V_o}{V_1}=-h_{fe}\cdot\frac{R'_{L_2}}{h_{ie}}=-50\times\frac{2.37}{1.1}=-108$$

بنابراین گین ولتاژ A_V در طبقه کاسکید مدار فیدبک برابر خواهد بود با:

$$A_V\triangleq\frac{V_o}{V_i}=A_{V_1}\cdot A_{V_2}=(-7.73)(-108)=835$$

$$\beta=\frac{R_1}{R_1+R_2}=\frac{100}{4800}=\frac{1}{48}\quad,\quad A_V\beta=\frac{835}{48}=17.4$$

$$D=1+\beta A_V=18.4$$

$$A_{Vf}=A/D=\frac{835}{18.4}=45.4$$

مقدار بدست آمده تقریباً با مقدار تقریبی کل می‌باشد (زمانی که $A_V\to\infty$) از رابطه $A_{Vf}=\frac{1}{\beta}=48$ نتیجه می‌شود.

مقاومت ورودی مدار فیدبک تصحیح برابر است با:

$$R_i''=h_{ie}+(1+h_{fe})R_E=1.1+51\times0.098=6.10\,k$$

بنابراین با توجه به جدول ۴-۴ خواهیم داشت:

www.tnar.ir

$$R_{if} = R_i D = 6.70 \times 18.4 = 112\ k\Omega$$

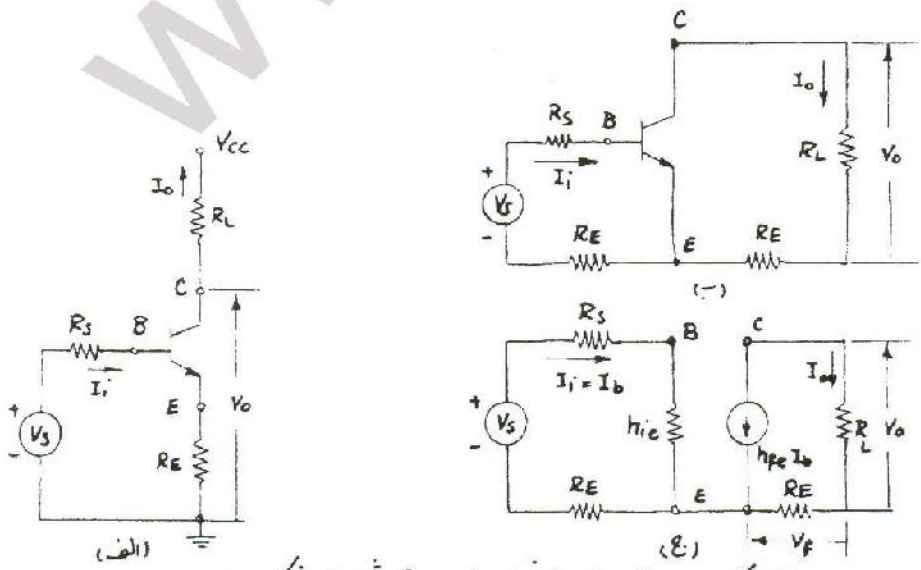
مقاومت خروجی مدار فیدبک برابر $R'_o = R'_{L_2} = 2.37\ k\Omega$ بوده که با استفاده از جدول ۴-۴ بدست آمد.

$$R'_{of} = \frac{R'_o}{D} = \frac{2.37\ k\Omega}{18.4} = 129\ \Omega$$

حاصل است که با وارد نمودن عناصر فیدبک از خروجی به ورودی آمپ فیدبک واقعی (محلی) نیز در طبقه اول تقویت فیدبک جریان - سری مورد نظر تحقق یافته است.

۴-۱۱ : فیدبک جریان - سری

تقویت کننده فیدبک شکل الف ۴-۱۶ را در نظر می‌گیریم. مانند مثالهای گذشته ابتدا مدار شکل ۴-۱۴ گفته شد، واضح است که مدار نیز مقاومت R_E باشد. برای پیدا کردن $X_f = V_f$ ولتاژ دو سر مقاومت نوع نمونه‌گیری، $V_o = 0$ قرار داده می‌شود. این عمل باعث زمین شدن گره خروجی شده و بنابراین جریان خروجی، یا مقدار آن بی‌تاثیر است (مثبت سنگینال دیده). بنابراین ولتاژ دو سر R_E صفر خواهد شد. لذا این مدار به صورت نمونه‌گیری ولتاژ ثبت (قسمت ۴-۸). حال $I_o = 0$ قرار داده می‌شود، بطوری که جریان خروجی صفر گردد. در این صورت ولتاژ دو سر مقاومت R_E صفر شده یعنی $X_f = 0$ می‌شود که نشان دهنده مدار ولتاژ است (قسمت ۴-۸) که این تقویت کننده از جریان خروجی نمونه می‌گیرد. بنابراین شکل الف ۴-۱۶ یک فیدبک جریان - سری می‌باشد.



شکل ۴-۱۶: الف) تقویت کننده R_E، مقاومت اضافی دو امیتر به صورت شاخه از فیدبک جریان - سری،

www.tnaf.ir

← ب) تقویت کننده بدون فیدبک ، با در نظر گرفتن اثر بار R_E : ج) مدل تقویتی

وابسته فقط از پارامتر h برای ترانزیستور مدار (ب) .

طبق روابط I_o متناسب با V_o است ، ولی نتیجه گیری از این ، در فیدبک تصویت ولتاژ - سری است ، صحیح نمی باشد .

زیرا اگر سیگنال نمونه گیری شده تصویت ولتاژ V_o باشد ، در اینصورت :

$$\beta = \frac{V_f}{V_o} = \frac{-I_o R_E}{I_o R_L} = -\frac{R_E}{R_L}$$

در اینجا بلافاصله مشخص می شود که β تابعی از مقاومت بار R_L است ، و این از فرض اساسی سوم در قسمت ۴-۴ موجودی قرار گرفت ، تخلف می کند.

برای این مدار ، با توجه به روش دوم حل مدل ۴-۴ در نظر گرفته شود . مدار مدل تقویت کننده بدون فیدبک را با قرار دادن $I_o = 0$ بدست می آوریم . بنابراین R_E در طرف ورودی ظاهر می شود . همینطور مدار خروجی با باز کردن حلقه ورودی ($I_i = 0$) بدست می آید در این ترتیب مقاومت R_E در مدار خروجی نیز ظاهر خواهد شد . مدار معادل حاصل در شکل ب ۴-۱۶ نشان داده شده است . در این شکل اتصال زمین مشخص شده است ، زیرا با زمین کردن خروجی ورودی از طریق R_E خروجی کوتاه خواهد شد ؛ یعنی ، اساساً فیدبک از بین خواهد رفت . شکل ب ۴-۱۶ مدار تقویت کننده بی اصلاح بدون فیدبک را نشان می دهد که در آن اثر شبکه β در نظر گرفته شده است .

این ترانزیستور بدست آمدن G_M را امکان پذیر می کند ، در شکل ۴-۱۲ج با بکار گیری مدل پارامتر h تقویتی در فرکانس پایین استفاده شده است . چون سیگنال فیدبک باید با جریان I_o متناسب باشد لذا V_f ولتاژ دو سر R_E در خروجی (نه ولتاژ دو سر R_E در حلقه ورودی) در نظر گرفته می شود . لذا :

$$\beta = \frac{V_f}{I_o} = \frac{-R_E I_o}{I_o} = -R_E \qquad (۴-۵۲)$$

چون سیگنال ورودی V_i بدون فیدبک در شکل ۴-۱۶ج ، V_s مشخص شده است ، بنابراین

$$G_M = \frac{I_o}{V_i} = \frac{-h_{fe} I_b}{V_s} = \frac{-h_{fe}}{R_s + h_{ie} + R_E} \qquad (۴-۵۳)$$

$$D = 1 + \beta G_M = 1 + \frac{h_{fe} R_E}{R_s + h_{ie} + R_E} = \frac{R_s + h_{ie} + (1 + h_{fe}) R_E}{R_s + h_{ie} + R_E}$$

$$(۴-۵۴)$$

www.itnar.ir

$$G_{MF} = \frac{G_M}{D} = \frac{-h_{fe}}{R_S + h_{ie} + (1+h_{fe})R_E} \qquad (۴-۵۵)$$

ملاحظه میشود در اگر $h_{fe} \gg 1$ باشد، چنین است بنابراین $G_{MF} \approx -\frac{1}{R_E}$ خواهد بود. اگر R_E یک مقاومت پایدار باشد، گین جریان بسته فیدبک پایدار و خطی (غیرحساس) خواهد بود. جریان بار بصورت زیر بدست میآید:

$$I_o = G_{MF} V_S = \frac{-h_{fe} V_S}{R_S + h_{ie} + (1+h_{fe})R_E} \approx \frac{-V_S}{R_E} \qquad (۴-۵۶)$$

تحت شرایط $(1+h_{fe})R_E \gg R_S + h_{ie}$ و $h_{fe} \gg 1$، جریان بار مستقیماً متناسب با ولتاژ ورودی بوده و این جریان فقط وابسته به R_E بوده و به هیچیک از پارامترهای دیگر وابسته نیست. بعنوان مثال، فرض کنید که یک دیود برای راه‌اندازی جریان انحراف[1] مغناطیسی اسیلوسکوپ پرتو کاتدی[2] بکار رود. در اینصورت بار، همانطور که انحراف[3] است که بوسیله اندوکتانس[4] کویل انحراف[5] و رزیستانس[6] آن تعیین میشود. حال با توجه به رابطه (۴-۵۶) ملاحظه میشود که جریان بار بستگی به مشخصات کویل نخواهد داشت. اگر انحراف لازم باشد که مطابق با زمان تغییر کند، در اینصورت کافی است که شکل موج ولتاژ V_S بطور خطی با زمان تغییر نماید (فرض میشود که انحراف لکه روشن در صفحه نمایش متناسب با جریان کویل است).

گین ولتاژ از رابطه زیر بدست میآید:

$$A_{VF} = \frac{I_o R_L}{V_S} = G_{MF} R_L = \frac{-h_{fe} R_L}{R_S + h_{ie} + (1+h_{fe})R_E} \qquad (۴-۵۷)$$

با در نظر گرفتن $(1+h_{fe})R_E \gg h_{ie} + R_S$ و $h_{fe} \gg 1$ بوده و گین ولتاژ در صورت بدون تغییر $A_{VF} \approx -R_L/R_E$ بدون تغییر R_L و R_E پایدار خواهد بود.

با توجه به شکل ۴-۱۲ ملاحظه میشود که $R_i = R_S + h_{ie} + R_E$ بوده و با استفاده از معادله ۴-۴ خواهیم داشت:

$$R_{if} = R_i D = R_S + h_{ie} + (1+h_{fe})R_E \qquad (۴-۵۸)$$

---

(1) deflection current
(2) Cathode-ray oscilloscope
(3) deflection yoke
(4) inductance
(5) reluctance

www.tinar.ir

بدیهی است اگر R_S به صورت جزیی از تقویت کننده در نظر گرفته شده، مقدار آن در مقاومت ورودی ظاهر می‌شود.

چنین $R_o = \infty$ است در این صورت $R_{of} = R_o(1+\beta G_m) = \infty$ نامبرده. بنابراین $R'_{of} = R_L \| R_{of} = R_L$ می‌شود. یک روش دیگر برای بدست آوردن این کمیت استفاده از جدول ۴-۴ می‌باشد، یعنی

$$R'_{of} = R'_o \frac{1+\beta G_m}{1+\beta G_M}$$

چنین G_m بدست آمده از مدار اتصال کوتاه است بنابراین $G_m = \lim_{R_L \to 0} G_M$ می‌باشد [رابطه (۴-۱۷)]. البته با توجه به رابطه (۴-۵۳) G_M مستقل از R_L بوده و در این صورت $G_m = G_M$ و $R'_{of} = R'_o = R_L$ می‌شود.

کمیت G_m فوق را این بار بدست آمده کاملا برحسب پارامترهای هیبرید آمده در جدول ۴-۳ محاسبه کنید. کوچک‌ترین تقریب* منطبق است، زیرا همه مسافرض‌های ساده‌ای قسمت ۴-۴ در این مدار برقرار است. دقت کنید که مخصوصا اگر تقویت کننده فعال نباشد (یعنی $h_{fe} = 0$)، در این صورت $I_o = 0$ بوده و هیچ سیگنالی از ورودی در خروجی از طریق مدار فیدبک ظاهر نمی‌شود. بنابراین این فرض، با وجود اینکه β یک پیشنهاد ساده (مقاومت R_E) است، صادق می‌باشد. دقت کنید که برای این تقریبی لازم نیست فرض کنیم که جریان بیس در مقایسه با جریان کلکتور ناچیز و قابل صرف نظر کردن می‌باشد.

مثال ۴-۲: مدار شکل الف ۴-۱۶ دارای گین هدایت انتقالی کلی $-1\ ^{mA/V}$، گین ولتاژ -4، و مقاومت خروجی $50\ k\Omega$ می‌باشد. اگر $h_{fe}=150$، $R_S = 1\ k\Omega$ باشد، مطلوب است الف) R_E، ب) R_L، ج) R_{if}، و د) جریان ساکن کلکتور در حدود حرارت اتاق.

حل: الف)

$$G_{Mf} = \frac{G_M}{D} = \frac{G_M}{50} = -1\ ^{mA/V}$$

یا

$$G_M = -50\ ^{mA/V}$$

چنین $\beta = -R_E$ است، بنابراین

$$D = 1+\beta G_M = 1+50R_E = 50$$

یا

$$R_E = 0.98\ ^{k\Omega} \approx 1\ ^{k\Omega}$$

(*) به الگوی نیک I مراجعه شود.

ب)

$$A_{vf} = G_{Mf} R_L$$

ب)

$$R_L = \frac{A_{vf}}{G_{Mf}} = \frac{-4}{-1} = 4^{k\Omega}$$

ج) با استفاده از رابطه (۴-۵۳) داریم:

$$G_M = -50 = \frac{-h_{fe}}{R_S + h_{ie} + R_E} = \frac{-150}{1 + h_{ie} + 1}$$

ب)

$$h_{ie} = 1^{k\Omega}$$

$$R_i = R_S + h_{ie} + R_E = 3^{k\Omega}$$

$$R_{if} = R_i D = (3)(50) = 150^{k\Omega}$$

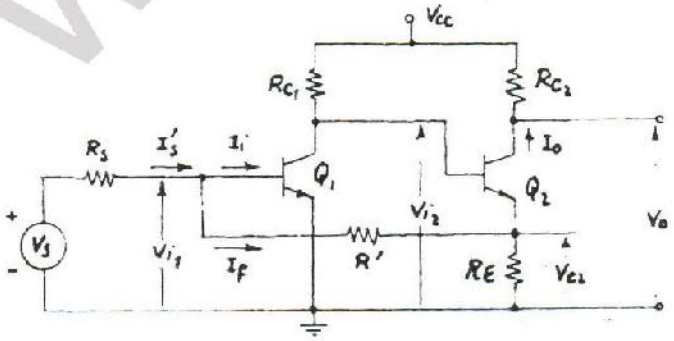
د) داریم:

$$h_{ie} \simeq \frac{26^{mV}}{I_B{}^{mA}} = \frac{26^{mV} h_{FE}}{I_C{}^{mA}}$$

$$I_C = \frac{26\, h_{FE}}{h_{ie}} = \frac{26 \times 150}{1000} = 3.9^{mA}$$

۴-۱۲ : فیدبک جریان ـ موازی

شکل ۴-۱۷ یک مدار دو طبقه کاسکید ترانزیستوری را نشان می‌دهد که در آن از طریق مقاومت R' فیدبک بین امیتر طبقه دوم و بیس طبقه اول برقرار می‌باشد. با توجه به مطالب گفته شده در بخش ۴-۸ ملاحظه می‌شود که در این مدار نمونه‌گیری موازی بوده و X_f جریان فیدبک I_f برقرار شده در مقاومت R' می‌باشد که به صورت جریانی به ورودی بازگشت می‌کند. حال مدار سیگنال کوچک با توجه به مدار معادل نورتن نشان داده شده در آن منبع جریان $I_S = \frac{V_S}{R_S}$ و مقاومت موازی R_S در بیس Q_1 در نظر گرفته



شکل ۴-۱۷ : نوع فیدبک از امیتر دوم به بیس اول (مقدار کوپلاژ و مقدار مقاومت مورد نیاز نشان داده نشده است).

شده است. برای پیدا کردن نوع نمونه‌گیری $V_o = 0$ قرار داده می‌شود. ملاحظه می‌شود که در این حالت I_o و در نتیجه جریان امیتر Q_2

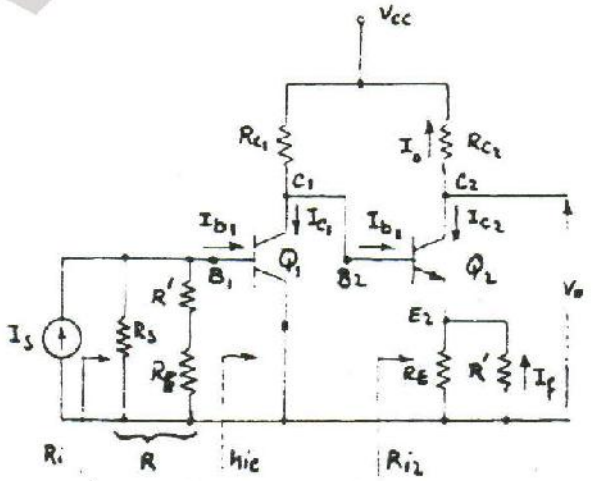
www.ttnar.ir

صفر می‌شود. بنابراین قسمتی از جریان I_o در راه‌ها R' برقرار می‌گردد. جریان I_f نیز صفر می‌شود، زیرا نمونه‌گیری این تقویت کننده از نوع ولتاژ نیست. حال اگر $I_o = 0$ قرار داده شود در معادله جریان فیدبک از جریان خروجی $I_f = 0$ شده و نشان می‌دهد که نمونه‌گیری از نوع جریان می‌باشد. نتیجه این بحث همان است که در شکل نشان داده شده در شکل ۴-۷ که تقویت کننده فیدبک جریان-سری است.

حال بحث می‌کنیم که مدار فیدبک دار (تقویت کننده) سری باشد. یعنی گفتیم ولتاژ ترانزیستور Q_1، ولتاژ V_{i2} خیلی کمتر از V_{i1} است. همچنین V_{i2} با V_{i1} اندازه‌ی 180° اختلاف فاز دارد. یعنی خروجی تقویت کننده، V_{o2} مقدار خیلی کمتر از V_{i2} کمتر است بدین دو ولتاژ هم‌فاز می‌باشند. بنابراین V_{o2} از نظر مقدار از V_{i2} کمتر بوده و 180° با آن اختلاف فاز دارد. اگر سگنال ورودی افزایش یابد طبیعی I_s زیاد شود، I_f نیز افزایش خواهد یافت، و $I_i = I_s - I_f$ از حالتی که فیدبک وجود نداشت، کمتر خواهد بود. این عملکرد مشخص کننده فیدبک منفی است.

تقویت کننده‌ی بدون فیدبک

حال فرض کنید که در مدار شکل ۴-۴ مرجع ۲ شم، قرار دادن $I_o = 0$ مدار ورودی تقویت کننده بدون فیدبک را بدست آورد. از نظر گردان از I_{D_2}، اثر Q_1 را در مدار برداشت ($I_{e_2} \approx 0$)، و مقاومت R' را طبیعی، R_E بین بیس و امیتر ترانزیستور Q_1 قرار می‌گیرد. مدار خروجی را می‌توان با اتصال کوتاه کردن گره ورودی (بیس Q) بدست آورد. این عمل باعث می‌شود که R' موازی با R_E در E_2 قرار گیرد. مدار معادل نتیجه شده در شکل ۴-۱۸ نشان داده شده است. جریان سگنال فیدبک، که در حالت جریان می‌باشد، منبع سگنال، با مدار معادل نورتن $I_s = \frac{V_s}{R_s}$ جایگزین شده است.



شکل ۴-۱۸: تقویت کننده شکل ۴-۱۷ بدون فیدبک و با در نظر گرفتن اثر ادمیتانس.

www.ttnar.ir

سگنال فیدبک جریان I_f مقاومت R' است. در مدار خروجی قسمت راه. با توجه به شکل ۱۸-٤، و با نظر گرفتن $I_{C_2} = |I_o| \gg I_{b_2}$ داریم:

$$\beta = \frac{I_f}{I_o} = \frac{R_E}{R' + R_E} \qquad (٤-٥٩)$$

همانطور که در جدول ٤-٤ مشاهده شد، مقاومت خروجی بالا و امپدانس انتقالی (جریان) A_f پایدار باشد. با توجه به روابط (٩-٤) و (٥٩-٤) داریم:

$$A_{If} \triangleq \frac{I_o}{I_s} \approx \frac{1}{\beta} = \frac{R' + R_E}{R_E} \qquad (٤-٦٠)$$

و بنابراین ثابت می‌شود که A_{If}، مشروط بر اینکه R' و R_E مقاومت‌های پایداری باشند، پایدار است. رابطه تقویت ولتاژ با فیدبک برابر است با:

$$A_{Vf} = \frac{V_o}{V_s} = \frac{I_o R_{C_2}}{I_s R_s} = A_{If} \frac{R_{C_2}}{R_s} \approx$$

$$\frac{R' + R_E}{R_E} \cdot \frac{R_{C_2}}{R_s} = \frac{R_{C_2}}{\beta R_s} \qquad (٤-٦١)$$

ملاحظه می‌شود که اگر مقاومت‌های R_E، R'، R_{C_2} و R_s عناصر پایداری باشند، در اینصورت A_{Vf} نیز پایدار خواهد بود (بشرطی که بهره حلقه‌ی تراز اندیر، حداقل، با تقریبات منع تقذیه تحلیل داشت).

مثال ٤-٣: بهره‌ی داده شده برای مدار شکل ۱۷-٤ بصورت زیر می‌باشد:

$$R_{C_1} = 3^{k\Omega}, \quad R_{C_2} = 500^{\Omega}, \quad R_E = 50^{\Omega}, \quad R' = R_s = 1.2^{k\Omega}$$

$$h_{fe} = 50, \quad h_{ie} = 1.1^{k\Omega}, \quad h_{re} = h_{oe} = 0$$

مطلوبست، الف) A_{Vf} ؛ ب) R_{if} ؛ ج) مقاومت دیده شده توسط منبع ولتاژ؛ و د) مقاومت خروجی.

حل: الف) چون تقویت جریان پایدار است، ابتدا A_{If} را از روی A_I بدست می‌آوریم. سپس می‌توان A_{Vf}

www.ttnar.ir

را از A_{If} بدست آورد . با توجه به شکل ۱۸-۴ داریم :

$$A_I = -\frac{I_{C_2}}{I_S} = -\frac{I_{C_2}}{I_{b_2}} \cdot \frac{I_{b_2}}{I_{C_1}} \cdot \frac{I_{C_1}}{I_{b_1}} \cdot \frac{I_{b_1}}{I_S} \qquad (۴-۲۷)$$

با استفاده از مدل پارامتر h فرکانس میانی برای ترانزیستورهای Q_1 و Q_2 داریم :

$$-\frac{I_{C_2}}{I_{b_2}} = -h_{fe} = -50 \qquad \frac{I_{C_1}}{I_{b_1}} = h_{fe} = 50 \qquad (۴-۲۸)$$

$$\frac{I_{b_2}}{I_{C_1}} = \frac{-R_{C_1}}{R_{C_1} + R_{i_2}} = \frac{-3}{3 + 3.55} = -0.458 \qquad (۴-۲۹)$$

$$R_{i_2} = h_{ie} + (1+h_{fe})(R' \| R_E) = 1.1 + (51)\left(\frac{0.05 \times 1.2}{1.25}\right) = 3.55 \ k\Omega$$

با در نظر گرفتن R بصورت زیر

$$R \triangleq R_S \| (R' + R_E) = \frac{(1.2)(1.25)}{1.2 + 1.25} = 0.612 \ k\Omega \qquad (۴-۳۵)$$

مستقیماً با توجه به شکل ۱۸-۴ نوشت :

$$\frac{I_{b_1}}{I_S} = \frac{R}{R + h_{ie}} = \frac{0,61}{0,61 + 1.1} = 0.358 \qquad (۴-۳۲)$$

با قرار دادن مقادیر بدست آمده در روابط (۴-۲۸) ، (۴-۲۹) و (۴-۳۲) در رابطه (۴-۲۷) نتیجه می‌شود :

$$A_I = (-50)(-0.458)(50)(0,358) = 410$$

$$\beta = \frac{R_E}{R' + R_E} = \frac{50}{1250} = 0.040$$

$$D = 1 + \beta A_I = 1 + (0.040)(410) = 17.4$$

$$A_{If} = \frac{A_I}{D} = \frac{410}{17.4} = 23.6$$

$$A_{Vf} = \frac{V_o}{V_S} = \frac{-I_{C_2} R_{C_2}}{I_S R_S} = \frac{A_{If} R_{C_2}}{R_S} = \frac{(23.6)(0.5)}{1.2} = 9.83$$

با توجه به رابطه تقریبی (۴-۲۱) می‌توان نوشت :

$$A_{Vf} \approx \frac{R_{C_2}}{\beta R_S} = \frac{0.5}{(0.040)(1.2)} = 10.4$$

در اینجا مقدار دقیق ، فقط ۶ درصد خطا دارد .

ب) با استفاده از شکل ۱۸-۴ و رابطه (۴-۲۵) ، مسائل و مشکلات ناشی از توسط منبع جریان داده