مرجع ، مرتبط با است آورد :

$$R_i = R \parallel h_{ie} = \frac{(0.612)(1.1)}{1.71} = 0.394\ k\Omega$$

و با توجه به جدول ۴-۴ مقاومت R_{if} ، در نظر گرفتن فیدبک در سمت منبع جریان I_S در مرجع ، برابر خواهد بود :

$$R_{if} = \frac{R_i}{D} = \frac{394}{17.4} = 22.6\ \Omega$$

ج) همانطور که پیش بینی شده است ، مقاومت ورودی کاملاً کوچک است . اگر مقاومتی در سری با R_S در مرجع (از بیس به امیتر Q_1) برابر R'_{if} باشد (شکل ۴-۱۷) ، در این صورت $R_{if} = R'_{if} \parallel R_S$ بوده و یا

$$22.6 = \frac{1200\, R'_{if}}{1200 + R'_{if}}$$

در این رابطه $R'_{if} = 23.0\ \Omega$ بدست می آید . بنابراین با توجه به شکل ۴-۱۷ ، مقاومتی در مدار در نظر گرفتن فیدبک در سمت منبع ولتاژ V_S در مرجع برابر است با :

$$R_S + R'_{if} = 1200 + 23.0 = 1.22\ k\Omega$$

د) اگر R_{C_2} به عنوان بار حاضر در نظر گرفته شود ، در این صورت R_o مقاومتی است در مدار کلکتور Q_2 در مرجع . چنین $h_{oc} = 0$ است ، بنابراین $R_o = \infty$ خواهد بود . با استفاده از جدول ۴-۴ ، $R_{of} = R_o(1 + \beta A_I)_{\infty}$ مرجع .

با استفاده از قسمت (الف) ملاحظه می شود که A_I مستقل از $R_L = R_{C_2}$ می باشد . بنابراین $A_i = \lim_{R_{C_2} \to 0} A_I = A_I$ است . چنین $R'_o = R_o \parallel R_{C_2} = R_{C_2}$ است ، لذا با توجه به جدول ۴-۴ داریم :

$$R'_{of} = R_o \frac{1 + \beta A_i}{1 + \beta A_I} = R'_o = R_{C_2} = 500\ \Omega$$

R'_{of} را می توان ، با محاسبه نسبت ولتاژ مدار باز V به جریان اتصال کوتاه I نیز بدست آورد . چنین $h_{oc} = 0$ است ، بنابراین I_o مستقل از R_{C_2} بوده و نیز $I = I_o$ می باشد . بنابراین :

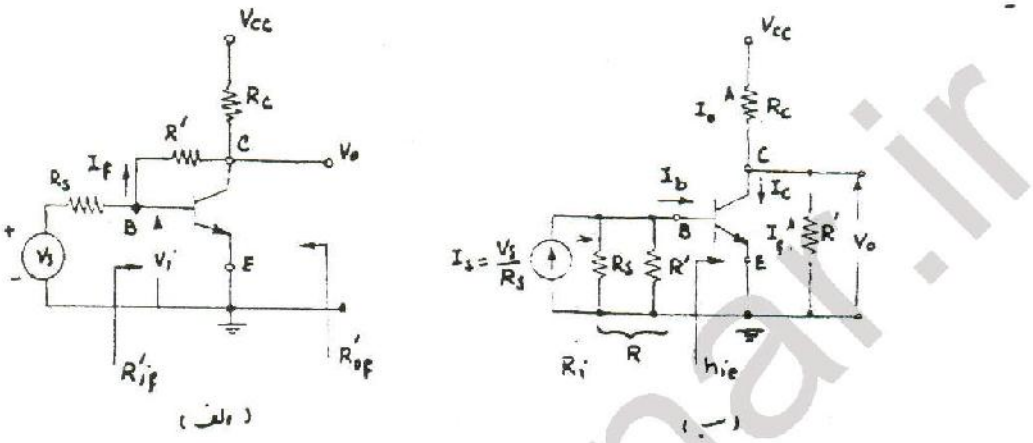
$$R'_{of} = \frac{V}{I} = \frac{V_o}{I_o} = \frac{I_o R_{C_2}}{I_o} = 500\ \Omega$$

در این نتیجه قبلی سازگار است .

www.tiran.ir

۱۳-٤ : فیدبک ولتاژ ـ موازی

شکل الف ۱۹-٤ یک مدار امیتر مشترک را نشان می‌دهد که از آن مقاومت R' از خروجی به ورودی متصل می‌باشد. اتصال نشان می‌دهد که این ترکیب توپولوژی ولتاژ ـ موازی دارد و بنابراین تقویت بار گین ولتاژ و مقاومت انتقالی را، با در نظر گرفتن فیدبک به دست می‌آوریم.



شکل ۱۹-٤ : الف) فیدبک ولتاژ ـ موازی ب) مدار تقویت کننده بدون فیدبک با در نظر گرفتن اثر بار R'.

با توجه به همان مطالبی که در مورد شکل ۱۷-٤ گفته شد، واضح است که در مدار تقویت کننده شکل ۱۹-٤ مدار ورودی و I_f جریان R_f مقاومت R' می‌باشد. اگر $V_o = 0$ قرار داده شود، جریان فیدبک از خروجی به ورودی منتقل شده و نشان می‌دهد که فیدبک گیری دارای بهره ولتاژ می‌باشد. با توجه به جدول ٤-٤ می‌توان مقاومت گرین انتقالی (مقاومت انتقال) $A_f = R_{MF}$ را با در نظر گرفتن خروجی و ورودی به دست آورد.

تقویت کننده بدون فیدبک

برای به دست آوردن پارامترهای توپولوژی جدول ٤-٤ مراجعه نمود. مدار ورودی بدون فیدبک را می‌توان، با اتصال کوتاه کردن گره خروجی ($V_o = 0$) به دست آورد. این عمل باعث می‌شود که R' بین بیس و امیتر ترانزیستور قرار گیرد. مدار خروجی را می‌توان با اتصال کوتاه کردن گره ورودی ($I_i = 0$) به دست آورد که این کار سبب اتصال R' بین کلکتور و امیتر خواهد شد. مدار معادل تهیه شده در شکل ب ۱۹-٤ نشان داده شده است. چون سگنال فیدبک به صورت جریان می‌باشد، منبع سگنال را معادل نورتن آن $I_s = V_s/R_s$ محاسبه کرده می‌شود.

سگنال فیدبک جریان I_f مقاومت R' در خروجی قرار دارد، می‌باشد. با توجه به شکل ب-۱۹-٤ داریم :

www.tmat.ir

$$\beta = \frac{I_f}{V_o} = -1/R' \qquad (۴-۶۷)$$

در هر لحظه‌ای در برابر تغییر گردی ولتاژ، بسته به جهت حرکت I_f متناسب با V_o می‌باشد.

با توجه به رابطه (۴-۹) بار تقویت کننده فیدبک داریم:

$$R_{Mf} \triangleq \frac{V_o}{I_s} \approx 1/\beta = -R' \qquad (۴-۶۸)$$

نظیر مدار مرحله مرسوم، مقاومت انتقالی با منفی مقاومت فیدبک در ازای خروجی به ورودی متصل است، بازده می‌باشد و مقاومت بازدهی R' این کمیت نیز بازدهی است.

با استفاده از رابطه (۴-۶۸) گین ولتاژ با فیدبک بصورت زیر بدست می‌آید:

$$A_{Vf} = \frac{V_o}{V_s} = \frac{V_o}{I_s R_s} \approx \frac{1}{\beta R_s} = -\frac{R'}{R_s} \qquad (۴-۶۹)$$

ملاحظه می‌شود که در این صورت بازدهی مقاومت‌های R' و R_s کمیت A_{Vf} نیز بازدهی خواهد بود (البته با پارامترهای ترانزیستور، وجود حرارت، و تغییرات منبع تغذیه نخواهد داشت).

مثال ۴-۴: پارامترهای مدار نشان داده شده در شکل ۴-۱۹ بصورت زیر می‌باشد:

$$R_C = 4^{k\Omega}, \quad R' = 40^{k\Omega}, \quad R_S = 10^{k\Omega}, \quad h_{ie} = 1.1^{k\Omega}, \quad h_{fe} = 50, \quad h_{oe} = h_{re} = 0$$

مطلوبست الف) A_{Vf} ؛ ب) R'_{if} ؛ و ج) R'_{of}.

حل: الف) چون مقاومت انتقالی بازدهی شده است، لذا ابتدا R_{Mf} را از روی R_M بدست می‌آوریم. با تعریف R'_o و R بصورت زیر

$$R'_o \triangleq R_C \| R' = \frac{(4)(40)}{44} = 3.64^{k\Omega} \qquad (۴-۷۰)$$

و

$$R \triangleq R_S \| R' = \frac{(10)(40)}{50} = 8^{k\Omega} \qquad (۴-۷۱)$$

و با توجه به شکل ۴-۱۹ خواهیم داشت:

www.tnar.ir

$$R_M = \frac{V_o}{I_s} = \frac{-I_c R'_o}{I_s} = \frac{-h_{fe} I_b R'_c}{I} = \frac{-h_{fe} R'_c R}{R + h_{ie}} \qquad (۴-۷۲)$$

$$R_M = \frac{(-50)(3.64)(8)}{8 + 1.1} = -160 \ k\Omega$$

$$\beta = -\frac{1}{R'} = -\frac{1}{40} = -0.025 \ mA/V$$

$$D = 1 + \beta R_M = 1 + 0,025 \times 160 = 5.00$$

برای تقویت کننده فیدبک جریانی داریم :

$$R_{Mf} = \frac{R_M}{D} = \frac{-160}{5.00} = -32.0 \ k\Omega$$

$$A_{Vf} = \frac{V_o}{V_s} = \frac{V_o}{I_s R_s} = \frac{R_{Mf}}{R_s} \qquad (۴-۷۳)$$

یا

$$A_{Vf} = -\frac{32.0}{10} = -3.20$$

ب) با توجه به شکل ۴-۹ داریم :

$$R_i' = \frac{R h_{ie}}{R + h_{ie}} = \frac{(8)(1.1)}{9.1} = 0.967 \ k\Omega = 967 \ \Omega$$

با توجه به جدول ۴-۴ داریم :

$$R_{if} = \frac{R_i'}{D} = \frac{967}{5.00} = 193 \ \Omega$$

همانطور که پیش بینی می شد ، مقدار مقاومت ورودی خیلی کم است .

اگر مقاومت ورودی در این حالت مقاومت R_s را هم شامل (از نتیجه بخش الف ۴-۱۹) R'_{if} باشد ، در نتیجه $R_{if} = R'_{if} \| R_s$ خواهد بود . با قرار دادن مقادیر عددی $R'_{if} = 196 \ \Omega$ به دست می آید .

مدار فعال شده توسط منبع ولتاژ V_s ، $R_s + R'_{if} = 10.2 \ k$ خواهد بود .

ج) با استفاده از جدول (۴-۴) مقاومت خروجی R'_{of} را می توان محاسبه نمود . مقاومت خروجی با در نظر گرفتن R_c و همچنین صرف نظر کردن از فیدبک با توجه به شکل ۴-۱۹ ، مقدار $R'_o = R_c \| R' = R'_c = 3.64 \ k\Omega$ می باشد .

با مراجعه به جدول ۴-۴ داریم

$$R'_{of} = \frac{R'_o}{D} = \frac{3.64}{5.00} \ k\Omega = 728 \ \Omega$$

www.tnar.ir

با استفاده از رابطه تقریبی (۶۹-٤) مقدار کسب ولتاژ حلقه بسته آمد :

$$A_{Vf} \approx -\frac{R'}{R_S} = -\frac{40}{10} = -4.00$$

این مقدار، با مقدار دقیق -3.2 به اندازه ۲۲ درصد اختلاف دارد. رابطه تقریبی فوق این نتیجه‌گیری غلط را به دست می‌دهد که $R_S \to 0$ مقدار A_{Vf} را بطور نامحدود افزایش می‌دهد. با شکل فوق ذکر این خاصیت در رابطه (۶۹-٤) تنها برای حالت $\beta R_H \gg 1$ صادق است. لیکن در حالت $R_H \to 0$ ، $R_S \to 0$ جواب بد است.

تقویت‌کننده ولتاژ - موازی نشان داده شده در شکل ۱۹-٤ در یک تقویت‌کننده چند طبقه گنجانیده شده است که برای آن رابطه (۶۹-٤) صادق است) بکار می‌رود. تقویت‌کننده عملیاتی[1] نامیده می‌شود. این ترکیب معمولی یک بلوک ساختمان آنالوگ[2] می‌باشد. تقویت‌کننده عملیاتی در فصل بعد بررسی قرار خواهد گرفت.

(۱) operational amplifier

(۲) analoge building block

www.ttnar.ir

فصل ۵
تقویت کنندهٔ عملیاتی

۵-۱ : مقدمه

تقویت کنندهٔ عملیاتی[۱] (در اختصار OP-AMP نامیده میشود) یک تقویت کننده با کوپلاژ مستقیم است که دارای گین بسیار زیاد، امپدانس ورودی کنترل شده و امپدانس خروجی آن از قبل کم استفاده میشود. از این تقویت کننده برای انجام عملیات خطی متنوعی (همچنین کاربردهای غیرخطی) بطور وسیعی استفاده شده و اغلب به عنوان مدار مجتمع خطی پایه[۲] [یا به عبارت دقیق‌تر مدار مجتمع آنالوگ[۳]] نامیده میشود. کاربردهای مختلف این تقویت کننده به تفصیل بررسی خواهد شد.

تقویت کننده عملیاتی مجتمع با تخصصات پیش بینی شده، کاربردی متنوعی در سیستم‌های الکترونیکی داشته و از نظر اقتصادی نیز اغلب از اجزای تفکیکی (discrete) ارزان قیمتی دارد که سیستم تشکیل میدهند. این عنصر تمام مزایای مدارهای مجتمع یکپارچه[۴] از قبیل: اندازه کوچک، قابلیت اطمینان بالا[۵]، قیمت کم، پایداری حرارتی، و جریان و ولتاژ آفست[۶] کم (این پارامترها بعداً در همین فصل دقیقاً تعریف خواهند شد) را دارا میباشد.

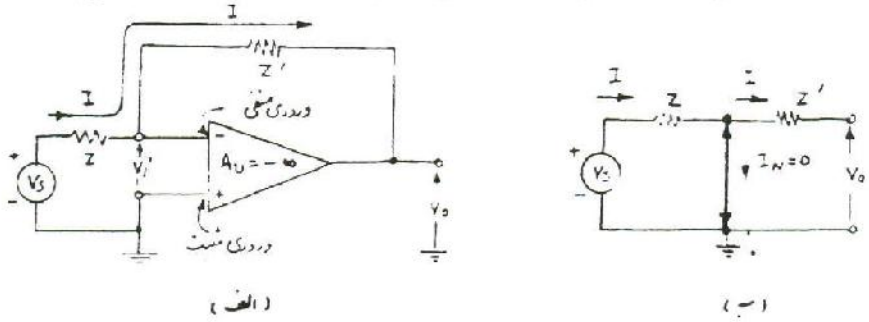
در این فصل به بررسی خصوصیات مختلف تشکیل دهنده OP-AMP پرداخته و روشهای تجربی برای اندازه‌گیری پارامترهای آن بیان خواهد شد. بایاس فعالی و روشهای جبران سازی[۷] این تقویت کننده نیز مورد بررسی قرار خواهد گرفت.

۵-۲ : تقویت کننده عملیاتی اساسی[۸]

---

۱) operational amplifier
۲) basic linear integrated circuit
۳) analog
۴) monolithic
۵) high reliability
۶) off set voltage and current
۷) compensation
۸) basic op-AMP

www.tnar.ir



شکل ۲-۵ : الف) تقویت کننده عملیاتی با فیدبک ولتاژ ـ سواری ؛

ب) زمین مجازی در تقویت کننده عملیاتی .

بهره ولتاژ مدار :

$$A_{vf} = -\frac{Z'}{Z} \qquad (۵-۱)$$

بطور کلی (به مرجعه بجدول ۳-٤) مقاومت ورودی با فیدبک R_{if} برای تقویت کننده ی سواری مقیاس کم و همواره خوب خواهد بود. فیدبک R_{of} برای تقویت کننده ولتاژ مقیاس کوچک میباشد .

یک راه اثبات رابطه (۱-۵) در آموزه نوشته میشود بصورت زیر است : چون همواره $R_i \to \infty$ ، لذا همه جریان ورودی شکل الف ۲-۵ نشان داده شده ، جریان I تقویت کننده از Z و از Z' نمیگذرد . علاوه بر آن ، ساده سازی در صورتی که $|A_v| \to \infty$ ، $V_i = V_o/A_v \to 0$ میگردد. بنابراین مقاومت ورودی صفر بطور مؤثر زمین میشود . بنابراین :

$$A_{vf} = \frac{V_o}{V_s} = \frac{-IZ'}{IZ} = -\frac{Z'}{Z}$$

همانگونه که در رابطه (۱-۵) ساده گردیده است .

حال میتوان عملکرد مدار را بصورت دیگر بیان نمود : در ورودی تقویت کننده عملیاتی یک زمین مجازی [1] یا مدار اتصال کوتاه وجود دارد . عبارت "مجازی" این واقعیت را نشان میدهد که ، گرچه فیدبک موجب از جریان ورودی از طریق Z' ولتاژ V_i را در سطح صفر نگه میدارد ، هیچ جریانی از این مدار اتصال کوتاه عبور نمیکند . این حالت در شکل ب ۲-۵ نشان داده شده است ، که در آن زمین مجازی توسط یک خط پر رنگ با بدنه اش در ورودی مشخص شده است . این شکل یک مدار فیزیکی را نشان میدهد ، بلکه کمک مناسبی برای

(1) virtual ground

برای سیگنال ولتاژ خروجی برابر با یک سیگنال ورودی معکوس می‌باشد. این طرز عمل در مورد تجزیه و تحلیل سیستم‌های تک بهره مورد استفاده قرار می‌گیرد.

لطف خلاصه : برای یک تقویت کننده‌ی ایده‌آل :

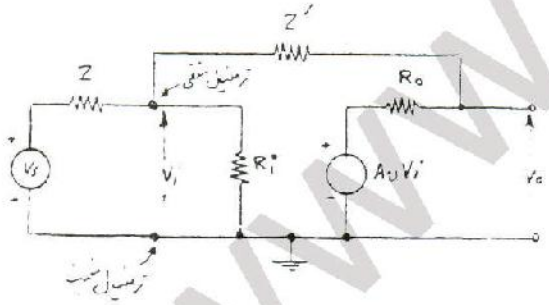
۱. جریان در هر یک از ورودی ها برابر صفر است.

۲. ولتاژ بین دو ورودی برابر صفر است.

تقویت کننده‌ی عملیاتی منفی[1] عملی

رابطه (۵-۱) فقط وقتی که گین ولتاژ نهایت است، صادق می‌باشد. گاهی، برای یک تقویت کننده فیزیکی در رابطه با این شرط نیست مورد نظر قرار می‌گیرد. در شکل ۵-۳ تقویت کننده شکل ۵-۲ در آن مدار معادل سگنال کوچک جایگزین شده، نشان داده شده است. لطف که $|A_{v1}| \neq \infty$ و $R_i \neq \infty$ و $R_o \neq 0$ می‌باشد. علامت A_{v1} نشان دهنده گین ولتاژ مدار - باز (بی باری) می‌باشد. با نوشتن معادله گره در ترمینال ورودی خروجی شکل ۵-۳ رابطه زیر برای گین مدار - بسته[2] بدست می‌آید:

$$A_{vf} = \frac{-Y}{Y' - (1/A_v)(Y' + Y + Y_i)} \qquad (۵-۲)$$



شکل ۵-۳ : مدل op-AMP شکل ۵-۱ که در مدار شکل ۵-۲ بکار برده شده است.

در آن Y نشان دهنده ادمیتانس مربوط به Z هستند (بعنوان مثال $Y' \triangleq \frac{1}{Z'}$) و A_v نشان دهنده گین ولتاژ ($A_v \triangleq \frac{V_o}{V_i}$) با در نظر گرفتن اثر بار Z' می‌باشد که مقدار آن از رابطه زیر بدست می‌آید:

$$A_v = \frac{A_{v0} + R_o Y'}{1 + R_o Y'} \qquad (۵-۳)$$

وقتی که $R_o = 0$ یا $Y' = 0$ ($Z' = \infty$) باشد اثر بار طبق مورد از بین رفته و $A_{vf} = A_{v0}$ خواهد شد. همچنین مشاهده می‌شود که هرگاه $|A_{v1}| \to \infty$، در نهایت $|A_{v1}| \to \infty$ و

$$A_{vf} \to -\frac{Y}{Y_1} = -\frac{Z'}{Z}$$

1) inverting op-AMP

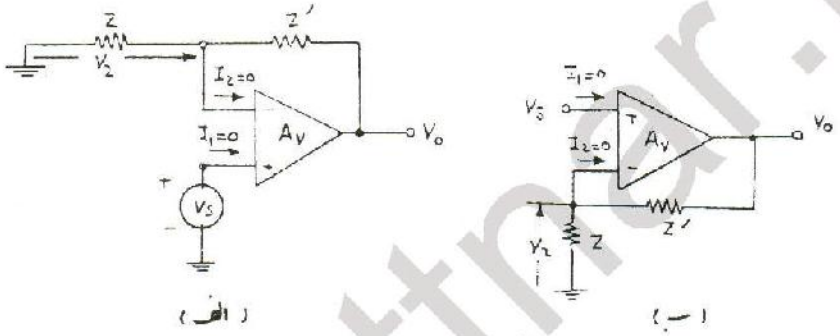
2) closed-loop gain

www.tiran.ir

که با رابطه (۱-۵) سازگار می‌باشد

تقویت‌کننده‌ی عملیاتی مثبت[1]

هدف ما تعیین تقویت‌کننده‌ای است که در حوزه‌ی فرکانس همخوان و برای ورودی باشد، و علاوه بر این، این تقویت‌کننده دارای $R_i=\infty$ و $R_o=0$ بوده لطمه‌ای به منبع سیگنال وارد نیاورد و هم تأثیری نداشته باشد. یک مدار اصلی موسوم به تقریباً همین مشخصات را دارد. مشخصات ایده‌آل تر، می‌توان با یک تقویت‌کننده عملیاتی بدست آورد که در آن سیگنال ورودی به ترمینال مثبت اعمال شده و از ترمینال منفی برای فیدبک ولتاژ استفاده می‌شود. چنین مداری در شکل (۴-۵) نشان داده شده است. این ترکیب، یک تقویت‌کننده فیدبک ولتاژ-سری



(الف) (ب)

شکل ۴-۵ : الف) یک تقویت‌کننده عملیاتی مثبت ؛ ب) مدار معادل تقویت‌کننده شکل الف.

می‌باشد (به قسمت ۹-۴ مراجعه شود) در آن $V_f=V_2$ است. با توجه به $I_2=0$ ضریب فیدبک به صورت زیر درمی‌آید:

$$\beta=\frac{V_2}{V_o}=\frac{Z}{Z+Z'}$$

اگر $A_V\beta\gg 1$ باشد، در این صورت با استفاده از رابطه ۹-۴ می‌توان نوشت:

$$A_{Vf}\approx\frac{1}{\beta}=\frac{Z+Z'}{Z}=1+\frac{Z'}{Z} \qquad (۵-۴)$$

با مراجعه به جدول ۴-۲ انتظار می‌رفت در چنین تقویت‌کننده‌ای دارای پهنای نوار وسیعی باشد و پهنای حرکی کم باشد. رابطه A_{Vf} با A_V در حالتی که $|A_{Vf}|\neq\infty$ ، $R_i\neq\infty$ و $R_o\neq 0$ باشد نیز بدست آمده در جدول ترکیب عهده در فصل‌های آینده مشخص.

رابطه (۴-۵) را می‌توان بدون استفاده از تعریف فیدبک نیز بدست آورد. به علت اینکه در Op-AMP ایده‌آل جریان‌های ورودی صفر بوده، و تأثیر دو ورودی یکسان است (به صفحه ۱۸۳ مراجعه شود) و با توجه به شکل ۴-۵ می‌توان نوشت:

---

(1) noninverting Op-AMP.

$$A_{Vf} \triangleq \frac{V_o}{V_s} = \frac{V_o}{V_2} = \frac{Z+Z'}{Z}$$

دقت کنید در اگر $Z' \ll Z$ (بعنوان مثال Z مدار باز و یا Z' یک مدار اتصال کوتاه باشد) ، در اینصورت $A_{Vf}=1$ میشود. چنین ترکیبی یک مدار ولتاژ - تکرار[1] است ($V_o = V_s$) که دارای امپدانس ورودی خیلی زیاد و امپدانس خروجی خیلی کم میباشد.

۵-۲ : تقویت کنندهٔ تفاضلی[2]

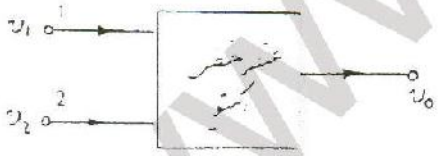
بطور کلی، منظور از یک تقویت کننده تفاضلی (در اینجا DIFF AMP نامیده میشود) وسیلهٔ تقویت تفاضل دو سیگنال است. دامنهٔ سیگنالهای فیزیکی در جهان مانع فرکانسی لازم از dc تا چندین گیگاهرتز میباشد. بنابراین تقویت کننده احساس میشود. همچنین این تقویت کننده طبقهٔ اصلی تشکیل دهندهٔ یک مدار تقویت کننده عملیاتی با ورودی تفاضلی میباشد.

شکل ۵-۵ یک عنصر اکتیو خطی با دو سیگنال ورودی v_1 و v_2 و یک سیگنال خروجی v_o نشان داده شده است. در جهان هر کدام از این سیگنالها نسبت به زمین سنجیده میشوند. یک تقویت کنندهٔ تفاضلی ایدآل سیگنال خروجی v_o را از رابطهٔ زیر بدست میآورد:

$$v_o = A_d (v_1 - v_2) \qquad (۵-۵)$$

که در آن A_d گین تقویت کنندهٔ تفاضلی میباشد. بنابراین ملاحظه میشود که در کل این تقویت کننده سیگنالهای ورودی، در ولتاژ خروجی تاثیری نخواهند داشت. البته، یک تقویت کنندهٔ عملی تفاضلی از رابطهٔ (۵-۵) تبعیت نمیکند زیرا، در حالت کلی ولتاژ خروجی نه تنها تابع سیگنال تفاضلی[3] v_d میشود، بلکه به مقدار متوسط سیگنالهای ورودی در سیگنال حالت مشترک[4] v_c نیز بستگی میشود نیز وابسته است.

$$v_d \triangleq v_1 - v_2 \quad \text{و} \quad v_c \triangleq \frac{1}{2}(v_1 + v_2) \qquad (۵-۶)$$



شکل ۵-۵ : تقویت کنندهٔ تفاضلی ایدآل در حالت کلی تابع خطی از v_1 و v_2 بوده و $v_o = A_d(v_1 - v_2)$ میباشد.

---

(۱) voltage - follower
(۲) differential amplifier
(۳) difference signal
(۴) common - mode signal

www.tinar.ir

بعنوان مثال، اگر یکی از سیگنال‌های ورودی $+50\ \mu V$ و دیگری $-50\ \mu V$ باشد، خروجی تفاضلی $v_1 = 1050\ \mu V$ و $v_2 = 950\ \mu V$ خواهد شد. گاهی اوقات این نسبت، اگرچه سیگنال تفاضلی در هر دو حالت $100\ \mu V$ می‌باشد.

نسبت رد حالت مشترک[1]

حال مطالب گفته شده در فوق را بصورت مورد بررسی قرار داده و یک پارامتر مشخص کننده برای تقویت کننده تفاضلی بدست می‌آوریم. خروجی مدار نشان داده شده در شکل ۵-۵ را می‌توان بصورت ترکیبی خطی از ورودی‌ها بیان نمود:

$$v_o = A_1 v_1 + A_2 v_2 \qquad (۵-۷)$$

در آن A_1 (A_2) بهره تقویت ولتاژ تفاضلی بین خروجی و ورودی 1 (2) می‌باشد، هنگامی که ورودی 2 (1) زمین شده باشد. از روابط (۵-۶) نتیجه می‌شود:

$$v_1 = v_c + \frac{1}{2} v_d \quad , \quad v_2 = v_c - \frac{1}{2} v_d \qquad (۵-۸)$$

اگر این روابط را در رابطه (۵-۷) جایگزین کنیم، خواهیم داشت:

$$v_o = A_d v_d + A_c v_c \qquad (۵-۹)$$

$$A_d \triangleq \frac{1}{2}(A_1 - A_2) \quad , \quad A_c \triangleq A_1 + A_2 \qquad (۵-۱۰)$$

در این A_d بهره تقویت سیگنال تفاضلی و A_c بهره تقویت سیگنال حالت مشترک است. با قرار دادن ولتاژ مشترک، $v_c = 1\ V$، و ورودی تفاضلی $v_1 = -v_2 = 0.5\ V$، و ورودی تفاضلی $v_d = 1\ V$ و $v_c = 0$ شده و می‌توان A_d را اندازه گرفت. تحت چنین شرایطی ولتاژ خروجی اندازه گیری شده همان A_d را مشخص می‌کند [رابطه (۵-۹)]. بهمین ترتیب اگر $v_1 = v_2 = 1\ V$ انتخاب شود، در اینصورت $v_d = 0$، $v_c = 1\ V$ شده و $v_o = A_c$ بهره تقویت ولتاژ حالت مشترک را نشان می‌دهد. واضح است که بهره تقویت کننده تفاضلی، A_d باید بزرگ بوده در حالت ایده‌آل $A_c = 0$ باشد. کمیتی را در نسبت رد

---

(1) common-mode rejection ratio (2) Figure of merit

www.ttnar.ir

حالت مشترک را میزان می‌کند. بنابراین، تقویت‌کننده تفاضلی نسبت به سیگنال‌های تقویت‌کننده تفاضلی نامیده می‌شود.

$$CMRR = \rho \triangleq \left| \frac{A_d}{A_c} \right| \qquad (۵-۱۱)$$

با استفاده از روابط (۵-۹) و (۵-۱۱) می‌توان خروجی تقویت‌کننده تفاضلی را به صورت زیر نوشت:

$$v_o = A_d v_d \left(1 + \frac{1}{\rho} \frac{v_c}{v_d} \right) \qquad (۵-۱۲)$$

با توجه به رابطه فوق مشخص می‌شود که تقویت‌کننده تفاضلی باید طوری طراحی گردد که در مقدار ρ در مقایسه با نسبت سیگنال حالت مشترک به سیگنال تفاضلی زیاد باشد. به عنوان مثال، هرگاه $\rho = 1000$، $v_c = 1^{mV}$ و $v_d = 1^{\mu V}$ باشد، جمله دوم رابطه (۵-۱۲) به قسمی اول آن کسان خواهد بود. بنابراین برای تقویت‌کننده‌ای با نسبت رد حالت مشترک 1000 اختلاف پتانسیل $1^{\mu V}$ بین دو ورودی در خروجی همان خروجی را در اثر قرار دادن سیگنال 1^{mV} به جای پتانسیل کسان در ورودی‌ها به دست می‌آید، نتیجه خواهد داد.

مثال ۵-۱: الف) برای تقویت‌کننده تفاضلی ابتدا ورودی را به صورت $v_1 = +50^{\mu V}$ و $v_2 = -50^{\mu V}$ در نظر گرفته و سپس مقدار آنها را $v_1 = 1050^{\mu V}$ و $v_2 = 950^{\mu V}$ جایگزین نمایید. اگر CMRR این تقویت کننده 100 باشد درصد اختلاف خروجی را برای این دو حالت به دست آورید.

ب) قسمت الف را برای $\rho = 10000$ تکرار نمایید.

حل: الف) در حالت اول، $v_d = 100^{\mu V}$ و $v_c = 0$ می‌باشد، بنابراین با استفاده از رابطه (۵-۱۲) خواهیم داشت:

$$v_o = 100 A_d^{\mu V}$$

در حالت دوم، $v_d = 100^{\mu V}$ نظیر حالت اول) و $v_c = \frac{1}{2}(1050+950) = 1000^{\mu V}$ می‌شود، بنابراین با استفاده از رابطه (۵-۱۲) داریم:

$$v_o = 100 A_d \left(1 + \frac{10}{\rho} \right) = 100 A_d \left(1 + \frac{10}{100} \right)^{\mu V}$$

این دو نتیجه با هم 10 درصد اختلاف دارند.

ب) برای $\rho = 10000$، در حالت دوم سیگنال خروجی تقویت‌کننده به صورت زیر درمی‌آید:

$$v_o = 100 A_d \left(1 + 10 \times 10^{-4}\right) \mu V$$

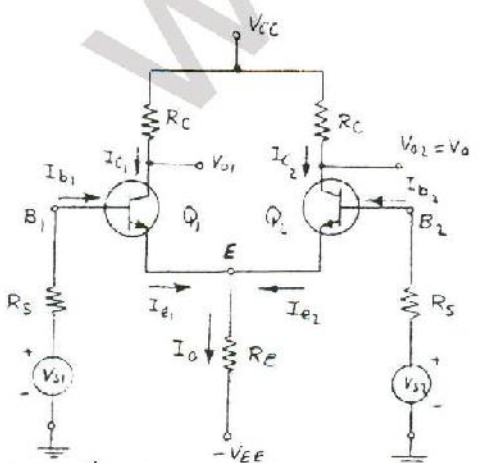
با توجه به اینکه خروجی در حالت اول $v_o = 100 A_d \mu V$ است، لذا این در حالت تنها 0.1 درصد اختلاف خواهد داشت

۵-۴ : تقویت کننده‌ی تفاضلی با کوپلاژ امیتر[1]

تقویت کننده مجموعه‌ای است دارای گین در فرکانس صفر (dc) نیز باشد. برای چنین تقویت کننده‌ای کوپلاژ مستقیم (dc) ضروری است زیرا این خازنهای کوپلاژ[2] باعث تضعیف، زیرا این خازنها در $f = 0$ گین را به صفر کاهش می‌دهند. همچنین در ساخت مدارهای یکپارچه از کاربرد خازنهای بزرگ باید اجتناب نمود.

در یک تقویت کننده dc هر تغییری در یکی از پارامترهای مدار موجب گیج (یعنی مثال، برای تغییر در جریان حرارت) و لذا خروجی نیز تغییر خواهد نمود (حتی در صورت نبودن ورودی). برای حداقل کردن چنین تغییراتی[3] در چنین روشهای مختلفی بکار می‌رود، در چند نمونه در اینجا بحثی خواهد شد. مدار تقویت کننده تفاضلی نشان داده شده در شکل ۵-۶ یک مدار مناسب برای طبقه ورودی یک op-amp می‌باشد. این مدار به علت ساخت متقارن عناصر المانهای آن (در IC) دارای دریفت[4] کمتری بوده و می‌تواند طوری طرح گردد که دارای امپدانس ورودی زیاد باشد. این مدار دارای دو ورودی (غیر منفی و منفی) بوده و CMRR زیادی دارد و سایر خصوصیات ایده‌آل گفته شده در قسمت ۵-۲ نزدیک می‌باشد.

اگر مقاومت R_e بزرگ باشد، در این صورت نسبت به جریان مشترک مدار نشان داده شده در شکل ۵-۶ زیاد خواهد بود. این مطلب را به عنوان طریق دیگر تعریف نمود: اگر $V_{S1} = V_{S2} = V_S$ باشد، در این صورت طبق روابط (۵-۶) و (۵-۹)، $V_d = V_{S1} - V_{S2} = 0$ و $V_o = A_c V_S$ مشخص. در صورتی که $R_e = \infty$ باشد، $I_o \approx 0$ بوده و لذا تقارن موجود در شکل ۵-۶ $I_{e1} = I_{e2} = 0$ خواهد شد. اگر $I_{b_2} \ll I_{C_2}$ باشد، در این صورت $I_{C_2} \approx I_{e_2}$ بوده و از این نتیجه مشخص می‌گردد که $V_o = 0$ خواهد شد. مدار این چنین مداری گین حالت بزرگ

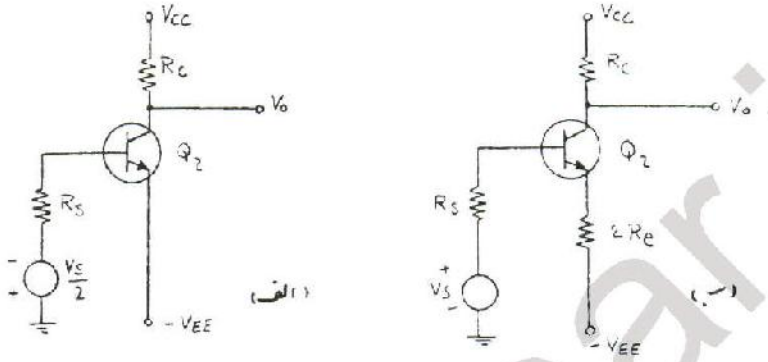


شکل ۵-۶ : تقویت کننده تفاضلی متقارن با کوپلاژ امیتر

(1) Emitter-coupled (2) blocking capacitor (3) drift

www.tnar.ir

خیلی کوچک شده و CMRR برای حالت کار R_e خیلی بزرگ خواهد بود. با قرار دادن $V_{S_1} = -V_{S_2} = V_S/2$ مستقیماً گین حالت تفاضلی A_d را بدست آورد. با توجه به تقارن مدار شکل ۵-۶، ملاحظه می‌شود که اگر $V_{S_1} = -V_{S_2}$ باشد، به‌نحوی که $I_{e_1} = -I_{e_2}$ بوده و $I_C = 0$ می‌شود. بنابراین اثر ولتاژ روی R_e صفر شده و برای عملکرد دستگاه کوچک نقطه E زمین می‌گردد. تحت چنین شرایطی برای سیگنال A_d می‌توان از مدار مشکل الف ۵-۷ استفاده نمود. با استفاده از مدار معادل



شکل ۵-۷ : مدار معادل تقویت کننده تفاضلی متعادل برای تعیین : الف) گین تفاضلی A_d ؛ ب) گین حالت مشترک A_c

تقریبی برای ترانزیستور جواهم زیست (با شرط $H_{oe} R_C \ll 1$).

$$A_d = \frac{V_o}{V_s} = \frac{1}{2} \frac{h_{fe} R_C}{R_s + h_{ie}} \qquad (۵-۱۳)$$

برای بدست آوردن گین حالت مشترک A_c می‌توان حالت $V_{S_1} = V_{S_2} = V_S$ را در نظر گرفت. اگر در این حالت جریان متقارن R_e از دو مقاومت $2R_e$ در سوی دیگر عبور می‌نماید، استفاده از قسم مدار شکل ۵-۶ تغییر خواهد کرد. یکی از این مقاومت‌ها با قسمت چپ گره E و دیگری با قسمت راست آن قرار می‌گیرد. در این حالت مدار تحت یک خط فرضی در امتداد $+V_{CC}$ و E و $-V_{EE}$ عمود متقارن است. اگر مدار را در این قسمت به دو قسم تقسیم نماییم، در این صورت قسمت چپ این مدار بصورت شکل ۵-۷ ب در می‌آید. با استفاده از مدل تقریبی پارامتر- h برای ترانزیستور، مقدار A_c از رابطه زیر بدست خواهد آمد :

$$A_c = \frac{-h_{fe} R_C}{R_s + h_{ie} + (1 + h_{fe}) 2R_e} \qquad (۵-۱۴)$$

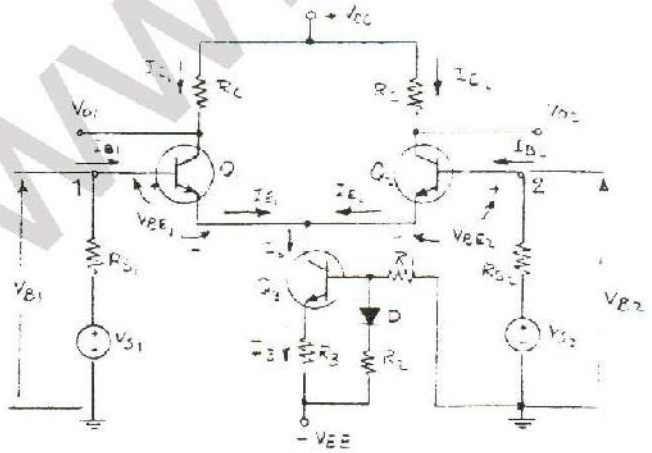
www.tnar.ir

با توجه به روابط (۵-۱۳) و (۵-۱۴)، مقدار CMRR=A_d/A_c در حالت $R_e \to \infty$ نامحدود می‌شود. البته باید به یاد آوری نمود که در رابطه (۵-۱۴) نظر به تقریبی بدست آمده در حالت $h_{oe}(2R_e+R_c) > 0.1$ این تقریب دیگر درست نیست. رابطه دقیق برای A_c را می‌توان با در نظر گرفتن مدل کامل پارامتر-h یا پارامتر-y بدست آورد.

از نظر عملی افزایش مقدار R_e به علت ثابت بودن V_{EE} در dc محدود می‌شود: اگر مقدار R_e افزایش یابد، برای ایجاد جریان نقطه کار مقدار مناسب، مقدار V_{EE} نیز باید زیاد شود. در صورت عملکرد ترانزیستور با جریان کم نقطه کار h_{ie} افزایش یافته و h_{oe} کم می‌شود. این دو عامل باعث کاهش بیشتر CMRR خواهد شد.

تقویت کننده‌ی تفاضلی تغذیه شده با جریان ثابت

همانطور که در مدار تقویت کننده‌ی تفاضلی با مقاومت R_e دیدیم، یک مدار ترانزیستوری جایگزین مناسب است. این مدار در شکل ۵-۸ نشان داده شده است. در این مدار مقاومت‌های R_1 و R_2 و R_3 برای ایجاد نقطه کار ترانزیستورهای Q_1 و Q_2 طوری انتخاب می‌شوند که مدار شکل ۵-۶ تنظیم شود. این مدار اصلاح شده، یک مقاومت موثر R_e خیلی زیادی برای هر دو ترانزیستور Q_1 و Q_2 ایجاد می‌کند. می‌توان نشان داد که در حالتی که R_3 در حدود 1 kΩ باشد، مقدار موثر R_e می‌تواند در حدود چند صد کیلو اهم شود.



شکل ۵-۸ : تقویت کننده تفاضلی با یک طبقه جریان ثابت در امیتر؛ معمولاً $R_{S1}=R_{S2}$ می‌باشد.

حال نشان می‌دهیم که ترانزیستور Q_3 تقریباً نظیر یک منبع جریان ثابت عمل می‌کند، مشروط بر اینکه جریان بیس ترانزیستور Q_3 تاثیر چندانی نداشته باشد. با اعمال قانون کیرشهف (KVL) در مدار بیس ترانزیستور Q_3، خواهیم داشت:

$$I_3 R_3 + V_{BE3} = V_D + (V_{EE} - V_D)\frac{R_2}{R_1+R_2} \qquad (۵-۱۵)$$

در آن V_D ولتاژ دو سر دیود می‌باشد. بنابراین:

$$I_o \approx I_3 = \frac{1}{R_3}\left(\frac{V_{EE}R_2}{R_1+R_2} + \frac{V_D R_1}{R_1+R_2} - V_{BE3}\right) \qquad (۵-۱۶)$$

اگر پارامترهای مدار طوری انتخاب شوند که داشته باشیم:

$$\frac{V_D R_1}{R_1+R_2} = V_{BE3} \qquad (۵-۱۷)$$

در این صورت جریان:

$$I_o = \frac{V_{EE}R_2}{R_3(R_1+R_2)} \qquad (۵-۱۸)$$

چنین این جریان مستقل از ولتاژ کلکتور V_{S1} و V_{S2} می‌باشد، در نتیجه مقاومت خروجی طبقه‌ی تقویت کننده‌ی Q_3 را تقویت کننده تفاضلی متشکل از Q_1 و Q_2 نظیر یک منبع جریان با جریان ثابت I_o عمر می‌کند.

جریان بایاس داده شده در فوق مستقل از درجه حرارت است (به علت اضافه کردن دیود D). بدون دیود D به علت اینکه V_{BE} با افزایش درجه حرارت تقریباً $2.5\ mV/^{\circ}C$ کاهش می‌یابد، جریان با تغییر درجه حرارت تغییر خواهد نمود. به علت اینکه دیود D نیز همان تغییرات V_{BE} را با تغییر درجه حرارت دارد، لذا تغییرات دو، اثر همدیگر را خنثی کرده و نتیجتاً تغییرات I_o بر اثر تغییر درجه حرارت قابل توجه نخواهد بود. به علت اینکه ولتاژ آستانه هدایت[1] V_D یک دیود تقریباً برابر ولتاژ بیس-امیتر V_{BE3} یک ترانزیستور است، بنابراین با یک دیود می‌توان رابطه‌ی (۵-۱۷) را برقرار نمود. در یکسری برای V_D از دو دیود که بصورت سری قرار گرفته‌اند استفاده می‌شود.

فرض می‌کنیم در ترانزیستورهای Q_1 و Q_2 کسیان بوده و Q_3 یک منبع جریان واقعی باشد. علت چنین فرضی آن است که در مدار تقویت کننده تفاضلی گسیل مشترک برابر صفر می‌شود. فرض می‌شود که $V_{S1} = V_{S2} = V_S$ باشد، در این صورت با توجه به تقارن مدار، جریان کلکتور I_{C1} (مقدار تغییر جریان کلکتور) Q_1 برابر جریان I_{C2} ترانزیستور Q_2 می‌گردد. از طرفی به علت اینکه I_o ثابت می‌باشد افزایش جریان کل یعنی $I_{C1} + I_{C2}$ برابر صفر شده و نتیجه می‌گیریم که $I_{C1} = I_{C2} = 0$ می‌گردد. در این صورت $A_C = V_{o2}/V_S = -I_{C2}R_e/V_S = 0$

---

1) cutin voltage

www.tnar.ir

خواهد شد.

ملاحظات عملی

در هر طبقه از کاربرد V_{S_1} و V_{S_2} به عنوان ولتاژ ورودی درست نیست، زیرا مقاومت RS_1 و RS_2 در امتداد جریان ورودی مقادیر مهمی از جریان منابع V_{S_1} و V_{S_2} را مصرف نموده و در ورودی قرار میگیرند. در چنین حالاتی ولتاژ بین V_{b_1} و V_{b_2} و زمین توان ترانزیستورهای Q_1 و Q_2 به عنوان ورودی در نظر گرفته میشود.

از تقویت کننده تفاضلی جفت در کاربرد dc استفاده میشود. طرح یک مدار تقویت کننده dc با ترانزیستور بایست تا حدی دارای دانش[1] و اثر تغییرات پارامترهای h_{FE}، V_{BE} و I_{CBO} بر اثر درجه حرارت، متصل میباشد. هر تغییری از یکی از این پارامترها، و تمام حرکت را تغییر داده و قادر تشخیص از تغییر حرکت بر اثر ولتاژ سیگنال ورودی نخواهد بود. با استفاده از روش ذکر شده مدارهای مجتمع میتوان که تقویت کننده دیفرانسیل با ترانزیستورهای Q_1 و Q_2 تقریباً کامل طرح نمود. به عنوان مثال، ولتاژ بین امیتر چنین ترانزیستورهای با یکدیگر به تقریب mV ۱ تطبیق میکنند. ملاحظه نمود که عناصر مختلف مدار همانند تغییرات پارامترهای عناصر بر اثر تغییر درجه حرارت و یا تغییر منبع تغذیه اثر یکدیگر را خنثی کرده تطبیق در تغییرات حرکت کمک میکنند.

برای بالا بردن درجه تقویت سیگنال تفاضلی میتوان چندین تقویت کننده تفاضلی را پشت سر هم استفاده نمود. در این صورت میتوان از هر دو حرکت V_{O_1} و V_{O_2} (کلکتورها) استفاده کرد و آنها را سپس توسط طبقه تقویت متصل نمود.

بالاخره، میتوان از تقویت کننده تفاضلی بصورت متمرکز کننده مدار با کوپلاژ امیتر[2] استفاده نمود. در اینصورت سیگنال ورودی یکسر از بیس Q_1 داخل شده و بیس دیگر بحرکت میشود (البته، طبق شکل ۵-۱۰ مرجع) . حرکت گرفته شده از دو کلکتور این تقویت کننده از نظر مقدار کامل بوده و 180° با هم اختلاف فاز دارند.

۵-۵ : مشخصه‌های انتقال یک تقویت کننده‌ی تفاضلی

برای یک مرتبه و محدوده‌ی تقویت کننده تفاضلی شکل ۵-۸ بررسی مشخصه انتقال آن (I_c برحسب $V_{B_1}-V_{B_2}$) مهم میباشد. ابتدا این مدار با طرز تغییر نموده بررسی قرار میدهیم. هنگامی که V_{B_1} کمتر از ولتاژ آغاز هدایت (ولتاژ قطع) Q_1

---

1. chip
2. emitter - coupled phase inverter

باشد ، جریان I_o از ترانزیستور Q_2 عبور میکند (دراین قسمت مشخص در مقدار V_{B2} ثابت باشد) . با افزایش V_{B1} ، ترانزیستور Q_1 از حالت قطع خارج شده و جریان در این ترانزیستور افزایش می‌یابد ، در همین حالت جریان ترانزیستور Q_2 کاهش یافته تا مجموع جریانهای این دو ترانزیستور ثابت و برابر I_o گردد . کل محدوده ΔV_o که خروجی می‌تواند در آن تغییر را داشته باشد $R_C I_o$ می‌باشد که این مقدار را می‌توان با تنظیم I_o ، تنظیم نمود .

با توجه به شکل ۵-۸ می‌توان نوشت :

$$I_{E_1} + I_{E_2} = + I_o \qquad (۵-۱۹)$$

$$V_{B1} - V_{B2} = V_{BE_1} - V_{BE_2} \qquad (۵-۲۰)$$

جریان امیتر I_E هریک از ترانزیستورها ، V_{BE} را بطور نظری مشخص و بیان کرده است . که برای یک دیود داریم :

$$I_E = I_S e^{V_{BE}/V_T} \qquad (۵-۲۱)$$

که در آن $V_T = \frac{kT}{q} = \frac{T}{11600}$ می‌باشد .

اگر فرض کنیم که ترانزیستورهای Q_1 و Q_2 هم تطبیق داده شده باشند (دقیقاً مثل هم باشند) ، در اینصورت با استفاده از روابط (۵-۱۹) تا (۵-۲۱) خواهیم داشت :

$$I_{C_1} \approx + I_{E_1} = \frac{I_o}{1 + \exp(-(V_{B1} - V_{B2})/V_T)} \qquad (۵-۲۲)$$

جریان I_{C_2} نیز از رابطه نظیر رابطه فوق بدست می‌آید که در آن بجای V_{B1} و V_{B2} هم عوض شده باشد . مشخصه انتقال بیان شده توسط رابطه (۵-۲۲) ، برای جریان کلکتور نرمالیزه شده I_{C_1}/I_o (و I_{C_2}/I_o) در شکل ۵-۹ نشان داده شده است ، که در آن محور طولها برحسب ورودی تفاضلی نرمالیزه شده $(V_{B1} - V_{B2})/V_T$ می‌باشد .

اگر از رابطه (۵-۲۲) نسبت به $V_{B1} - V_{B2}$ مشتق بگیریم ، در اینصورت بدست آمدن تفاضلی g_{md} که تقویت کننده تفاضلی نسبت به ولتاژ ورودی تفاضلی بدست می‌آید ، با عبارت زیر :

www.tmar.ir

$$\frac{dI_{C_1}}{d(V_{B1}-V_{B2})} = g_{md} = \frac{I_0}{4V_T} \qquad (۵-۲۳)$$

در آن مقدار g_{md} در $V_{B1}=V_{B2}$ ماکسیمم می‌شود. این رابطه نشان می‌دهد که با ازای یک مقدار مشخص I_0، رابطه انتقال مدار یک تقویت کننده تفاضلی که جریان کلکتور تقویت کننده تفاضلی یک جبران تراز لیدری است.

با توجه به منحنی که رابطه انتقال نشان داده شده در شکل ۹-۵

نتایج زیر حاصل می‌شود:

۱. تقویت کننده تفاضلی یک محدود کننده خوبی است، زیرا خطی می‌ماند در دامنه ورودی $(V_{B1}-V_{B2})$ از $\pm 4V_T$ (در دمای محیط $\pm 100^{mV}$) تا $\pm 200^{mV}$، در خروجی افزایش یابد (در دمای محیط $\pm 100^{mV}$ تا $\pm 200^{mV}$)، در خروجی تغییرات یکسر همکار در حدود کلکتورها.

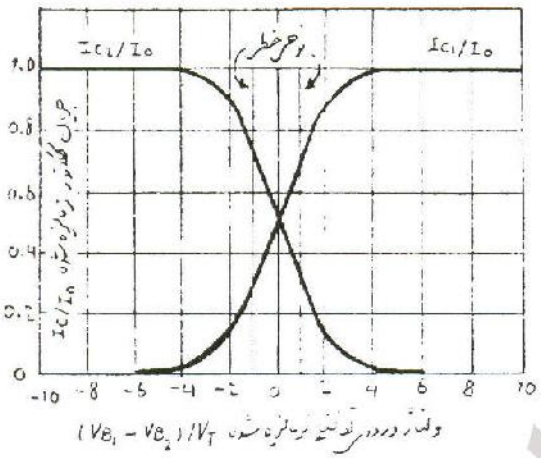
۲. شیب این منحنی که مشخص کننده رابطه انتقال می‌باشد، مطلوب می‌توضیح داده شد g_{md} از صفر شروع شده در مقدار $I_0/4V_T$ دارای مقدار ماکزیمم شده و سپس مجدداً به صفر می‌رسد. $I_{C_1}=I_{C_2}=\frac{1}{2}I_0$

۳. مقدار g_{md} متناسب با I_0 می‌باشد (رابطه ۵-۲۳). خروجی ولتاژ V_{o_2} از رابطه زیر بدست می‌آید:

$$V_{o_2} = g_{md} R_C \Delta(V_{B1}-V_{B2}) = g_{md} R_C (V_{b_1}-V_{b_2}) \qquad (۵-۲۴)$$

از مزایای این تقویت کننده تفاضلی با تغییر جریان I_0 تغییر داد. این رابطه خطی است در برابر تقویت کننده تفاضلی می‌توان بعنوان کنترل کننده‌ی اتوماتیک گین (AGC) استفاده نمود.

۴. مشخصه انتقال در ناحیه‌ی کوچکی حول نقطه کار در دامنه ورودی به اندازه $\pm V_T$ ($\pm 26^{mV}$ در دمای محیط اتاق) تغییر می‌کند، خطی می‌باشد. مزایای نشان داده شده با افزودن یک مقاومت مساوی R_e به امیترهای تراز لیدری Q_1 و Q_2 ناحیه خطی را افزایش داد. این کار به قیمت کم شدن g_{md} تمام می‌شود. مقادیر معقول برای R_e بین 50 تا $100\ \Omega$



شکل ۹-۵: مشخصه انتقال یک مدار تقویت کننده تفاضلی پایه.

www.ttnar.ir

حرمانشد . زیرا مقدار زیاد این مقاومت باعث کاهش شدید A_d میگردد . افزایش مقاومت R_e مقاومت ورودی را نیز بالا میبرد .

۵-۶ : روشهای طرح تقویت کننده‌ی عملیاتی

تقویت کننده عملیاتی مجتمع (بصورت مختلف و پیچیده IC ساخته میشود ، در نتیجه بکارگیری و بهره‌برداری طراح آن دارای بسیاری از ویژگی‌های ترانزیستور[1] قرار میگیرد . معمولاً تشکیل از چند بلوک لیست زیر میباشد . همانطور در شکل ۵-۱۰ مشاهده میشود ، اولین طبقه ، یک DIFF AMP تفاضلی و دومین بلوک تشکیل از یک یا چند طبقه تقویت کننده برای افزایش کسب میباشد . سومین بلوک یک یا بافر تفاضلی بوده و بالاخره آخرین بلوک راه‌انداز خروجی است . بافر معمولاً از یک امیتر فالوور تشکیل میشود که امپدانس ورودی زیاد آن مانع از کاهش کسب طبقات قبلی بر اثر بارشدن ، میگردد . این طبقه (بافر) همراه با مدار خروجی بصورت یک تغییر دهنده سطح[2] برای ولتاژ خروجی نیز بکار میرود . بطوریکه با افزایش ولتاژ ورودی صفر ولتاژ خروجی را تقریباً در سطح صفر نگه میدارد . آخرین طبقه دارای مقاومت خروجی کم است و جریان یا ولتاژ (سگنال - بزرگ) مورد نظر خروجی را تأمین میکند . با بکارگیری منبع تغذیه $\pm 15^{volt}$ (بطور معمول) برای OP-AMP میتوان خروجی بدون اعوجاج تا مقدار $\pm 12^{V}$ و مقدار ماکزیمم $\pm 14^{V}$ (تقریباً) بدست آورد .

شکل ۵-۱۰ : ترکیب عمومی OP AMP .

حال جدول روش طرح را با استفاده از OP AMP های تجارتی با کیفیت عالی بکار میروند را بررسی میکنیم . برای طبقه ورودی میتوانیم از تقویت کننده تفاضلی استفاده کنیم :

۱ . این تقویت کننده دارای دو ورودی است (مثبت و منفی) .

۲ . دارای امپدانس ورودی حالت مشترک خیلی زیاد میباشد .

۳ . سگنال ورودی بصورت متقارن به ورودی گیت میرسد .

۴ . بعلت تقارن و کم کردن تغییرات حرارتی در ساختمان IC ، ولتاژ[3] خروجی نهایت کوچک است .

---

1) Chip 2) level shifter 3) drift

همچنین همانطور که نشان داده شده است، جریان بایاس ورودی را میتوان تقریباً صفر گرفت که در بسیاری از موارد استعمال این تقریب کننده توان از آن صرف نظر نمود.

مقاومت ورودی

تقویت کننده تفاضلی نشان داده شده در شکل ۸-۵ متشکل از ترانزیستورهای Q_1 و Q_2 که توان ترانزیستور Q_3 بصورت یک منبع جریان ثابت بکار رفته، دارای امپدانس ورودی بسیار بزرگ خیلی بالا می‌باشد. مقاومت ورودی تفاضلی[1] R_{id} برای سیگنال ورودی $V_{S1} - V_{S2}$، در حالتی که $R_S = 0$ و $h_{oe} R_C \leq 0.1$ باشد، برابر $2h_{ie}$ است. این حقیقت از آنجا ناشی می‌شود که بعلت اینکه ترانزیستور Q_3 بصورت یک منبع جریان I_O عمل می‌کند، امیترهای Q_1 و Q_2 بصورت مشترک[2] بوده و نتیجتاً مقاومت بین دو ورودی 1 و 2 برابر $h_{ie_1} + h_{ie_2} = 2h_{ie}$ خواهد شد. اگر ورودی 2 زمین شود، در اینصورت مقاومت ورودی 1 برابر $2h_{ie}$ می‌گردد.

اگر از مقاومت بیس صرف نظر شود، در اینصورت می‌توان نوشت:

$$h_{ie} \approx \frac{V_T}{I_B} = \frac{h_{FE} V_T}{I_C} \qquad (۵-۲۵)$$

که در آن V_T در دمای اتاق برابر $26\ mV$ می‌باشد. بعنوان مثال هنگامیکه فرض شود که $I_{C_1} = I_{C_2} = 0.5\ mA$ بوده و $h_{FE} = 100$ باشد (برای هر دو ترانزیستور Q_1 و Q_2)، در اینصورت مقاومت ورودی تفاضلی برابر خواهد گشت با:

$$R_{id} = 2h_{ie} = \frac{2 \times 100 \times 26}{0.5} = 10.4\ k\Omega$$

اگر جریان بایس I_C را از $500\ \mu A$ به $10\ \mu A$ کاهش دهیم، در اینصورت R_{id} به مقدار $520\ k\Omega$ افزایش می‌یابد. اگر این مقاومت ورودی برای منبع سیگنال اعمال شده خیلی کوچک باشد، می‌توان با تغییر مدار ورودی، آنرا تغییر داد. بعنوان مثال، در بعضی از تقویت کننده‌های عملیاتی IC که ترانزیستورهای Q_1 و Q_2 از یک زوج دارلینگتون[3] استفاده می‌شود، راه حل ساده برای افزایش مقاومت ورودی اضافه کردن یک طبقه تفاضلی[4] FET می‌باشد. همچنین این طبقه تفاضلی FET را می‌توان همراه با مدار OP-AMP روی همان تراشه تهیه نمود. با استفاده از ورودی JFET مقاومت ورودی را می‌توان تا حد $10^{12}\ \Omega$ نیز رساند (IC سری TL080 کارخانه تگزاس اینسترومنت[5]).

---

1. differential input resistance
2. floating
3. Texas Instrument

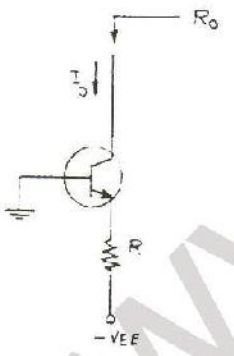
با استفاده از ترانزیستورهای گین عالی[1] می‌توان مقاومت ورودی را خیلی بالا کرد. به عنوان مثال چنین ترانزیستورهایی در طبقه ورودی تقویت کننده عملیاتی LM108 ساخت شرکت نیمه‌هادی ناشنال[2] بکار رفته‌اند (گین جریان 5000 می‌توان در جریان بایس کلکتور HA برای چنین ترانزیستورهایی بدست آورد). مقاومت ورودی این ترانزیستور برابر است با:

$$h_{ie} = \frac{5000 \times 26 \times 10^{-3}}{10^{-6}} = 130\ M\Omega$$

در مقابل با مقاومت ورودی ترانزیستور دوقطبی معمولی بسیار زیاد می‌باشد.

منبع جریان

در قسمت (۵-۴)، منبع جریان ثابت I_0 توسط ترانزیستور Q_3 برای مدارهای نشان داده شده در شکل ۵-۸ ایجاد می‌شد. تفصیل مورد بررسی قرار گرفت. نشان داده شد که چنین منبع جریان ثابتی هنگامی که مقاومت بالا کشیدن نسبت به مقاومت خیلی زیاد می‌شود، یک منبع جریان ثابت در شکل ۵-۱۱ نشان داده شده است. چنین مقدار جریان ثابت کلکتور تغییرات والتاژ دارد، لذا مقاومت این منبع خیلی زیاد است و می‌توان فرض کرد که: $R_0 \to \infty$.



شکل ۵-۱۱: یک منبع جریان ثابت ($I_0 \cong \frac{V_{EE} - V_{BE}}{R}$).

همانطور که در شکل ۵-۱۰ نشان داده شده، گین ولتاژ یک op-amp مدار باز (بدون فیدبک خارجی) باید تا حد امکان بالا باشد. البته، افزایش تعداد طبقات تقویت کننده باعث افزایش انتقال فاز[3] شده و ممکن است باعث بوجود آمدن افتادن خود تقویت کننده گردد*. بعضی از op-amp ها از سه طبقه برای افزایش گین استفاده می‌کنند. ولی طبقه سوم، بهره تنها دو تقویت کننده را افزایش گین داده. با توجه به مدل تقریبی ترانزیستور چنین تقویت یک مدار CE از رابطه $A_V = -\frac{h_{fe} R_C}{h_{ie}}$ بدست می‌آید. برای بدست آوردن گین زیاد باید مقدار R_C را تا حد امکان زیاد انتخاب نمود. البته انتخاب مقدار زیاد R_C از جنبه عملی دارای محدودیت است. زیرا: (۱) برای حفظ یک مقاومت دینامیکی زیاد در مدار، R_C های با مقدار زیاد خیلی زیاد را استفاده می‌کنند، و (۲) برای یک جریان بایس مشخص کلکتور، افزایش R_C باعث زیاد شدن افت dc در آن شده،

(*) به فیدبک مثبت (نوسان زا) برجسته شود (الکترونیک III).

(1) super gain

(2) National Semiconductor Corp.

(3) phase shift

www.tinar.ir

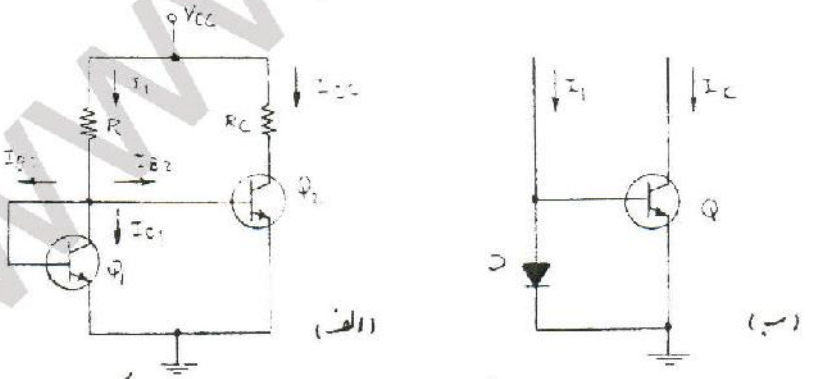
و نتیجتاً بهره جریان مرکب در مقدار منابع تغذیه لازم برای بایس OP افزایش پیدا کند . با قرار دادن مدار شکل ۵-۱۱ (ب) تکرارکننده‌ٔ جریان[1] ، در شکل ۵-۱۲ ، و ۵-۱۴ نشان داده شده‌اند) بجز R_C ، تنها این برای مشکلات عمده پیدا کند . اگر فرض شود در مقدار R_o بینهایت است ، در اینصورت $R_C = R_o = \infty$ لوده و برای بدست آوردن گین باید از مدار معادل کامل استفاده نمود . در اینصورت $A_{Ii} \simeq \frac{h_{fe}}{h_{ie} h_{oe}}$

لوده و در جریان کلکتور 1.3 mA اگر مقدار $h_{fe} = 200$ و $h_{oe} = 5 \times 10^{-3}$ mmho باشد ، مقدار $A_{Ii} = -10,000$ حاصل شد . دلیل گفتنی است در حدود یک تقویت کننده ترانزیستوری در مقایسه با آن که منبع جریان ایده‌آل است ، بدست می‌آید .

یک روش بایاس و تکرارکننده‌های جریان

همانطور که قبلاً گفته شد مدار بایس مرکب[2] از نظر جنبه عملی IC ، مدار بایس مناسبی نیست ، زیرا در این مدار ، مقاومت R_1 و R_2 برای بایس ، باید مقدار زیاد ، احتیاج است . بنابراین ، از مدار بایس نشان داده شده در شکل ۵-۱۲ برای مدارهای یکپارچه استفاده می‌شود . در مدار شکل الف ۵-۱۲ از ترانزیستور Q_1 به عنوان یک دیود در بین امیتر بیس Q_2 متصل شده است . استفاده شده تا جریان کلکتور این ترانزیستور دارای پایداری حرارتی باشد . با استفاده از رابطه KCL در بیس ترانزیستور Q_2 می‌توان نوشت :

$$I_1 = I_{C_1} + I_{B_1} + I_{B_2} \qquad (۵-۲۶)$$



شکل ۵-۱۲ الف) یک روش بایس کردن برای مدارهای مجتمع . ب) مدار تکرارکننده جریان ($I_C \simeq I_1$) .

اگر ترانزیستورهای Q_1 و Q_2 یکسان بوده و دارای V_{BE} برابر باشند ، در اینصورت جریان کلکتور آنها مساوی خواهد بود . بنابراین $I_C = I_{C_1} = I_{C_2}$ مرکب . آزمایش نشان داده است که حتی در صورت یکسان نبودن ترانزیستورها ، با این روش بایس کردن ، جریان کلکتور ترانزیستورهای Q_1 و Q_2 لطمه‌ناپذیر بالنسبه بهتر از 5 درصد با یکدیگر تطبیق نکرده و در محدوده حرارتی وسیعی پایدار می‌باشند . حاصل $I_B = I_C/\beta$ است ،

---

[1] current repeater

[2] Wilson

بنابراین با توجه به رابطه (۵-۲۶) می‌توان نوشت :

$$I_C = \frac{\beta I_1}{\beta + 2} \qquad (۵-۲۷)$$

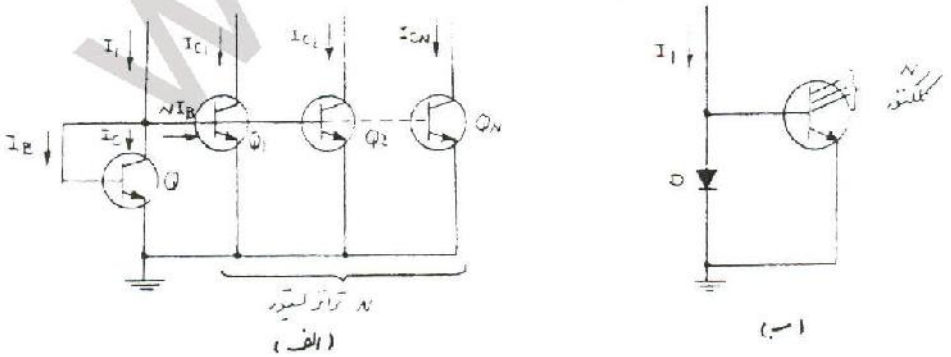
اگر $\beta \gg 2$ باشد ، در این صورت $I_C \simeq I_1 = (V_{CC} - V_{BE})/R$ خواهد بود . به علت اینکه تغییرات V_{BE} با درجه حرارت معمولاً در مقایسه با V_{CC} مقدار کمی است ، لذا I_C مستقل از T خواهد بود .

مدار نشان داده شده در شکل ۵-۱۲ معادل مدار شکل الف ۵-۱۲ می‌باشد که در آن ترانزیستور Q_1 که کلکتور آن به بیس متصل شده ، با یک دیود D جایگزین گردیده است . جریان I_1 (که اگر از جریان بیس Q صرف نظر شود ، برابر جریان دیود است) برابر جریان کلکتور ترانزیستور می‌باشد . این ترکیب را یک تکرار کننده‌ی جریان در مدار آینه‌ی جریان[۱] می‌نامند .

اگر لازم باشد که جریان بایس N ترانزیستور مشابه یکدیگر باشد ، در این صورت مدار شکل ۵-۱۲ را می‌توان به صورت شکل ۵-۱۳ تعمیم داد . در این صورت کلیه‌ی ترانزیستورها ، $I_{C_1} = I_{C_2} = \cdots I_{CN} = I_C$ خواهد بود . با توجه به KCL در نقطه‌ی بیس مشترک این ترانزیستورها و با در نظر گرفتن $I_C = \beta I_B$ می‌توان نوشت :

$$I_C = \frac{\beta I_1}{\beta + N + 1} \qquad (۵-۲۸)$$

در حالتی که $\beta \gg N+1$ باشد ، $I_C \simeq I_1$ می‌گردد . جریان بیس N ترانزیستور به هم متصل شده و اضافه آنها نیز تأمین شده است ، لذا



شکل ۵-۱۳ : الف) منابع تکرار کننده‌ی جریان (N بیس به هم متصل می‌باشند) . ب) المان تکمیل شده با استفاده از یک ترانزیستور چند-کلکتوره[۲] ، که از ترکیب N ترانزیستور بدست آمده است .

---

(۱) current-mirror

(۲) multi-collector

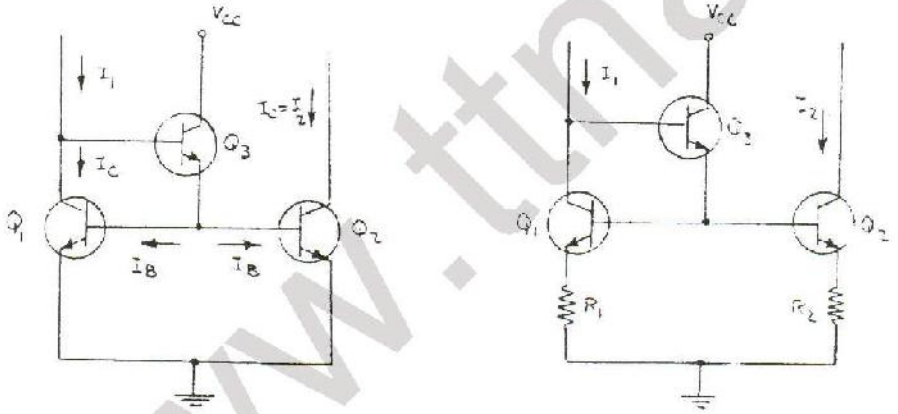
www.tmar.ir

این ۸ ترانزیستور را می‌توان بصورت یک ترانزیستور با ۸ کلکتور ساخت (شکل ب-۱۳-۵) . اگر سطح کلکتورهای ساخته شده در یک ترانزیستور یکسان نباشد ، در اینصورت جریان کلکتورها دیگر یکسان نخواهد بود ولی متناسب با سطح کلکتور و جریان I_1 خواهد بود .

اگر هم کلکتور باشد ، در اینصورت با فرض $I_C = I_1$ خطای قابل ملاحظه‌ای برای مدارهای نشان داده شده در شکلهای ۱۲-۵ و ۱۳-۵ ایجاد خواهد شد . این خطا را می‌توان با افزودن یک مدار اضافی جبران کرد . مدار تکرار کننده جریان (الگوبرداری جریان بسیار دقیق را نشان می‌دهد) بطور قابل ملاحظه‌ای کاهش داد (شکل الف ۱۴-۵) . در صورتیکه در ترانزیستورهای این مدار یکسان باشند خواهیم داشت :

$$I_2 = \frac{I_1 (\beta)(\beta+1)}{(\beta)(\beta+1)+2} \qquad (۵-۲۹)$$

در اینجا نسبت I_2/I_1 کمتر از مدارهای نشان داده شده در شکل ۱۲-۵ به β وابسته خواهد بود . با توجه به رابطه (۲۹-۵) مشاهده می‌شود



(الف) (ب)

شکل ۱۴-۵ : الف) یک مدار تکرار کننده جریان دقیق که $I_1 \simeq I_2$. ب) یک تکرار کننده جریان با ترانزیستورهای $I_2/I_1 \simeq \frac{R_1}{R_2}$.

در برای مقادیر β بزرگتر از 5 ، I_2 کمتر از 6 درصد از I_1 کوچکتر می‌باشد .

مدار شکل ب-۱۴-۵ مدار تعمیم یافته شکل ۱۲-۵ با شکل الف ۱۴-۵ می‌باشد که در آن مقاومت‌های R_1 و R_2 ترتیب به امیتر ترانزیستورهای Q_1 و Q_2 اضافه شده‌اند . مرتون نشان داد که نسبت جریان‌های I_1 و I_2 عکس نسبت مقاومتهای R_1 و R_2 یعنی تقریباً $I_2/I_1 \simeq \frac{R_1}{R_2}$ می‌باشد . با این ترکیب مدارهای مرتون نسبت دقیقی برای I_2/I_1 (مثلاً 10) بدست آورد . این عمل را مرتون در مورد مدار نشان داده شده در شکل الف ۱۴-۵ بدین گونه انجام داد ، یعنی مرتون سطح کلکتور Q_2 را 10 برابر سطح کلکتور Q_1 در نظر گرفت که در نتیجه I_C قرار دارد .

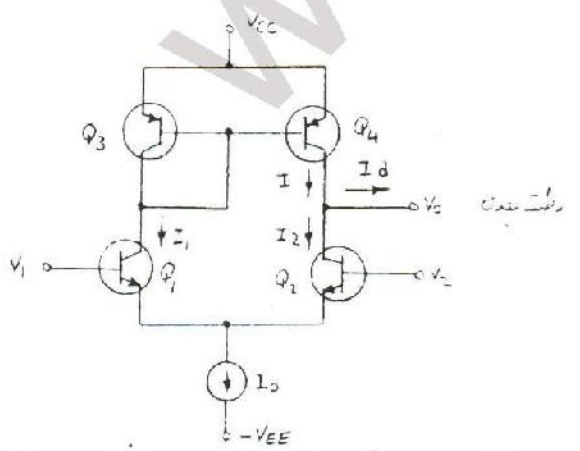
با توجه به شکل ۵-۱۲ نقطه مرجع در برابر جریان دیگر کلکتور مثلاً $10\,\mu A$ مقاومت R بالا خیلی زیاد است بطوری که همانطور در قبلاً گفته شد ساختن مقاومت خیلی زیاد روی IC ممکن نیست. با انتخاب R نظیر در جریان I_0 در حدود میلی آمپر لازم و قرارداد که مقاومت R_2 کمتر از تقویت Q_2 این شکل را می‌توان از بین برد. این عمل بهت مرجع در جریان I_{C2} کمتر از جریان I_{C1} لازم و نابرابری مقدار مورد نظر مثلاً $10\,\mu A$ برای این جریان بدست آید. با هدف مقاومت R_1 از اندکی تر از تقویت Q_1 در شکل ۵-۱۴ نیز می‌توان همین نتیجه رسید. مقدار مقاومت R_2 از رابطه زیر بدست می‌آید:

$$R_2 = \frac{V_T}{I_{C2}} \ln \frac{I_{C1}}{I_{C2}} \qquad (۵-۳۰)$$

۵-۷ : روشهای طرح آنالوگ[1]

بارهای فعّال[2]

جریان ولتاژ ساکن روی کلکتور تکرار کننده جریان نسبتی از ولتاژ منبع تغذیه است و جریان آن در حدود میلی آمپر است. لذا مقاومت dc این مدار در حدود چندین کیلو اهم می‌باشد. از طرفی حساسیت این مدار نسبت به تغییرات منبع جریان کم است. مقاومت دینامیکی (ac) آن خیلی بالا می‌باشد. بنابراین برای بدست آوردن گین خیلی زیاد در یک تقویت کننده می‌توان از مدار آینه جریان به عنوان بار فعال استفاده نمود. مدار شکل ۵-۱۲ (با ترانزیستورهای p-n-p) به عنوان بار فعال تقویت کننده تفاضلی در شکل ۵-۱۵ نگاه داده شده است. جریان ثابت I_0 را می‌توان توسط مدار شکل ۵-۸ و یا بوسیله یکی از مدارات تکرار کننده جریان در قسمت ۵-۶ مورد بررسی قرار گرفت، ای داد.



شکل ۵-۱۵ : یک طبقه DIFF AMP با بار فعال Q_3-Q_4.

برای درک عملکرد مدار، ابتدا حالت ساکن را بررسی می‌کنیم ($V_1 = V_2 = 0$). با توجه به تقارن ترانزیستورهای Q_1 و Q_2 خواهیم داشت $I_1 = I_2 = I_0/2$ (در این قسمت از جریان‌های کلکتور صرف نظر می‌شود). حال Q_3 و Q_4 نیز یک تکرار کننده جریان تشکیل می‌دهند، لذا $I = I_1$

---

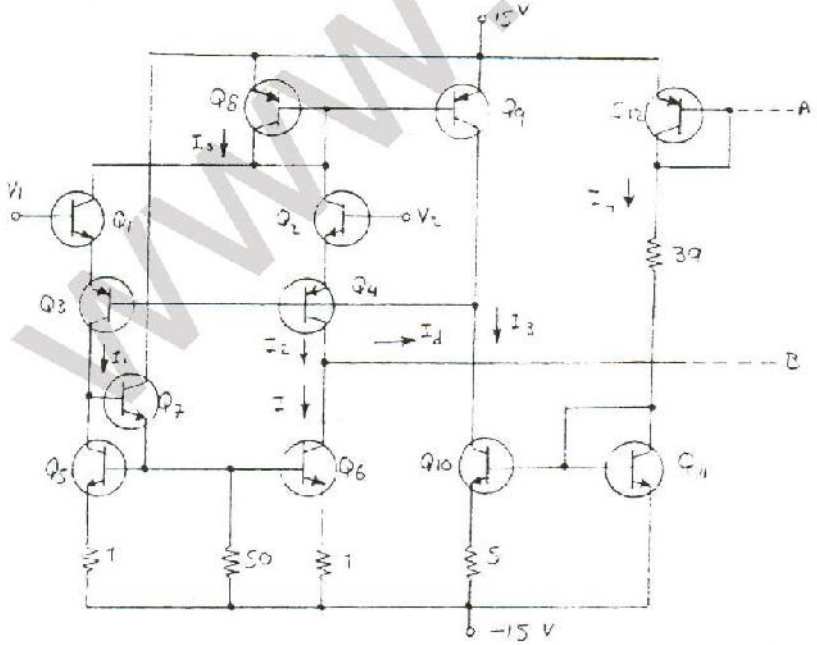
(1) analog design Techniques (2) active loads

مرکز. بنابراین $I = I_2$ شده و جریان در (تفاضلی) I_d (جریانی در صفحه تقارن مربوطه) $I_d = I - I_2 = 0$ خواهد شد. حال فرض میکنیم در یک سیگنال تفاضلی مثبت $V_d = V_1 - V_2$ به ورودی تقویت کننده تفاضلی اعمال شود. لذا در V_1 و I_1 افزایش یافته و V_2 و I_2 کاهش یابند ($I_1 + I_2 = I_0$ ثابت میماند). به علت وجود مدار آینه جریان، جریان I مساوی I_1 ماقبل میماند. به علت افزایش I و کاهش I_2 خواهیم داشت:

$$I_d = I - I_2 = I_1 - I_2 = g_m V_1 - g_m V_2 = g_m V_d \quad (*)$$

بنابراین مدار شکل ۱۵-۵ تقریباً یک تقویت کننده ترانزیستوری با بهره ثابت $g_m R_2$ میباشد. برای اینکه گفتیم تقویت کننده است پیدا نکند، طبقه تقویت بایستی دارای مقاومت ورودی خیلی زیادی باشد، لذا علت طبقه بعدی این تقویت کننده یک مدار امیتر فلوور و یا زوج دارلینگتون است.

یک نوع دیگر از بهره فعال در op AMP، 741 تحت فیرچیلد[1] مورد استفاده قرار گرفته در شکل ۱۶-۵ نشان داده شده است. ترکیب n-p-n-p-n ترانزیستورهای Q_1 و Q_3 (Q_4 و Q_2) یک ترکیب کاسکود[2] میباشد که ورودی آن سیگنال V_1 (V_2) است. بهره فعال متشکل از ترانزیستورهای Q_5، Q_6 و Q_7 است که مدار نظیر شکل ۱۴-۵ را تشکیل



شکل ۱۶-۵: یک DIFF AMP جریان کم (HA741) با بهره فعال Q_3-Q_6-Q_7 با مقاومت‌های جریان کلکتور هم میباشد (خطوط A و B قسمت خروجی جریان OP-AMP در شکل ۲۰-۵ نشان داده شده و صفر میشود).

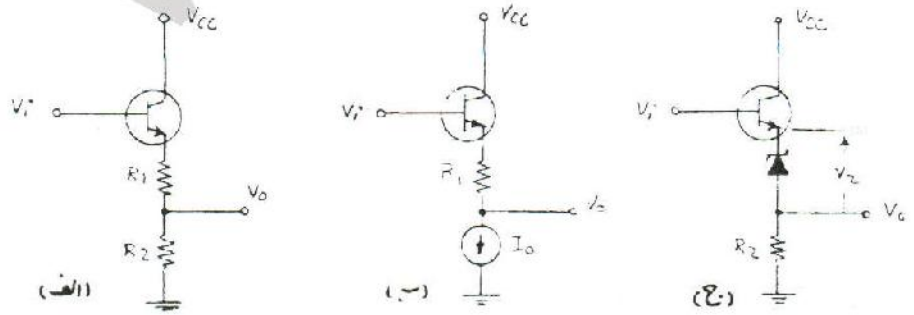
(*) g_m پارامتر مدل کیبرید π برای ترانزیستور نامیده شده و بصورت $g_m = \frac{\partial I_C}{\partial V_{BE}}\Big|_{V_{CE}}$ تعریف میشود و مقدار آنرا در نقطه کار I_C میتوان از رابطه $g_m = \frac{|I_C|\ mA}{26}$ بدست آورد.

مرجعند. مدار را از ترانزیستورهای Q_8 و Q_9 که مدار آینه جریان نظیر شکل ۱۲-۵ می‌باشد جریان ثابت I_0 تغذیه کرده تا عملکرد بهتری داشته باشد و CMRR بالاتر شود. اگر از جریان بایاس سر جرم نظر شود، $I_0 \simeq I_3$ می‌گردد. ترانزیستورهای Q_{10} و Q_{11} یک تکرارکننده جریان است که در آن مقاومت بیس $5\,k\Omega$ در امیتر، $I_3 \ll I_4$ می‌باشد. نتیجتاً بهره کم تقسیم جریان ثابت $I_0 = I_3$ (در حدود جدول مشخصات دستگاه) مقاومت ورودی خیلی بالا خواهد شد.

در حالت ساکن، $I_1 = I_2 = I_0/2$ می‌باشد. بهره عملکرد مدار آینه جریان، جریان I همواره از جریان I_1 تبعیت و جریان بار (تفاضلی) $I_d = I_2 - I = I_2 - I_1 = 0$ خواهد شد. حال فرض می‌کنیم ولتاژ V_1 زیاد شده و V_2 کم شود، در اینصورت I_1 (و در نتیجه I) بالا رفته و I_2 از مقدار حالت ساکن $I_0/2$ کاهش می‌یابد. بدین ترتیب، $I_d = I_2 - I_1$ تغییر کرده و مقدار آن از صفر به یک مقدار منفی می‌رسد. این بدین معنی است که جریان خروجی تقویت کننده از طرف کلکتور تقویت کننده دوم شروع به افزایش منفی می‌کند، زیرا ولتاژ I_d متناسب با $V_1 - V_2$ می‌باشد.

تغییر سطح [1]

بعلت اینکه تقویت کننده‌ها عملیاتی تا DC ($\beta = 0$) مورد استفاده می‌باشند، باید در مدار آن هم بتوان کوپلاژ بکار برده نشود، زیرا ممکن است در برابر اتصال طبقه به طبقه بعدی ایجاد یک ولتاژ ساکن باشد. همچنین تغییر سطح در مورد جریان نیز باید بکار رود تا در صورت وجود نداشتن سیگنال ورودی خروجی در حالت ساکن تقاطع صفر باشد. در بین طبقات داخلی، بعلت امپدانس [2] بالا و مقاومت ورودی زیاد و مقاومت خروجی کم قرار می‌گیرد. از یک مدار امیتر فلوور (نظیر شکل ۱۷-۵) می‌توان هم به عنوان بافر و هم برای تغییر سطح استفاده نمود. اگر خروجی V_o از امیتر گرفته شود در اینصورت تغییر سطح $V_o - V_i = -V_{BE} \simeq -0.7\,V$ خواهد بود. اگر جفت اتصال مستقیم



شکل ۱۷-۵ : تغییر سطح با استفاده از یک بافر امیتر-فلوور

---

(1) Phase shifting

۱۰۴ (2) Buffer

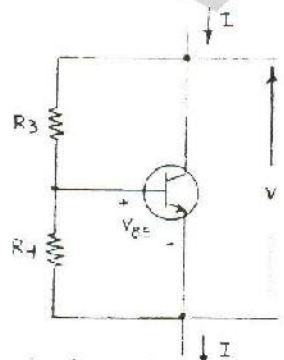
کافی نباشد ، در این صورت می‌توان خروجی را نظیر شکل الف ۵-۱۷ از محل اتصال دو مقاومت R_1 و R_2 که در این حالت تراشه‌ای قرار دارند ، دریافت نمود . در این صورت با ثابت نگه داشتن مقاومت R_1 اختلاف جوابی است . با این مدار در این حالت ولتاژ سینگنال نیز به اندازه‌ی $R_2/(R_1+R_2)$ تضعیف خواهد شد . این شکل را می‌توان با جایگزین کردن مقاومت R_2 با دیود یک منبع جریان I_0 (نظیر شکل ۵-۱۷ ب) عملی نمود . در این صورت با ثابت نگه داشتن $V_0 - V_i = -(V_{BE}+R_1 I_0)$ بوده و به علت مقاومت خیلی زیاد منبع جریان هیچ تضعیفی در سینگنال ac ایجاد نخواهد شد .

مدار تقویت‌کننده‌ی تفاضلی مشابهی در شکل ۵-۱۷ ج نشان داده شده ، در این مدار یک دیود زنر مورد استفاده قرار گرفته است . در این حالت تغییر سطح با اندازه‌ی $V_0 - V_i = -(V_{BE}+V_Z)$ صورت می‌گیرد . یک دیود زنر می‌تواند از چندین دیود معمولی در حالت بایاس شده‌ی مستقیم با ثابت نظیر سری استفاده نماید . اگر مقاومت دینامیکی دیود زنر (یا دیودهای معمولی سری شده) در مقایسه با مقدار R_2 کم باشد ، در این صورت تضعیف سینگنال مانند حالت قبل کامل خواهد بود .

با استفاده از مدار شکل ۵-۱۸ می‌توان یک مدار مطلوب با ولتاژ خروجی مشخص در سایر مدارات ساخت توسط روش‌های استاندارد مدارهای مربوطه . اگر در جریان بایس در مقابل جریان با R_3 و R_4 صرف نظر شود ، مدار نظیر "ضرب کننده V_{BE}"[1] عمل خواهد کرد ، زیرا

$$V = \frac{V_{BE}}{R_4}(R_4 + R_3) = V_{BE}\left(1 + \frac{R_3}{R_4}\right) \qquad (۵-۳۱)$$

این منبع ولتاژ را می‌توان با مقاومت R_1 در شکل الف ۵-۱۷ (یا، با V_Z در شکل ج ۵-۱۷) و با درجات خفاری از مدار در اجتماع با بستگی سطح با شد، مورد استفاده قرار داد . همچنین طبق رابطه‌ی (۵-۳۱) ، V وابسته به مقدار I نیست ، مقدار مقاومت دینامیکی آن صفر است ($R_o \triangleq \Delta V/\Delta I = 0/\Delta I = 0$) .



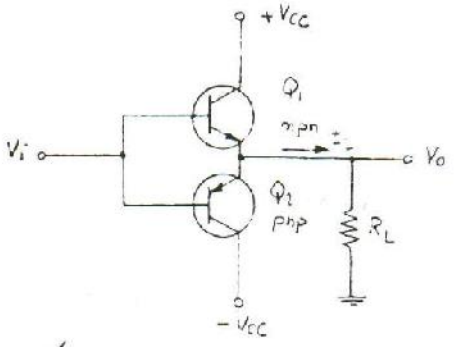
شکل ۵-۱۸ : یک منبع ولتاژ V در حدود از V_{BE} مرتبه

طبقه‌های خروجی

طبقه خروجی باید جریان بار را تأمین کرده و دارای مقاومت خروجی

(1) V_{BE} - Multiplier

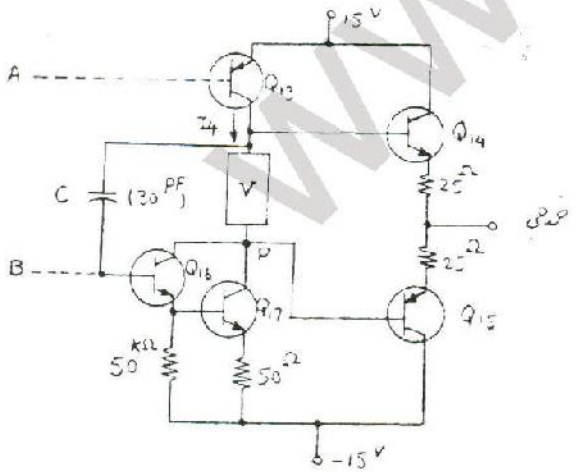
کمر باشد . یک ترکیب معمول برای طبقه خروجی یک OP-AMP مدار امیتر فلوور با ترانزیستورهای مکمل است (پوش-پول مکمل) در شکل ۵-۱۹ نشان داده شده است . اگر ورودی V_i مثبت شود، در اینصورت ترانزیستور n-p-n ، Q_1 جریان بار R_L را تأمین کند و ترانزیستور p-np ، Q_2 قطع خواهد شد . از طرف دیگر، اگر V_i منفی شود، Q_1 قطع شده و جریان بار از طریق ترانزیستور Q_2 برقرار شده و مقدار I_L در جهت عکس برقرار خواهد شد .



شکل ۵-۱۹ : یک طبقه خروجی امیتر فلوور مکمل

(این ترکیب تقویت کننده توان پوش-پول کلاس B نیز نامیده میشود زیرا تقویت کننده توان موجه بررسی قرار گرفت) .

همانطور که قبلاً گفته شد (مبحث تقویت کننده توان) این مدار دارای یک اشکال اساسی است ، زیرا تا زمانی که $|V_i|$ به مقدار $V_{BE(cut in)}$ نرسیده ، مقدار ولتاژ خروجی صفر است . این اعوجاج را اعوجاج کراس اوور[1] می نامند . این اعوجاج را میتوان با اعمال یک ولتاژ بایس V ، در مکمل نمودن $2V_{BE(cut in)}$ برطرف شد (بین دو بیس) از بین برد . لطفاً در رابطه با مکان جریان مکمل از ترانزیستورها عمود باشد . قسمت خروجی تقویت کننده عملیاتی μA 741 در شکل ۵-۲۰ نشان داده شده است . علوکی در ماهیت V تعیین شده همان ضرب کننده V_{BE} است در شکل ۵-۱۸ نشان داده شد و تقریباً اختلاف پتانسیل ۰.۱ V بین بیس ترانزیستورهای مکمل Q_{14} و Q_{15} ایجاد میکند . (در بعضی از OP AMP ها این مقاومت از ضرب کننده V_{BE} از دیود یا ترانزیستور استفاده میکند) . مقاومت 25 Ω در امیتر ها باعث تنظیم کار گشتگی و خطر اتصال کوتاه شدن سنگین میشود را تعیین میکند . ولتاژ سنگین در این ترکیب در نقطه P به بیس ترانزیستورهای مکمل (از نظر اتصال ac بیس) اعمال میشود .



شکل ۵-۲۰ : ترکیب اصلی طبقه خروجی (Q_{14}, Q_{15}) μA471 ، با اضافه طبقه تقویت کننده Q_{16} ، Q_{17} و Q_{13} و منبع جریان I_4 .

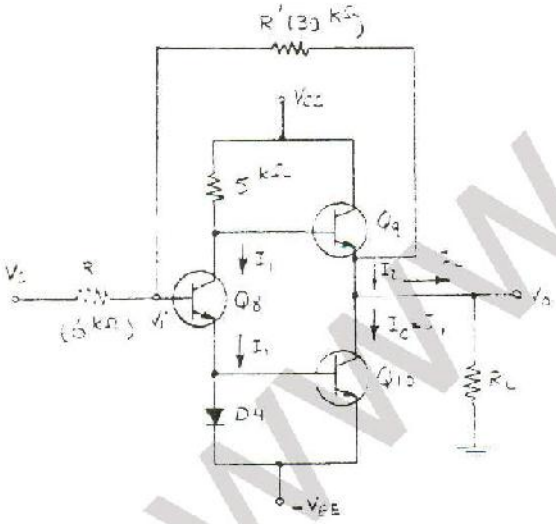
قسمت کلیدی در خط A (بین V_{BE}) - خط A

(1) Crossover distortion

www.tnar.ir

(یعنی Q_{12}) در شکل ۵-۱۶ متصل می‌شود. بنابراین ترانزیستورهای Q_{12} - Q_{13} تشکیل یک آینه جریان می‌دهند (نظیر شکل ۵-۱۲ با ترانزیستورهای pnp؛ یا ترکیب Q_3، Q_4 شکل ۵-۱۵). بنابراین جریان I_4 ثابت بوده و برابر مقدار I_4 در شکل ۵-۱۶ خواهد بود. خط B (یعنی Q_{16}) به خط B (خروجی تقویت کننده تفاضلی شکل ۵-۱۶) متصل می‌شود. وقتی کلکتور Q_{16} و Q_{17} تشکیل یک زوج دارلینگتون را می‌دهند، در آن مقاومت ورودی خیلی زیاد شده و تأثیری روی گین طبقه اول نخواهد داشت. گین جریان تقویت کننده CE دارلینگتون β^2 می‌شود. گین ولتاژ کل طبقات تقویت کننده عملیاتی 741 تقریباً 200,000 می‌شود.

یک مدار دیگر برای طبقه خروجی کلاس AB، ترکیب توتم-پل[1] است که در مدار مشخص تر توسط موتورولا[2] بکار رفته و قسمتهای اساسی آن (برای عملکرد DC) در شکل ۵-۲۱ نشان داده شده است. مجدداً وقتی شکل در نقطه D_4 و ترانزیستور Q_{10} یک تکرارکننده جریان نظیر شکل ۵-۱۲، تشکیل داده و نتیجتاً جریان کلکتور IC ترانزیستور Q_{10} مساوی جریان I_1 امیتر ترانزیستور Q_8 خواهد شد. عملکرد این مدار را می‌توان به صورت تقریبی ساده‌ای بررسی نمود. اگر مقدار سیگنال V_s که از طبقه قبلی وارد مرحله می‌شود، از نقطه سکون خود، افزایش یابد، ولتاژ بیس ترانزیستور Q_8 نیز زیاد می‌شود. بنابراین I_1 افزایش یافته و ولتاژ کلکتور Q_8 (بیس ترانزیستور Q_9) ثابت پیدا می‌کند. این عمر باعث کاهش I_2 امیتر Q_9 می‌شود. در نهایت جریان بار $I_L = I_2 - I_1$ منفی شده (از مقدار حالت سکون خود که صفر است کاهش پیدا می‌کند) و Q_{10} به صورت فرو برنده‌ی[3] جریان عمل می‌کند. همین ترتیب می‌توان گفت که هنگامی که V_s کاهش می‌یابد، I_1 کم شده و I_2 زیاد می‌شود و $I_L = I_2 - I_1$ مثبت شده و نتیجتاً Q_9 به صورت منبعی برای ایجاد جریان بار عمل می‌کند.



شکل ۵-۲۱ : طبقه خروجی توتم-پل MC1530 و نحوه عمل آن در تقویت $I_L = I_2 - I_1$ می‌باشد.

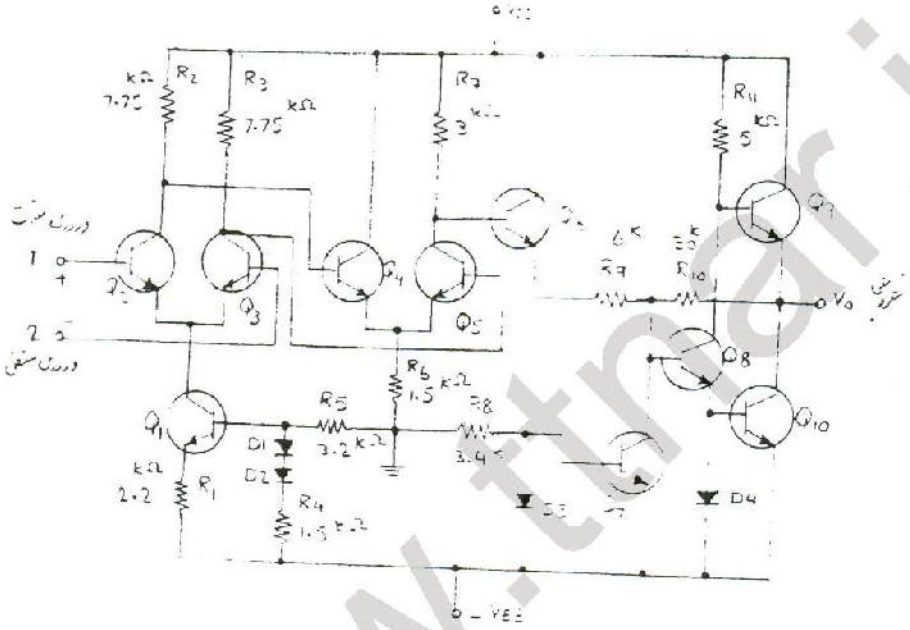
مشاهده می‌شود که در این طبقه توسط فیدبک از خط ولتاژ سوزی بار، عمل می‌شود. بنابراین گین ولتاژ این طبقه (بالقوه به مقادیر

---

1) totem-pole 2) Motorola 3) Sink

$A_V = -R'/R = -\frac{30}{6} = -5$ (۵-۱) خواهیم داشت. همچنین ثابت کنید در حالت نمونه‌گیری ولتاژ امپدانس خروجی خیلی کوچک خواهد شد.

مدار کامل تقویت کننده عملیاتی MC1530 مرکب از DIFF AMP شکل ۵-۸ با دو خروجی[1] V_{O1} و V_{O2} می‌باشد. این دو سیگنال خروجی به ورودی تقویت کننده دیفرانسیلی دیگری که دارای یک خروجی[2] بوده و شبیه خط یک مدار امیتر فالوور و انتقال سطح را تشکیل می‌دهد، اعمال می‌شود. خروجی مدار امیتر فالوور سیگنال V_o است که در دو حالت خروجی شکل ۵-۲۱ قرار می‌گیرد. مدار کامل این IC در شکل ۵-۲۲ نشان داده شده است.



شکل ۵-۲۲ : مدار داخلی OP AMP، MC1530.

روشهای طرح آنالوگ در مورد این قسمت و قسمت قبل مورد بررسی قرار گرفت. در اکثر OPAMP های مدرن در حدود توسط کارخانه‌های مختلف ساخته شده‌اند مورد استفاده قرار می‌گیرند. بعنوان مثال چند نمونه از کارخانه نیمه‌هادی ناشنال: LM101, 102, 107, 108, 110, 112, 118, 741؛ از کارخانه فرچیلد 741, 726, 710, 709, HA 702, 776؛ از کارخانه موتورولا 1558, 1556, MC1530؛ از کارخانه RCA CA3130, 3160.

۸-۵ : جریانها و ولتاژهای خطای آفست

در قسمت ۲-۵ مشاهده شد در تقویت کننده عملیاتی ایده‌آل نشان داده شده در شکل الف ۱-۵ کاملا در حالت تعادل[3] یعنی،

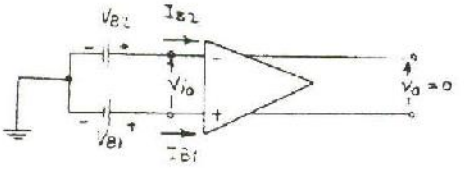
(1) double-ended outputs (2) single-ended output (3) balance

هنگامی که $V_1 = V_2 = 0$ است، $V_o = 0$ می‌باشد. که تقویت کننده عملیاتی واقعی بعلت کمی نامتعادلی (عدم تطبیق) در ترانزیستورهای ورودی دچار حالت تعادل نیست[1]. این عدم تطبیق باعث عبور جریانهای بایاس متفاوت از ورودی شده، و همچنین باعث می‌شود که برای تعادل بین خروجی تقویت کننده اجتماع به اعمال ولتاژ کمی بین پایه‌های ورودی نیاز است.

در این قسمت به بررسی ولتاژها و جریانهای خطای dc در ترمینالهای ورودی و خروجی اندازه گرفته می‌شود می‌پردازیم. مهمترین مشخصاتی که در برگه توصیف عملکرد OP AMP لیست می‌شوند، بصورت زیر تعریف می‌شوند:

جریان بایاس ورودی[2]: جریان بایاس ورودی نصف مجموع جریانهای وارد شونده به پایه‌های ورودی یک تقویت کننده در حالت تعادل می‌باشد (شکل ۲۳-۵). جریان طبقه ورودی همان تقویت کننده شکل ۸-۵ می‌باشد، در صورتی که $V_o = 0$ باشد جریان بایاس ورودی برابر $I_B \triangleq (I_{B_1} + I_{B_2})/2$ است.

جریان آف ست ورودی[3]: جریان آف ست ورودی تفاضل جریان وارد شونده به ترمینالهای ورودی (بطور جداگانه) یک تقویت کننده در حالت تعادل می‌باشد. همانطور که در شکل ۲۳-۵ نشان داده شده است، $I_{io} \triangleq I_{B_1} - I_{B_2}$ در حالت $V_o = 0$ می‌باشد.



شکل ۲۳-۵ : جریان بایاس I_{B_1} و I_{B_2} و ولتاژ آف ست V_{io}.

رانش جریان آف ست ورودی[4]: رانش جریان آف ست ورودی $\Delta I_{io}/\Delta T$ نسبت تغییرات جریان آف ست ورودی به تغییرات دمای بر حسب حرارت می‌باشد.

ولتاژ آف ست ورودی[5]: ولتاژ آف ست ورودی، ولتاژ dc بین ترمینالهای ورودی اعمال شده (V_{io}) تا خروجی تقویت کننده در حالت تعادل باشد (شکل ۲۳-۵).

رانش ولتاژ آف ست ورودی[6]: رانش ولتاژ آف ست ورودی $\Delta V_{io}/\Delta T$ نسبت تغییرات ولتاژ آف ست ورودی به تغییرات دمای بر حسب حرارت می‌باشد.

ولتاژ آف ست خروجی[7]: ولتاژ آف ست خروجی اختلاف تا پتانسیل بین ولتاژ dc موجود در دو ترمینال خروجی (یا ترمینال

---

(1) unbalance
(2) input bias current
(3) input offset current
(4) input offset current drift
(5) input offset voltage
(6) input offset voltage drift
(7) output offset voltage

www.tnar.ir

خروجی و زمین (یا تغذیه کننده تک خروجی) می‌باشد، در حالتی که هر دو ورودی زمین شده باشند.

محدوده ورودی حالت مشترک[1]: محدوده سیگنال ورودی حالت مشترک (در رابطه آن تقویت کننده تفاضلی تقویت خطی عمل کند).

محدوده ورودی تفاضلی[2]: حداکثر تفاضل سیگنال‌های ورودی (سیگنال تفاضلی) که می‌توان با اطمینان، ترمینال‌های ورودی op AMP عمل نمود.

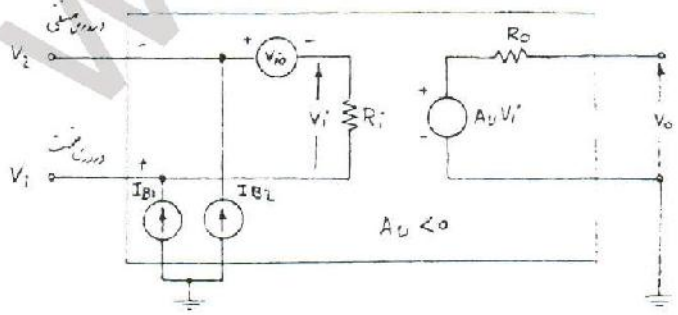
محدوده ولتاژ خروجی[3]: ماکزیمم سوئینگ خروجی که می‌توان بدون اعوجاج قابل ملاحظه از رده خروجی دریافت نمود (مدار مقاومت بار مشخص)

پهنای باند توان - پی[4]: حداکثر فرکانسی که در آن یک سیگنال سینوسی با دامنه محدوده ولتاژ خروجی قابل دریافت باشد.

نسبت رد منبع تغذیه[5]: نسبت رد منبع تغذیه (PSRR) نسبت تغییرات ولتاژ آفست ورودی به ازای تغییر ولتاژ یکی از منابع تغذیه است در حالیکه ولتاژ سایر منابع تغذیه ثابت نگهداشته شوند.

سرعت چرخش[6]: سرعت حرکت میزان زمانی تغییرات ولتاژ خروجی حلقه بسته[7] تقویت کننده تحت شرایط سیگنال بزرگ می‌باشد.

مدل ایده‌آل شده شکل ۱-۵ را می‌توان بصورت شکل ۲۴-۵ تصمیم داد تا شامل جریانها و ولتاژ آفست نیز باشد. مارکهای نمونه از انواع مختلف تقویت کننده عملیاتی در جدول ۱-۵ داده شده است. مشخصات تقویت کننده عملیاتی LM741 در ضمیمه (D) داده شده است.



شکل ۲۴-۵ : مدل یک op AMP با در نظر گرفتن جریانها و ولتاژ بایاس آفست.

---

(1) input common-mode range
(2) input differential range
(3) output voltage range
(4) full-power bandwidth
(5) power supply rejection ratio
(6) slew rate
(7) closed-loop

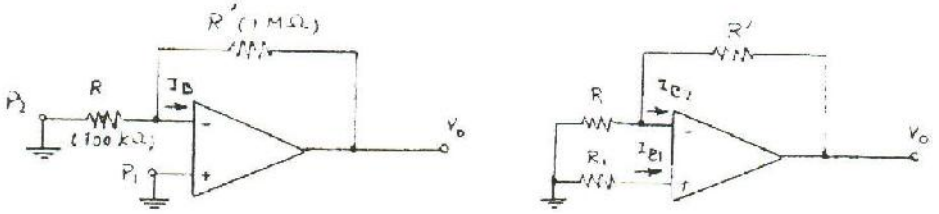
www.tinar.ir

جدول ۵-۱ : پارامترهای نمونه‌ای یک تقویت کننده عملیاتی یکپارچه در دمای حرارت $25^{\circ}C$.

ولتاژ آفست ورودی V_{io}	$5\ mV$
جریان آفست ورودی I_{io}	$20\ nA$
جریان بایاس ورودی I_B	$100\ nA$
نسبت روجهت مشترک ρ	$100\ dB$
PSRR	$20\ \mu V/V$
رانش I_{io}	$0.1\ nA/^{\circ}C$
رانش V_{io}	$5\ \mu V/^{\circ}C$
سرعت چرخش	$1\ V/\mu s$
فرکانس گین واحد	$1\ MHz$
پهنای باند توان - پ	$50\ KHz$
گین تفاضلی حلقه - باز	$100,000$
امپدانس خروجی حلقه - باز	$100\ \Omega$
امپدانس ورودی حلقه - باز	$1\ M\Omega$
امپدانس ورودی با طبقه ورودی JFET	$10^{12}\ \Omega$

مثال ۵-۲ : الف) تقویت کننده سنسور و تقویت کننده مثبت op AMP هنگامی دارای سیگنال ورودی میباشد دارای شکل کمال نشان داده شده در شکل الف ۵-۲۵ میباشد . با صرف نظر کردن از ولتاژ آفست ورودی ، ولتاژ dc خروجی V_o را بر اساس جریان بایاس ورودی ایده آل (فرض شود $I_B \cong 0$) . ($I_{B_1} = I_{B_2}$) . از مقادیر پارامترهای جدول ۵-۱ استفاده کنید . ب) چگونه میتوان اثر جریان بایاس را از بین برد ، الگوی $V_o = 0$ باشد ؟ ج) با توجه به مدار اصلاح شده در قسمت (ب) ، ولتاژ خروجی V_o را در حالتی که $I_{B_1} - I_{B_2} \neq 0$ باشد ، بدست آورید . د) اگر $I_{io} = 0$ باشد ، مقدار V_o را برای مقادیر غیر صفر V_{io} حساب کنید ؟ ه) در حالتی که $I_{io} \neq 0$ و $V_{io} \neq 0$ باشد ، V_o را بدست آورید .

حل : الف) همانطور که در قسمت ۵-۲ گفته شد ، برای مقادیر خیلی زیاد A_{VD} بین دو ترمینال ورودی مدار اتصال کوتاه وجود دارد . بنابراین هیچ جریانی در مقاومت R برقرار نمیشود . جریان I_B از مقاومت R' برقرار شده و بنابراین $V_o = I_B R'$ میگردد .



(الف) (ب)

شکل ۲۵-۵ : شکل مثال ۲-۵ ؛ ثابت کنید در مدار شکل (الف) ، اتصال P_1 برداشته و یک سیگنال بین P_1 و زمین اعمال شود ، در بهره‌ت تقویت کننده OP AMP مثبت خواهد شد . از طرف دیگر اگر اتصال P_2 از زمین جدا شده و سیگنال در بین P_2 و زمین اعمال شود ، ترکیب مقاومت تقویت کننده OP AMP منفی خواهد شد .

با توجه به مقدار $I_B = 100\ nA$ در جدول ۱-۵ ، خواهیم داشت :

$$V_o = 100 \times 10^{-9} \times 10^{6} = 0.1\ V = 100\ mV$$

(ب) مطابق شکل ۲۵-۵ ب که مقاومت R_1 بین ترمینال مثبت و زمین اضافه کرده‌ایم . اگر $V_o = 0$ باشد ، در بهره‌ت R و R' موازی هم قرار گرفته و ولتاژ بین ترمینال منفی و زمین $-I_{B_2} R_{||}$ خواهد شد . چون ولتاژ بین ترمینال‌ها در حد صفر است ، بنابراین مقدار $-I_{B_1} R_1$ باید مساوی $-I_{B_2} R_{||}$ باشد یا (زیرا $I_{B_1} = I_{B_2}$ است)

$$R_1 = R_{||} = \frac{RR'}{R+R'} = \frac{100 \times 1000}{1100} = 90.9\ k\Omega$$

در صورتی که $I_{B_2} \neq I_{B_1}$ باشد ، در بهره‌ت مقدار R_1 باید از رابطه $I_{B_1} R_1 = I_{B_2} R_{||}$ به دست آید .

(ج) در شکل ۲۵-۵ ب از $I_{B_2} = I_{B_1} - I_{io}$ استفاده می‌کنیم . در قسمت (ب) ، نشان داده شد که علت ورود I_{B_1} به هر دو ترمینال مثبت و منفی ، و بنابراین خروج V_o صفر می‌شود . در این قسمت در جریان‌های I_{B_1} و I_{B_2} هنگام استفاده از اصل جمع آثار [1] استفاده کنید و با در نظر گرفتن اثر I_{B_1} و I_{io} ، جریان I_{B_1} را مساوی صفر قرار داده و اثر I_{io} را بررسی کنید . در نهایت چون ولتاژ دو سر مقاومت R_1 صفر می‌شود ($I_{B_1} R_1 = 0$) و همچنین به علت اتصال کوتاه بودن مقاومت بین دو ترمینال مثبت و منفی ، افت ولتاژ دو سر مقاومت R نیز صفر بوده و جریان I_{io} از مقاومت R' عبور کرده و خواهیم داشت :

---

[1] Superposition

$$V_o = - I_{io} R' \qquad (۵-۳۲)$$

با قرار دادن مقدار عددی در رابطه فوق، داریم:

$$V_o = - 20 \times 10^{-9} \times 10^{6} V = - 20\ mV$$

علامت V_o منفی است، زیرا I_{io} می‌تواند مقدار مثبت و یا منفی داشته باشد.

(د) اگر $I_{io} = 0$ باشد، در اینصورت $I_{B1} = I_{B2}$ لحظ و با توجه به نتیجه قسمت (ب)، $V_o = 0$ می‌شود. بنابراین می‌توان نتیجه گرفت که در شکل ۵-۲۵ جریان بایاس صفر لحظه و تنها ولتاژ V_{io} بین ترمینالهای ورودی موثر می‌باشد. با توجه به مقاومت R_1 صفر لحظه (زیرا $I_{B_1} = 0$) و ولتاژ V_{io} در دو سر مقاومت R قرار گرفته است ایجاد جریان V_{io}/R در آن مقاومت می‌شود. این جریان در مقاومت R' نیز برقرار شده (چون $I_{B_2} = 0$ است) و بنابراین جواب درست است:

$$V_o = \frac{V_{io}}{R}(R + R') = V_{io}\left(1 + \frac{R'}{R}\right) \qquad (۵-۳۳)$$

با استفاده از جدول (۵-۱)، $V_o = \pm (5)(1+10) = \pm 55\ mV$ خواهد شد. در اینجا دقت شود که در (د) در نظر گرفتن مقادیر پارامترها) اثر V_{io} قابل مقایسه با اثر I_{io} می‌باشد.

(هـ) با توجه به روابط (۵-۳۲) و (۵-۳۳) می‌توان نوشت:

$$V_o = - I_{io} R' + V_{io}\left(1 + \frac{R'}{R}\right) \qquad (۵-۳۴)$$

اگر مقادیر تمام مقاومت‌ها را به عامل F تقسیم نماییم، مقدار خروجی در اثر V_{io} ایده‌آل تغییر نمی‌کند، در حالی که در اثر I_{io} ولتاژ خروجی V_o بر عامل F تقسیم می‌شود. لذا می‌توان گفت که مثبت و همچنین لذا می‌توان گفت که منفی تنها بستگی به مقدار نسبت مقاومت‌ها دارد، و بنابراین مستقل از مقدار F است.

روشهای عمومی بالانس کردن

عیب، هنگام استفاده از تقویت کننده عملیاتی با بهره ولتاژ آفست را میزان (بایاس) نامیم. یعنی اینکه وقتی ورودی آن

که ولتاژ dc کوچکی اعمال نمایم، انتظار دارم ولتاژ dc خروجی آن صفر شود. روشهایی در زیر بکار میبریم، ولتاژ آفست را

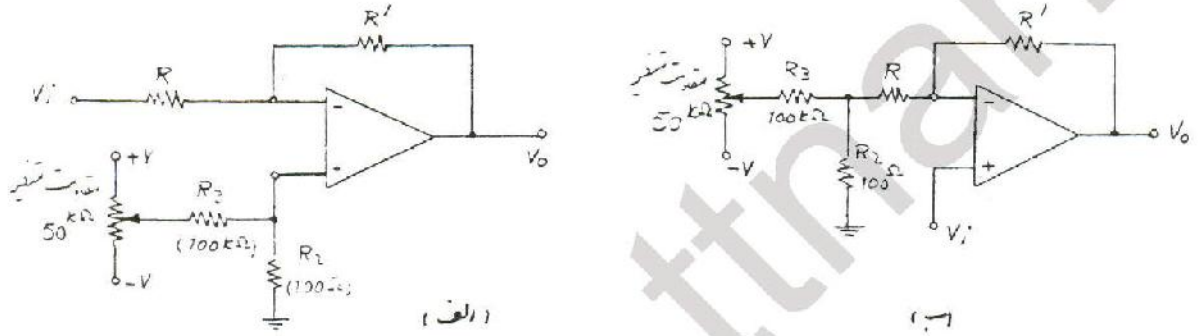
بدون در نظر گرفتن مدار داخلی تقویت کننده میزان میکنیم. مدار نشان داده شده در شکل الف ۲۶-۵ که ولتاژ کوچک

با ترمینال ورودی مثبت قرار میگیرد، اندازه میکند. در صورت استفاده از منابع تغذیه $\pm 15^{V}$ و $R_2 = 100^{\Omega}$ و $R_3 = 100^{k\Omega}$ برای یک مدار،

محدوده اک ولتاژ $\pm 15^{mV}$ خواهد بود $\pm V\,[R_2/(R_3+R_2)]$. این مدار، مداری مناسبی برای بایاس کردن تقویت کننده عملی

است، حتی در مواردی که عنصر فیدبک R' از یک خازن و یا عنصر غیرخطی استفاده شده باشد. اگر از OP AMP تقویت

تقویت کننده مثبت استفاده شود، در اینصورت مدار شکل ب ۲۶-۵ برای بایاس کردن ولتاژ آفست بکار میرود.



(الف) (ب)

شکل ۲۶-۵ : مدارهای عملی برای بایاس کردن ولتاژ آفست خروجی: الف) تقویت کننده عملیاتی منفی؛

ب) تقویت کننده عملیاتی مثبت. در ورودی مثبت OP AMP یک مقاومت $R_1 = R \| R'$ نیز قرار داده تا آفست خروجی توسط جریان بایاس کم شود (شکل ب ۲۵-۵).

۹-۵ : اندازه‌گیری پارامترهای تقویت کننده عملیاتی

در این قسمت به بررسی روشهای عملی اندازه‌گیری بعضی از پارامترهای مهم تقویت کننده عملیاتی میپردازیم. پارامترهای ویژه‌ای که

بررسی مشخصات عبارتند از (۱) ولتاژ آفست ورودی، (۲) جریان بایاس I_B و جریان آفست ورودی I_{io}، (۳) گین

ولتاژ حلقه باز A_V، (۴) نسبت رد حالت مشترک، (۵) سرعت چرخش. در مدارهای که در این قسمت بررسی

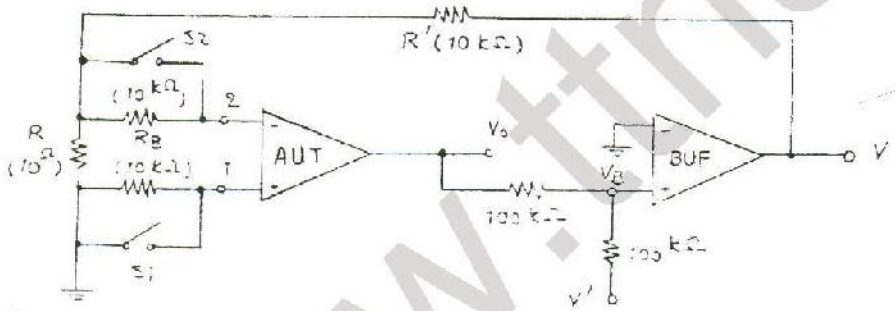
میشود، تقویت کننده عملیاتی در حلقه بسته کار میکند و آن را AUT (تقویت کننده تحت آزمایش[1]) مینامیم.

(1) amplifier under test

www.ttnar.ir

AUT ، تقویت کننده عملیاتی دیگری مثل BUF (بافر) نامیده میشود که مشخصات آن تقویت کننده (BUF) باعث بالا رفتن کمی حلقه باز شده و موجب میشود در نتیجه آن ولتاژ خروجی AUT ، دو برابر ولتاژ ورودی منظور شود. ولتاژ آفست ورودی بافر شکل ۵-۲۷ توسط مدار کمکی نشان داده شده در شکل ۵-۲۶ بالای میشود (در جهت مثبت). همچنین BUF در داخل حلقه فیدبک قرار میگیرد، لذا اختلاف پتانسیل بین ورودیهای آن صفر میباشد. با صرف نظر کردن از جریان بایس BUF، بعلت اینکه $V_B=0$ است، $V_o=-V'$ میشود. بنابراین، خروجی AUT همواره برابر $-V'$ میشود و مقدار آن توسط مدار کمکی با استفاده از یک منبع تغذیه خارجی هر مقدار دلخواهی میتواند بشود.

مدار نشان داده شده در شکل ۵-۲۷، در صورت عدم جریان سازی[1] صحیح ممکن است نوسان کند (به اکثر دستگاههای III مراجعه شود.). با قرار دادن یک خازن در دو سر R' میتوان حلقه را پایداری داد و جلوگیری از نوسان را نمود.



شکل ۵-۲۷ : سیستم اندازه گیری V_{io} ، I_B و $A_V=A_d$.

ولتاژ آفست ورودی V_{io}

در اندازه گیری این پارامتر $V'=0$ قرار داده میشود بطوریکه $V_o=0$ گردد. هردو کلید S1 و S2 بسته میشوند. با توجه به مدل مداری نشان داده شده در شکل ۵-۲۴، اگر $V_o=0$ شود، در اینصورت $V_i=0$ شده و V_{io} بین ترمینالهای ورودی مثبت و منفی ظاهر میشود. یا بعبارت دیگر، V_{io} تقویت کننده تست آزمایش (AUT) در دو سر مقاومت R قرار گرفته و جریان V_{io}/R برقرار شده در آن (در حقیقت بزرگتر از جریان بایس است) از مقاومت فیدبک R' نیز میگذرد. بنابراین

$$V=\frac{V_{io}}{R}(R+R')=1001V_{io}\approx 10^3 V_{io}\triangleq V_3 \qquad (۵-۳۵)$$

---

(۱) Compensation

اگر ولتاژ V_3 را جبر ولت اندازه گرفته شود در اینصورت مقدار آن، مقدار V_{io} را جبری میلی ولت نشان می‌دهد. دقت کنید در V_{io} را در مدارهای خروجی AUT صفر است. اندازه‌گیری در این شرایط منطبق بر تعریف ولتاژ آفست ورودی است.

نسبت رد منبع تغذیه را می‌توان با بکار اندازه‌گیری V_{io} برای دو مقدار ولتاژ تغذیه V_{CC} بدست آورد. در اینصورت PSRR را می‌توان از $\Delta V_{io}/\Delta V_{CC}$ تعیین نمود، در آن ΔV_{io} اختلاف دو ولتاژ آفست ورودی (منبع تغذیه) را نشان می‌دهد.

جریان بایاس ورودی

برای اندازه‌گیری این پارامتر، در مدار شکل ۵-۲۷، کلید S1 را باز کرده، کلید S2 را بسته و $V'=0$ قرار داده می‌شود. با توجه به شکل ۵-۲۴، ولتاژ دو سر مقاومت R در این حالت $V_{io} - R_B I_{B1}$ بوده و خواهیم داشت:

$$V = \frac{R+R'}{R}(V_{io} - R_B I_{B1}) \approx 10^3 (V_{io} - 10^4 I_{B1}) \triangleq V_4 \qquad (۵-۳۶)$$

با استفاده از روابط (۵-۳۵) و (۵-۳۶) می‌توان نوشت:

$$-I_{B1} = (V_4 - V_3)10^{-7} A = 100(V_4 - V_3)\ mA \qquad (۵-۳۷)$$

حال اگر کلید S_2 بسته، کلید S_1 باز گردد و $V'=0$ قرار داده شود، I_{B2} را می‌توان همین روش بدست آورد و مقدار $+I_{B2}$ را از رابطه (۵-۳۷) تعیین نمود. با استفاده از جریان‌های I_{B1} و I_{B2}، جریان بایاس از رابطه‌ی $I_B=\frac{1}{2}(I_{B1}+I_{B2})$ و جریان آفست از رابطه $I_{io} = I_{B1} - I_{B2}$ بدست می‌آید.

گین ولتاژ تفاضلی حلقه - باز A_{vd}

گین حلقه - باز بصورت نسبت ولتاژ خروجی به ولتاژ تفاضلی سیگنال ورودی تعریف می‌شود. اندازه‌گیری مستقیم A_{vd} در بسیاری از تقویت‌کننده‌ها، فوق العاده مشکل است. در این حالت به اثر ولتاژ آفست و جریان آفست ورودی در مدار حلقه - باز کاملاً توجه نمود، زیرا در غیر اینصورت دچار تقویت خیلی زیاد تقویت کننده شده و خروجی تقویت کننده به حالت اشباع می‌رود. اگر خروجی شخص، مثلاً 10^7 مورد نظر باشد، در اینصورت با فرض $A_d = 100{,}000$ جهت بهره ورودی کافی شده 0.1^{mV} می‌باشد. با چنین دامنه سیگنالی، ولتاژ نویز ایجاد مزاحمت می‌نماید. در این مشکلات را می‌توان با استفاده

www.tnar.ir

با استفاده از مدار شکل ۵-۲۷ برای اندازه‌گیری گین تفاضلی AUT آن را ببندید.

برای اندازه‌گیری A_U، کلیدهای S1 و S2 را بسته و ولتاژ V_i را روی مقدار مشخص مثلاً 10^{-7} قرار داده می‌شود. در این حالت $V_o = -V_i' = +10^{-7}$ می‌شود. چون مقاومت خروجی AUT در مقایسه با مقاومت بار $100\ k\Omega$ خیلی کوچک است، از دقت شکل ۵-۲۴، $A_U V_i = V_o$ می‌شود. ولتاژ دو سر مقاومت R در بین ترمینال ورودی AUT قرار دارد $V_i + V_{io}$ می‌گردد. بنابراین می‌توان نوشت:

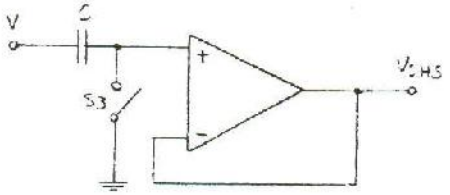
$$V = \frac{R + R'}{R}(V_{io} + V_i) \approx 10^3 \left(V_{io} + \frac{V_o}{A_U}\right) \triangleq V_5 \qquad (۵-۳۸)$$

با کم کردن رابطه (۵-۳۵) از رابطه (۵-۳۸) خواهیم داشت (زیرا $V_o = 10^{-7}$):

$$A_U = \frac{10^3 V_o}{V_5 - V_3} = \frac{10^4}{V_5 - V_3} \qquad (۵-۳۹)$$

اگر V_i' را $+10^{-7}$ تنظیم کنیم و آزمایش فوق را تکرار نماییم، در این صورت A_U را با $V_o = -10^{-7}$ بدست می‌آید. اگر ولتاژ گین A_V (دوبار) مورد نظر باشد، در این صورت با مقاومت بار R_L بین V_o و زمین قرار داده شود و سپس اندازه‌گیری تکرار می‌گردد.

با $A_U = 100{,}000$، $V_5 - V_3 = 0.1^{V}$ می‌شود و به این ترتیب دقت خیلی کمی در اندازه‌گیری حاصل می‌شود، زیرا مخرج رابطه (۵-۳۹) تفاضل دو عدد نزدیک و تقریباً مساوی می‌باشد. این اشکال را می‌توان به ترتیب زیر از بین برد. تقاضای لازم در رابطه (۵-۳۹) و همچنین رابطه (۵-۳۷) را می‌توان توسط الکترونیکی توسط مدارشان داده شده در شکل ۵-۲۸ انجام داد. OP AMP بکار رفته در این مدار یک تقویت کننده مثبت با گین واحد می‌باشد (شکل ۵-۴ با $Z = \infty$ و $Z' = 0$) در دامنه‌ی ورودی خیلی زیادی است. خازن C مقدار ولتاژ اندازه‌گیری شده V_3 را نگه می‌دارد. در ورودی این مدار [در ترکیب



شکل ۵-۲۸، یک سیستم تفریق کننده - نگهدارنده‌ی نمونه[1]

SHS[1] نمونه شده] خروجی V در مدار BUF شکل ۵-۲۷ است. روش اندازه‌گیری بصورت زیر می‌باشد: کلیدهای

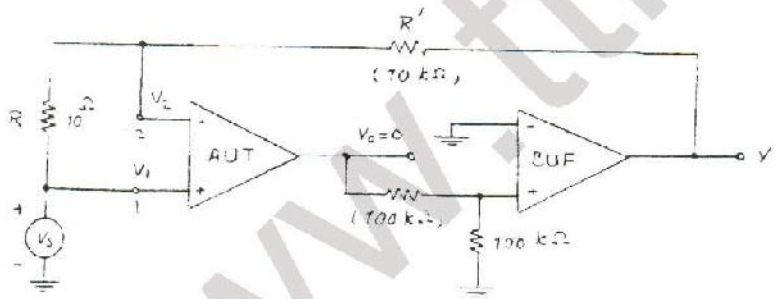
(1) Sample - hold subtract

S_3 ، S_2 ، S_1 را بسته و $V'=0$ قرار داده مرتفع ، ولتمتر را بین $V=V_3$ در خازن C (به کیفیت - بالا) نگهداشته مرتفع . حال S_3 را باز کرده و روش گفته شده فوق را در مورد اندازه‌گیری A_{VD} (یا I_{B1}) دنبال می‌نمائیم . در اینحالت V برابر V_5 (یا V_4) شده و $V_{3HS}=V_5-V_3$ (یا V_4-V_3) مرتفع .

نسبت رد حالت - مشترک

این نسبت توسط رابطه (۵-۱۱) تعریف مرتفع ، که در آن A_d گین تفاضلی و A_c گین حالت مشترک می‌باشد . برای اندازه‌گیری این پارامتر در مدار شکل ۵-۲۷ کلیدهای S_1 و S_2 بسته ، $V'=0$ قرار داده شده و کمک‌گیرنده V_3 بین ورودی مثبت و زمین وصل مرتفع . چنین مداری در شکل ۵-۲۹ نشان داده شده است . با عمل رابطه (۵-۹) بهر AUT در حالت $V_o=0$ داریم :

$$V_o = A_d V_d + A_c V_c = 0 \qquad (۵-۴۰)$$



شکل ۵-۲۹ : اندازه‌گیری نسبت رد حالت مشترک $\rho=|A_d/A_c|$. AUT

برای بدست آوردن V_3 و V_d ابتدا V_1 و V_2 را برای مدار شکل ۵-۲۹ تعیین می‌نمائیم . واضح است که $V_3=V_1$ بوده و با استفاده از جمع آثار خواهیم داشت : (با در نظر گرفتن $R' \gg R$)

$$V_2 = V_3 \frac{R'}{R+R'} + V \frac{R}{R+R'} \approx V_3 + V \frac{R}{R'} \qquad (۵-۴۱)$$

ولتاژ تفاضلی V_d ، ولتاژ V_1 - در سرتاسر R_i می‌باشد . اگر ولتاژ افست ورودی (شکل ۵-۲۴) را در نظر گرفته و از روابط (۵-۴۱) و (۵-۴۵) ، با در نظر گرفتن $R' \gg R$ استفاده نمائیم خواهیم داشت :

$$V_d = V_1 - V_2 - V_{io} = -\frac{VR}{R'} - V_{io} = -\frac{R}{R'}(V+V_3) \qquad (۵-۴۲)$$

۱۱۵

و

$$V_C = \frac{1}{2}(V_1 + V_2) = V_S + \frac{VR}{2R'} \qquad (۵-۴۳)$$

با قرار دادن روابط (۵-۴۲) و (۵-۴۳) در رابطه (۵-۴۰) بدست می‌آید:

$$-A_d \frac{R}{R'}(V + V_3) + A_c\left(V_S + \frac{VR}{2R'}\right) = 0 \qquad (۵-۴۴)$$

با فرض اینکه $A_d \gg A_c$ می‌باشد، لذا از جمله دوم این رابطه می‌توان در برابر جمله اول صرف نظر کرد. بنابراین اگر مقدار اندازه‌گیری شده‌ی V_6 را با V مشخص نمائیم، خواهیم داشت:

$$\beta \frac{R}{R'}(V_6 + V_3) = V_S \qquad (۵-۴۵)$$

برای $\beta = 10^5$، $R/R' = 10^{-3}$، و $V_S = 10^{V}$ مقدار $V_6 + V_3 = 0.1^{V}$ می‌شود. برای $V_{10} = 5^{mV}$، $V_3 = 5^{V}$ می‌باشد. بنابراین $V_6 = -4.9^{V}$ بوده و در اثر اندازه‌گیری حتی با دستگاه نسبتاً بزرگ و دقیق، امکان $|V_6|$ و $|V_3|$ از هم کم می‌شوند، که باعث خطای زیاد خواهد شد. این مشکل را می‌توان با تغییر ورودی به مقدار معلوم V_S' و اندازه‌گیری مقدار جدید V، یعنی V_6' برطرف نمود. در این صورت طبق رابطه (۵-۴۵)، خواهیم داشت:

$$\beta \frac{R}{R'}(V_6' + V_3) = V_S' \qquad (۵-۴۶)$$

کم کردن رابطه (۵-۴۵) از رابطه (۵-۴۶)، V_3 را حذف کرده و نتیجه می‌دهد:

$$\beta = \frac{R'}{R}\,\frac{V_S' - V_S}{V_6' - V_6} \qquad (۵-۴۷)$$

اگر $V_S' = 5^{V}$، $V_S = -5^{V}$، $\beta = 10^5$، و $R'/R = 10^3$ باشد، در این صورت $V_6' - V_6 = 0.1^{V}$ خواهد شد. البته، چنین تفاضلی را می‌توان بطور الکترونیکی توسط مدار SHS نشان داده در شکل ۵-۲۸ بدست آورد. برای اندازه‌گیری V_6 کلید S_3 را بسته و آنرا برای اندازه‌گیری V_6' باز می‌نمائیم.

www.ttnar.ir

سرعت چرخش

همانطوری که در قسمت ۸-۵ تعریف شد، حداکثر میزان تغییر ولتاژ خروجی که می‌توان ایجاد کند، سرعت چرخش نامیده می‌شود. این میزان (dV_o/dt) را می‌توان توسط مدار تقویت کننده مشخص نشان داده شده در شکل ۵-۴ با $Z=\infty$ و $Z'=0$ اندازه گرفت. برای این مدار معمولاً بزرگترین حالت برای این پارامتر می‌باشد. اگر تقویت کننده دارای یک ورودی متفاوت باشد، در اینصورت از مدار شکل الف ۵-۲، با $Z=R=1^{k}$ و $Z'=R'=10^{k\Omega}$ استفاده می‌شود. ورودی V_s یک موج مربعی فرکانس بالا انتخاب شده، و شیب لبه بالارونده و پائین رونده خروجی را نسبت به زمان اندازه گرفته می‌شود. معمولاً کندترین این شیب‌ها را به عنوان سرعت چرخش عنصر در نظر می‌گیرند.

www.ttnar.ir

فصل ۶

کاربردهای تقویت کننده های عملیاتی

۶-۱ : مقدمه

با استفاده از op AMP تقریبا یک بلوک سازنده ایده آل برای مدارهای مختلف تنها می (خطی، غیرخطی) طراحی شده.

با استفاده از این IC و تعدادی المنت دیگر می توان مدارهای خطی زیر را بدون کاربرد op AMP بررسی کرد: آنالوگ کامپیوتر[1] (کامپیوتر تناظری)، مبدلهای ولتاژ به جریان[2] و جریان به ولتاژ[3]، تقویت کننده های dc ابزار دقیق[4]، ولتاژ مرجع[5].

سیستمهای غیرخطی op AMP در یک قسمت مدار وارد می شود از: مبدلهای ac/dc دقیق[6]، تقویت کننده لگاریتمی[7].

۶-۲ : کاربردهای اساسی تقویت کننده ی عملیاتی

یک op AMP ایده آل می تواند برای انجام بسیاری از عملیات ریاضی بکار رود. و چند تقویت کننده عملیاتی از همین مدارهای مشخص

---

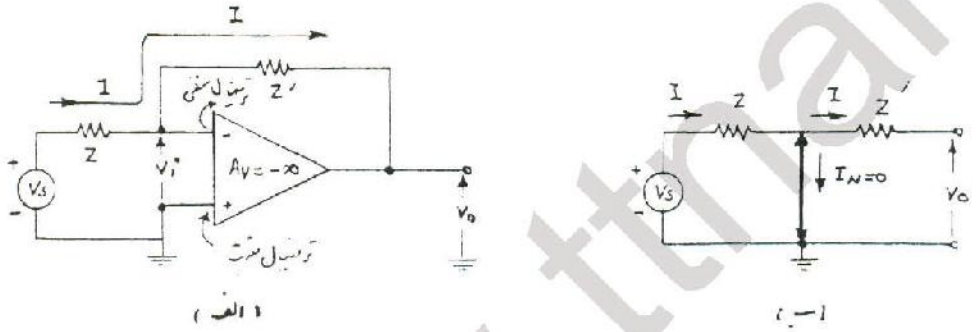
(۱) analog computer
(۲) voltage - to - current converter
(۳) current - to - voltage converter
(۴) dc instrumentation amplifier
(۵) voltage [illegible]
(۶) precision ac/dc [illegible]
(۷) logarithmic amplifier

www.tnar.ir

چنین کاربرد op AMP دیگر تحت بررسی مستقیم . تقویت کننده عملیاتی ایده‌آل شکل الف ۲-۵ یا در شکل الف ۱-۶ نیز تکرار شده است ، در نظر میگیریم . میدانیم در (قسمت ۲-۵) مدار معادل چنین تقویت کننده‌ای در شکل ب ۱-۶ نشان داده شده ، دارای امپدانس ورودی بینهایت (هیچ جریانی نمیکشد) ، و امپدانس خروجی صفر است . یک مدار از رابطه (۱-۵) بدست میآید ، یعنی :

$$A_{VF} = \frac{V_o}{V_S} = -\frac{Z'}{Z} \qquad (۶-۱)$$

براساس این رابطه میتوان مدار ساده از op AMP بعنوان یک معکوس کننده تک‌بهره[1] ، یک تغییر دهنده مقیاس[2] ، یک تغییر دهنده فاز[3] و همچنین یک جمع کننده استفاده نمود .



شکل ۱-۶ : الف) تقویت کننده عملیاتی منفی با فیدبک ولتاژ سوازی ؛ ب) مدار معادل برای op AMP .

تغییر دهنده‌ی علامت[4] ، یا معکوس کننده

اگر $Z = Z'$ باشد (در شکل ۱-۶) در اینصورت $A_{VF} = -1$ است و علامت سیگنال ورودی در خروجی تغییر خواهد کرد . بنابراین مدار از نظر یک تغییر دهنده فاز عمل میکند . اگر دو تقویت کننده مشابه فوق استفاده شود ، در اینصورت خروجی طبقه دوم برابر سیگنال ورودی بدون تغییر علامت خواهد بود . بنابراین خروجی در طبقه اول هم با ورودی مخالف میباشد . چنین سیستمی که تقویت کننده با فاز یکسان[5] خواهد بود .

تغییر دهنده‌ی مقیاس

اگر نسبت $k = \frac{Z'}{Z}$ یک عدد مثبت ثابت باشد ، در اینصورت $A_{VF} = -k$ است و دستیابی مدار معکوس کننده ولتاژ ساده‌ای در

---

(1) analog inverter
(2) Scale changer
(3) phase shifter
(4) Sign changer
(5) paraphase amplifier

www.tmar.ir

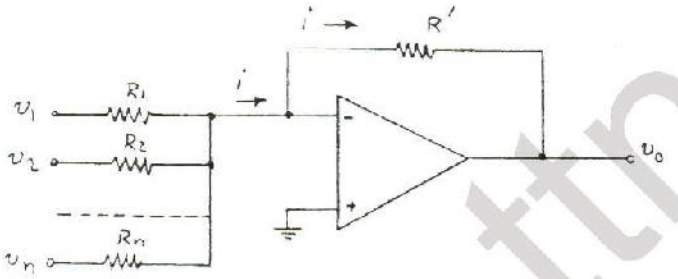
ضریب k - ضرب بخش . معمولاً با انتخاب چنین ضرایبی با اندازه مقاومت S و نقش بین Z و Z' آنرا ضرب بخش .

انتقال دهنده‌ی فاز

فرض میکنیم در مقادیر Z و Z' بجمدگی یا ایجاد و دارای مقاومت باشد . در چنین حالتی تقویت کننده عملیاتی دارای یک ولتاژ ورودی سینوسی را میتواند تغییر دهد و حالتی در مقادیر دامنه آن هیچ تغییری نداد . بدان وسیله میتوان هر انتقال فاز را از 0 تا 360° (یا $\pm 180^\circ$) ایجاد کرد .

تقویت کننده‌ی مجموع یا جمع کننده[1]

با استفاده از مدار نشان داده شده در شکل ۲-۶ میتوان ولتاژ خروجی را بصورت ترکیب خطی از سیگنالهای ورودی بدست آورد .



شکل ۲-۶ : جمع کننده معکوس عملیاتی ، یا تقویت کننده مجموع .

چنین در مدار OP AMP یک ایدئال جریان ورودی صفر است . لذا

$$i = \frac{v_1}{R_1} + \frac{v_2}{R_2} + \cdots + \frac{v_n}{R_n}$$

$$v_o = -R'i = -\left(\frac{R'}{R_1}v_1 + \frac{R'}{R_2}v_2 + \cdots + \frac{R'}{R_n}v_n\right) \qquad (\text{الف } ۲\text{-}۶)$$

اگر $R_1 = R_2 = \cdots = R_n$ باشد ، در اینصورت خواهیم داشت :

$$v_o = -\frac{R'}{R_1}(v_1 + v_2 + \cdots + v_n) \qquad (\text{ب } ۲\text{-}۶)$$

مدار ولتاژ خروجی متناسب با مجموع ورودی‌ها خواهد شد .

---

[1] Adder or summing amplifier

www.ttnar.ir

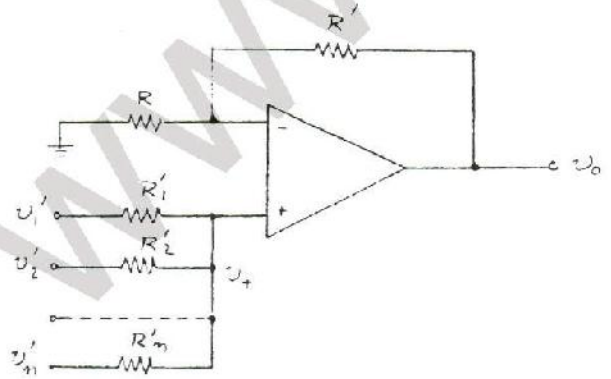
البته می‌توان از روشهای دیگری نیز برای ترکیب سیگنالها استفاده نمود. مزیت روش بکار برده شده در این است که در صورت اضافه شدن ورودی‌های بیشتر تنها باید یک مقاومت به ازای هر ورودی اضافه نمود. به علت گین زیاد تقویت کننده، خروجی تنها به مقاومت‌های وابسته به ورودی‌ها بستگی دارد و تأثیر منابع ورودی بر یکدیگر کم می‌باشد.

جمع کننده مثبت (غیر معکوس)[1]

با استفاده از تقویت کننده مثبت می‌توان یک جمع کننده مثبت از ترکیب خطی از ورودی‌ها بدست آورد که در آن علامت ورودی‌ها تغییر نمی‌کند. چنین جمع کننده‌ای در شکل ۳-۶ نشان داده شده است. با استفاده از رابطه (۴-۵) خروجی تقویت کننده بصورت زیر خواهد بود:

$$v_o = \left(1 + \frac{R'}{R}\right) v_+ = \left(\frac{R+R'}{R}\right) v_+ \qquad (۶-۵)$$

در رابطه فوق v_+ ترمینال مثبت را می‌توان با استفاده از جمع آثار بدست آورد. بنابراین سهم v'_2 در v_+ بصورت $v'_2 R'_{P_2}/(R'_2 + R'_{P_2})$ می‌باشد که در آن R'_{P_2} ترکیب موازی تمامی مقاومت‌ها به ترمینال مثبت وصل شده، بجز R'_2 می‌باشد؛ یعنی: $R'_{P_2} = R'_1 \| R'_3 \| R'_4 \| \cdots \| R'_n$.



شکل ۶-۳، یک جمع کننده مثبت.

اگر همه n مقاومت با یکدیگر برابر بوده و مساوی R'_2 باشند، خواهیم داشت:

$$\frac{R'_{P_2}}{R'_2 + R'_{P_2}} = \frac{R'_2/(n-1)}{R'_2 + R'_2/(n-1)} = \frac{1}{n} \qquad (۶-۴)$$

(1) noninverting Summing (adder)

www.tnar.ir

$$v_+ = \frac{1}{m}\left(v'_1 + v'_2 + \cdots + v'_m\right) \qquad (۶-۵)$$

روابط لازم با استفاده از روابط (۶-۴) و (۶-۵) مستقیماً بدست آورد.

با قرارداد m ورودی نشان داده شده در شکل ۶-۲ به سمت v'_1 ولتاژ مرجع بین مقاومت R در شکل ۶-۳ که عضو جمع و تفریق کننده است به طور همزمان اعمال داد. بنابراین مستقیماً از جمع آثار ولتاژ خروجی در سیم حرکت ورودی v'_1 بدست آورد. باید توجه داشت که هنگام بررسی اثر هر کدام از ولتاژهای v'_1 و v'_2 و ... و v'_m ورودی مثبت فقط مؤثر است و بقیه ورودی‌ها (اگر از خود حرکت باشند) باید اتصال کوتاه شوند. همین ترتیب هنگام بررسی اثر هر کدام از ولتاژهای v'_1 و v'_2 و ... و v'_m مقاومت R در شکل ۶-۴ ترکیب موازی R_1 و R_2 و ... و R_m می‌شود.

مبدل ولتاژ - به - جریان (تقویت‌کننده‌ی بدون اتصال)

غالباً لازم است که یک ولتاژ سیگنال یک جریان متناسب تأمین می‌شود، تبدیل شود. به عنوان مثال، این عمل در تحریک سیم‌پیچ‌های حرکت لازم است. اگر اتصال بار زمین نباشد (اگر به صورت شناور[1] باشد) می‌توان از مدار ساده‌ی شکل ۶-۵ استفاده کرد که در آن R به اتصال بار Z_L قرار داده می‌شود. این مدار یک مدار عالی مبدل ولتاژ - به - جریان می‌باشد. ولتاژ ورودی مشخص $v_1 = v_s(t)$، جریان بار Z_L بصورت زیر خواهد بود:

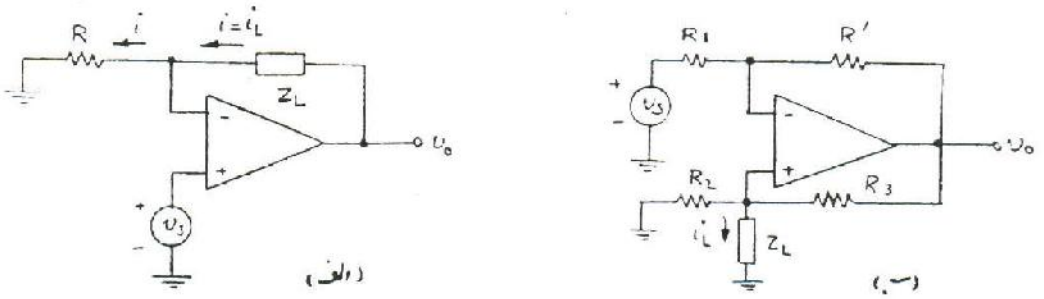
$$i_L = \frac{v_s(t)}{R_1} \qquad (۶-۶)$$

مقاومت کننده‌ی جریان، و البته مقدار Z_L نیست، زیرا در ورودی Op AMP که زمین مجازی وجود دارد. جریان گذرنده از منبع سیگنال و بار یکسان می‌باشد، بار منبع سیگنال v_s نادیده گرفته می‌شود. اگر از تقویت کننده شکل ۶-۴ برای این منظور استفاده شود، جریان کشیده شده از منبع سیگنال خیلی کم خواهد بود، زیرا امپدانس ورودی مشاهده شده از ترمینال مثبت خیلی زیاد می‌باشد.

اگر که سیم بار Z_L زمین باشد، در این صورت می‌توان از مدار شکل ۶-۴ استفاده نمود. می‌توان نشان داد که اگر

---

(۱) Floating



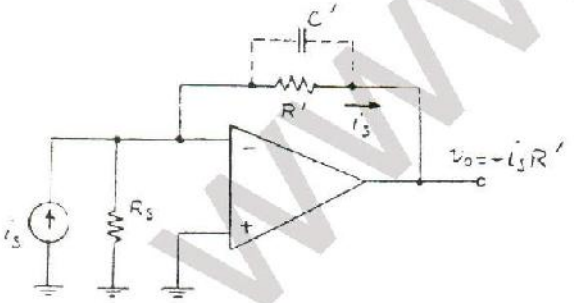
شکل ٦-٤ : مدل ولتاژ ـ به ـ جریان برای الف) بازشده و ب) بارگیری شده .

بشرط اینکه $R_3/R_2 = R'/R_1$ باشد، نتیجه داشت :

$$i_L(t) = -\frac{v_s(t)}{R_2} \qquad (٦-٧)$$

مدل جریان ـ به ـ ولتاژ (تقویت‌کننده‌ی مقاومت انتقالی)

جریان خروجی از یک فوتوسل[1] و خروجی تقویت‌کننده لوله‌ی پرتو منفرز[2] معمولاً از مقاومت بار مرجع می‌شود . مدار نشان داده شده در شکل ٦-٥ یک تقویت‌کننده عملیاتی را در حالت مدل جریان ـ به ـ ولتاژ نشان می‌دهد . علت وجود این نام برای دو ورودی تقویت‌کننده، جریان i_s صفر فرض شده و آن در مقاومت فیدبک R' برقرار می‌شود . بنابراین ولتاژ خروجی برابر $v_o = -i_s R'$ خواهد شد .



شکل ٦-٥ : مدل جریان ـ به ـ ولتاژ .

باید خاطرنشان ساخت در حد بالای جریان اندازه‌گیری شده توسط این مدار، توسط جریان بایاس ورودی منفرز تعیین می‌شود . برای کاهش نوسانات بالا و برای جلوگیری از اشباع نوسان‌ساز این تقویت‌کننده معمولاً یک خازن (C') به مقاومت R' موازی می‌شود . مدل جریان ـ به ـ ولتاژ یک وسیله اندازه‌گیری جریان عالی است ، زیرا این مدار آن‌چنان است که افت ولتاژ دو سر آن صفر است .

ولتاژ فلوور DC

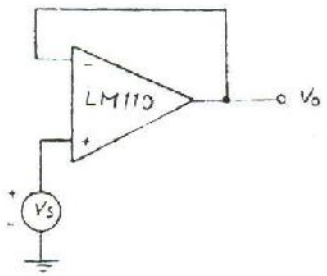
ترکیب سلکتور نشان داده شده در شکل ٦-٦ یک ولتاژ فلوور ایده‌آل را نشان می‌دهد . به علت اینکه دو سر آن (الکترونیکی)

---

1) photocell

2) photomultiplier

همچنین گسسته شده اند ، لذا $V_o = V_s$ لوده و خروجی ورودی را دنبال می کند . LM110 (ساخت شرکت نیمه رسانا) مخصوصاً بعنوان ولتاژ تغذیه طرح شده . تغذیه در خروجی آن طوری داخلی به ورودی متصل شده است . این IC دارای امپدانس ورودی خیلی زیاد ($10^{6}\,M\Omega$) ، جریان ورودی خیلی کم ($1\,MA$) ، مقاومت خروجی خیلی کم ($0.75\,\Omega$) ، بهای



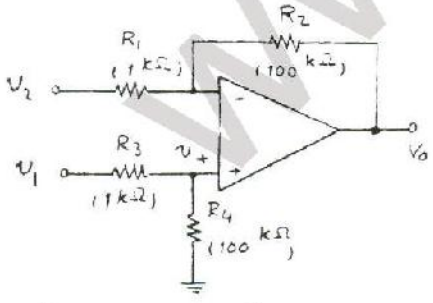
شکل ۶-۲ : یک مدار ولتاژ تغذیه $V_o = V_s$.

باند $10\,MHz$ ، و گین ولتاژ 0.9997 می باشد . اگر مقاومت منبع خیلی کم باشد ، در بعضی از این مدارها ممکن است به اوسیلاسیون منجر شود . بهمین علت لازم است در یک مقاومت $10\,k\Omega$ بمنبع تغذیه سری قرار داده شود .

۳-۶ : تقویت کننده های تفاضلی (ابزار دقیق)

تقویت کننده ابزار دقیق ، ورودی تفاضلی و خروجی منفرد غیب برای تقویت کردن سیگنال از یک مبدل در یک پارچه فیزیکی و تغییرات آنرا بصورت یک سیگنال الکتریکی درمی آورد ، بکار میرود . از این مبدل بعنوان فشار[1] ، ترموکوپل[2] و غیره میتوان بعنوان مبدل نام برد . مدارشان داده شده در شکل ۶-۷ یک مدار خیلی ساده متشکل از یک OP AMP میباشد . ولتاژ خروجی V_o از جمع آثار استفاده میکنیم . اگر V_1 را مساوی صفر قرار داده و از جریان ورودی پایه صرف نظر کنیم ، ولتاژ v_+ در ترمینال مثبت صفر بوده و تقویت کننده بصورت تقویت کننده منفرد استاندارد درمیآید . بنابراین $V_o = -(R_2/R_1)V_2$ خواهد شد . از طرف دیگر ، هنگامیکه $V_2 = 0$ قرار داده شود ، در اینصورت مقدار v_+ برابر $[R_4/(R_3+R_4)]V_1$ شده و مقدار V_o از رابطه (۳-۶) بدست خواهد آمد . با استفاده از جمع آثار داریم :

$$V_o = -\frac{R_2 V_2}{R_1} + \frac{R_4}{R_3+R_4}\,\frac{R_1+R_2}{R_1}\,V_1$$



شکل ۶-۷ : تقویت کننده تفاضلی با استفاده از یک OP AMP ؛ ولتاژ OFF SET را میتوان توسط شبکه پتانسیل داده شده در شکل ۶-۲۵ a متعادل نمود . در اینجا R_2 شکل مرکب بوده بین انتهای R_4 و زمین (در شکل ۶-۷) قرار گیرد .

---

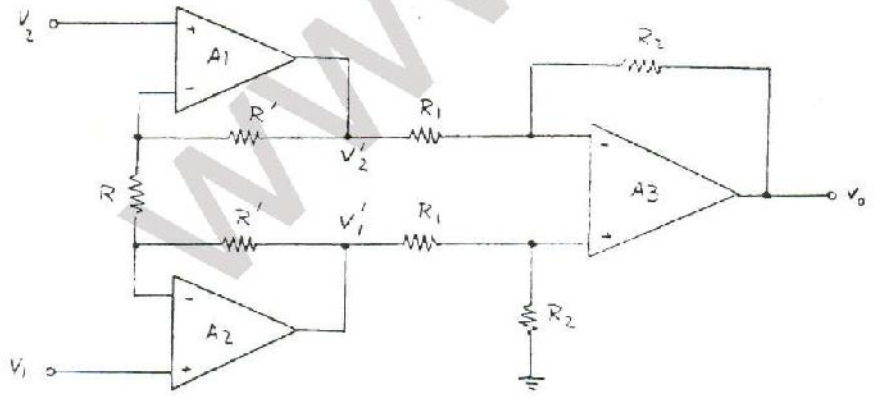
1) Strain-gauge bridges 2) Thermocouples

$$V_o = -\frac{R_2}{R_1}\left[V_2 - \frac{1}{R_3/R_4+1}\left(\frac{R_1}{R_2}+1\right)V_1\right] \qquad (۶-۸)$$

اگر $R_1/R_2 = R_3/R_4$ باشد، رابطه‌ی تفاضلی خواهیم داشت:

$$V_o = \frac{R_2}{R_1}(V_1 - V_2) \qquad (۶-۹)$$

اگر منابع سیگنال‌های V_1 و V_2 ترتیب دارای مقاومت داخلی R_{S_1} و R_{S_2} باشند آن مقاومت‌ها را باید به ترتیب به R_3 و R_1 اضافه نمود. ملاحظه می‌شود در منبع سیگنال V_1 مقاومت $R_3+R_4 = 101\ k\Omega$ را در مقابل خواهد داشت. اگر $V_1=0$ باشد، امپدانس ورودی معکوس دارای تقویت صفر ایده‌آل و مقاومت داخلی منبع سیگنال V_2، $R_1 = 1\ k\Omega$ خواهد بود. اگرچه این بار برای سیگنال، بار زیادی (مقاومت بالایی) باشد امپدانس ورودی برای هرکدام از ورودی‌های شکل ۶-۷ از یک بافر با مقاومت زیاد استفاده نمود. چنین سیستمی در شکل ۶-۸ با OP AMP نشان داده شده است که به عنوان یک تقویت‌کننده ابزار دقیق dc با امپدانس ورودی خیلی زیاد و نسبت رد حالت مشترک خوب نگاه می‌شود. (چهار روش توانه، می‌توان 2، 3 یا 4 OP AMP تراشه‌دار را در این ترکیب از نظر اقتصادی نیز مقرون به صرفه است.)



شکل ۶-۸ یک تقویت‌کننده ابزار دقیق اصلاح شده.

به راحتی می‌توان نشان داد که بین بافر A1 و بافر A2 برای ولتاژ حالت مشترک وجود ندارد و برای یک سیگنال تفاضلی، زیاد خواهد بود. به علت اینکه بین ترمینال‌های ورودی هرکدام از بافرها، ولتاژ صفر است، تمام ولتاژ V_2 افتاده در سیگنال بالایی مقاومت R_2، آن را خواهد بود. اگر سیگنال حالت مشترک را در نظر بگیریم، $V_1 = V_2$ افتاده در دو سر R_2 صفر خواهد شد. بنابراین امپدانس‌های

www.tmar.ir

R و R' جریان را مختل نخواهد ساخت. نتیجتاً $V_2' = V_2$ و $V_1' = V_1$ لوده و بنابراین تقویت کننده ابزار دقیق همان

کل. زمانی که $V_1 \neq V_2$ باشد، در واقع مقاومت اگر R و R' جریان برقرار شده و $V_2' - V_1' > V_2 - V_1$ میشود.

بنابراین گین تفاضلی و CMRR سیستم دو طبقه است - مدار که طبق شکل ۶-۷ افزایش خواهد یافت. با در نظر گرفتن چنین

تجزیه و تحلیل مربوط به دست آورد:

$$V_o = \left(1 + \frac{2R'}{R}\right) \frac{R_2}{R_1} (V_1 - V_2) \qquad (۶-۱۰)$$

دقت کنید در رابطه بالا که مقاومت تغییرپذیر R مربوط گین تفاضلی آن تقویت کننده را تغییر داد.

سیستم در شکل A_1 و A_2، R و R' می‌باشد تقویت کننده ای با دو خروجی[1] (یک تقویت کننده با خروجی تفاضلی[2])

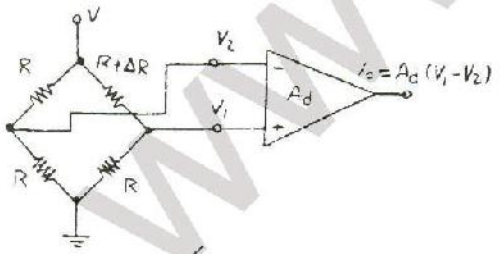
می‌باشد. واضح است در این حالت $V_2' - V_1' = \left(1 + \frac{2R'}{R}\right)(V_2 - V_1)$ خواهد بود.

تقویت کننده پل[3]

تقویت کننده تفاضلی اغلب برای تقویت کردن خروجی یک مبدل اندازه، نظیر شکل ۶-۹ بکار می‌رود. به طور عادی، عناصر

شاخه ها دارای مقاومت یک اهم می‌باشد. در یکی از شاخه ها این مقاومت قرار داده شده می‌تواند به مقدار $R + \Delta R$ تغییر یابد. این

تغییرات می‌تواند توسط دما، جریان، فشار و یا سایر پارامترهای فیزیکی صورت گیرد.



شکل ۶-۹: تقویت کننده ابزار تفاضلی

فقط از نکات کلیدی این سیستم اندازه گیری نمی تغییرات مقاومت δ

در شاخه فعال یعنی $\delta = \frac{\Delta R}{R}$ می‌باشد.

برای چنین مداری می‌توان نشان داد که ولتاژ خروجی

V_o از رابطه زیر بدست می‌آید:

$$V_o = -\frac{A_d V}{4} \cdot \frac{\delta}{1 + \delta/2} \qquad (۶-۱۱)$$

زمانی که تغییرات R کم باشد ($\delta \ll 1$) در اینصورت رابطه (۶-۱۱) تقریب زیر در می‌آید:

---

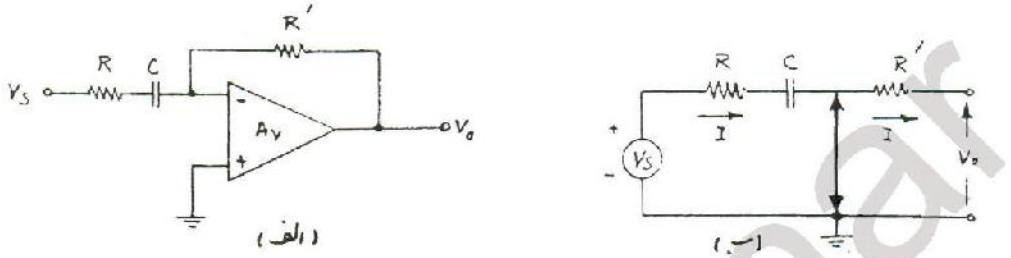
1) double - ended 2) differential - output amplifier 3) bridge amplifier

www.ttnar.ir

$$V_o = -\frac{A_d V}{4} \delta \qquad (۶-۱۳)$$

۶-۴ : تقویت‌کننده کوپلاژ - AC

مدارهایی از نوع تقویت‌کننده کوپلاژ AC بوده و در ورودی سیگنال dc (مولفه dc صفر) وارد خروجی ظاهر نمی‌شود. یک مدار خطی ساده و پایدار در شکل الف ۶-۱۰ نشان داده شده است که در آن مقاومت C از عبور جریان dc در ورودی جلوگیری کرده و همراه با مقاومت R فرکانس 3dB کم تقویت‌کننده را تعیین می‌نماید.



شکل ۶-۱۰ : الف) تقویت‌کننده فیدبک با کوپلاژ - ac ؛ ب) مدار معادل با فرض $|A_V| = \infty$.

با استفاده از مدار معادل نشان داده شده در شکل ب ۶-۱۰ مستقیماً ولتاژ خروجی V_o را می‌توان با صرف‌نظر از مقاومت محدود کننده آورد (در شکل مزبور علت وجود این مقاومت را نشان دهید).

$$V_o = -IR' = -\frac{V_S}{R + 1/sC} R'$$

و

$$A_{Vf} = \frac{V_o}{V_S} = -\frac{R'}{R} \cdot \frac{s}{s + 1/RC} \qquad (۶-۱۴)$$

با توجه به رابطه (۶-۱۴) حد خط مرزی در فرکانس 3dB پایین از رابطه زیر بدست می‌آید :

$$f_L = \frac{1}{2\pi RC} \qquad (۶-۱۵)$$

بالای فرکانس بالا، از روی مشخصات فرکانسی تقویت‌کننده عملیاتی (A_V) و مقدار فیدبک ولتاژ، می‌توان حد مرزی را تعیین نمود (*).

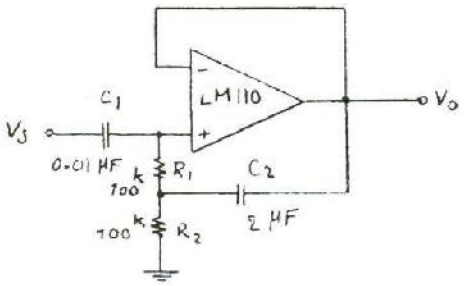
با استفاده از رابطه (۶-۱) دامنه تقویت وسط باند بصورت $A_{Vf} = -R'/R$ بدست می‌آید.

(*) به کتاب دانیل III مراجعه شود.

www.tinar.ir

ولتاژ فلوور AC

ولتاژ فلوور ac به‌عنوان بافر امپدانس، یعنی برای اتصال منبع سیگنال با مقاومت داخلی زیاد به یک بار با امپدانس کم، در امکان است مفید باشد، نظیر مرجع . شکل ۶-۱۱ یک ولتاژ فلوور ac خیلی با امپدانس ورودی خیلی زیاد را نشان می‌دهد. در آن از تقویت کننده عملیاتی LM110 استفاده شده است . فرض می‌شود خازنهای C_1 و C_2 در تمام فرکانسهای کار مدار، اتصال کوتاه باشند .



شکل ۶-۱۱ : ولتاژ فلوور ac .

از مقاومت‌های R_1 و R_2 به‌عنوان مدار گردانندهٔ RC و برگرداننده‌ی سر جریان برای جریان ورودی dc (به ورودی مثبت) استفاده شده است . در صورت عدم خازن لوث استاتیک C_2 ، امپدانس ورودی دیده شده برای منبع سیگنال ac ، $R_1+R_2 = 200\ k\Omega$ خواهد بود . مشخصه LM110 به صورت یک ولتاژ فلوور ثبت شده است، لیکن ولتاژ بین جریان و ترمینال مثبت آن خیلی نزدیک واحد می‌باشد (0.9997) . بنابراین با توجه به قضیه میلر ، امپدانس ورودی مشاهده شده توسط منبع ، تقریباً $R_1/(1-A_V)$ خواهد شد . مقدار اندازه‌گیری شده برای امپدانس ورودی مدار در 100 Hz ، 12.5 MHz می‌باشد در حدود 1 kHz به مقدار 117 MHz و در 10 kHz به مقدار 322 MΩ افزایش می‌یابد .

۶-۵ : انتگرال‌گیری و مشتق‌گیری تناسبی[1]

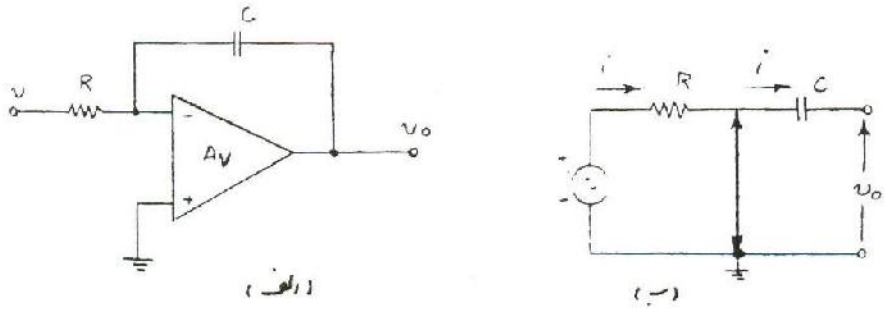
انتگرال‌گیر تناسبی وسیله‌ی است که کاربرد آن در تمام جوامع به تولید و پالایش[2] سیگنال‌ها تناسبی می‌باشد، اما پیچیده می‌باشد . با توجه به شکل ۶-۱ اگر یکی از Z ها مقاومت R و دیگری Z از یک خازن C استفاده شود به صورت شکل ۶-۱۲ نتیجه می‌شود که می‌توان نشان داد که این مدار می‌تواند عمل انتگرال‌گیری ریاضی را انجام دهد . ورودی این مدار می‌تواند یک سیگنال غیرسینوسی هم باشد و به همین علت آن را به حالت کلی با علامت $v = v(t)$ نشان می‌دهیم . (برای سادگی، علامت v را بدون آرگومان s استفاده می‌کنیم .) در شکل ۶-۱۲ مقاومت ورودی نشان دهنده‌ی امپدانس ورودی مدار می‌باشد . بنابراین $i = v/R$ را به دست می‌آوریم :

$$v_o = -\frac{1}{C}\int i\,dt = -\frac{1}{RC}\int v\,dt \qquad (۶-۱۵)$$

---

(1) analog integration and differentation (2) processing

www.tnar.ir



شکل ۱۲-۶ : الف) انتگرال گیر عملیاتی ؛ ب) مدار معادل برای یک انتگرال گیر ایده‌آل .

ملاحظه می‌شود که ولتاژ خروجی تقویت کننده متناسب با انتگرال ولتاژ ورودی آن خواهد بود .

اگر ولتاژ ورودی ثابت باشد ، $V_i = V$ ، در این صورت خروجی به شیب (۱) ثابت بصورت $v_o = -Vt/RC$ خواهد بود . چنین انتگرال گیری که مدار حاصل کننده (۲) نیز نامیده می‌شود برای اسیلوسکوپ لامپ کاتدی (۳) مورد استفاده قرار می‌گیرد . چنین مداری ، انتگرال گیر میلر (۴) یا حاصل کننده‌ی میلر (۵) نامیده می‌شود .

جریان بایاس و dc آفست

طبقه ورودی تقویت کننده عملیاتی که به طور ایده‌آل در شکل ۱۲-۶ که تقویت کننده تفاضلی می‌باشد . ولتاژ آفست dc ، V_{io} بین ورودی تقویت کننده قرار گرفته و این ولتاژ انتگرال گرفته شده و در خروجی بصورت افزایش خطی ولتاژ ظاهر می‌شود . جریان بایاس ورودی نیز از خازن فیدبک عبور کرده و آنرا شارژ کرده و باعث تولید یک افزایش خطی اضافی در ولتاژ خروجی می‌گردد . این دو اثر (منابع خطا) باعث افزایش خروجی طوری می‌شود تا اینکه خروجی به نقطه اشباع می‌رسد . مدارهای حاصل کننده زمان انتگرال گیری عملی به علت مولفه‌ی خطای فوق دارای محدودیت می‌شود . با افزایش خازن C و کاهش همزمان R (زیرا که RC ثابت است) می‌توان اثر جریان بایاس را به حداقل رساند .

گین و پهنای باند محدود

یک مدار انتگرال گیر ، مشروط براینکه OP AMP استفاده شده در شکل الف ۱۲-۶ دارای گین نامحدود $|Av| \to \infty$ و پهنای باند نامحدود باشد ، می‌تواند یک ولتاژ خروجی متناسب با انتگرال ورودی تولید نماید . گین ولتاژ واقعی تا حدی تغییر می‌کند که به توان

---

(۱) ramp
(۲) sweep
(۳) cathode-Ray-tube
(۴) Miller integrator
(۵) Miller sweep

www.ttnar.ir

از رابطه (۱-۶) به دست آورد :

$$A_{vf}(s) = \frac{V_o(s)}{V(s)} = -\frac{Z'}{Z} = -\frac{1}{RCs} \qquad (۶-۱۲)$$

ورودی است در انتگرال گیر ایده‌آل دارای یک قطب در مبدأ می‌باشد .

حال فرض می‌شود در مدل وجود خازن C تقویت کننده عملیاتی دارای یک قطب غالب در f_1 گردد و یا $s_1 \triangleq -2\pi f_1$ باشد .

بنابراین گین ولتاژ A_D آن را تقریباً می‌توان بصورت زیر نشان داد :

$$A_D = \frac{A_{Do}}{1+j(f/f_1)} = \frac{A_{Do}}{1-s/s_1} \qquad (۶-۱۷)$$

حال اگر فرض کنیم در $R_o = 0$ باشد (مراجعه به شکل ۳-۵) ، در این صورت $A_D = A_V$ خواهد شد . با قرار دادن رابطه‌ی

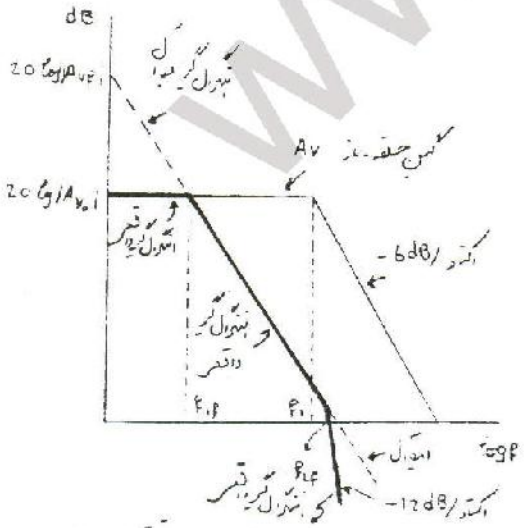
(۶-۱۷) در رابطه (۲-۵) ، $R_i = \infty$ و با استفاده از $|A_{Vo}| \gg 1$ ، $|A_{Vo}|RC \gg \frac{1}{|s_1|}$ خواهیم داشت :

$$A_{vf} = -\frac{s_1}{RC} A_{Vo} \frac{1}{(s + A_{Vo}s_1)(s - 1/RC A_{Vo})} \qquad (۶-۱۸)$$

در این A_{Vo} بهره‌ی منفرد حلقه و گین ولتاژ فرکانس پایین تقویت کننده عملیاتی را نشان می‌دهد .

تابع انتقال فوق دارای دو قطب بوده یکی از آنها منفی می‌باشد ، در حالتی که انتگرال گیر ایده‌آل یک قطب در مبدأ دارد . در شکل ۶-۱۳ نحوه‌ی رسم روابط (۶-۱۶) و (۶-۱۸) نشان داده شده است .

ثابت زمانی مشخص کننده‌ی تابع انتگرال گیر واقعی در هر دو حالت فرکانس‌های پایین و بالا از تابع انتگرال گیر ایده‌آل جدا می‌شود . در فرکانس‌های بالا بهره‌ی باند محدود تقویت کننده عملیاتی در تابع انتگرال گیر اثر کرده و در فرکانس‌های پایین تأثیر گین لحظه‌ای op AMP در تابع انتگرال گیر را نشان می‌دهد .

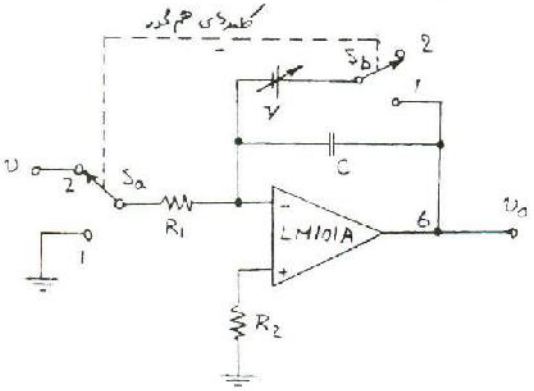


شکل ۶-۱۳ : نحوه‌ی رسم بود برای تقویت حلقه باز op AMP ، انتگرال گیر ایده‌آل و انتگرال گیر واقعی .

www.tnar.ir

مدار عملی

یک مدار انتگرال گیر عملی باید برای ایجاد شرایط اولیه با یک مدار خارجی نظیر شکل ۶-۱۴ همراه باشد. هنگامی که کلید S در حالت 1 قرار گیرد، در نتیجه در دو سر خازن C مقدار ولتاژ V شارژ شده، و شرط اولیه $v_o = V$ برقرار می‌شود. هنگام قرار گرفتن S در حالت 2، تقویت کننده به صورت انتگرال گیر عمل کرده و ولتاژ خروجی آن V به اضافه ضربی از انتگرال زمانی ولتاژ ورودی v خواهد شد. اگر $R_2 = R_1$ باشد، در نتیجه جریان بایاس گرفته از C، I_{IO} خواهد بود نه I_B (چرا؟)، بنابراین این مدار خطای انتگرال گیر را بر اساس جریان بایاس به حداقل می‌رساند.



شکل ۶-۱۴ : مدار انتگرال گیر عملی.

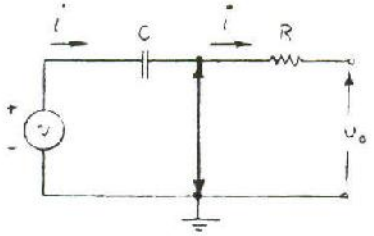
خازن C باید دارای نشتی خیلی کم باشد و معمولاً دارای عایق تفلون[1]، پلی استرن[2] یا میلار[3] باشد. چنین خازنهایی دارای خطرفیت 0.001 تا 10 MF خطا هستند.

مشتق گیر

اگر Z یک مقاومت خالص و $Z = R$ باشد، در نتیجه با توجه به مدار معادل نشان داده شده در شکل ۶-۱۵، $i = C\frac{dv}{dt}$ خواهد بود و از این رو:

$$v_o = -Ri = -RC\frac{dv}{dt} \qquad (۶-۱۹)$$

بنابراین خروجی متناسب با مشتق ورودی خواهد بود. اگر ورودی یک سینوسی $v = \sin\omega t$ باشد در نتیجه خروجی $v_o = -RC\omega\cos\omega t$ خواهد شد. بنابراین ولتاژ خروجی با افزایش فرکانس خطا افزایش



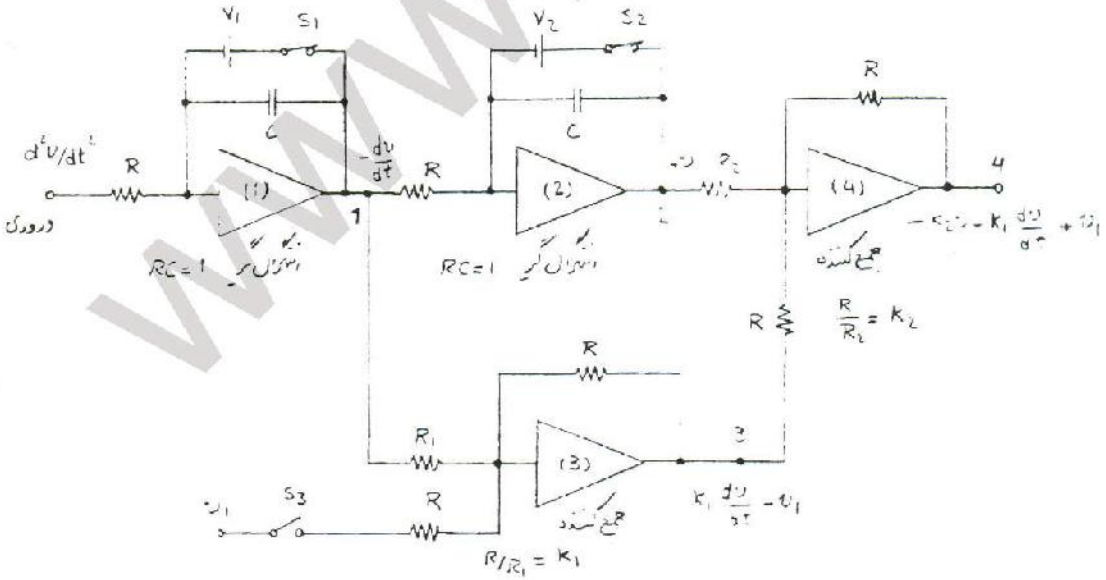
شکل ۶-۱۵ : مدار معادل برای گیر op امپ.

(۱) Teeflon
(۲) Poly-Styrene
(۳) Mylar

www.tfnar.ir

ولتاژ متناسب با $\frac{dv}{dt}$ بدست آورد . با یک انتگرال گیر دیگر میتوان ولتاژ متناسب با v بدست آورد . سپس با استفاده از یک جمع کننده (و تغییر دهنده مقیاس) رابطه $-k_1(dv/dt) - k_2 v + v_1$ بدست میآید . با توجه به رابطه (۲۱-۶) ملاحظه میشود که اگر مقدار d^2v/dt^2 برابر بوده ، و بنابراین خروجی این تقویت کننده مجموع ترمینال ورودی (یعنی جایی که فرض شده متناسب d^2v/dt^2 در آن ظاهر میشود) با عمل میکند .

مراحل گفته شده فوق شکل ۶-۱۲ را بدست میدهد . فرض میشود v ولتاژ ورودی در ترمینال ورودی d^2v/dt^2 باشد . انتگرال گیر (۱) دارای ثابت زمانی $RC = 1^s$ بوده ، و بنابراین خروجی آن در ترمینال ۱ برابر $-dv/dt$ خواهد بود . این ولتاژ به ورودی یک انتگرال گیر مشابه (۲) اعمال شده و بنابراین خروجی آن در ترمینال ۲ ، $v+$ میشود . ولتاژ ترمینال ۲ یک تقویت کننده منفی و یک تغییر دهنده مقیاس (3) وصل شده ، لذا در خروجی آن در ترمینال 3 ، $k_1(dv/dt)$ خواهد بود . این (3) OP AMP ، بصورت یک جمع کننده نیز عمل میکند . بنابراین ، اگر ورودی $v_1(t)$ نیز داشته باشیم ، خروجی ترمینال 3 دارای جمله v_1 - بوده یعنی خروجی کلی بصورت $k_1 dv/dt - v_1$ خواهد شد . خروجی ترمینالهای ۲ و 3 وارد جمع کننده - تغییر دهنده مقیاس (4) شده و در ترتیب خروجی ترمینال 4 ولتاژ $-k_2 v - k_1(dv/dt) + v_1$ میشود . طبق رابطه (۲۱-۶) این



شکل ۶-۱۲ : یک دیاگرام از آنالوگ کامپیوتر . در $t=0$ ، S_1 و S_2 باز شده و S_3 لبه میشود .

مقدار باید برابر d^2v/dt^2 باشد ، در این ولتاژ ابتدا فرض شده در ورودی انتگرال گیر قرار میگیرد . بنابراین با اتصال ترمینال ۴ به ترمینال ورودی ، کامپیوتر کامل میشود (این مرحله جهت توضیح روش در شکل ۶-۱۲ حذف شده است) .

www.tinari.ir

برای حل معادله دیفرانسیل با شرایط اولیه داده شده (مقدار dv/dt و v در لحظه $t=0$) به کامپیوتر وارد می‌شود. آنگاه کنید سر ولتاژ ترمینال‌های 1 و 2 در شکل ۶-۱۶ ترتیب متناسب با dv/dt و v می‌باشد. بنابراین با اعمال ولتاژهای صحیح V_1 و V_2 (نظیر شکل ۶-۱۴) به دو سر مقاومت‌های C_1 و C_2 (ترتیب) شرایط اولیه در نظر گرفته خواهند شد.

با بازکردن همزمان کلیدهای S1 و S2 و بستن همزمان S3 (توسط رله) در لحظه $t=0$ و مشاهده شکل موج در ترمینال 2 حل معادله دیفرانسیل بدست خواهد آمد. اگر شیب dv/dt صفر نباشد، در اینصورت شکل موج ترمینال 2 همین مقدار خواهد بود. برای مشاهده شکل موج در نقاط صفر نباید از یک اسیلوسکوپ معمولی (یا حافظه‌دار) (۱) (یا ذخیره‌کننده‌ای در ترمینال شکل) یا یک ثبات (۲)، یا برای تغییرات کم (در حالت تغییرات خیلی کم) از یک ولتمتر با سوئیچ زمان استفاده نمود.

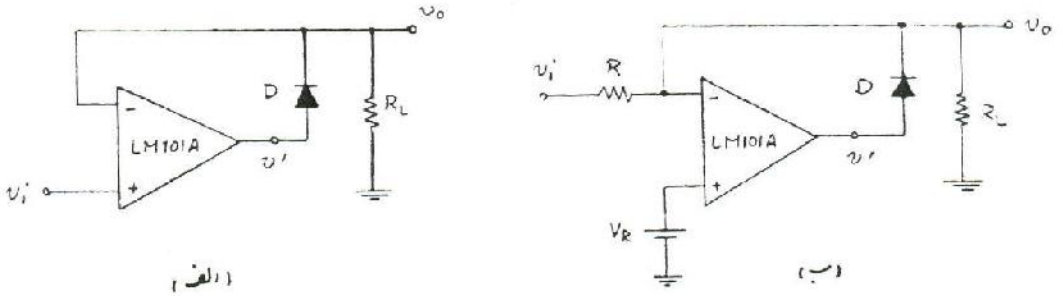
معادله (۶-۲۱) را می‌توان با یک کامپیوتر در دو حالت برای شیب گیرا از انتگرال گیر استفاده شود، بررسی نمود. البته در مدار اول کامپیوتر، مقدار انتگرال گیرا نسبت به شیب گیر مقدار بالاتری را خواهد داشت: به علت اینکه کندانسور انتگرال گیر با فرکانس نسبت عکس داشته و با افزایش آن کاهش می‌یابد و کندانسور شیب گیر با افزایش فرکانس افزایش می‌یابد، بنابراین در حالت انتگرال گیرا نسبت به حالت مشتق گیر ناخواسته مشکل‌تر می‌باشد. به علت محدود انتگرال گیر، این مدار نسبت به ولتاژ نویز حساسیت کمتری از مدار شیب گیر دارد. علاوه بر این، اگر شکل موج ورودی به آرامی تغییر یابد، تقویت کننده شیب گیر ممکن است اورلود (۳) شود. بالاخره عملیات این شرایط اولیه توسط مدار انتگرال گیر مشکل‌تر است.

۶-۷: مبدل‌های ac/dc دقیق

اگر یک ولتاژ سینوسی در مقدار ماکزیمم دارای کمتر از ولتاژ آستانه دیود باشد ($V_\gamma \approx 0.6$) دیود ایده‌آل می‌باشد، به دلیل یک یکسوکننده دقیق (سنکرون) اعمال شود، در اینصورت در تمام زمان‌ها، خروجی مساوی صفر خواهد بود. بنابراین چنانچه ولتاژهای ورودی سینوسی دارای دامنه کمتر از V_γ باشد، باید مقدار V_γ را کاهش داد. با قرار دادن یک دیود در حلقه فیدبک OP AMP ولتاژ آستانه دیود آن یعنی ولتاژ حلقه باز تقویت کننده (A_V) تقسیم می‌شود. بنابراین V_γ تقریباً از بین رفته و دیود بدست یک دیود ایده‌آل می‌رسد. شکل ۶-۱۷ الف ورودی را با دامنه‌ای کمتر از V_γ/A_V مثبت می‌شود، در اینصورت ولتاژ V_γ شبیه شده و دیود D هدایت خواهد نمود. به علت وجود اتصال مابین دیود D شکل (حالت روشن بودن دیود D) عمل کلمپ

(۱) Triggered Sweep (۲) recorder

www.tinar.ir



شکل ۶-۱۷ : الف) مدار دیود دقیق ؛ ب) مدار چهش دقیق .

فیدبک) v_i به v_o می‌رسد . بنابراین، این مدار برای ولتاژهای مثبت v_i به لحاظ مکانیکی ولتاژ خروجی را تکرار می‌کند (برای ولتاژهای مثبتی که مقدارشان از 0.6/10 V = 60mV مثبت باشد) . در صورتی که v_i منفی شود، دیود D قطع شده و هیچ جریانی به بار خارجی تحویل داده نمی‌شود (بجز جریان بایاس معکوس کم LM101A و جریان نشتی معکوس دیود) .

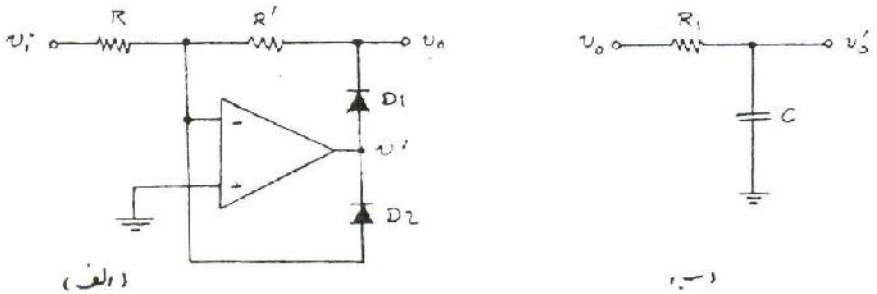
محدود کردن دقیق

با اصلاح مدار نشان داده شده در شکل الف ۶-۱۷ ، صورت مدار شکل ب ۶-۱۷ می‌توان یک محدود کننده دقیق بدست آورد . اگر $v_i < v_R$ باشد ، در این صورت v_i منفی بوده و دیود D هدایت می‌کند . همانطور که در بالا گفته شد، مدار مانند یک دنبال کننده ولتاژ عمل کرده و ولتاژ ترمینال منفی یعنی v_R خواهد بود ($v_o = v_R$) . اگر $v_i > v_R$ باشد، در این صورت v_i مثبت شده و دیود D قطع شده، و $v_o = v_i R_L/(R_L+R) \approx v_i$ (در حالت $R \ll R_L$) خواهد شد . نقطه مشخصه : برای $v_i > v_R$ مدار مانند یک دنبال کننده ولتاژ عمل کرده و برای v_i کمتر از v_R (به اندازه تقریباً 60mV کمتر) v_o در v_R ثابت خواهد شد . در شکل‌های الف ۶-۷ و ب ۶-۷ هنگامی که D بصورت معکوس بایاس شده باشد، یک ولتاژ تفاضلی زیاد بین ورودی‌ها قرار گرفته، و بنابراین OP AMP قادر به تحمل چنین ولتاژی نمی‌باشد . همچنین وقتی که دیود D هدایت می‌کند و $v_i > v_R$ باشد، به علت حذف فیدبک توسط دیود D ، تقویت کننده عملیاتی اشباع می‌شود .

یکسوکننده‌ی نیم-موج سریع

با اضافه کردن مقاومت R' و دیود D_2 به مدار شکل ب ۶-۱۷ و قرار دادن $V_R = 0$ ، مدار شکل الف ۶-۱۸ بدست می‌آید . اگر ولتاژ v_i به منفی شود، D_2 قطع شده و D_1 هدایت می‌کند و مدار OP بصورت تقویت کننده منفی عمل می‌نماید، لذا در این حالت $v_o = -\frac{R'}{R} v_i$ می‌شود . اگر v_i به مثبت شود، در این صورت D_1 قطع شده و D_2 هدایت می‌نماید . بعلت وجود فیدبک از طریق D_2 ،

www.tinar.ir



(الف) (ب)

شکل ۱۸-۶ : (الف) یکسوکننده نیم-موج ؛ (ب) یک فیلتر پائین گذر که می‌توان آن را به مدار شکل (الف) متصل کرده و یک مدار آشکارساز متوسط[1] بدست آورد .

در دومدی که زمین مجازی وجود دارد $v_o = 0$ می‌شود . اگر از دیود ایده‌آل استفاده شود در اینصورت این مدار به صورت یکسوکننده نیم موج عمل می‌کند .

محدودیت اصلی این مدار سرعت چرخش op AMP می‌باشد . همینکه ورودی از مقدار صفر تغییر می‌کند ، در اینصورت خروجی OP AMP با سرعت ممکن بار از $+0.6^{V}$ تا -0.6^{V} (یا بالعکس) تغییر کند ، تا آنکه بتواند مانند یک دیود ایده‌آل به دیود دیگر متصل شود . اگر سرعت چرخش OP AMP برابر $1^{V/\mu S}$ باشد در اینصورت زمان این انتقال $1.2^{\mu S}$ خواهد شد . بنابراین $1.2^{\mu Sec}$ بار کمتر از دیود در ورودی سینوسی باشد .

یک شکل دیگر از مدار نشان داده شده در شکل الف۱۸-۶ با این گونه تحت جهت مقاومت R و اتصال آن به ترمینال مثبت بدست می‌آید . در اینحالت برای ولتاژ ورودی مثبت ، مقدار خروجی $-(R+R')/R$ برابر ورودی بوده و برای ورودی منفی در حالت $R_L \gg R'$ ، $v_o = v_i$ می‌شود . بنابراین اگر $R' \gg R_L$ باشد ، این مدار نیز یکسوکننده نیم موج خواهد شد . برای حرکت یکسوکننده نیم موج منفی ، یا مثبت جهت دیود ، همان جهت نشان داده شده در شکل ۱۸-۶ خواهد شد .

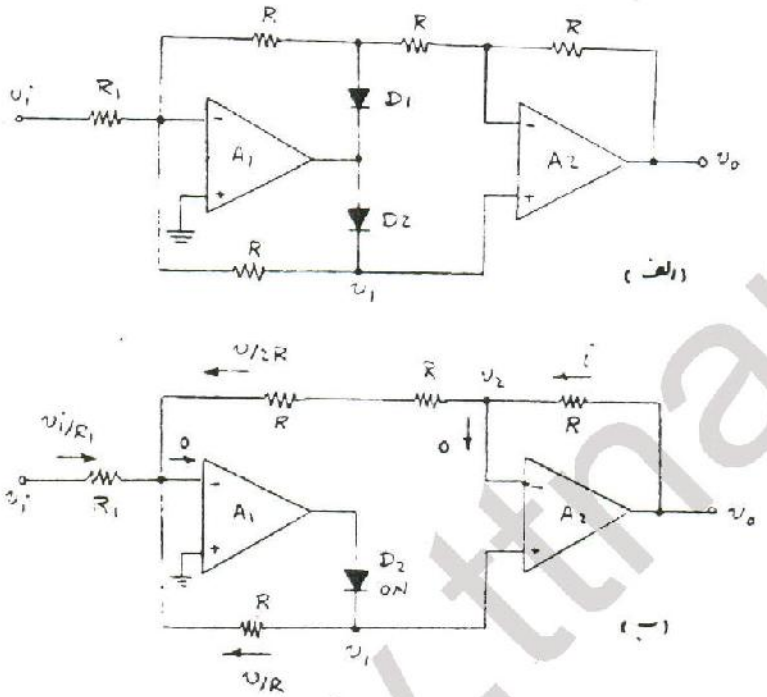
یکسوکننده ی تمام موج

سیستم نشان داده شده در شکل الف ۱۹-۶ یک یکسوکننده تمام موج را بدون تغییر مقدار و با گین R/R_1 نشان می‌دهد . در آن گین را می‌توان با مقاومت R_1 تغییر داد . ابتدا فرض می‌کنیم v_i در ورودی دارای نیم سیکل مثبت باشد . در اینصورت D_1 هدایت کرده و D_2 قطع می‌شود . چنین D_1 هدایت می‌کند ، بنابراین در ورودی A_1 یک زمین مجازی ایجاد می‌شود . چنین D_2 قطع بوده و در مقاومت R

(1) average detector

در ورودی مثبت A_2 متصل است، جریانی برقرار نمی‌شود، لذا $v_1 = 0$ خواهد شد. برای این سیستم در تشکیل دو OP AMP مثبت سرهم بندی شده $(A_i^v) = -R/R_1$ و $-\frac{R}{R} = -1$ (برای A_2) می‌باشد. خروجی کلی از رابطه زیر بدست می‌آید:

$$v_o = +\frac{R}{R_1} v_i > 0 \qquad \text{برای } v_i > 0 \qquad (۶-۲۲)$$



شکل ۶-۱۹ : الف) سیستم یکسوکننده تمام موج. ب) حالتی که v_i منفی است. D_1 قطع شده و D_2 هادی است. وقتی که $v_1 = v_2 \cong 0$ و $i = v/2R$ می‌باشد.

حال نیم سیکل مثبت را در نظر می‌گیریم. در این حالت D_1 قطع شده و D_2 هادی خواهد شد (شکل ب ۶-۱۹). بعلت اینکه زمین مجازی در ورودی A_2، $v_2 = v_1 \cong 0$ خواهد شد. جریان ترمینال ورودی A_1 نیز هم تا نزدیکی زمین، در امتداد مقاومت R بوده و با توجه به جریان‌های وارد شونده به ترمینال منفی این تقویت کننده و با اعمال KCL در این گره می‌توان نوشت:

$$\frac{v_i}{R_1} + \frac{v}{2R} + v/R = 0 \quad \text{یا} \quad v = -\frac{2}{3}\frac{R}{R_1} v_i \qquad (۶-۲۴)$$

ولتاژ خروجی $v_o = iR + v$ بوده که در آن جریان i، برابر $v/2R$ می‌باشد (زیرا ترمینال منفی A_2 جریانی نمی‌کشد). بنابراین می‌توان نوشت (با استفاده از رابطه ۶-۲۴):

۱۲۱

$$v_o = \frac{V}{2R}\cdot R + V = \frac{3}{2}V = -\frac{R}{R_1}v_i \quad v_i > 0 \qquad \text{برای} \quad v_i < 0 \qquad (۶-۲۴)$$

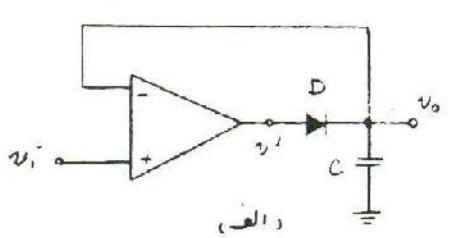
دقت کنید که در رابطه (۶-۲۴) علامت v_o به علت منفی بودن v_i در سمت راست منفی، مثبت خواهد شد. حتی مقدار v_o در هر دو رابطه (۶-۲۲) و (۶-۲۴) یکسان می‌باشد، بنابراین نتیجه گرفت که این مدار نظیر یک یکسو کننده تمام موج (با گین R/R_1) عمل می‌کند. دقت کنید که در ازای هر ورودی، v_o متناسب با مقدار مطلق ورودی یعنی $|v_i|$ خواهد شد.

آشکارساز متوسط فعال[1]

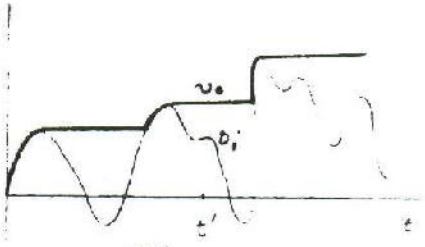
مدار شکل الف ۶-۱۸ با حذف فیلتر پایین گذر شکل ۶-۱۸ ب مثال آن قرار گرفته در نظر می‌گیریم. اگر v_i یک سیگنال مدوله شده AM[2] باشد، فیلتر R_1C موج حامل[3] را حذف کرده و v_o متناسب با مقدار متوسط سیگنال صوتی مرسوم خواهد شد. به عبارت دیگر، این ترکیب یک مدار آشکارساز متوسط را تشکیل می‌دهد.

آشکارساز پیک فعال[4]

اگر در خروجی مدار دقیق شکل الف ۶-۱۷، یک مقاومت اضافه شود بطوریکه $R_L = \infty$ آنگاه این مدار به صورت یک مدار آشکارساز پیک عمل خواهد نمود. خازن C در شکل الف ۶-۲۰ مقدار خروجی را در لحظه $t = t'$ برابر با بیشترین مقدار ورودی که قبل از این لحظه به مدار اعمال شده، نگه خواهد داشت (شکل ب ۶-۲۰). این عملکرد از این واقعیت ناشی می‌شود که اگر $v_o < v_i$ باشد، دیود در حالت بایاس مستقیم قرار گرفته و ولتاژ ترمینال منفی تقویت کننده عملیاتی مثبت شده و دیود D بایاس خواهد شد. در این حالت خازن C از طریق D شارژ شده (یا جریان خروجی تقویت کننده) و مقدار ولتاژ آن با ورودی یکسان خواهد شد، زیرا در این حالت مدار به صورت ولتاژ تقلید عمل می‌نماید. هنگامی که v_i کمتر از ولتاژ دو سر خازن شود، خروجی OP AMP منفی شده و دیود



(الف)



(ب)

شکل ۶-۲۰: (الف) آشکارساز پیک مثبت. (ب) خروجی v_o به ازای یک ورودی دلخواه v_i.

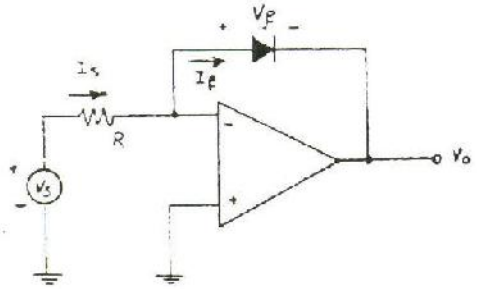
---

(1) active average detector
(2) amplitude-modulation
(3) carrier
(4) active peak detector

بصورت متقارن به کار می‌رود. تا زمانی که ولتاژ ورودی از حدی بزرگتر نشود افزایش نمی‌یابد، مقدار شارژ حفظ شده تقریباً ثابت می‌ماند. برای دوباره آماده کردن[1] مدار می‌توان از کلید بایپاس-کم[2] (نظیر کلید MOSFET) بصورت موازی با خازن C استفاده نمود.

۶-۸: تقویت‌کننده‌های لگاریتمی و نمایی[3]

مدار نشان داده شده در شکل ۶-۲۱ یک op AMP با فیدبک است که در آن بجای مقاومت R از یک دیود D_1 استفاده شده است. این مدار را می‌توان بعنوان تقویت‌کننده لگاریتمی استفاده نمود زیرا ولتاژ خروجی متناسب با لگاریتم ولتاژ ورودی است.



شکل ۶-۲۱: تقویت‌کننده لگاریتمی ولتاژ ورودی V_s باید مثبت باشد.

می‌دانیم که مشخصه ولت-آمپر یک دیود بصورت زیر می‌باشد:

$$I_f = I_o\left(e^{V_f/\eta V_T} - 1\right) \approx I_o e^{V_f/\eta V_T}$$

که تقریب فوق زمانی درست است که $V_f/\eta V_T \gg 1$ یا $I_f \gg I_o$ باشد. بنابراین می‌توان نوشت:

$$V_f = \eta V_T\left(\ln I_f - \ln I_o\right) \qquad (۶-۲۵)$$

چون $I_f = I_s = \frac{V_s}{R}$ می‌باشد (با در نظر گرفتن زمین مجازی در ورودی منفی) لذا خواهیم داشت:

$$V_o = -V_f = -\eta V_T\left(\ln\frac{V_s}{R} - \ln I_o\right) \qquad (۶-۲۶)$$

تقویت‌کننده‌ی لگاریتمی با استفاده از ترانزیستورهای تطبیق شده[4]

بایستی دقت I_o و ηV_T در رابطه (۶-۲۶) ملاحظه می‌شود در خروجی V_o تابع دما می‌باشد. با استفاده از یک ترانزیستور

(۱) reset
(۲) low-leakage switch
(۳) logarithmic and exponential amplifiers
(۴) matched transistors

www.ttnar.ir