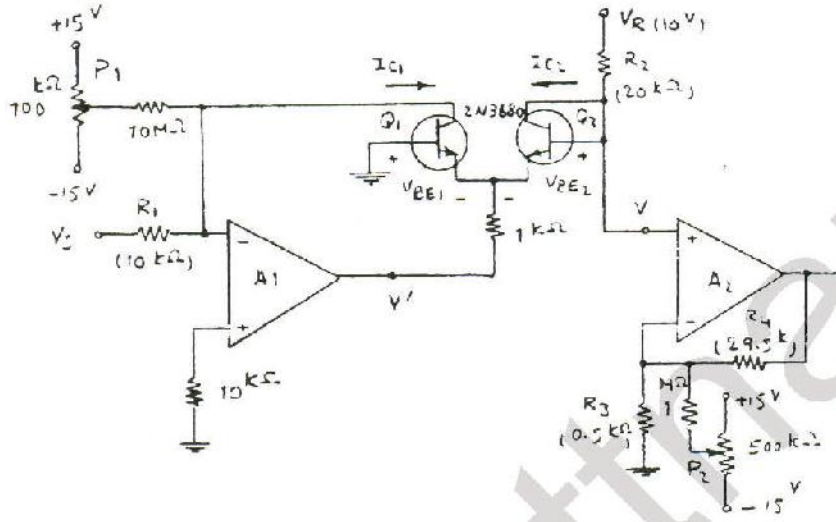
باعث زمین شده . برای رابطه میتوان نوشت که در مقدار آن استگی به جریان رابطه دارد ، هدف تغییر . یک مزیت دیگر استفاده از ترانزیستور برای رابطه در اینست که رابطه بین جریان و ولتاژ در محدوده وسیعتری از رابطه ، برقرار است . با اضافه کردن ترانزیستور دوم به مدار شکل ۶-۲۱ میتوان ولتاژ V_0 را بر حسب جریان اشباع معکوس I_0 از سر راه تغییر . حال سنسور با یک op AMP مثبت (با گین ۶۵) در خروجی در شکل ۶-۲۲ نشان داده شده است .



شکل ۶-۲۲ یک تقویت کننده تفاضلی . هرکدام از op AMP ها از نوع 709 بوده و هر دو در یک بسته مدار قرار دارند .

حال مقدار V_0 را برای این تقویت کننده تفاضلی بدست میآوریم . در این بررسی از اثر متقابل ترانزیستورها صرفنظر کرده و فرض میکنیم که بهره جریان β برای هر دو ترانزیستور یکسان است . با توجه به رابطه (۲۱-۵) ملاحظه میشود که با فرض ترانزیستورهای یکسان Q_1 و Q_2 ، $I_{S_1} = I_{S_2}$ و $I_B \ll I_C$ و در نتیجه A_2 دارای ولتاژ ورودی خواهد بود :

$$V \triangleq V_{BE_2} - V_{BE_1} = V_T \ln I_{C_2} - V_T \ln I_{C_1} = -V_T \ln \frac{I_{C_1}}{I_{C_2}} \qquad (۶-۲۷)$$

چنین V اختلاف ولتاژ بین امیتر Q_1 و Q_2 بوده و مقدار کمی است ، لذا جریان آن در مقایسه با ولتاژ منبع V_R صرفنظر میشود . در اینصورت چنین $I_{B_2} \ll I_{C_2}$ بوده و بعلت وجود زمین مجازی در ورودی A_1 ، خواهیم داشت :

$$I_{C_2} = \frac{V_R}{R_2} \quad , \quad I_{C_1} = \frac{V_S}{R_1} \qquad (۶-۲۸)$$

چنین A_2 تقویت کننده غیر عملیاتی مثبت است ، لذا $V_0 = V(R_3 + R_4)/R_3$ خواهد بود . با ترکیب این رابطه با رابطه (۶-۲۷)

و (۲۸-۶) تبدیل می‌شود :

$$V_o = -V_T \cdot \frac{R_3+R_4}{R_3} \ln\left(\frac{V_S}{R_1} \cdot \frac{R_2}{V_R}\right) \qquad (۶-۲۹)$$

با توجه به مقادیر پارامترهای نشان داده شده در شکل ۶-۲۲ و در دمای اتاق، $V_T = 0.0259\ V$ و $V_o = -3.58 \log(0.2V_S)$ خواهد شد.

نظیر مثال نشان داده شده در رابطه (۶-۲۹) دارای محدوده دینامیکی[1] چهار دهه[2] یعنی از ولتاژ تقریبی 2^{mV} تا 20^{V} صادق می‌باشد. در مقادیر بالاتر از 20^{V} جریان دیود ترانزیستور دارای مقادیر بیشتری شده و بنابراین از مقاومت خطی کننده و مقاومت جبران‌کننده دما[3] یک سیگنال خطی ولتاژ تولید شده در آن نیز به خوبی خطی نبوده و انحراف از رابطه لگاریتمی می‌گردد. در ولتاژهای ورودی کمتر از 2^{mV}، جریان ورودی قابل مقایسه با جریان بایس شده و دوباره لگاریتم V_o و V_S دیگر رابطه خطی نخواهد بود.

از پتانسیومتر P_1 برای بالانس کردن ولتاژ آفست تقویت‌کننده عملیاتی A_1 استفاده می‌شود، یعنی، با قرار دادن $V_S = 0$، P_1 طوری تنظیم می‌شود که V_o به $0\ V$ (کمتر از $50^{\mu V}$) برسد. صفر سنجی را به طریق زیر می‌توان انجام داد: با انتخاب مقدار V_S به اندازه 5^{V}، یعنی $V_S = V_R R_1/R_2 = 5^{V}$، پتانسیومتر P_2 تنظیم می‌شود تا $V_o = 0$ شده و رابطه (۶-۲۹) برقرار شود.

با توجه به رابطه (۶-۲۹) حساسیت خروجی بر حسب تغییرات دما به صورت زیر می‌باشد:

$$\frac{dV_o}{d(mV_S)} = -V_T \frac{R_3+R_4}{R_3} \qquad (۶-۳۰)$$

این نتیجه نظیر تقریب ثابت شده است. جمله V_T متناسب با درجه حرارت است، R_3 را با یک مقاومت حساس به درجه حرارت[4] انتخاب کنید. اگر R_3 نظیر خطی با T افزایش یابد، در این صورت بازده تغییرات درجه حرارت شیب در رابطه (۶-۳۰) کاملاً ثابت خواهد ماند.

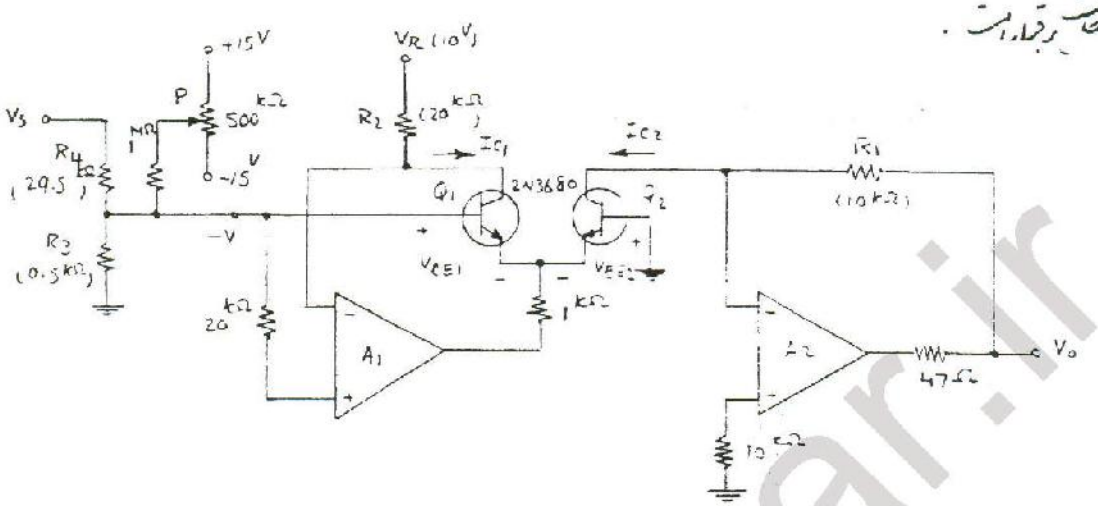
تقویت‌کننده نمایی (آنتی لوگ)[4]

---

(۱) dynamic range
(۲) four decades
(۳) temperature - sensitive
(۴) exponential (antilog) amplifier

www.ttnar.ir

چنین سیستمی در شکل ۶-۲۴ نشان داده شده و کار آن با مدار شکل ۶-۲۲ تفاوت کمی دارد. در تقویت کننده لگاریتمی، جریان فیدبک I_{C_1} ثابت بوده و از ولتاژ دلخواه V_R بدست می‌آید، درحالی که I_{C_2} وابسته به سیگنال ورودی است. در تقویت کننده لگاریتمی عکس این حالت برقرار است.



شکل ۶-۲۴ : تقویت کننده لگاریتمی با OpAMP های 709.

علت وجود دیودهای فیدبک در ورودی‌های A1 و A2، یکسان بودن Q_1 و Q_2 و در نتیجه یکسان بودن V_{BE_1} و V_{BE_2} می‌باشد. $-V = V_{BE_1} - V_{BE_2}$

با صرف نظر کردن از V در مقابل V_R خواهیم داشت:

$$I_{C_1} = \frac{V_R}{R_2} \quad \text{و} \quad I_{C_2} = \frac{V_o}{R_1} \qquad (۶-۴۱)$$

با توجه به نقش تضعیف کنندگی مقاومت R_3 و R_4 در ورودی خواهیم داشت (با استفاده از رابطه ۶-۲۷):

$$-V = \frac{R_3 V_S}{R_3 + R_4} = V_T \ln \frac{I_{C1}}{I_{C2}} \qquad (۶-۴۲)$$

با قرار دادن I_{C_1} و I_{C_2} از رابطه (۶-۴۱) در رابطه (۶-۴۲) بدست می‌آید:

$$V_S = -V_T \frac{R_3 + R_4}{R_3} \ln \left(\frac{V_o}{R_1} \cdot \frac{R_2}{V_R} \right) \qquad (۶-۴۳)$$

دقت کنید در این رابطه نظیر همان رابطه (۶-۲۹) است لذا طرح حساب V_S و V_o هم عوض می‌شود. بنابراین، V_o متناسب با آنتی لگ V_S است (یا متناسب با تابع نمایی V_S) و با استفاده از رابطه (۶-۴۳) می‌توان نوشت:

www.tnar.ir

$$V_o = \frac{R_1 V_R}{R_2} \exp\left(-\frac{V_S}{V_T} \cdot \frac{R_3}{R_3+R_4}\right) \qquad (۶-۴۶)$$

سیستم را با بهره ۱ و صفر قرار دادن V_S و تنظیم پتانسیومتر P در زمانی دقیق تر می‌توان عمل تطبیق عناصر طوری تنظیم کرد که $V_o = R_1 V_R / R_2 = 5^V$ گردد.

www.ttnar.ir

فصل ۷

تنظیم کننده های ولتاژ

۷-۱ : مقدمه

تنظیم کننده ولتاژ[1] مداری است که برای یک یا چند خروجی و بازای یک مجموعه معین از تغییرات ولتاژ ورودی، ولتاژ ثابتی ایجاد می‌کند. چنین در اکثر موارد از تنظیم کننده سری[2] استفاده می‌شود، لذا در این فصل به بررسی این مدار می‌پردازیم. تنظیم کننده موازی[3] را می‌توان در موارد خاص و در بارهای نسبتاً کم بکار برد.

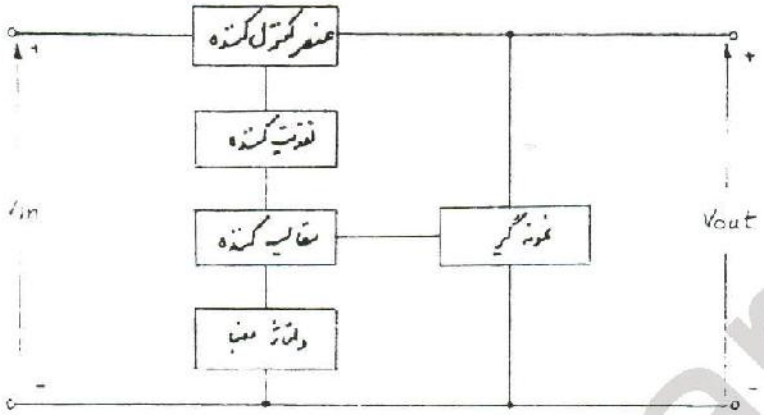
در تمام مدارهای الکترونیکی برای بایاس کردن عناصر اکتیو از منبع تغذیه dc استفاده می‌شود. یک منبع تغذیه dc را می‌توان با استفاده از ترانسفورماتور، یکسو کننده و فیلتر طراحی نمود. چنین منبعی که منبع تغذیه غیرتنظیم شده[4] نیز نامیده می‌شود دارای معایب زیر است: الف) ولتاژ خروجی چنین منبعی تابع جریان بار است؛ ب) ولتاژ خروجی یک مقدار مناسب با ولتاژ dc برق شهر است که در اکثر موارد دارای تغییرات ولتاژ زیادی می‌باشد. بعنوان مثال ولتاژ شبکه‌ای که مقدار متوسط آن 220 ولت است ممکن است در ساعات مختلف روز یا ماه یا سال از 180 ولت تا 230 ولت یا بیشتر تغییر کند. بهمین جهت لازم است وسیله مداری الکترونیکی تقریباً فاقد تغییرات فوق برطرف شود. در چنین منبعی، منبع تغذیه تنظیم شده[5] ایده آل مورد نظر است.

۷-۲ : بلوک دیاگرام تنظیم کننده ی ولتاژ

(*) به الکترونیک (I) مراجعه شود.

(1) Voltage regulator
(2) Series-Type regulator
(3) Shunt-type regulator
(4) regulated power supply

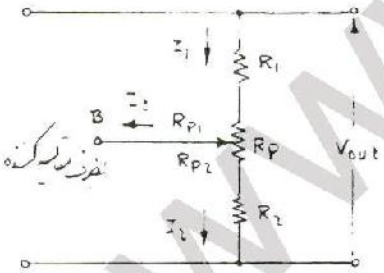
شکل ۷-۱ بلوک دیاگرام کلی یک تنظیم کننده ی ولتاژ را نشان می دهد . این سیستم دارای پنج بلوک اصلی است . نظر به اینکه خط مرجع ، قسمت نمونه گیر از ولتاژ خروجی نمونه گرفته و آنرا با ولتاژ مبنا[1] مقایسه کرده و خطای حاصل تقویت شده و عنصر کنترل کننده[2] را کنترل می نماید . ذیلا به بررسی قسمت های مختلف یک تنظیم کننده ی سری می پردازیم .



شکل ۷-۱ : بلوک دیاگرام یک تنظیم کننده ی سری با اجزاء ملزومه .

نمونه گیر

نمونه گیر یک تقسیم کننده ی ولتاژ معمولا از یک تقسیم ولتاژ ساده نظیر شکل ۷-۲ تشکیل می شود . مدار این مدار مرکب از ولتاژ نمونه گیری شده را بصورت زیر یافت :



شکل ۷-۲ : مدار نمونه گیر .

$$V = \frac{V_o\,(R_2 + R_{P_2})}{R_1 + R_2 + R_P} \qquad (۷-۱)$$

در این مدار معمولا R_P برای تنظیم یا تغییرات کوچک ولتاژ خروجی استفاده می شود . در مورد انتخاب مقاومت های R_1 و R_P و R_2 باید دقت کرد که جریان مقاومت ها از یک نوع (دقیق یا سیمی) بوده و دارای ضریب حرارتی کم باشند . همچنین مقدار این مقاومت ها باید طوری در نظر گرفته شود که جریان I_1 خیلی بزرگتر از جریان I_3 (حداکثر جریان ورودی قسمت مقایسه کننده) گردد .

ولتاژ مبنا

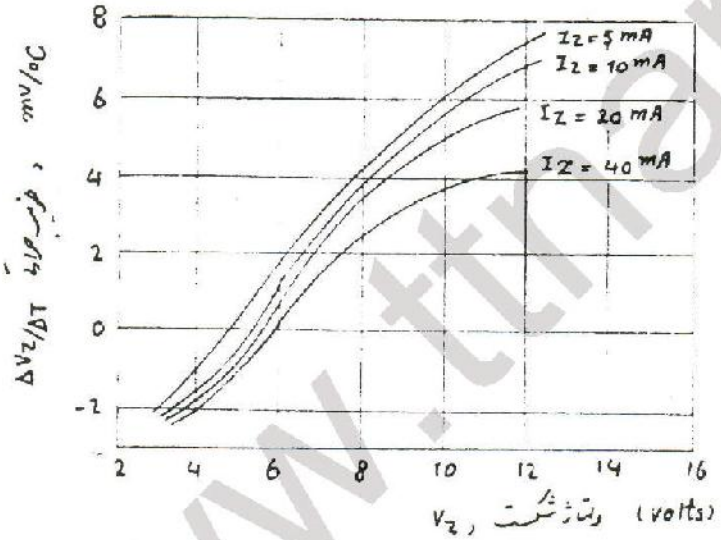
در تنظیم کننده های ولتاژ تراتر لستور از یک دیود زنر[1] یا دیود شکست بهمنی[2] بعنوان ولتاژ مبنا استفاده می شود . معمولا دیود شکست

(1) zener diode (2) avalanche breakdown diode

www.ttnar.ir

در تنظیم کننده ولتاژ بکار می‌روند. از جنس سیلیکن می‌باشند زیرا ولتاژ شکست این دیود در محدوده وسیعی از جریان نسبتاً ثابت می‌باشد. تاثیر حرارتی، جریان دیود، و مقاومت دیود در ناحیه شکست از پارامترهایی می‌باشند که در انتخاب یک دیود مناسب باید دقت گرفته شود.

دیود زنر سیلیکن که دارای ولتاژ شکست کمتری می‌باشد (در حدود 5 V یا کمتر) ضریب حرارتی منفی دارد. با افزایش ولتاژ شکست دیود، ضریب حرارتی آن نیز مثبت می‌شود. شکل ۳-۷ ضریب حرارتی دیود زنر سری 1N746 را برحسب ولتاژ شکست نامی، و جریان دیود نشان می‌دهد.



شکل ۳-۷ : ضریب حرارتی دیود زنر سری 1N746 برحسب ولتاژ شکست.

مقاومت dc دیود در شکست نیز تابع ولتاژ شکست دیود و جریان آن می‌باشد. شکل ۴-۷ این مقاومت را برحسب پارامترهای یادشده برای دیود زنر سری 1N746 نشان می‌دهد.

با توجه به شکل‌های ۳-۷ و ۴-۷ ملاحظه می‌شود که در حالت جریان دیود کم، ولتاژ شکست بالاتری را باعث شده، تغییرات آن از ترکیب سری چندین دیود با ولتاژ کم استفاده شود. زیرا این مجموعه می‌تواند دارای ضریب حرارتی و مقاومت کلی کمتر از یک دیود در ارای ولتاژ شکست بالاتری با همان مقدار باشد. همچنین با استفاده از ترکیب سری دیود زنر، دیودهای معمولی در بایاس مستقیم، می‌توانند ولتاژ مناسبی را که در تغییرات حرارتی کمتری دارد باشد.

ضریب حرارتی ترکیب سری چندین دیود را می‌توان از رابطه زیر بدست آورد:

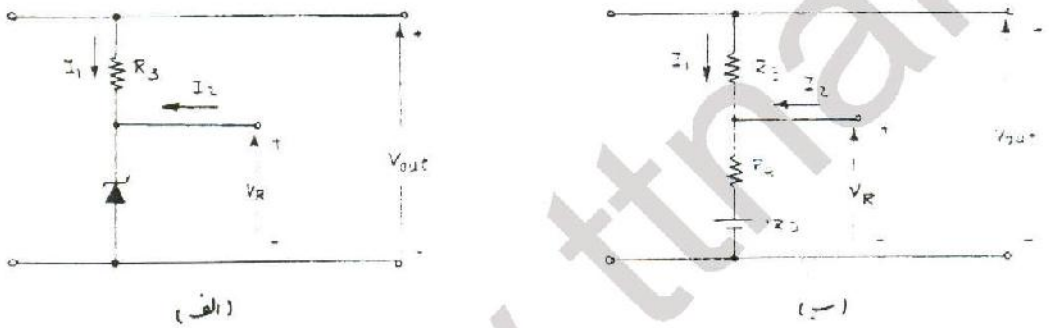
$$\Delta I_1 R_3 + \Delta V_R = \Delta V_{out}$$

$$\Delta V_R \approx \Delta I_1 . R_R$$

$$\frac{\Delta V_R . R_3}{R_R} + \Delta V_R \approx \Delta V_{out}$$

$$\frac{\Delta V_R}{\Delta V_{out}} \approx \frac{R_R}{R_3 + R_R} \qquad (۷-۳)$$

با توجه به رابطه (۷-۳) ملاحظه می‌شود هرچه مقدار R_R دینامیکی کمتر باشد، تغییرات ولتاژ منبع بار تغییرات ولتاژ خروجی کمتر تحت تاثیر قرار می‌گیرد. بطور ایده‌آل، یک تنظیم کننده ولتاژ، به ازای هر تغییری در ولتاژ خروجی، ولتاژ منبع نباید تغییر کند.



شکل ۷-۵ : الف) یک منبع ولتاژ ب) مدار معادل منبع ولتاژ.

معمولاً مشخصات حرارتی عناصر منبع ولتاژ مقایسه کننده با هم در نظر گرفته می‌شود. در بعضی موارد با در نظر گرفتن حرارتی عناصر منبع ولتاژ مقایسه کننده همزمان صورت می‌گیرد که در قسمت‌های بعدی به آن اشاره خواهد شد.

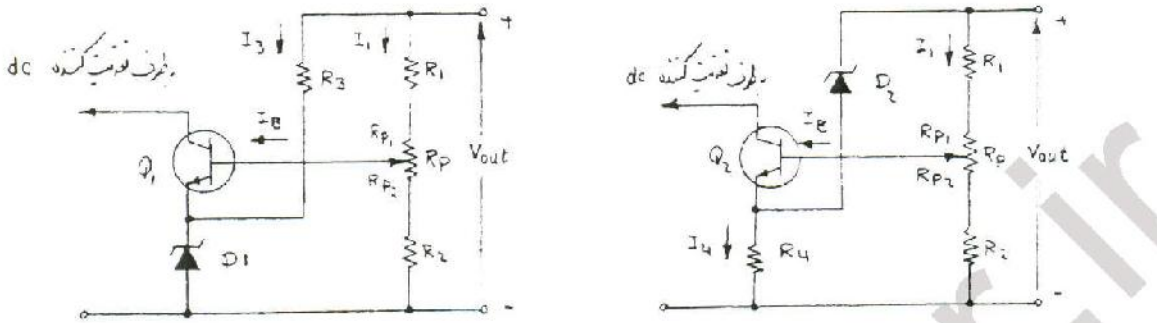
مقایسه کننده

در تنظیم کننده‌ی ولتاژ، مقایسه کننده نمونه برداری از ولتاژ خروجی را با ولتاژ منبع مقایسه کرده و سیگنال تفاضلی ایجاد می‌کند. برای مقایسه کننده می‌توان از یک طبقه امیتر مشترک و یا یک تقویت کننده تفاضلی استفاده نمود. انواع مقایسه کننده بستگی به روش تنظیم و یا مدار حرارتی دارد. ابتدا به بررسی طبقه CE در شکل ۷-۶ نشان داده شده است، می‌پردازیم.

همانطوری که گفته شد تا پتانسیومتر R_P طوری تنظیم می‌شود که به ازای مقدار مشخص خروجی، ولتاژ نمونه گیری شده از خروجی با ولتاژ منبع تطبیق باشد. برای اینکه ولتاژ نمونه گیری شده دقیقاً قسمتی از ولتاژ خروجی باشد باید جریان وارد شونده قسمت مقایسه کننده (I_B)

www.tmar.ir

خیلی کمتر از جریان مقاومت بار نمونه‌گیری (I_1) باشد. همچنین برای اینکه ولتاژ مبنا نسبتاً ثابت V_Z باشد، باید جریان زنر خیلی بزرگتر از I_B باشد. در این شکل‌ها جریان‌های I_3 و I_4 (ترتیب در شکل‌های الف ۶-۷ و ب ۶-۷) از جریان امیتر Q_1 و Q_2 خیلی کمتر انتخاب شده‌اند.



(الف) (ب)

شکل ۶-۷ : تقابل کننده CE با عناصر نمونه‌گیری و مبنا : الف) ولتاژ خروجی کم ؛ ب) ولتاژ خروجی زیاد.

در شکل الف ۶-۷، ولتاژ نمونه‌گیری شده به بیس Q_1 و ولتاژ مبنا با امیتر آن عمل می‌کند. اگر ولتاژ خروجی افزایش پیدا کند، در این صورت ولتاژ بیس با امیتر ترانزیستور Q_1 زیاد شده و باعث می‌شود جریان کلکتور این ترانزیستور بیشتر شود. همچنین کاهش ولتاژ خروجی باعث کم شدن جریان کلکتور Q_1 خواهد شد. تغییر جریان کلکتور Q_1 و تغییر جریان وارد شونده به عنصر کنترل کننده دارای فاز مخالف می‌باشد. به همین ترتیب هرگاه ولتاژ خروجی تزیع به افزایش کند، در این صورت تغییر جریان کلکتور، جریان وارد شونده به عنصر کنترل کننده را تغییر می‌دهد. طوری که ولتاژ خروجی ثابت باقی بماند.

برای تنظیم کنندگی ولتاژ با ولتاژ خروجی زیاد عنصر مبنا را به صورت شکل ب ۶-۷ در مدار قرار می‌دهند. این عمل باعث می‌شود عنصر مقایسه کننده، در نظر گرفتن ولتاژ خروجی بتواند در سطح ولتاژ کمتری عمل کند.

به علت اینکه در شکل‌های الف ۶-۷ و ب ۶-۷ عنصر ولتاژ مبنا در دو بخش متفاوت قرار دارد، جریان کلکتور این دو مدار با هم در دو مدار مخالف خواهند بود. به همین جهت اگر از مدار شکل ب ۶-۷ استفاده شود، در این صورت باید بین عنصر مقایسه کننده و عنصر کنترل کننده یک تقویت کننده dc قرار داده شود تا فاز مناسب برای عملکرد صحیح فیدبک مدار تنظیم کننده ولتاژ را ایجاد کند.

حال به بررسی مدارهای عنصر مقایسه کننده می‌پردازیم: همین مجموع ولتاژ بیس امیتر ترانزیستور مقایسه کننده و ولتاژ مبنا (در شکل الف ۶-۷) برابر ولتاژ نمونه‌گیری شده است لذا می‌توان نوشت:

www.tmar.ir

$$V_{out} = (V_R + V_{BE}) \frac{R_1 + R_2 + R_P}{R_2 + R_{P2}} \qquad (۷-۴)$$

در رابطه V_{out} ولتاژ تنظیم شده خروجی، V_R ولتاژ مبنا و V_{BE} ولتاژ بین امیتر عنصر مقایسه کننده است. اگر مقاومت‌های R_1، R_2 و R_P از نوع خطی باشند، رابطه مقاومت مزدوج بدست:

$$\Delta V_{out} = \frac{R_1 + R_2 + R_P}{R_2 + R_{P2}} (\Delta V_R + \Delta V_{BE}) \qquad (۷-۵)$$

در این رابطه ملاحظه می‌شود که هر تغییر در V_R یا V_{BE} باعث تغییر ولتاژ خروجی خواهد شد. چون $\Delta V_{BE}/\Delta T$ مقدار منفی است، در این صورت مزدوج با استفاده از یک رابطه با ضریب حرارتی مثبت در مقدار آن دقیقاً برابر $\Delta V_{BE}/\Delta T$ است، تغییرات حرارتی ترانزیستور Q_2 را ترمیم[1] نمود.

همین‌طور برای مدار شکل ۷-۶ مزدوج را طبق رابطه زیر بدست آورد:

$$\Delta V_{out} = \frac{R_1 + R_2 + R_P}{R_1 + R_{P1}} (\Delta V_R - \Delta V_{BE}) \qquad (۷-۶)$$

اگر مقاومت R_2 از نوع خطی انتخاب شود، در این صورت برای ترمیم حرارتی ترانزیستور Q_2 با استفاده از یک رابطه با ضریب حرارتی منفی در مقدار آن برابر $\frac{\Delta V_{BE}}{\Delta T}$ باشد، استفاده نمود.

با استفاده از یک طبقه CE، ترانزیستور سیلیکن برای درجه حرارتهای کمتر از $100^{\circ}C$ مزدوج را می‌توان ترمیم حرارتی انجام داد. برای ترانزیستور سیلیکن در درجه حرارتهای کمتر از $100^{\circ}C$، تأثیر I_{CBO} چندان نیست، بنابراین می‌توان ترمیم حرارتی فقط برای تغییرات ولتاژ بین امیتر، V_{BE}، برای درجه حرارت صورت گرفت.

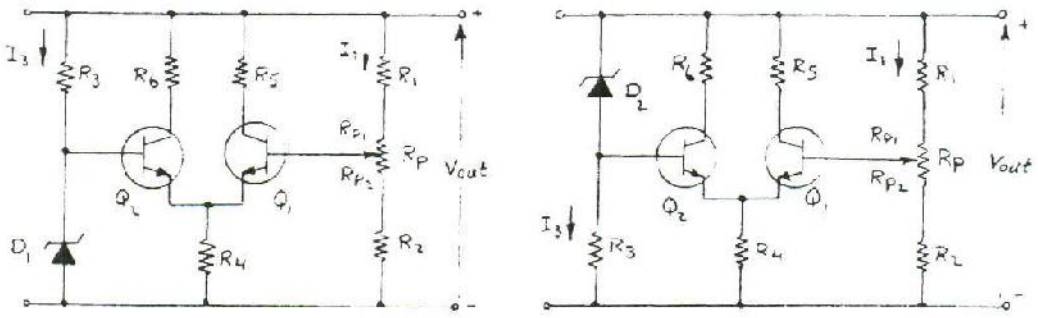
برای تنظیم کننده‌های سری در محدوده حرارتی بیشتر و با درجه حرارتهای بالا باید کار کرد، برای مقایسه کننده یک تقویت کننده تفاضلی با کولکتور امیتر مناسب است. این تقویت کننده در شکل ۷-۷ نشان داده شده است.

ترکیب متعادل تقویت کننده تفاضلی باعث خود ترمیمی[2] برای تغییرات درجه حرارت می‌شود. با استفاده از ترانزیستورهای در یک محیط

---

1. Compensation
2. Self-Compensation

www.itnar.ir



(الف) (ب)

شکل ۷-۷ : تقویت‌کننده تفاضلی با عناصر دلتا مغناطیسی و نمونه‌گیر ؛ الف) دلتا خروجی کم ب) دلتا خروجی زیاد .

تطبیق شده باشند و همچنین بسوار کنون ان ترانزیستورها روی یک گرما خور مشترک[1] میتوان خطر ترمیم حرارتی ان تقویت کننده را بهبود بخشید. روجه تطبیق ترانزیستورها کلکتور متعادل ترمیم حرارتی است . مدارهای نشان داده شده در شکل‌های الف ۷-۷ و ب ۷-۷ از نقطه قرارگرفتن عنصر مغناطیسی با هم تفاوت داشته و ترتیب برای حالت‌های دلتا خروجی کم و زیاد بکار میروند . خروجی تقویت کننده دیفرانسیلی (تفاضلی) معمولاً از کلکتور یکی از ترانزیستورها گرفته میشود . کلکتور مورد نظر برای بدست خروجی بستگی به بار و فاز لازم بین عنصر متصل کننده و کنترل کننده ، انتخاب میشود .

در این مدارها نیز جریان دلخواه و همچنین جریان تقسیم دلتا (I_1) باید خیلی بیشتر از جریان بایاس (I_B) تقویت کننده‌های تفاضلی در نظر گرفته شوند .

اگر ترمیم حرارتی تقویت کننده تفاضلی نشان داده شده در شکل ۷-۷ کاملاً صورت گرفته باشد ، در این صورت میتوان روابط زیر یا ترتیب برای شکل‌های الف ۷-۷ و ب ۷-۷ نوشت :

برای شکل الف ۷-۷ :

$$\Delta V_{(out)} = \frac{R_1 + R_2 + R_P}{R_2 + R_{P2}} \Delta V_R \qquad (۷-۷)$$

برای شکل ب ۷-۷ :

$$\Delta V_{out_1} = \frac{R_1 + R_2 + R_P}{R_1 + R_{P1}} \Delta V_R \qquad (۷-۸)$$

(1) heat sink

www.ttnar.ir

روابط (۷-۷) و (۷-۸) نشان می‌دهند که تغییرات ولتاژ خروجی با اثر تغییر بار جریان فقط بعلت تغییر در ولتاژ عنصر مبنا صورت می‌گیرد (در صورتی که مقاومت خروجی تغذیه‌کننده از یک چهارم باشد). در هر دو مدار داده شده با یک طوری انتخاب شده که ضریب حرارتی آن تقریباً صفر باشد. در لیست آوردن روابط (۷-۷) و (۷-۸) فرض شده است که ولتاژ دیود زنر - یعنی ترانزیستورهای Q_1 و Q_2 مساوی بوده و تغییرات حرارتی یکسانی داشته باشند.

با دقت کافی در انتخاب حرارتی تنظیم‌کننده ولتاژ تشکیل - طرح قسمت نمونه‌گیر، مبنا، و مقایسه‌کننده دارد. عملکرد سایر قسمت‌ها تأثیر حرارتی چندانی در خروجی تنظیم‌کننده ولتاژ ندارد.

تقویت‌کننده‌ی dc

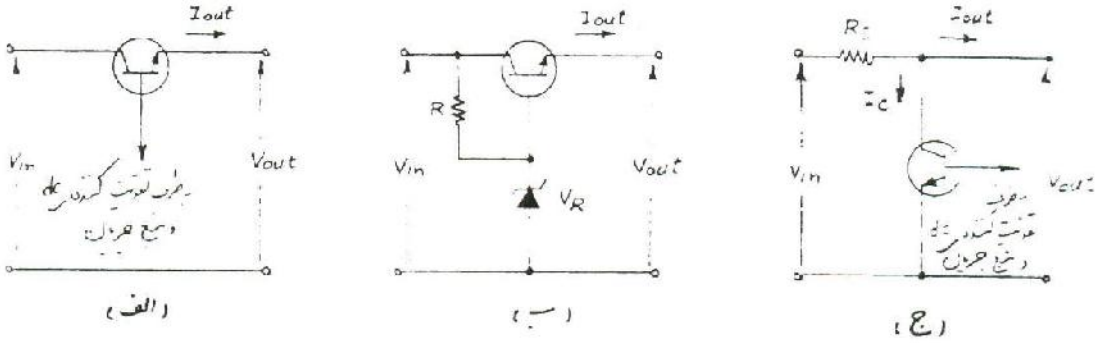
تقویت‌کننده dc برای بالا بردن سیگنال تفاضلی مقایسه‌کننده بحدی که بتواند برای کنترل عنصر کنترل‌کننده سری کافی باشد، لازم می‌باشد. علت اینکه آن تقویت‌کننده در داخل حلقه فیدبک منفی قرار دارد، عدم‌ثبات آن حلقه است. تنها شرط لازم در بسیاری از موارد اینست که بهره آن عدد بزرگی باشد تا بتواند جریان لازم برای کنترل کننده را بدهد. همچنین گاهی اوقات تقویت‌کننده باید طوری باشد که در مدار دارای پاسخ گذرا (زمان نکند).

در بسیاری موارد، از یک ترانزیستور دوقطبی طبقه هم بعنوان مقایسه‌کننده و هم بعنوان تقویت‌کننده dc استفاده می‌شود. البته برای بهره‌گیری از حداکثر منظم و همینطور کاهش امداد حرارتی منظم‌کننده لازم است که از افزودن طبقات تقویت‌کننده بین حلقه را بالا برد. تقویت‌کننده dc معمولاً تقویت‌کننده CE در شکل ۷-۶ نشان داده شده می‌باشد. بجای یا در کنار این تقویت‌کننده معمولاً یا مقاومت اختیاری از یک رابط شکست استفاده می‌شود. گرچه این مدار حداقل بهره را نمی‌دهد، ولی بطور خودکار با تغییرات حرارتی آن تغییرات $\Delta V_{BE}/\Delta T$ تقویت‌کننده ترانزیستوری را خنثی می‌کند.

عنصر کنترل‌کننده

عنصر کنترل‌کننده سیگنال تقویت‌کننده dc را دریافت کرده، تناسب با آن تلفیق لازم جهت تثبیت ولتاژ خروجی را بعهده می‌آورد. شکل ۸-۷ قسمت کنترل‌کننده سه نوع تنظیم‌کننده ولتاژ را نشان می‌دهد.

قسمت کنترل‌کننده تنظیم‌کننده ولتاژ سری تنظیم‌کننده ولتاژ اختیاری بوده است که با یکدیگر می‌باشند و تفاوت آنها در یک المان بیس می‌باشد که برای کنترل کننده‌ی سری از قسمت تقویت‌کننده dc تأمین می‌شود و در کنترل‌کننده اختیاری بوده عنصر ولتاژ تأمین‌کننده‌ی



(الف) (ب) (ج)

شکل V-8 : انواع کنترل کننده تنظیم کننده ولتاژ ؛ الف) تنظیم کننده سری ؛ ب) تنظیم کننده افت ولتاژ ثابت ؛ ج) تنظیم کننده سوئیچی.

عنصر کنترل کننده سری و افت ولتاژ ثابت باید قادر به تحمل جریان بار ماکزیمم تنظیم کننده ولتاژ باشد، ولی در حالت کار عادی ولتاژ افت کلکتور این کنترل کننده‌ها می‌تواند خیلی کوچکتر از ولتاژ خروجی باشد.

کنترل کننده سوئیچی باید قادر به تحمل ولتاژ خروجی باشد، ولی لازم نیست در جریان بار کامل از خود افت ولتاژ ایجاد کند، مگر اینکه لازم باشد این تنظیم کننده بهره تنظیم ولتاژ را از حالت بی‌باری تا حالت بار کامل ایجاد کند. در این تنظیم کننده بهتر است از مقاومت سری R_S استفاده نشود، زیرا در غیر این صورت بازده مدار کاهش می‌یابد.

با توجه به مطالب گفته شده در بالا خط مشخصه برای ولتاژ بالا، جریان متوسط و بازده تنظیم کننده سری مناسب می‌باشد. تنظیم کننده سوئیچی را برای ولتاژ پایین، جریان زیاد و بازده نسبتاً ثابت به کار می‌برند. کارایی تنظیم کننده افت ولتاژ کم محدود می‌شود. این تنظیم کننده دارای درجه تنظیم کمتری نسبت به دو تنظیم کننده دیگر بوده و هدف اصلی در طراحی آن نیز عملی انجام می‌گیرد. بازده کمتر آن نسبت به عنصر کنترل کننده باید در نظر گرفته شود. مقادیر ماکزیمم جریان و ولتاژ و توان ماکزیمم تراز لیست می‌شود.

در کنترل کننده تک ترانزیستوری سری با افت ولتاژ ثابت این محدودیت‌ها به طریق زیر تعیین می‌گردد:

$$V_{CE(max)} \geq V_{in(max)} - V_{out(min)} \qquad (V-9)$$

$$I_{C(max)} \geq I_{out(max)} \qquad (V-10)$$

$$P_{C(max)} \geq (V_{in(max)} - V_{out(min)})\, I_{out(max)} \qquad (V-11)$$

www.tiran.ir

در روابط $V_{in(max)}$ حداکثر ولتاژ تنظیم‌نشده ورودی، $I_{out(max)}$ حداکثر جریان بار، $V_{out(min)}$ حداقل ولتاژ خروجی، $V_{CE(max)}$ ماکزیمم ولتاژ مجاز کلکتور امیتر، $I_{C(max)}$ ماکزیمم جریان مجاز کلکتور، و $P_{C(max)}$ حداکثر تلف توان مجاز ترانزیستور می‌باشد.

در مورد انتخاب عنصر کنترل کننده برای تنظیم کننده سوئیچی مجدداً، زیر باید در نظر گرفته شود: مقاومت سری R_S باید طوری انتخاب گردد که جریان عبور کننده از عنصر کنترل کننده حداکثر باشد.

$$R_S \leq \frac{V_{in(min)} - V_{out(max)}}{I_{out(max)}} \qquad (V-11)$$

$$V_{CE_{max}} \geq V_{out(max)} \qquad (V-12)$$

$$I_{C_{max}} \geq \frac{(V_{in(max)} - V_{out(min)})\, I_{out(max)}}{V_{in(min)} - V_{out(max)}} - I_{out(min)} \qquad (V-13)$$

$$P_{C(max)} \geq I_{C(max)}\, V_{out(max)} \qquad (V-14)$$

بنابراین اگر مشخصات تنظیم‌کننده‌ی ولتاژ معین باشد، بالقوه بسطالب گفته شده می‌توان نوع تنظیم‌کننده و مشخصات ترانزیستور کنترل کننده آن را تعیین نمود. محدودیت توان مجاز ترانزیستور باید در کلیه محدوده درجه حرارت کار تنظیم‌کننده در نظر گرفته شود. برای این منظور باید از منحنی دریتینگ ترانزیستور نیز استفاده نمود.

جریان لازم برای تغذیه بیس کنترل کننده و همچنین جریان کلکتور تقویت کننده dc را باید از یک منبع جریان تأمین نمود. در طرح تنظیم‌کننده‌ی سری با مدار زیر در نظر داشت که جریان کلکتور تقویت کننده dc عبارت از حداکثر جریان لازم برای تغذیه بیس عنصر کنترل کننده باشد. این ترتیب می‌تواند مطمئن‌ترین طرح برای تأمین جریان کافی برای ایجاد جریان خروجی لازم و دوام بیشتر خواهد بود.

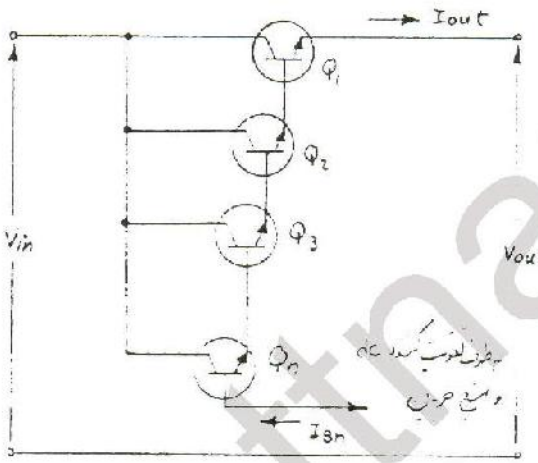
اگر جریان تأمین کننده بیس عنصر کنترل کننده به اندازه کافی نباشد، (مثلاً) برای تأمین جریان بیس کافی برای برقراری جریان بار لازم، از اتصال متوالی دو ترانزیستور بصورت شکل ۹-۷ استفاده می‌شود. چنین ترکیبی ضرب کننده β[1] نامیده می‌شود. با فرض $h_{FE} \gg 1$ خواهیم داشت:

---

1) β multiplier

$$I_{out} \approx (h_{FE_1} . h_{FE_2} \cdots h_{FE_n}) I_{B_n} \qquad (۷-۱۸)$$

حرکت از ترانزیستوری که ترکیب بالا ولتاژ برابر بیشترین ولتاژ و در محدوده‌ی مجموع ولتاژ خروجی و ولتاژ بیس بیشتر ترانزیستورهای قبلی را تحمل می‌کند. بیشترین جریان کلکتور هر ترانزیستور از تقسیم جریان کلکتور ترانزیستور قبلی بر h_{FE} آن به دست می‌آید. با توجه به این اطلاعات می‌توان حداقل توان لازم برای هر کدام از ترانزیستورها را نیز تعیین نمود.



شکل ۷-۹ : اتصال چند ترانزیستور به صورت عنصر کنترل کننده.

۷-۴ : تنظیم کننده‌ی اولیه

در مدارهایی که در آنها تنظیم خیلی دقیق با پارامترهای بسیار خوب نباشد، لازم است از یک تنظیم کننده‌ی اولیه[1] استفاده شود. تنظیم کننده‌ی اولیه یک جریان ثابت جهت تغذیه‌ی کلکتور تقویت کننده‌ی dc و نیز عنصر کنترل کننده‌ی آن را می‌دهد. اگر در شکل ۷-۱۰ نقطه‌ی A توسط یک مقاومت به ورودی تنظیم نشده متصل شود (در این حالت مقاومت‌های R_1 و R_2 و دیود D_1 حذف شوند)، در این صورت بعلت تغییرات ورودی یک جریان ناچیز[2] به بیس ترانزیستور Q_2 اعمال خواهد شد. این جریان توسط عناصر کنترل سری (Q_1 و Q_2) تقویت شده و در خروجی ظاهر خواهد شد. با استفاده از یک تنظیم کننده‌ی اولیه بیشتر از مقاومت‌های R_1 و R_2 و دیود D_1 می‌توان جریان ناچیز را حذف نمود. در این حالت دیود D_1 ولتاژ دو سر مقاومت R_2 را ثابت نگه داشته و جریان ثابتی برای ترانزیستورهای Q_2 و Q_3 ایجاد می‌کند. در این حالت ولتاژ شکست D_1 باید کمتر از مقدار $V_{in} - V_{out}$ حداقل باشد تا بیشترین جریان بیس تأمین شود. لازم برای ترانزیستورهای Q_2 و Q_3 را ایجاد نماید. در صورت امکان ولتاژ شکست دیود D_1 باید تقریباً نصف برابر بیشترین ولتاژ

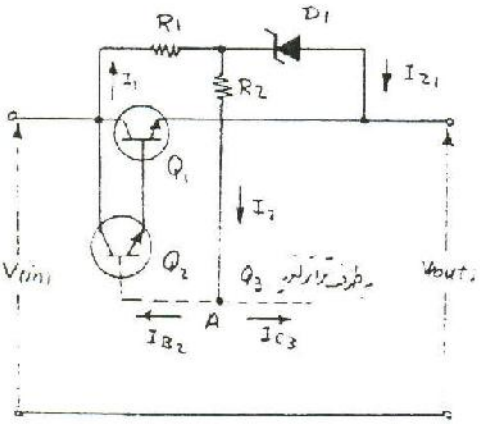
۱۵

[1] OEA TRANSISTOR

بیس امیتر عناصری باشد . مقدار اکنون ولتاژ را می‌توان بصورت زیر بدست آورد :

$$V_{Z_1} = V_{in(min)} - V_{out(max)} - I_1 R_1 \qquad (V-16)$$

در آن $I_1 = I_{Z_1} + I_2$ و $I_2 = I_{B_2} + I_{C_3}$ می‌باشد .



شکل V-10 : تنظیم کننده زنر

چون I_{B_2} و I_{C_3} قبلاً در قسمت کنترل مربوط به ترانزیستور عنصر کنترل کننده ، تقویت کننده dc تعیین شده‌اند لذا جریان I_2 یک جریان مشخص می‌باشد . می‌توان مقدار مقاومت R_2 را می‌توان از رابطه زیر تعیین نمود :

$$R_2 = \frac{V_{Z_1} - V_{BE1} - V_{BE2}}{I_{B2} + I_{C3}} \qquad (V-17)$$

با داشتن مقدار نامی ولتاژ زنر ، جریان I_2 ، ولتاژ ورودی کمترین ، و مقدار حداکثر جریان عبوری از زنر ، می‌توان مقدار مقاومت R_1 را بدست آورد :

$$V_{1(max)} = V_{in(max)} - V_{out(min)} - V_{Z1}$$

$$I_{1(max)} = I_{Z(max)} + I_2$$

$$R_1 \geq \frac{V_{in(max)} - V_{out(min)} - V_{Z1}}{I_{Z_1(max)} + I_2} \qquad (V-18)$$

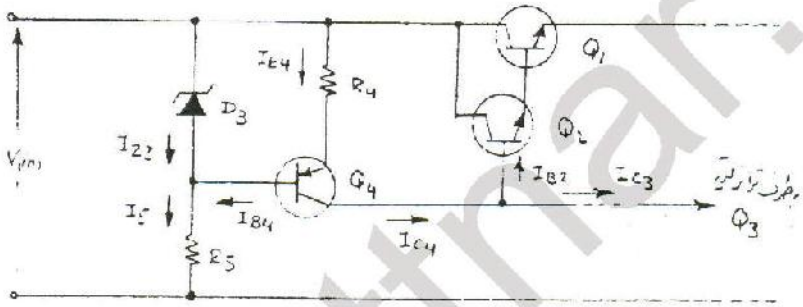
اگر تمام جریان زنر را می‌توان از بدی مقدار تلف توان عبوری بدست آورد .

استفاده از تنظیم کننده زنر ، علاوه بر بهبود ضریب تنظیم ، بدلیل خود حفاظتی تنظیم کننده را زیاد می‌کند . هنگامی که جریان ترانزیستور Q_1 و Q_3 از مقدار یک مقاومتی کمتر در مدار باشد ، ما می‌گوییم (اگر نقطه A با یک مقاومت به زمین وصل شود) ، در اینصورت افزایش جریان باعث کاهش ولتاژ خروجی می‌شود . این افت ولتاژ باعث افزایش ولتاژ بیس امیتر عنصر کنترل و همچنین افت ولتاژ بدی مقاومت داخلی منبع تنظیم نشده صورت می‌گیرد . در نتیجه تقویت کننده باید قسمتی از هرگونه عامل فوق را جبران نماید . از این رو تنظیم

www.ttnar.ir

مرجع در مقاومت داخلی منبع تنظیم نشده نیز در مقاومت خروجی منبع تنظیم شده وجود دارد. با استفاده از تنظیم کننده اولیه (R_2 و D_1) و استفاده از مقاومت خروجی تنظیم کننده بو مقاومت داخلی منبع تنظیم نشده کم شده و نتیجتاً مقدار آن کاهش می‌یابد. برای تغییرات کم جریان بار، ولتاژ دو سر R_2 ثابت بوده و مقاومت خروجی تنظیم کننده مستقل از مقاومت داخلی منبع تنظیم نشده می‌شود.

با استفاده از یک تنظیم کننده اولیه ترانزیستوری طبق شکل ۱۱-۷ می‌توان وضعیت تنظیم بهتری بدست آورد. در این مدار، جریان کلکتور Q_4 مستقل از تغییرات V_{BE} ترانزیستورهای Q_2 و Q_1 (در اثر درجه حرارت یا تغییر بار) می‌باشد. در مدار شکل ۱۱-۷ جریان I_2 تابعی از V_{BE} ترانزیستورهای Q_1 و Q_2 (در اثر تغییر درجه حرارت یا تغییر بار) است.



شکل ۱۱-۷ : تنظیم کننده اولیه ترانزیستوری.

با توجه به شکل ۱۱-۷ می‌توان نوشت :

$$I_{C4} = I_{E4} - I_{B4} = I_{B2} + I_{C3}$$

$$R_4 I_{E4} = V_{Z3} - V_{EB4}$$

$$R_4 = \frac{V_{Z3} - V_{EB4}}{I_{E4}} \qquad (۷-۱۹)$$

D_3 یا یک دیود طوری انتخاب می‌شود که ضریب حرارتی آن تغییرات $\Delta V_{BE}/\Delta T$ ترانزیستور Q_4 را خنثی کند. انتخاب یک دیود زنر با ولتاژ کم بعلت داشتن ضریب حرارتی منفی می‌تواند ترکیب حرارتی خوبی داشته باشد. اگر ضریب حرارتی دیود انتخاب شده به اندازه کافی مناسب نباشد می‌توان یک دیود سیلیکن کوچک یا چند دیود را بطور سری قرار داد.

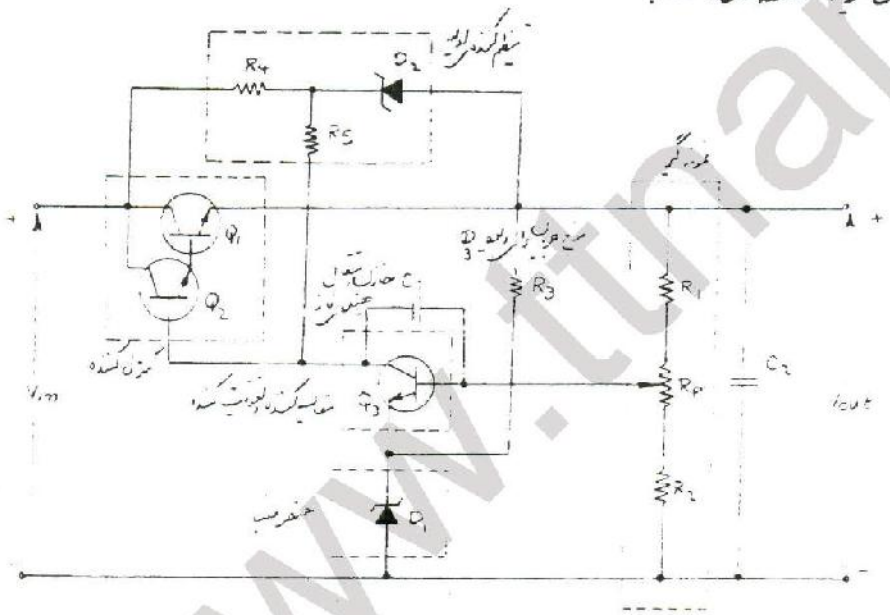
جریان I_{B2} و I_{C3} قبلاً تعیین شدند؛ حال با یک ترانزیستور Q_4 با ضریب انتقال جریان حداقل ۱۰ را انتخاب می‌کنیم. برای دیود D_3 یک دیود ولتاژ کم را در نظر گرفته و I_{Z3} آن را از روی مقادیر نمونه می‌توان دقیق تعیین می‌کنیم. R_5 را می‌توان از رابطه زیر

تعیین نمود :

$$R_S = \frac{V_{in(min)} - V_{Z3} - I_{Z3} R_R}{I_{Z3} + I_{B4}} \qquad (۷-۲۰)$$

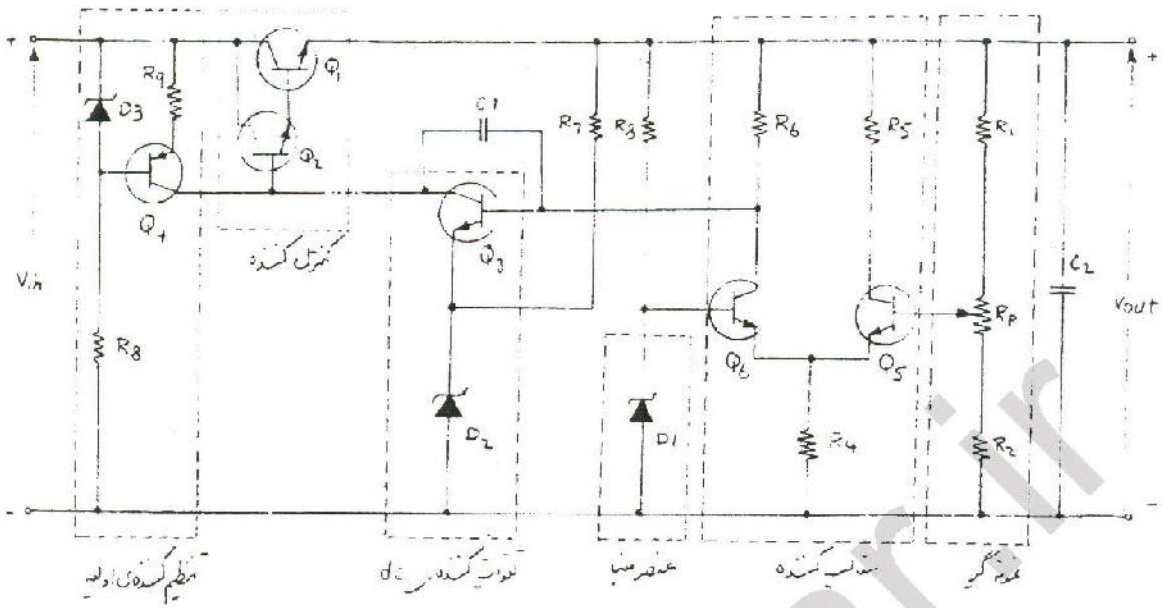
۷-۵ : ترکیب مدار

حال مراحل مختلف اتصال قسمتهای مختلف تنظیم کننده ولتاژ در تشریح شد، یک تنظیم کننده کامل را نشان داد. در شکل ۱۲-۷ یک تنظیم کننده ولتاژ سری نشان داده شده است که در آن یک تقویت کننده CE در تقویت کننده dc هم هست بکار رفته و همچنین از یک تنظیم کننده ولتاژ سری دیگر مقاومتی نیز استفاده شده است.



شکل ۱۲-۷ : یک تنظیم کننده ولتاژ سری نوعی با یک طبقه CE در هر دو مقایسه کننده و تقویت کننده dc بکار رفته است.

در شکل ۱۳-۷ یک تنظیم کننده نمونه دیگر نشان داده شده است که در آن از یک تقویت کننده تفاضلی بعنوان مقایسه کننده استفاده شده است. این تنظیم کننده دارای یک طبقه تقویت کننده dc و یک تنظیم کننده ترانزیستوری است. دقت کنید که این مدار دارای ترمیم حرارتی خیلی خوبی است؛ یعنی در آن هم از تقویت کننده تفاضلی استفاده شده و هم منبع جریان ترانزیستوری (تنظیم کننده اولیه) از نظر حرارتی ترمیم شده است.



شکل ۷-۱۳ : تنظیم کننده ولتاژ سری با استفاده از مقایسه کننده ریاضی ، تقویت کننده dc و تنظیم کننده اولیه ترانزیستوری

۷-۶ : یک مثال از طرح تنظیم کننده‌ی ولتاژ

در این قسمت به بررسی طرح یک تنظیم کننده ولتاژ نمونه ای می‌پردازیم . قبل از طرح مدار باید مشخصات لازم برای تنظیم کننده را تعیین نمود . سپس با استفاده از شکل مدار مناسب و سپس با بدست آوردن مقادیر و نوع عناصر لازم است . در این قسمت مراحل تنظیم کننده ولتاژ با مشخصات زیر طرح می‌نمایم :

$V_{in} = 37.5 \text{ تا } 70 \text{ volts}$

$V_o = 30 \text{ volts}$

$I_o \leq 0.40 \text{ amp}$

$T = -50 \text{ تا } +125 ^\circ C$

$R_o \leq 0.5 \Omega$

در شکل ۷-۱۴ مداری برای این تنظیم کننده مناسب رسم شده است نشان داده شده است . با توجه به این مدار بعداً مورد بررسی قرار خواهد گرفت . طرح این مدار مطابق مراحل زیر صورت می‌گیرد :

۱ . ابتدا مشخصات ترانزیستورهای لازم برای قسمت کنترل کننده تعیین می‌شود :

$V_{CE_1(min)} = V_{in(min)} - V_o = 37.5 - 30 = 7.5 \text{ volts}$

www.tinar.ir

$$V_{CE1(max)} = V_{in(max)} - V_o = 40.0 \text{ volts}$$

$$I_{E1(max)} = I_o = 0.40 \text{ A}$$

$$P_{C1(max)} = (V_{CE1(max)})(I_{E1}) = (40 \text{ volts})(0.40 \text{ A}) = 16 \text{ Watts}$$

با مراجعه به کاتالوگ ترانزیستورها ملاحظه میشود که ترانزیستور 2N1049 (TI) با گرمایخور مناسب میتواند با اطمینان تلف توان 16 W را تحمل نماید. در درجه حرارت $-55^{\circ}C$ و جریان 500 mA حداقل h_{FE} این ترانزیستور 20 میباشد. بنابراین:

$$I_{B1} \leqq \frac{I_{E1}}{h_{FE1(min)} + 1} = \frac{0.40}{20+1} \approx 20 \text{ mA}$$

۲. مشخصات ترانزیستور Q_2 که به ترانزیستور Q_1 متصل میشود، بصورت زیر انتخاب میگردد:

$$V_{CE2(max)} = V_{CE1} - V_{BE1} \approx V_{CE1} = 40 \text{ volts}$$

$$I_{E2} \approx I_{B1} = 20 \text{ mA}$$

$$P_{C2(max)} \leqq (V_{CE2(max)})(I_{E2}) = (40 \text{ volts})(0.02 \text{ A}) = 0.8 \text{ W}$$

با مراجعه به کاتالوگ ملاحظه میشود که ترانزیستورهای 2N656 و 2N497 برای ترانزیستور Q_2 مناسب میباشد. ترانزیستور 2N656 را با در نظر داشتن گین زیاد جریان انتخاب میکنیم. چون $h_{FE1} \geqq 20$ و $h_{FE2} \geqq 25$ است، بنابراین:

$$I_{B2} \leqq \frac{I_{E1}}{(h_{FE1(min)} + 1)(h_{FE2(min)} + 1)} = \frac{0.40}{(20+1)(25+1)} \approx 0.8 \text{ mA}$$

$$I_{C3} \geqq I_{B2} \quad , \quad I_{C4} \approx 2 \text{ mA}$$

(جریان I_{C4} دوبرابر I_{B2} و بیشتر انتخاب میشود).

۳. برای اینکه دارای توان درخور قابل قبولی از درجه حرارت گردد، برای ترانزیستور Q_4، ترانزیستور سیلیکن PNP، نوع 2N1131 انتخاب میشود. این ترانزیستور دارای $h_{FE(min)}$ ، 15 و V_{BE} برابر 1.3 V است. بنابراین چون $I_{C4} = 2$ mA باشد $I_{E4} = I_{C4} + I_{B4} = 2 + \frac{2}{15} = 2.13$ mA میباشد. اگر V_{Z2} برابر 3.3 V انتخاب شود (دیود IN746)، در اینصورت با توجه به شکل ۷-۴ ملاحظه میشود که در مقاومت این دیود حدود 50 mA میباشد. در اینصورت با توجه به رابطه (۱۹-۷) میتوان مقدار R_4 را بدست آورد:

www.tnar.ir

برای R_P می‌توان مقدار مقاومت‌های R_1 و R_2 را انتخاب نمود .

۱۰ . با توجه به اینکه برای ترانزیستور Q_3 (2N338) مقدار $V_{BE} \approx 0.8\ V$ است لذا خواهیم داشت :

$$R_1 = \frac{V_o - V_{BE_3} - V_{Z_1}}{I_{R_1}} = \frac{30 - 0.8 - 6.2}{5 \times 10^{-3}} = 4.6\ k\Omega$$

برای R_1 مقدار $4.7\ k\Omega$ انتخاب می‌شود .

۱۱ . داریم :

$$R_2 + R_P = \frac{V_{BE_3} + V_{Z_1}}{I_{R_1}} = \frac{7.0}{5 \times 10^{-3}} = 1.4\ k\Omega$$

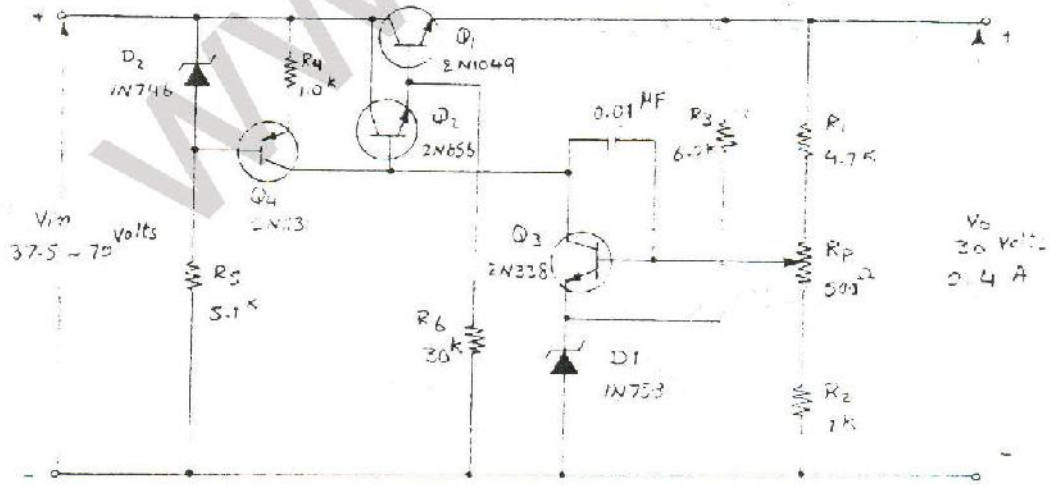
$$R_2 = 1.4 - 0.5 = 0.9\ k\Omega$$

برای R_2 مقدار $1.0\ k\Omega$ در نظر گرفته می‌شود .

برای جلوگیری از نوسان و ناپایداری مدار در فرکانس‌های بالا بین بیس و کلکتور ترانزیستور Q_3 یک خازن $0.01\ \mu F$ قرار داده می‌شود .

همچنین مقاومت R_6 را برای ایجاد جریان نشتی و برای کار تنظیم کننده در جریان‌های بار کم به مدار می‌افزائیم .

مدار کامل شده این طرح در شکل ۱۴-۷ نشان داده شده است . همچنین در شکل‌های ۱۵-۷ و ۱۶-۷ و ۱۷-۷ به ترتیب منحنی تغییرات V_o برحسب V_{in} ، V_o برحسب I_o و V_o برحسب حرارت نشان داده شده است . از این منحنی‌ها می‌توان پارامترهای رفتار یک تنظیم کننده ولتاژ را تعیین نمود .



شکل ۱۴-۷ : مدار کامل یک تنظیم کننده ولتاژ سری با جریان خروجی 30 volt ، 0.4 A .

www.tinar.ir

$$R_4 = \frac{V_{Z2} - V_{EB4}}{I_{E4}} = \frac{3.3 - 1.3}{(2.133)\times 10^{-3}} = 0.935 \ k\Omega$$

برای این مقاومت مقدار $1\ k\Omega$ را انتخاب می‌کنیم.

۵. با توجه به رابطه (۲-۲۰) مقدار R_5 را تعیین می‌کنیم:

$$R_5 = \frac{V_{i(min)} - V_{Z2}}{I_{Z2} + I_{B4}} = \frac{37.5 - 3.3}{(7 + 0.135)10^{-3}} = 4.8 \ k\Omega$$

مقدار R_5 را $5.1\ k\Omega$ انتخاب می‌کنیم.

۶. تعداد انتخاب ترانزیستور کنترل و نوع تنظیم کننده اولیه را عناصر نمونه‌گیر، تقویت و مقایسه‌کننده مشخص می‌شود. مقدار ولتاژ شکست D_1 چندان مهم نیست و فقط مقدار آن باید در شرایط کار دارای مقدار مثبت باشد. برای این منظور، دیود D_1 را باید طوری انتخاب کنیم که در مقاومت کمی داشته و ضریب حرارتی آن کم مثبت باشد. با استفاده از یک دیود IN753 استفاده می‌کنیم که دارای ولتاژ شکست $6.2\ V$ باشد. جریان ماکزیمم دیود باید طوری در نظر گرفته شود تا دیود را کاملاً در حالت شکست قرار دهد. بنابراین مقدار I_{Z1} برابر $4\ mA$ انتخاب می‌شود. برای مقدار مقاومت R_3 داریم:

$$R_3 = \frac{V_o - V_{Z1}}{I_{Z1}} = \frac{30 - 6.2}{(4)(10^{-3})} \approx 6 \ k\Omega$$.۷

برای R_3 مقدار $6.2\ k\Omega$ انتخاب می‌شود.

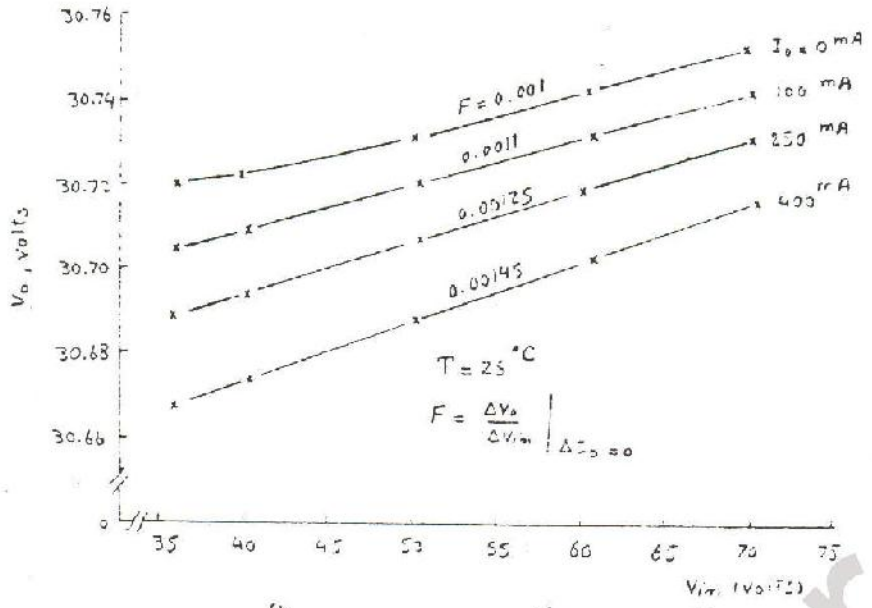
با مراجعه به مشخصات دیود زنر ملاحظه می‌شود که برای جریان کم، ضریب حرارتی مثبت و مقدار $6.2\ V$ دیود زنر ضریب حرارتی $-2.5\times 10^{-3}\ V/^{\circ}C$ برای $5\ mA$ و در درجه حرارتی 0.03% برابر $1.86\times 10^{-3}\ V/^{\circ}C$ می‌باشد. این مقدار ضریب حرارتی منفی V_{BE} را تقریباً خنثی می‌کند. بنابراین مقاومت R_3 با جریان در حدود $3.5\ mA$ دیود IN753 مقدار تغییرات حرارتی ترانزیستور Q_3 را جبران می‌کند.

۸. جریان کلکتور ترانزیستور Q_3 در حدود $2\ mA$ است و ولتاژ V_{CE} آن برابر $V_{CE_3} = 30 - 6.2 - 2\times 10.7 = 22.4\ V$ می‌باشد. بنابراین برای این ترانزیستور می‌توان ترانزیستور سیلیکن 2N338 را انتخاب نمود.

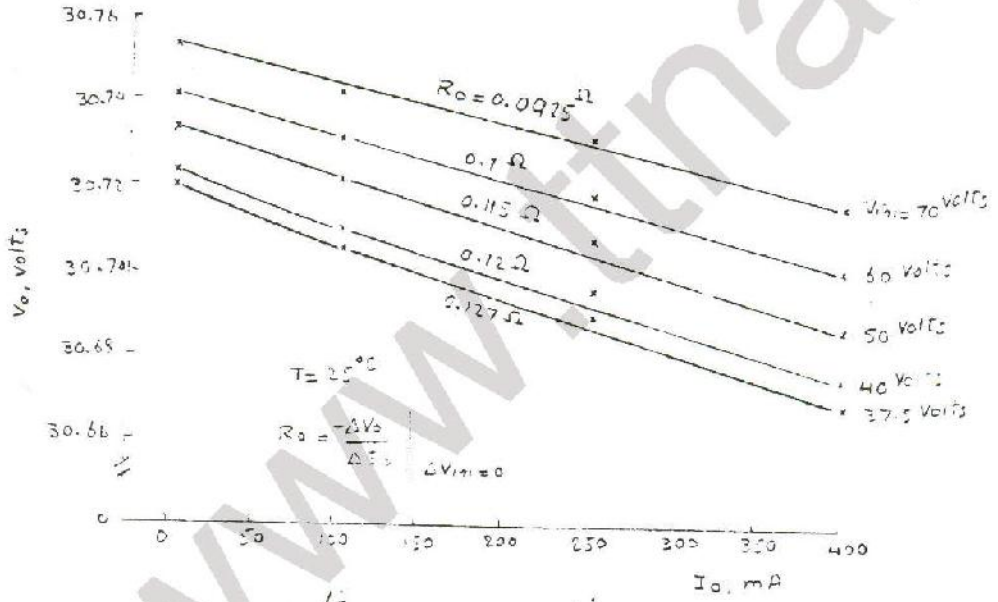
۹. بیشترین مقدار جریان I_{B3} برابر است با:

$$I_{B3} = \frac{2}{1 + h_{FE(min)}} = \frac{2}{1+20} \approx 0.1 \ mA$$

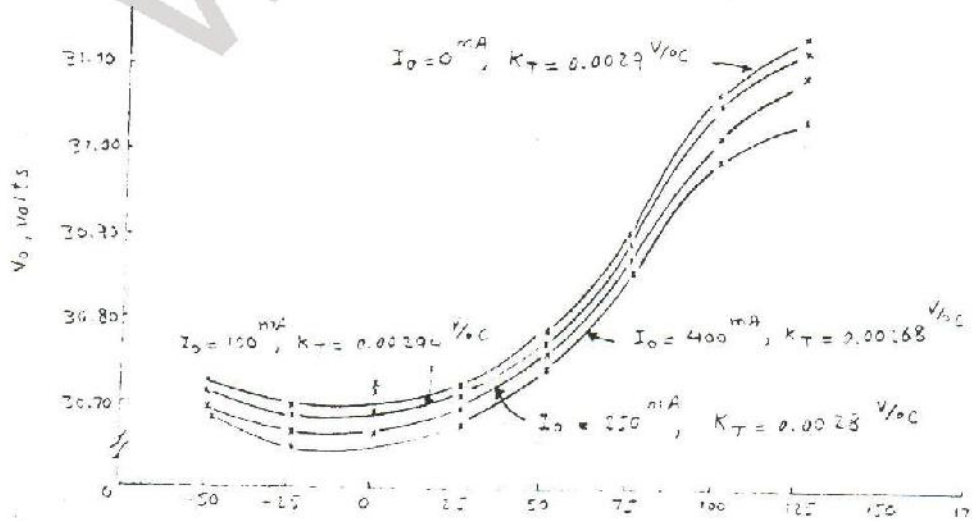
جریان I_{R_1} باید در مقایسه با این جریان خیلی زیاد باشد. اگر I_{R_1} را $5\ mA$ انتخاب کنیم، با در نظر گرفتن یک میلی‌آمپرمتر $500\ \Omega$ می‌



شکل ۱۵-۷ : منحنی V_o برحسب V_{in} برای مدار شکل ۱۴-۷ .



شکل ۱۶-۷ : منحنی V_o برحسب I_o برای مدار شکل ۱۴-۷ .



شکل ۱۷-۷ : منحنی V_o برحسب T برای مدار شکل ۱۴-۷ .

www.ttnar.ir

در شکل ۷-۱۵ ضریب تنظیم، F، برای مقادیر مختلف جریان خروجی مشخص شده است. مقاومت خروجی، R_o، نیز برای مقادیر مختلف ولتاژ ورودی در شکل ۷-۱۶ نشان داده شده است. منحنی شکل ۷-۱۷، ضریب حرارتی، k_T، را نشان می‌دهند. مقدار k_T را می‌توان از رابطه $k_T = \Delta V / \Delta T$ در محدوده ΔT از -25 تا $+100\,^{\circ}C$ به دست آورد. همچنین k_T شیب منحنی‌ای است که رسم شده است. بنابراین، در این حالت برای k_T تغییر شیب ناگهانی در نظر گرفته شده است، ولی از آنجایی که این مقدار برای تغییرات کم درجه حرارت تعریف شده، معرف خصوصیت مطلوبی نسبت به درجه حرارت در رده‌های مختلف نمی‌باشد. تغییرات ناگهانی ولتاژ خروجی را می‌توان به صورت زیر به دست آورد:

$$\Delta V_o = F \cdot \Delta V_{in} - R_o \Delta I_o + k_T \cdot \Delta T \qquad (۷-۲۱)$$

در ترتیب طرح تنظیم کننده ولتاژ تکمیر مشخص، دقت کنید مقادیر مختلفی برای طرح همین تنظیم کننده‌ای می‌توان استفاده نمود و مقدار بهتر براساس درجه بندی و پارامترهای مورد نظر برای تنظیم کننده باید انتخاب شود.

۷-۷ : پارامترهای تنظیم کننده‌ی ولتاژ

رفتار یک تنظیم کننده ولتاژ را می‌توان براساس پارامترهای R_o، F و k_T بیان نمود:

$$\Delta V_{out} = F \cdot \Delta V_{in} - R_o \Delta I_{out} + k_T \cdot \Delta T$$

که در آن:

$$\text{مقاومت خروجی} \quad : \quad R_o = -\left.\frac{\Delta V_{out}}{\Delta I_o}\right|_{\Delta V_{in},\, \Delta T = 0} \qquad (۷-۲۲)$$

$$\text{ضریب تنظیم} \quad : \quad F = \left.\frac{\Delta V_{out}}{\Delta V_{in}}\right|_{\Delta I_{out},\, \Delta T = 0} \qquad (۷-۲۳)$$

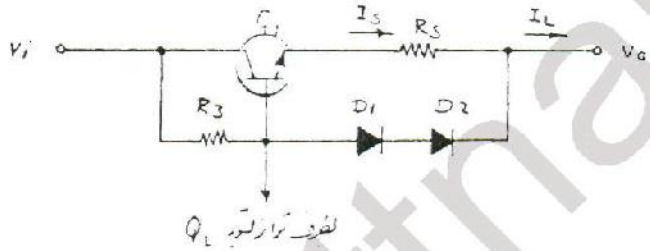
$$\text{ضریب حرارتی} \quad : \quad k_T = \left.\frac{\Delta V_{out}}{\Delta T}\right|_{\Delta V_{in},\, \Delta I_{out} = 0} \qquad (۷-۲۴)$$

در یک تنظیم کننده خوب هر سه پارامتر تعریف شده باید کوچک باشند. معمولاً هدف از بکارگیری تنظیم کننده ولتاژ کاهش اثر پارامترهای یک منبع تغذیه تنظیم نشده است.

www.ttnar.ir

۷-۸ : حفاظت تنظیم کننده‌ی ولتاژ در مقابل اضافه جریان

یک مدار تنظیم کننده ی ولتاژ باید در مقابل اضافه جریان بار حفاظت شود . برای این منظور در مدارهای ساده می‌توان از یک فیوز در لحظه ی با جریان خروجی قرار می‌گیرد استفاده نمود . معمولاً این فیوز در ابتدا یا انتهای ترانزیستور قدرت تنظیم کننده قرار می‌گیرد . در مدارهای پیچیده از روش ولتاژ خروجی می‌تواند از صفر تا مقدار معینی از ولتاژ تغذیه ، افت ولتاژ روی عنصر کنترل کننده سری نیز تغییر کرده و ممکن است تا مقدار ولتاژ ماکزیمم خروجی نیز برسد . در این صورت برای جلوگیری از آسیب این عنصر باید از یک مدار حفاظت استفاده نمود . چنین مداری در شکل ۷-۱۸ نشان داده شده است . در این مدار دیودهای D_1 و D_2 تا زمانی که افت ولتاژ روی R_S از ولتاژ آستانه ی هادی (V_γ) دیودها بیشتر نشود ، در حالت قطع خواهند بود . در حالت اضافه جریان و یا اتصال کوتاه به علت افزایش افت ولتاژ روی



شکل ۷-۱۸ : مدار حفاظت تنظیم کننده ی ولتاژ در مقابل اضافه جریان .

مقاومت R_S دیودهای D_1 و D_2 هادی کرده و جریان I_S به مقدار زیر محدود خواهد شد :

$$I_S = \frac{V_{\gamma_1} + V_{\gamma_2} - V_{BE_1}}{R_S} \qquad (۷-۲۵)$$

تحت شرایط اتصال کوتاه مقدار جریان اتصال کوتاه بار از رابطه ی زیر بدست خواهد آمد :

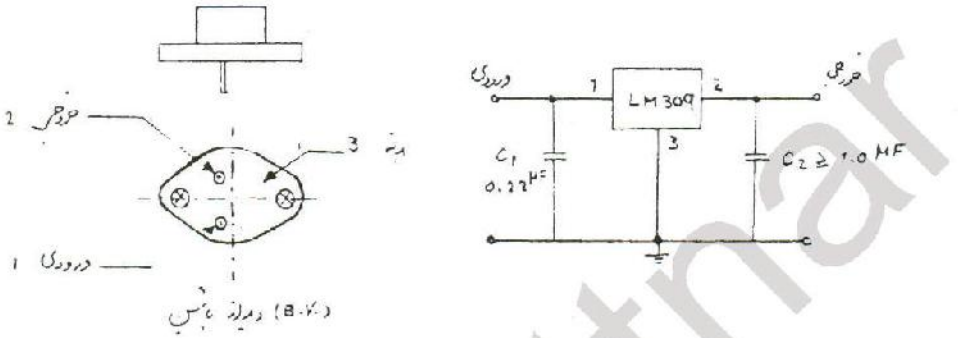
$$I_L \simeq \frac{V_i}{R_3} + \frac{V_{\gamma_1} + V_{\gamma_2} - V_{BE_1}}{R_S} \qquad (۷-۲۶)$$

البته روشهای دیگری نیز برای محدود کردن جریان وجود دارد که بسته به نوع طرح می‌توان از آنها نیز استفاده نمود .

در شکل ۷-۱۹ مدار حفاظت تنظیم کننده ی ولتاژ با استفاده از ترانزیستور Q_P نشان داده شده است . در این مدار نیز به ازای جریانهای کمتر از جریان محدود شده ، افت ولتاژ روی مقاومت R_S کم بوده و در نتیجه ترانزیستور Q_P هادی نمی‌کند . هنگامی که جریان تنظیم کننده خواهد از مقدار معین افزایش پیدا کند و یا در حالت اتصال کوتاه خروجی ، افت روی مقاومت R_S زیاد شده و در نتیجه

www.tmar.ir

در زیر به عنوان مثال به بررسی تنظیم کننده‌های یکپارچه LM309 و MA723 هر دو توسط سازنده‌های مختلف ساخته شده، می‌پردازیم. تنظیم کننده LM309 یک تنظیم کننده ولتاژ ۵ ولت، ۱ آمپر است. این IC با بسته‌بندی[1] نوع TO3 در بسته‌بندی استاندارد ترانزیستورهای قدرت ساخته می‌شود (شکل الف ۲۰-V). این IC تنها سه سر دارد: ورودی، خروجی و زمین که به عنوان سر مشترک بین ورودی و خروجی نیز مصرف می‌شود. اگر ولتاژ ورودی آن بین ۷ تا ۲۵ ولت تغییر کند، در جریان ۱ آمپر در بدترین شرایط، ولتاژ خروجی آن بین ۴.۷۵ تا ۵.۲۵ ولت خواهد بود که برای مدارهای TTL[2] مناسب می‌باشد. این تنظیم کننده



(الف) (ب)

شکل ۲۰-V : الف) بسته‌بندی LM309 ؛ ب) مدار تنظیم کننده ۵ ولت با LM309.

دارای مدار حفاظت است که طوری جریان خروجی را در یک مقدار مشخص محدود می‌کند (بستگی به مقدار ولتاژ ورودی دارد). همچنین اگر تلف در داخل تنظیم کننده مقدار زیادی شود، در صورت تنظیم کننده خود بسته شده و از سوختن آن جلوگیری بعمل می‌آید. این عمل با مسدود شدن حرارتی[3] می‌باشد. برای استفاده از LM309 بجز خازنها لازم در ورودی و خروجی را برای پایداری بکار می‌برند، هیچ عنصر دیگری لازم نیست (شکل ب ۲۰-V).

تنظیم کننده MA723 یک تنظیم کننده ولتاژ خوبی است که ورودی آن می‌تواند بین ۹.۵ تا ۴۰ ولت تغییر کند. همچنین توسط آن می‌توان ولتاژ خروجی تنظیم شده بین ۲ تا ۳۷ ولت بدست آورد. بدون افزودن یک ترانزیستور بیرونی خارجی می‌توان از این تنظیم کننده جریان خروجی بالای ۶۵ mA دریافت نمود. با افزودن یک ترانزیستور توان خارجی به این تنظیم کننده می‌توان جریان خروجی

---

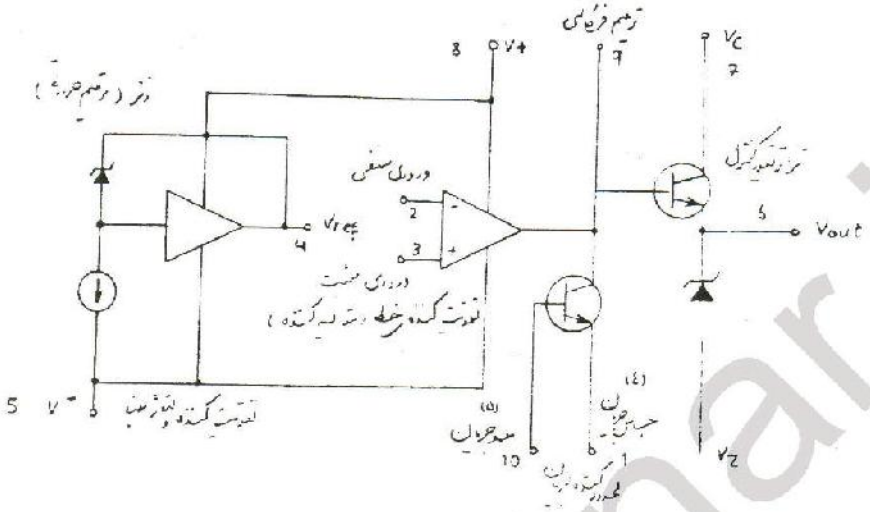
(1) package

(2) TTL : Transistor_Transistor Logic

(3) thermal shut down

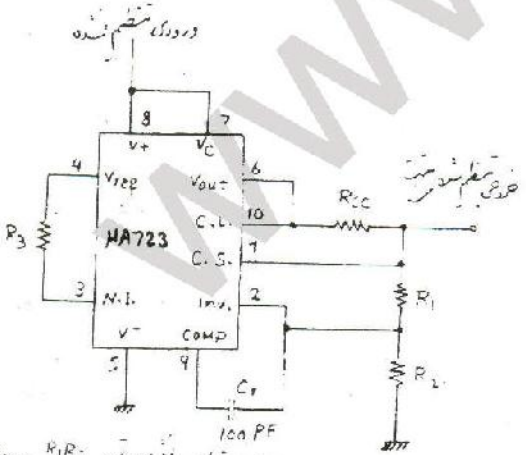
www.ttnar.ir

افزایش داد . ولتاژ تنظیم کننده هم مرتول تصویب تنظیم کننده ولتاژ مثبت و هم تصویب تنظیم کننده ولتاژ منفی استفاده نمود . بلوک دیاگرام مدار داخلی IC در شکل V-21 نشان داده شده است . MA723 دارای یک تقویت کننده ولتاژ مبنای ترمیم حرارتی شده (1) یک تقویت کننده خطا (2) ، ترانزیستور کنترل سری ، و محدود کننده جریان با کنترل و سد دو کننده خاموش (3) می باشد .



شکل V-21 : مدار داخلی تنظیم کننده ولتاژ MA 723 (شماره پایه برای بسته بندی TO-5 است) .

چگونگی کارکرد بلوکهای MA723 در شکلهای V-22 ، V-23 و V-24 نشان داده شده است . در شکل V-24 تغییرات ولتاژ خروجی بدلخواه و حسب جریان آن نشان داده شده است . این منبع مناسب محدودکنندهٔ جریان تصویب بوگذوان (4) نامیده میشود .

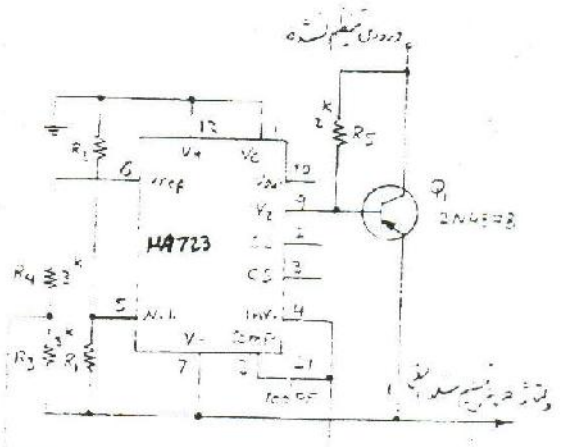


$R_3 = \frac{R_1 R_2}{R_1 + R_2}$ (برای حداقل کردن اثر جریان بایاس)

$V_{out} = V_{ref} \cdot \frac{R_1 + R_2}{R_2}$ $\qquad I_{LIMIT} = \frac{V_{sense}}{R_{SC}}$

شکل V-22 : تنظیم کننده مثبت MA723 ، $7^V \le V_{out} \le 37^V$

(شماره پایه برای بسته بندی TO-5 داده شده است)



$R_3 = R_4 = 3^K$ $\qquad P_1 = 2^K$

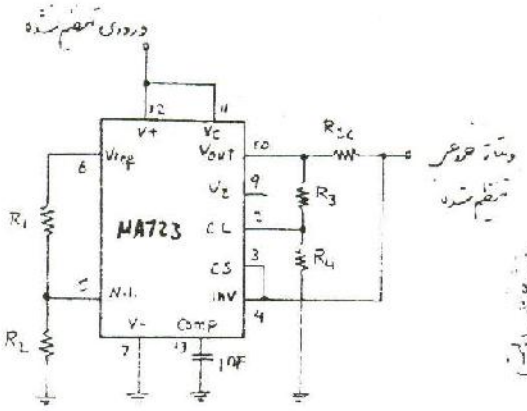
$V_{out} = \frac{V_{ref}}{2} \cdot \frac{P_1 - R_5}{R_1}$

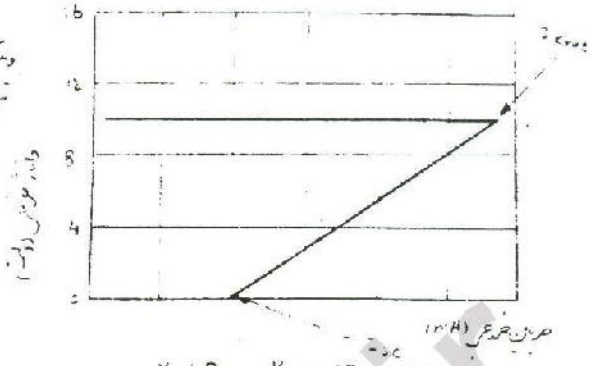
شکل V-24 : تنظیم کننده منفی MA723 .

(شماره پایه برای بسته بندی D.I.P داده شده است)

(1) temprature compensated reperence amplifier
(2) error amplifier
(3) remote shutdown
(4) current sense
(5) current limit
(6) foldback current limiting

www.tnar.ir





$$V_{out} = V_{ref} \cdot \frac{R_2}{R_1 + R_2}$$

$$I_{knee} = \frac{V_{out} R_3}{R_{sc} R_4} + \frac{V_{sense}(R_3 + R_4)}{R_{sc} R_4}$$

$$I_{sc} = \frac{V_{sense}}{R_{sc}} \cdot \frac{R_3 + R_4}{R_4}$$

شکل ۷-۲۴ : تنظیم کننده مثبت MA723 ، محدوده‌ی جریان بصورت پرگلان ؛ الف) مدار ؛ ب) مشخصات V-I خروجی (اندازه‌ها برحسب میلیمتر DIP است).

در این مدار تحت شرایط بار، جریان خروجی در یک مقدار معینی محدود می‌شود که هنگامی که مقاومت بار خروجی صفر یا کم می‌شود و یا خروجی اتصال کوتاه می‌شود، محدودیت جریان باز هم کمتر می‌گردد. این به اصطلاح محدودیت جریان بصورت پرگلان است. مفید می‌باشد زیرا اگر حالت اتصال کوتاه خروجی را بعنوان یک شرایط بار مدار در نظر بگیریم، در بعضی موقعیت‌ها ترانزیستور عبوری یا دیود عنصر کنترل کننده‌ی مرکزی، توان تلف شده در آن زیاد شده و ممکن است آن را بسوزاند. برای کم کردن تلف توان در ترانزیستور، جریان بیشترین مقدار کمتری نگاه داشته می‌شود و مقدار آن از جریان حد عادی کمتر می‌شود.

برای استفاده از تنظیم کننده‌ی مجتمع باید با مشخصات داده شده در کاتالوگ سازنده آشنا شد. برخی از این مشخصات بصورت زیر می‌باشد:

محدوده‌ی ولتاژ ورودی : حد بالا و پائین ولتاژ ورودی که می‌توان با اطمینان به تنظیم کننده اعمال نمود.

محدوده‌ی ولتاژ خروجی : محدوده ولتاژ خروجی تنظیم شده که بوسیله IC می‌توان بدست آورد (وقتی مشخص می‌شود ولتاژ dc خروجی تنظیم شده از ولتاژ ورودی تنظیم نشده همواره کمتر است. برای کار تنظیم کننده باید قدرت ولتاژ ورودی بزرگتر یا برابر ولتاژ خروجی بزرگ باشد).

درجه‌ی تنظیم خط[1] : درصد تغییر ولتاژ خروجی تنظیم شده بر تغییرات مشخص در ولتاژ ورودی تنظیم نشده.

درجه‌ی تنظیم بار[2] : درصد تغییر ولتاژ خروجی تنظیم شده بر اثر تغییرات جریان بار از صفر تا یک مقدار مشخص و یا جریان بار ماکزیمم.

---

(1) line regulation (2) load regulation

www.tinar.ir

حذف واپل[۱۸] : مقدار کاهش (برحسب درصد و یا dB) مولفه ac در مدی در خروجی.

پایداری حرارتی[۱۹] : پارامتری که تغییرات ولتاژ خروجی با ازای تغییر دمای محیط را نشان می‌دهد.

جریان حداقل بایاری[۲۰] : مقدار جریانی که در حالت بایاری توسط منظم کننده از منبع کشیده می‌شود.

ولتاژ نویز خروجی[۲۱] : مقدار موثر ولتاژ ac خروجی (البته بدون ولتاژ بار) در فرکانس در مدی را پیل در نظر گرفته باشد.

www.ttnar.ir

ضمیمه (۱)

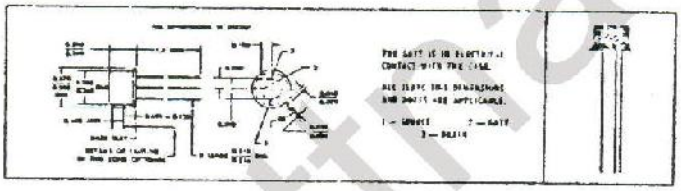
TYPE 2N2386

P-CHANNEL DIFFUSED PLANAR SILICON FIELD-EFFECT TRANSISTOR

FOR INDUSTRIAL SMALL-SIGNAL APPLICATIONS

- High Input Impedance (≥3 megohms at 1 kc)

*mechanical data



*absolute maximum ratings at 25° free-air temperature (unless otherwise noted)

Gate Current . . . . . 10 ma
Total Device Dissipation at (or below) 25°C Free-Air Temperature (See Note 1) . . . . . 0.5 w
Total Device Dissipation at (or below) 25°C Case Temperature (See Note 2) . . . . . 1.5 w
Storage Temperature Range . . . . . −65°C to +300°C

*electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS			MIN	MAX	UNIT
BV_{GSS}	Drain-Gate Breakdown Voltage (See Note 3)	$I_G = -10\ \mu a$,	$I_S = 0$		−20		v
I_{GSS}	Gate Cutoff Current	$V_{DS} = 10$ v,	$V_{DS} = 0$,	$T_A = 150°C$		0.01	μa
		$V_{DS} = 10$ v,	$V_{DS} = 0$,	$T_A = 150°C$		1.0	μa
$I_{D(off)}$	Pinch-Off Drain Current	$V_{DS} = -12$ v,	$V_{GS} = 3$ v			−10	μa
$\lvert Y_{is}\rvert$	Small-Signal Common-Source Input Admittance	$V_{DS} = -10$ v,	$V_{GS} = 0$,	$f = 1$ kc		0.2	μmho
$\lvert Y_{fs}\rvert$	Small-Signal Common-Source Forward Transfer Admittance	$V_{DS} = -10$ v,	$V_{GS} = 0$,	$f = 1$ kc	1000		μmho
C_{iss}	Common-Source Short-Circuit Input Capacitance	$V_{DS} = 0$,	$V_{DS} = -10$ v,	$f = 140$ kc		50	pf

NOTES: 1. Derate linearly to 175°C free-air temperature at the rate of 3.33 mw/°C.
2. Derate linearly to 175°C case temperature at the rate of 10 mw/°C.
3. This parameter corresponds closely to BV_{DSS} (the Drain-Source Breakdown Voltage for $V_{GS} = 0$). BV_{DSS} (the Drain-Source Breakdown Voltage for other values of V_{GS}) may be calculated from $|BV_{DSS}| \cong |BV_{DSO}| - |V_{GS}|$.

*Indicates JEDEC registered data.

TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

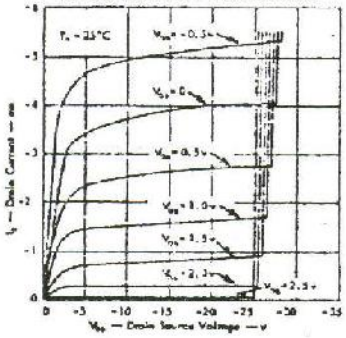
www.ttnar.ir

TYPE 2N2386

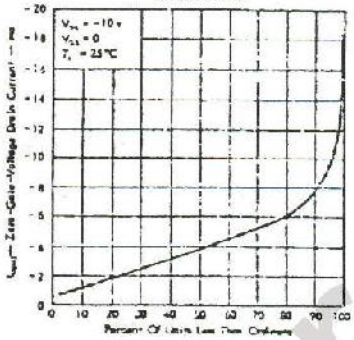
P-CHANNEL DIFFUSED PLANAR SILICON FIELD-EFFECT TRANSISTOR

TYPICAL CHARACTERISTICS

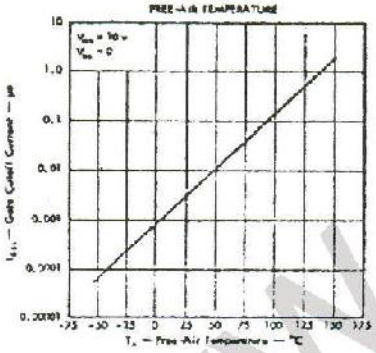
COMMON-SOURCE DRAIN CHARACTERISTICS



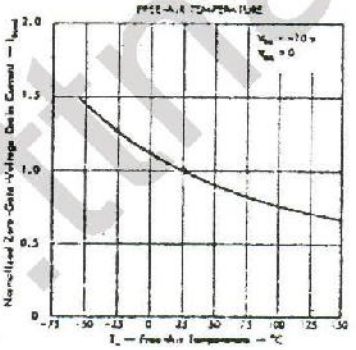
TYPICAL DISTRIBUTION OF ZERO-GATE-VOLTAGE DRAIN CURRENT



GATE CUTOFF CURRENT vs FREE-AIR TEMPERATURE



NORMALIZED ZERO-GATE-VOLTAGE DRAIN CURRENT vs FREE-AIR TEMPERATURE



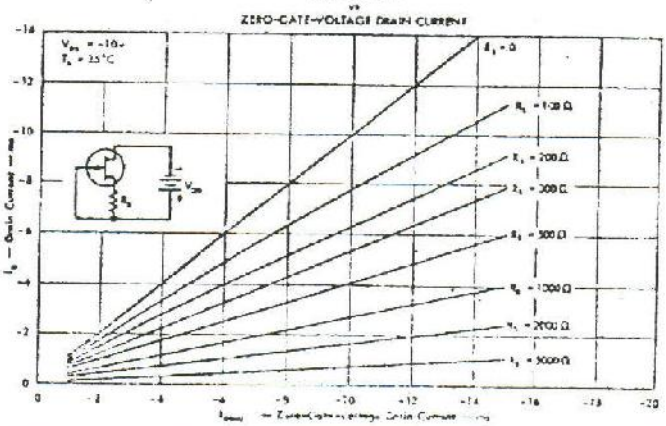
TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

TYPE 2N2386

P-CHANNEL DIFFUSED PLANAR SILICON FIELD-EFFECT TRANSISTOR

BIAS DESIGN CURVE FOR TYPICAL UNITS

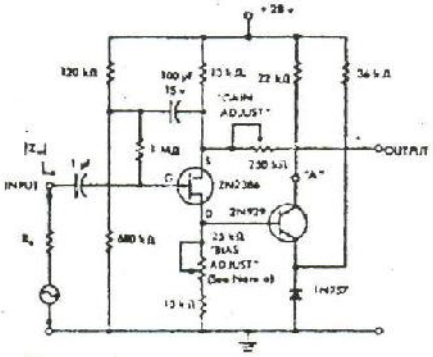
DRAIN CURRENT vs ZERO-GATE-VOLTAGE DRAIN CURRENT



www.tinar.ir

TYPICAL APPLICATION DATA

HIGH INPUT IMPEDANCE AMPLIFIER



NOTES: a. Adjust for +14 v at point "A".
b. All resistors ±5% tolerance, 1/2 watt.

TYPICAL SMALL-SIGNAL CIRCUIT PERFORMANCE CHARACTERISTICS

FREQUENCY	
10 cps	70 to 1
100 cps	70 to 1
1 kc	50 to 1
10 kc	10 to 1

R_s	
220 kΩ	
1 MΩ	
10 MΩ	

VOLTAGE GAIN
Adjustable from 1 to 10

T_A = 25°C,

TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

TI cannot assume any responsibility for any circuits shown or represented herein and does not authorize its use in life-support devices or systems.

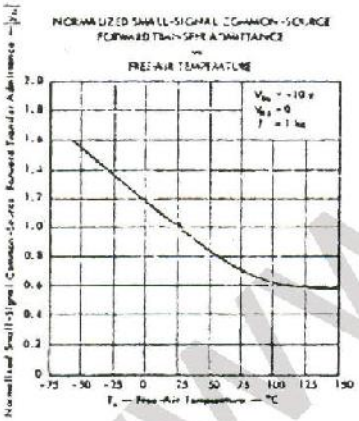
TEXAS INSTRUMENTS RESERVES THE RIGHT TO MAKE CHANGES AT ANY TIME IN ORDER TO IMPROVE DESIGN AND TO SUPPLY THE BEST PRODUCT POSSIBLE.

PRINTED IN U.S.A.

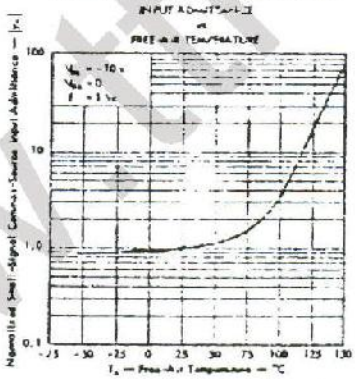
TYPE 2N2386
P-CHANNEL DIFFUSED PLANAR SILICON FIELD-EFFECT TRANSISTOR

TYPICAL CHARACTERISTICS

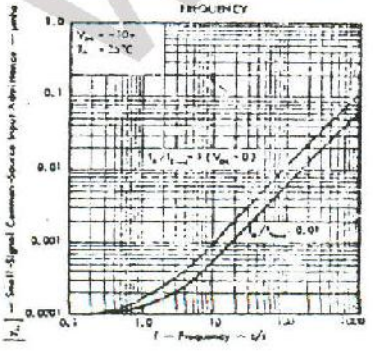
NORMALIZED SMALL-SIGNAL COMMON-SOURCE FORWARD TRANSFER ADMITTANCE vs FREE-AIR TEMPERATURE



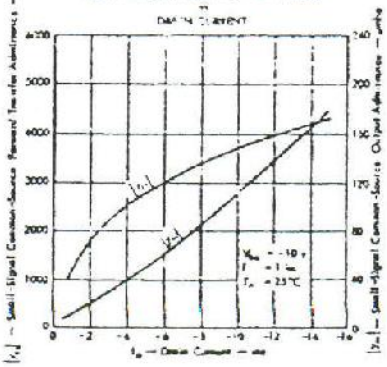
NORMALIZED SMALL-SIGNAL COMMON-SOURCE INPUT ADMITTANCE vs FREE-AIR TEMPERATURE



SMALL-SIGNAL COMMON-SOURCE INPUT ADMITTANCE vs FREQUENCY



SMALL-SIGNAL COMMON-SOURCE FORWARD TRANSFER ADMITTANCE AND OUTPUT ADMITTANCE vs DRAIN CURRENT



TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

www.tinar.ir

I-٤ ٢٧٦

MOTOROLA
Semiconductors

2N3796
2N3797

N-CHANNEL MOS

FIELD-EFFECT TRANSISTORS

MARCH 1967 — DS 5306 R1
(Replaces DS 5106)

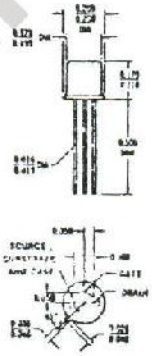
SILICON N-CHANNEL MOS FIELD-EFFECT TRANSISTOR

. . . designed for low-power applications in the audio frequency range

- Both Depletion and Enhancement Mode Operation for a Broad Range of Applications
- Stable Performance at High Temperatures
  I_{GSS} = 0.2 nAdc max @ T_A = 150°C
- High Signal-Handling Capability at Low Drain Currents

MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Drain-Source Voltage 2N3796 2N3797	V_{DS}	 30 20	Vdc
Gate-Source Voltage	V_{GS}	±10	Vdc
Drain Current	I_D	20	mAdc
Power Dissipation at T_A = 25°C Derate above 25°C	P_D	300 1.14	mW mW/°C
Operating Junction Temperature	T_J	+200	°C
Storage Temperature	T_{stg}	−65 to +200	°C



TO-18 PACKAGE

HANDLING CONSIDERATIONS:

MOS field-effect transistors, due to their extremely high input resistance, are subject to potential damage by the accumulation of excess static charge. To avoid possible damage to the devices while handling, testing, or in actual operation, the following procedure should be followed:

1. The leads of the devices should remain wrapped in the shorting foil as shown or foil package when being tested or in actual operation to avoid the build-up of static charge.
2. Avoid unnecessary handling when handled, the devices should be picked up by the can instead of the leads.
3. The devices should not be inserted or removed from circuits with the power on as transient voltages may cause permanent damage to the devices.

SILICON FIELD-EFFECT TRANSISTORS
2N3796/2N3797

www.tinar.ir

2N3796 / 2N3797

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic		Symbol	Min	Typ	Max	Unit
Drain-Source Breakdown Voltage (V_{GS} = -6.0 V, I_D = 5.0 μA) (V_{GS} = -7.0 V, I_D = 5.0 μA)	2N3796 2N3797	BV_{DSS}	25 20	30 25	— —	Vdc
Zero-Gate-Voltage Drain Current (V_{DS} = 10 V, V_{GS} = 0)	2N3796 2N3797	I_{DSS}	0.5 1.0	1.5 2.5	5.0 6.0	mAdc
Gate-Source Voltage Cutoff (I_D = 0.5 μA, V_{DS} = 10 V) (I_D = 2.0 μA, V_{DS} = 10 V)	2N3796 2N3797	$V_{GS(off)}$	— —	-3.0 -5.0	-6.0 -7.0	Vdc
"On" Drain Current (V_{DS} = 10 V, V_{GS} = -2.5 V)	2N3796 2N3797	$I_{D(on)}$	7.0 9.0	9.0 14	14 18	mAdc
Drain-Gate Reverse Current* (V_{DG} = 10 V, I_S = 0)		I_{DGO}*	—	—	1.0	pAdc
Gate Reverse Current* (V_{GS} = +10 V, V_{DS} = 0) (V_{GS} = +10 V, V_{DS} = 0, T_A = 150°C)		I_{GSS}*	— —	— —	2.0 200	pAdc
Small-Signal, Common-Source Forward Transfer Admittance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz) (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz)	2N3796 2N3797 2N3796 2N3797	$\lvert Y_{fs} \rvert$	900 1500 900 1500	1200 1500 — —	1800 1500 — —	μmhos
Small-Signal, Common-Source, Output Admittance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz)	2N3796 2N3797	$\lvert Y_{os} \rvert$	— —	12 27	22 60	μmhos
Small-Signal, Common-Source, Input Capacitance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz)	2N3796 2N3797	C_{iss}	— —	5.0 5.0	7.0 8.0	pF
Small-Signal, Common-Source, Reverse Transfer Capacitance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz)		C_{rss}	—	0.5	0.8	pF
Noise Figure (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz, R_g = 3 megohms)		NF	—	1.5	—	dB

* This value of current includes both the FET leakage current as well as the leakage current associated with the test socket and fixture when measured under best attainable conditions.

www.tinar.ir

TYPICAL DRAIN CHARACTERISTICS

FIGURE 1 — 2N3796

FIGURE 2 — 2N3797

COMMON SOURCE TRANSFER CHARACTERISTICS

FIGURE 3 — 2N3796

FIGURE 4 — 2N3797

www.tradir.ir

2N3796 / 2N3797

FIGURE 5 — FORWARD TRANSFER ADMITTANCE

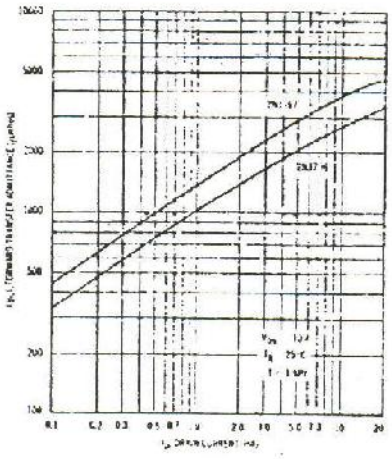


FIGURE 6 — AMPLIFICATION FACTOR

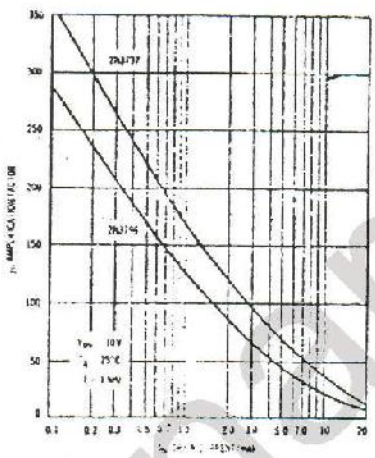


FIGURE 7 — OUTPUT ADMITTANCE

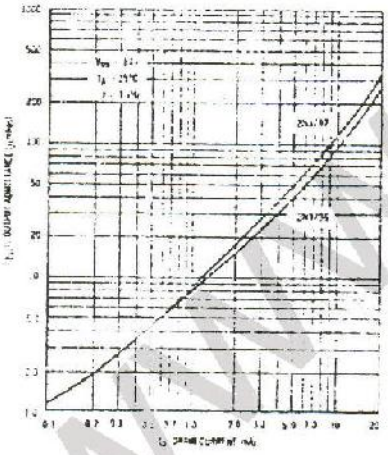
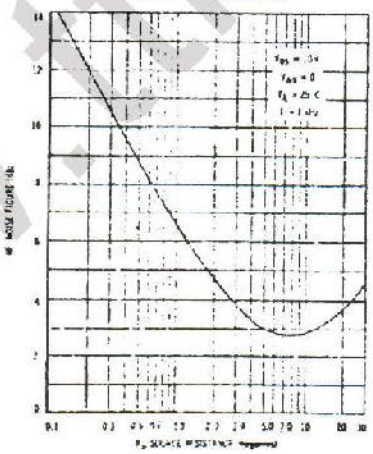


FIGURE 8 — NOISE FIGURE



MOTOROLA Semiconductor Products Inc.

www.tnar.ir

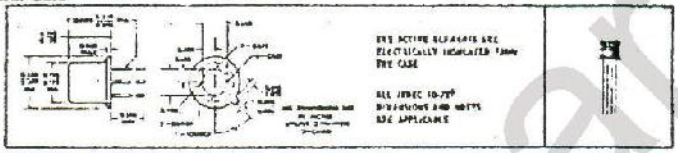
TYPE 2N3823

N-CHANNEL EPITAXIAL PLANAR SILICON FIELD-EFFECT TRANSISTOR

SYMMETRICAL N-CHANNEL FIELD-EFFECT TRANSISTOR FOR VHF AMPLIFIER AND MIXER APPLICATIONS

- Low Noise Figure: ≤ 2.5 db at 100 Mc
- Low C_{rss}: ≤ 2 pf
- High Y_{fs}/C_{iss} Ratio (High-Frequency Figure-of-Merit)
- Cross Modulation Minimized by Square-Law Transfer Characteristic

*mechanical data



THE ACTIVE ELEMENTS ARE ELECTRICALLY INSULATED FROM THE CASE

ALL JEDEC TO-72 DIMENSIONS AND NOTES ARE APPLICABLE

T1-9

*absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

Drain-Gate Voltage	30 v
Drain-Source Voltage	30 v
Reverse Gate-Source Voltage	−30 v
Gate Current	10 ma
Continuous Device Dissipation at (or below) 25°C Free-Air Temperature (See Note 1)	300 mw
Storage Temperature Range	−65°C to +200°C
Lead Temperature ⅛ Inch from Case for 10 Seconds	300°C

*electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS		MIN	MAX	UNIT
$V_{(BR)GSS}$	Gate-Source Breakdown Voltage	I_G = −1 μA,	V_{DS} = 0	−30		v
I_{GSS}	Gate Current Current	V_{GS} = −20 v,	V_{DS} = 0		−0.5	na
		V_{GS} = −20 v,	V_{DS} = 0, T_A = 175°C		−0.5	μa
I_{DSS}	Zero-Gate-Voltage Drain Current	V_{DS} = 15 v,	V_{GS} = 0, See Note 2	6	25	ma
V_{GS}	Gate-Source Voltage	I_D = 1.5 ma,	V_{DS} = 15 v	−1	−3.5	v
$V_{(BR)GSS}$	Gate-Source Cutoff Voltage	V_{DS} = 15 v,	I_D = 0.5 na		−8	v
$\lvert y_{fs}\rvert$	Small-Signal Common-Source Forward Transfer Admittance	V_{DS} = 15 v,	V_{GS} = 0, f = 1 kc, See Note 2	3500	6500	μmhos
$\lvert y_{os}\rvert$	Small-Signal Common-Source Output Admittance	V_{DS} = 15 v,	V_{GS} = 0, f = 1 kc, See Note 2		35	μmhos
C_{iss}	Common-Source Short-Circuit Input Capacitance	V_{DS} = 15 v,	V_{GS} = 0, f = 1 Mc		5	pf
C_{rss}	Common-Source Short-Circuit Reverse Transfer Capacitance				2	pf
$\lvert y_{fs}\rvert$	Small-Signal Common-Source Forward Transfer Admittance	V_{DS} = 15 v,	V_{GS} = 0, f = 200 Mc	3200		μmhos
$Re(y_{is})$	Small-Signal Common-Source Input Conductance				500	μmhos
$Re(y_{os})$	Small-Signal Common-Source Output Conductance				250	μmhos

NOTES: 1. Derate linearly to 175°C free-air temperature at the rate of 2 mw/°C.
2. These parameters must be measured using pulse techniques. t_w = 100 msec, Duty Cycle ≤ 10%.

*These values conform to JEDEC registered data.

†The socket and board is connected to the source for all measurements.

TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

www.sinar.ir

TYPE 2N3823

N-CHANNEL EPITAXIAL PLANAR SILICON FIELD-EFFECT TRANSISTOR

* operating characteristics at 25°C free-air temperature

PARAMETER		TEST CONDITIONS†	MAX	UNIT
NF	Common-Source Spot Noise Figure	V_{DS} = 15 V, V_{GS} = 0, f = 400 Hz, R_g = 1 MΩ	2.5	dB

TYPICAL CHARACTERISTICS†

COMMON-SOURCE SPOT NOISE FIGURE vs FREQUENCY

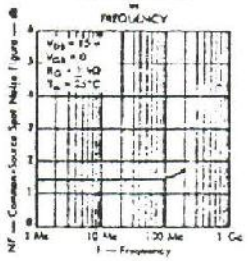


FIGURE 1

EQUIVALENT INPUT NOISE VOLTAGE vs FREQUENCY

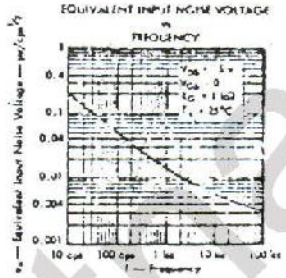


FIGURE 2

SMALL-SIGNAL COMMON-SOURCE FORWARD TRANSFER ADMITTANCE vs DRAIN CURRENT

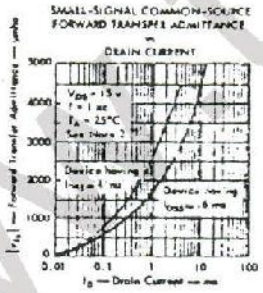


FIGURE 3

NOTE 2: Three parameters used in automated query pulse techniques, PW = 300 msec, Duty Cycle ≤ 10%.

†Unless JEDEC registered data.

‡The basing lead (pin) is connected to the case for all measurements.

TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

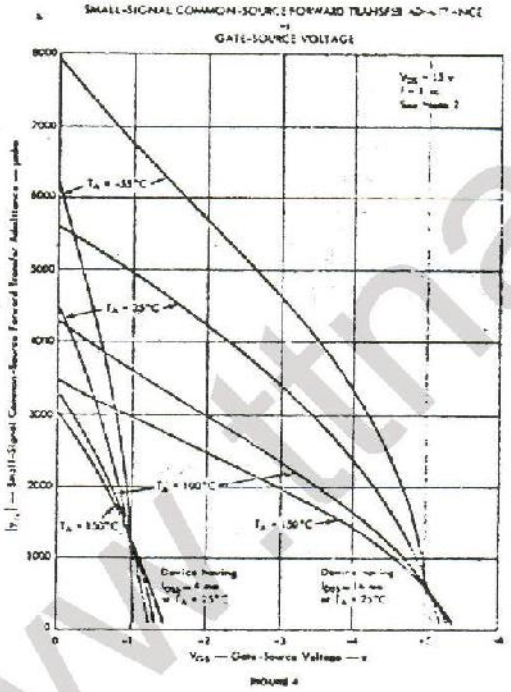
۱۴۲

www.ttnar.ir

TYPE 2N3823

N-CHANNEL EPITAXIAL PLANAR SILICON FIELD-EFFECT TRANSISTOR

[redacted]



[redacted]

[redacted]

TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

www.tinar.ir

TYPE 2N3823

N-CHANNEL EPITAXIAL PLANAR SILICON FIELD-EFFECT TRANSISTOR

TYPICAL CHARACTERISTICS

GATE CUTOFF CURRENT vs FREE-AIR TEMPERATURE

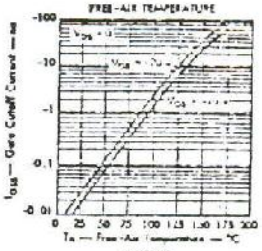


FIGURE 3

SMALL-SIGNAL COMMON-SOURCE INPUT ADMITTANCE vs FREQUENCY

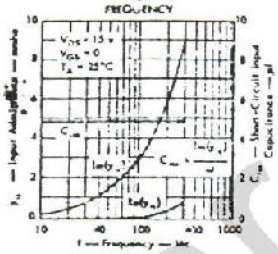


FIGURE 4

SMALL-SIGNAL COMMON-SOURCE FORWARD TRANSFER ADMITTANCE vs FREQUENCY

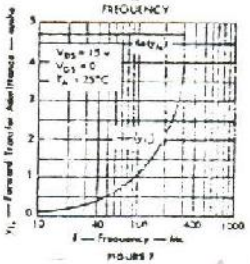


FIGURE 7

SMALL-SIGNAL COMMON-SOURCE REVERSE TRANSFER ADMITTANCE vs FREQUENCY

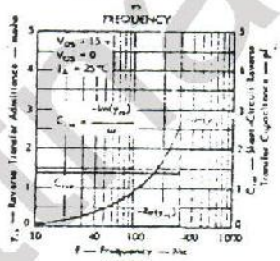


FIGURE 8

SMALL-SIGNAL COMMON-SOURCE OUTPUT ADMITTANCE vs FREQUENCY

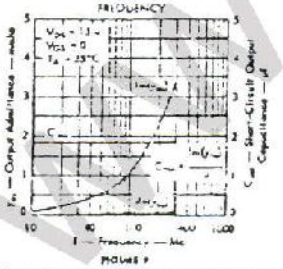


FIGURE 9

COMMON-SOURCE SHORT-CIRCUIT INPUT AND REVERSE-TRANSFER CAPACITANCES vs GATE-SOURCE VOLTAGE

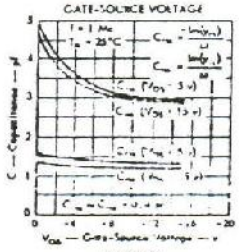


FIGURE 10

PRINTED IN U.S.A.

TEXAS INSTRUMENTS
INCORPORATED
SEMICONDUCTOR-COMPONENTS DIVISION
POST OFFICE BOX 5012 • DALLAS 22, TEXAS

TEXAS INSTRUMENTS RESERVES THE RIGHT TO MAKE CHANGES AT ANY TIME IN ORDER TO IMPROVE DESIGN AND TO SUPPLY THE BEST PRODUCT POSSIBLE

www.ttar.ir

۱۴۲

ضمیمه (۲)

دسی بل dB

عنصر برای بیان کردن مقدار کمی تقویت یک تقویت کننده مناسب تر است که از واحدهای لگاریتمی استفاده شود. با استفاده از چنین واحدی برای تقویت کلی یک سیستم تقویت کننده چند طبقه، تقویت مجموع برابر تقویت تک تک طبقات بیان خواهد شد. همچنین با استفاده از واحد لگاریتمی رسم یا ترسیم منحنی فرکانسی تقویت کننده (فصل ۲) ساده تر می شود. معمولترین واحد برای بیان اندازه تقویت دسی بل (dB) می باشد که برای تقویت توان یک تقویت کننده بصورت زیر تعریف می گردد:

$$A_p \triangleq 10 \log \frac{P_2}{P_1} \quad dB \qquad (II-1)$$

که در آن log برمبنای 10 لگاریتم می شود.

از این تعریف به دو طریق مختلف می توان استفاده نمود: (۱) برای بیان کردن نسبت توان ورودی واحد لگاریتمی و (۲) برای بیان سطح توان نسبت به یک مبنای مناسب توان. معمولترین مبنا برای این امر، $1\ mW$ می باشد. در حالت دوم توان برحسب dBm نشان داده می شود. بنابراین برای سطح توانی در نسبت به مبنای $1\ mW$ برحسب دسی بل بیان می شود، می توان نوشت:

$$A_p = 10 \log \frac{P_2}{10^{-3}} = 10 \log (P_2 \times 10^3) \quad dBm \qquad (II-2)$$

در رابطه P_2 برحسب وات می باشد.

بهره دسی بل برحسب واحد تقویت توان تعریف می شود [رابطه (II-1)]. علت معمول بودن چنین واحدی آن است که مهندسین برای واحد تقویت جریان و ولتاژ نیز همان را بکار می برند. این کار بصورت زیر انجام می گیرد: با توجه به رابطه (II-1) اگر توان های P_1 و P_2 هردو در یک مقاومت مساوی R تلف شوند، در اینصورت می توان نوشت:

www.tnar.ir

$$P_2 = \frac{V_2^2}{R} = I_2^2 R \quad , \quad P_1 = \frac{V_1^2}{R} = I_1^2 R$$

با قسمت راست مقادیر فوق در رابطه (II-1) خواهیم داشت :

$$A_v = 10 \log \frac{V_2^2}{V_1^2} = 20 \log \frac{V_2}{V_1} \qquad (II-3)$$

$$A_i = 10 \log \frac{I_2^2}{I_1^2} = 20 \log \frac{I_2}{I_1} \qquad (II-4)$$

اگر در تقویت جریان و ولتاژ (در صورتیکه مقاومت ورودی و خروجی) P_1 و P_2 در آن تلف نشوند، یکسان باشند) بهره توان تقویت خواهند کرد. البته، طبق قرارداد، رابطه (II-3) و (II-4) برای بیان کمیت بهره تقویت ولتاژ و جریان بدون در نظر گرفتن مقدار مقاومت، بکار می‌روند.

مثال II-1 : در یک تقویت کننده، $R_{in} = 1\ k\Omega$ و $R_L = 100\ \Omega$ اندازه گیری‌های انجام شده نتایج زیر را بدست داده‌اند. هنگامی که ما گنیم (سیگ) ولتاژ ورودی $1\ mV$ باشد، ولتاژ بار $10\ V$ (پیک) خواهد شد. بهره تقویت جریان، ولتاژ و توان این تقویت کننده را بدست آورید (برحسب دسی بل). همچنین توان خروجی را برحسب دسی بل بر مبنای $1\ mW$ بیان کنید.

حل : با توجه به رابطه (II-3) داریم

$$A_v = 20 \log \frac{V_2}{V_1} = 20 \log \frac{10}{10^{-3}} = 80\ dB$$

برای محاسبه A_i با توجه به مقادیر مقاومت ورودی و بار خواهیم داشت :

$$I_1 = I_i = \frac{V_i}{R_{in}} = \frac{1\ mV}{1\ k\Omega} = 1\ \mu A$$

$$I_2 = I_L = \frac{V_o}{R_L} = \frac{10\ V}{100\ \Omega} = 0.1\ A$$

لذا :

$$A_i = 20 \log \frac{I_2}{I_1}$$

$$A_i = 20 \log \frac{0.1}{10^{-6}} = 100\ dB$$

www.ttnar.ir

II-۳ ۲۸۶

برای محاسبه‌ی توان داریم:

$$P_1 = \frac{V_i^2}{2R_{in}} = \frac{10^{-6}}{2\times10^3} = \frac{1}{2}\times10^{-9}\ W$$

$$\frac{V_o^2}{2R_L} = P_2 = \frac{10^2}{(2)(100)} = \frac{1}{2}\ W.$$

بنابراین:

$$A_p = 10\log\left(\frac{\frac{1}{2}}{\frac{1}{2}\times10^{-9}}\right) = 90\ dB$$

برای محاسبه‌ی توان خروجی برحسب dBm داریم:

$$P_2 = 10\log\left(\frac{1/2}{10^{-3}}\right) = 10(3\log 10 - \log 2)$$

$$P_2 = 27\ dBm$$

www.ttnar.ir

ضمیمه (۳)

مشخصات IC-OPAMP

مشخصات IC-OPAMP را بطور کلی می‌توان تقسیم نمود : (۱) مقادیر مجاز ماکسیمم ؛ (۲) مشخصات الکتریکی . این مشخصات شامل دو نوع اطلاعات در مورد یک IC-OPAMP می‌باشد که هر دو جنبه مهمی دارند . مقادیر مجاز شرایط کار ماکزیمم یا حداقل‌هایی را که نباید از آن تجاوز کرد ، نشان می‌دهند . تجاوز از این مقادیر همواره باعث می‌شود که مشخصات عمومی عنصر دیگر تضمین نشده و ممکن است صدمه ببیند . مشخصات الکتریکی ، محدوده‌ای را که عنصر تحت شرایط عادی کار ، تضمین می‌شود که در محدوده‌ی مجاز حرارت و منبع تغذیه و بارهای خارجی مشخص شده عمل کند ، مشخص می‌کند . این مشخصات بطور کلی مقادیر حداقل ، حداکثر و یا نمونه‌ای را که می‌شود در مجموعه‌ای از یک پارامتر خاص تضمین نمود ، ارائه می‌کند . همچنین حالات مقداری نیز مشخص می‌کند . این مقادیر می‌تواند یک یا چند خط را در طرح داشته باشد . علاوه بر این جداول ، اطلاعات دیگر بصورت گراف ، منحنی و یا داده‌های آزمایش در مورد این مشخصات داده شده تضمین کننده‌ها نیز مشخص می‌شوند .

زیر ، تعریف هر یک از مشخصات داده شده در اوراق سازنده‌ها می‌آوریم :

۱) مقادیر مجاز حداکثر

منبع تغذیه ($+V_{CC}$, $-V_{EE}$) : مقدار ماکزیمم تغذیه مجاز در مورد آن ، عنصر عمل نماید (بایاس) .

محدوده درجه‌ی حرارت (T_A) : محدوده درجه حرارتی که عنصر دارای مشخصات نامی داده شده می‌باشد .

ولتاژ ورودی - تفاضلی ($V_{id(max)}$) : ماکزیمم ولتاژی که با اطمینان می‌توان بین ترمینال‌های ورودی OP AMP عمل نمود .

ولتاژ ورودی حالت مشترک ($V_{cm(max)}$) : ماکزیمم ولتاژی که با اطمینان می‌توان به هر دو ترمینال ورودی OPAMP بطور مشترک عمل کند .

مدت زمان اتصال کوتاه : مدت زمانی را که خروجی می‌تواند در مقابل اتصال کوتاه مستقیم خروجی بدون یکی از ترمینال‌های منبع تغذیه تحمل نماید .

درجه حرارت لحیم کردن پایه‌ها : حرارتی که عنصر می‌تواند موقع لحیم کردن مدت ۶۰ ثانیه تحمل نماید .

www.tnar.ir

۲) مشخصات الکتریکی

الف) مشخصات ورودی

ولتاژ آف ست ورودی (V_{io}) - ولتاژی که از طریق دو مقاومت مساوی به ترمینال‌های ورودی باید اعمال شود تا ولتاژ خروجی صفر گردد.

ضریب حرارتی ولتاژ آف ست ورودی ($\Delta V_{io}/\Delta T$) - نسبت تغییرات ولتاژ آف ست ورودی به تغییرات دمای محیط برای یک ولتاژ ثابت خروجی.

جریان بایاس ورودی (I_{ib}) - میانگین جریان‌های ورودی دو ترمینال op AMP.

ضریب حرارتی جریان بایاس ورودی ($\Delta I_{ib}/\Delta T$) - نسبت تغییرات جریان بایاس ورودی به تغییرات دمای محیط.

جریان آف ست ورودی (I_{io}) - اختلاف بین جریان‌های ورودی دو ترمینال op AMP، هنگامی که ولتاژ خروجی صفر باشد.

ضریب حرارتی جریان آف ست ورودی ($\Delta I_{io}/\Delta T$) - نسبت تغییرات جریان آف ست ورودی به تغییرات دمای محیط برای یک ولتاژ ثابت خروجی.

مقاومت ورودی (R_{in}) - مقاومتی که از یکی از ترمینال‌های ورودی دیده می‌شود، هنگامی که ترمینال دوم زمین شده باشد.

خازن ورودی (C_{in}) - خازنی که از یکی از ترمینال‌های ورودی دیده می‌شود، هنگامی که ترمینال دیگر زمین شده باشد.

نسبت رد حالت مشترک (CMRR) - نسبت کمین حالت تا ضعیف کمین حالت مشترک.

نسبت رد منبع تغذیه (PSRR) - نسبت تغییرات ولتاژ آف ست ورودی به تغییر یکی از منابع، وقتی که منبع دیگر ثابت باقی بماند.

محدوده ولتاژ ورودی (V_{icr}) - محدوده ولتاژ ترمینال‌های ورودی که در آن عنصر دارای مشخصات ذکر شده می‌باشد.

ب) مشخصات خروجی

سوئینگ ولتاژ خروجی (V_{op}) - پیک سوئینگ خروجی است، صفر، دامن برده شدن آن.

جریان مدار اتصال کوتاه (I_{osc}) - ماکزیمم جریان خروجی که تقویت کننده می‌تواند در حالت اتصال کوتاه شدن به زمین و یکی از منابع تأمین دهد.

مقاومت خروجی (R_o) - مقاومتی که از خروجی دیده می‌شود (فقط برای سگنال کوچک).

www.itnar.ir

ج) مشخصات دینامیکی

گین ولتاژ حلقه باز (A_{VO}) - نسبت سوئینگ ولتاژ خروجی (پیک به پیک) به تغییرات ولتاژ ورودی لازم برای ایجاد چنین تغییراتی در خروجی.

فرکانس گین واحد، سیگنال کوچک (f_t) - فرکانسی که در آن گین ولتاژ سیگنال کوچک، حلقه باز برابر واحد می‌باشد (برای تقویت کننده‌ای که در آن گین واحد پایدار شده باشد).

حاصلضرب گین پهنای باند (GBP) - حاصلضرب گین حلقه باز و پهنای باند در یک فرکانس مشخص.

سرعت خروجی (SR) - حداکثر تغییرات ولتاژ خروجی تحت شرایط سیگنال بزرگ.

د) مشخصات عمومی

تلفات توان (P_C) - توان dc لازم برای عملکرد تقویت کننده در ولتاژ خروجی صفر و بدون بار.

www.ttnar.ir

APRIL, 1968

μA741 FREQUENCY-COMPENSATED OPERATIONAL AMPLIFIER — FAIRCHILD LINEAR INTEGRATED CIRCUITS

μA741

FREQUENCY-COMPENSATED OPERATIONAL AMPLIFIER

FAIRCHILD LINEAR INTEGRATED CIRCUITS

FEATURES:
- No FREQUENCY COMPENSATION REQUIRED
- SHORT-CIRCUIT PROTECTION
- OFFSET VOLTAGE NULL CAPABILITY
- LARGE COMMON-MODE AND DIFFERENTIAL VOLTAGE RANGES
- LOW POWER CONSUMPTION
- NO LATCH UP

GENERAL DESCRIPTION — The μA741 is a high performance monolithic operational amplifier constructed on a single silicon chip, using the Fairchild Planar™ epitaxial process. It is intended for a wide range of analog applications. High common mode voltage range and absence of "latch-up" tendencies make the μA741 ideal for use as a voltage follower. The high gain and wide range of operating voltage provides superior performance in integrator, summing amplifier, and general feedback applications. The μA741 is short-circuit protected, has the same pin configuration as the popular μA709 operational amplifier, but requires no external components for frequency compensation. The internal 6dB/octave roll-off insures stability in closed loop applications.

ABSOLUTE MAXIMUM RATINGS

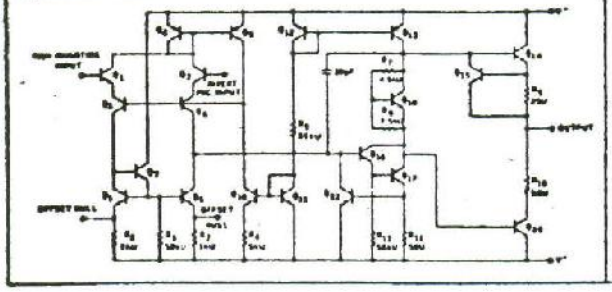
Supply Voltage	±22 V
Internal Power Dissipation (Note 1)	500 mW
Differential Input Voltage	±30 V
Input Voltage (Note 2)	±15 V
Voltage between Offset Null and V−	±0.5 V
Storage Temperature Range	−65°C to +150°C
Operating Temperature Range	−55°C to +125°C
Lead Temperature (Soldering, 60 sec)	300°C
Output Short-Circuit Duration (Note 3)	Indefinite

SPECIAL DIMENSIONS

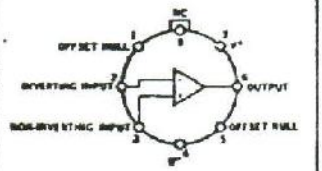
ORDER PART NO. μA741312

۱۴۷

EQUIVALENT CIRCUIT



CONNECTION DIAGRAM



NOTE: PIN 4 CONNECTED TO CASE

NOTES:

(1) Rating applies for case temperatures to 125°C; derate linearly at 5.5 mW/°C for ambient temperatures above +75°C.

(2) For supply voltages less than ±15 V, the absolute maximum input voltage is equal to the supply voltage.

(3) Short circuit may be to ground or either supply. Rating applies to +125°C case temperature or +75°C ambient temperature.

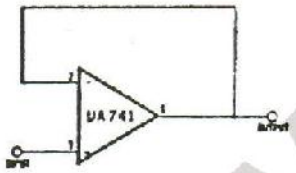
* Planar is a patented Fairchild process.

FAIRCHILD

SEMICONDUCTOR

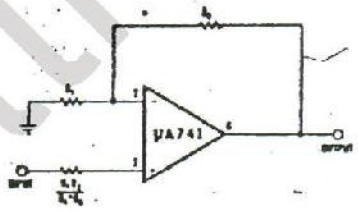
TYPICAL APPLICATIONS

UNITY-GAIN VOLTAGE FOLLOWER



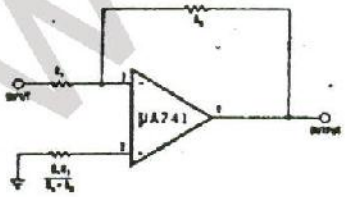
$R_{in} = 400\ M\Omega$
$C_{in} = 1\ pF$
$R_{out} << 1\ \Omega$
B.W. = 1 MHz

NON-INVERTING AMPLIFIER



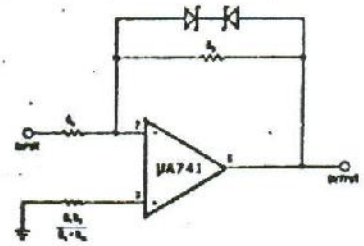
GAIN	R_1	R_2	B.W.	R_{in}
10	2 kΩ	9 kΩ	100 kHz	400 MΩ
100	200 Ω	9.9 kΩ	10 kHz	250 MΩ
1000	100 Ω	99.9 kΩ	1 kHz	80 MΩ

INVERTING AMPLIFIER



GAIN	R	R_1	B.W.	R_{in}
1	10 kΩ	10 kΩ	1 MHz	10 kΩ
10	1 MΩ	10 kΩ	100 kHz	1 kΩ
100	1 kΩ	100 kΩ	10 kHz	1 kΩ
1000	100 Ω	100 kΩ	1 kHz	100 Ω

CLIPPING AMPLIFIER



$\frac{e_o}{e_i} = \frac{R_2}{R_1}$ if $|e_o| \leq V_z + 0.7\ V$

where V_z = Zener breakdown voltage

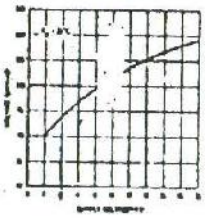
www.itnar.ir

ELECTRICAL CHARACTERISTICS ($V_s = \pm 15$ V, $T_A = 25°C$ unless otherwise specified)

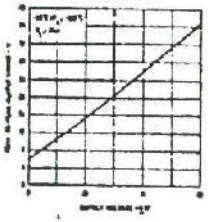
PARAMETERS (see definitions)	CONDITIONS	MIN.	TYP.	MAX.	UNITS
Input Offset Voltage	$R_S \leq 10$ kΩ		1.0	5.0	mV
Input Offset Current			20	200	nA
Input Bias Current			80	500	nA
Input Resistance		0.3	2.0		MΩ
Input Capacitance			1.4		pF
Offset Voltage Adjustment Range			±15		mV
Large Signal Voltage Gain	$R_L \geq 2$ kΩ, $V_{out} = \pm 10$ V	50,000	200,000		
Output Resistance			75		Ω
Output Short-Circuit Current			25		mA
Supply Current			1.7	2.8	mA
Power Consumption			50	85	mW
Transient Response (unity gain)	$V_{in} = 20$ mV, $R_L = 2$ kΩ, $C_L \leq 100$ pF				
Rise time			0.3		μs
Overshoot			5.0		%
Slew Rate	$R_L \geq 2$ kΩ		0.5		V/μs
The following specifications apply for $-55°C \leq T_A \leq +125°C$					
Input Offset Voltage	$R_S \leq 10$ kΩ		3.0	6.0	mV
Input Offset Current	$T_A = +125°C$		7.0	200	nA
	$T_A = -55°C$		85	500	nA
Input Bias Current	$T_A = +125°C$		0.03	0.5	μA
	$T_A = -55°C$		0.3	1.5	μA
Input Voltage Range		±12	±13		V
Common Mode Rejection Ratio	$R_S \leq 10$ kΩ	70	90		dB
Supply Voltage Rejection Ratio	$R_S \leq 10$ kΩ		30	150	μV/V
Large Signal Voltage Gain	$R_L \geq 2$ kΩ, $V_{out} = \pm 10$ V	25,000			
Output Voltage Swing	$R_L \geq 10$ kΩ	±12	±14		V
	$R_L \geq 2$ kΩ	±10	±13		V
Supply Current	$T_A = +125°C$		1.5	2.5	mA
	$T_A = -55°C$		2.0	3.3	mA
Power Consumption	$T_A = +125°C$		65	75	mW
	$T_A = -55°C$		80	100	mW

TYPICAL PERFORMANCE CURVES

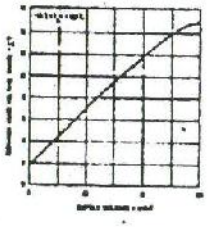
OPEN LOOP VOLTAGE GAIN AS A FUNCTION OF SUPPLY VOLTAGE



OUTPUT VOLTAGE SWING AS A FUNCTION OF SUPPLY VOLTAGE



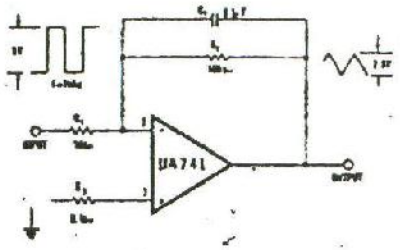
INPUT COMMON MODE VOLTAGE RANGE AS A FUNCTION OF SUPPLY VOLTAGE



FAIRCHILD LINEAR INTEGRATED CIRCUITS μA741

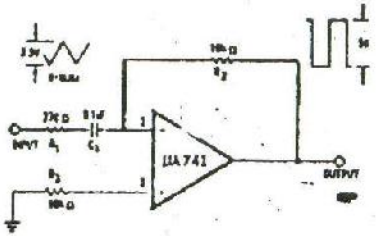
TYPICAL APPLICATIONS

SIMPLE INTEGRATOR



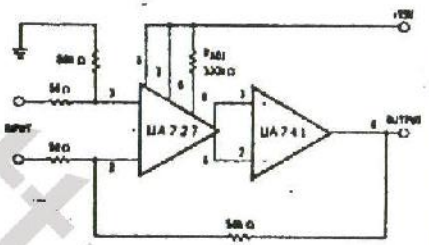
$$E_{out} = -\frac{1}{R_1 C_1}\int E_{in}\,dt$$

SIMPLE DIFFERENTIATOR



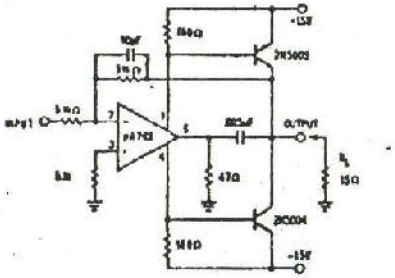
$$E_{out} = -R_1 C_1 \frac{dE_{in}}{dt}$$

LOW DRIFT LOW NOISE AMPLIFIER

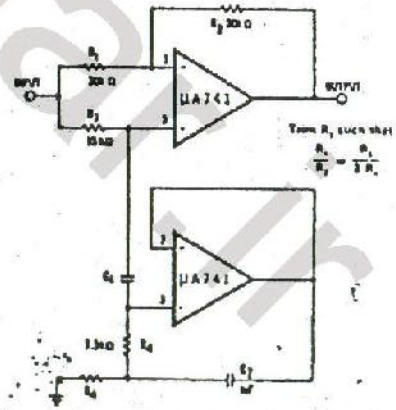


Voltage Gain = 10⁴
Input Offset Voltage Drift = 0.6 μV/°C
Input Offset Current Drift = 2.0 pA/°C

HIGH SLEW RATE POWER AMPLIFIER



NOTCH FILTER USING THE μA741 AS A GYRATOR

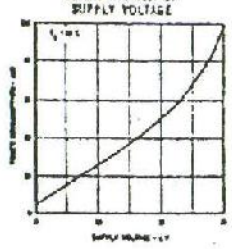


NOTCH FREQUENCY AS A FUNCTION OF C_1

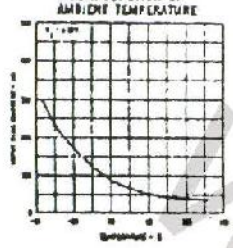
www.ithar.ir

TYPICAL PERFORMANCE CURVES

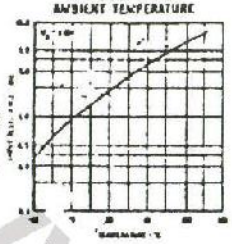
POWER CONSUMPTION AS A FUNCTION OF SUPPLY VOLTAGE



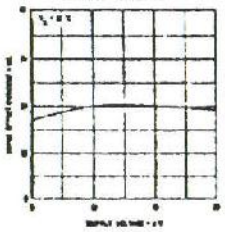
INPUT BIAS CURRENT AS A FUNCTION OF AMBIENT TEMPERATURE



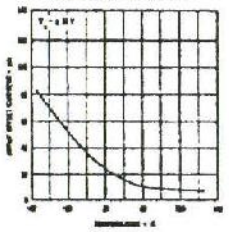
INPUT RESISTANCE AS A FUNCTION OF AMBIENT TEMPERATURE



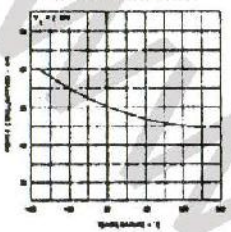
INPUT OFFSET CURRENT AS A FUNCTION OF SUPPLY VOLTAGE



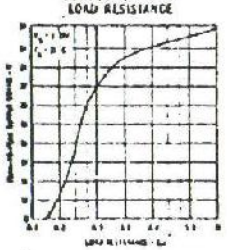
INPUT OFFSET CURRENT AS A FUNCTION OF AMBIENT TEMPERATURE



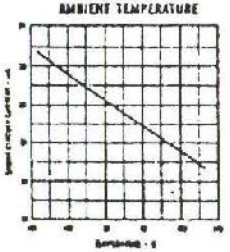
POWER CONSUMPTION AS A FUNCTION OF AMBIENT TEMPERATURE



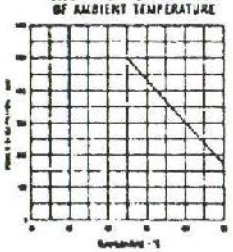
OUTPUT VOLTAGE SWING AS A FUNCTION OF LOAD RESISTANCE



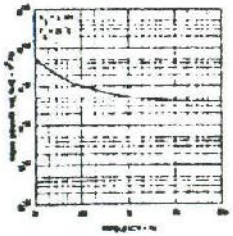
OUTPUT SHORT-CIRCUIT CURRENT AS A FUNCTION OF AMBIENT TEMPERATURE



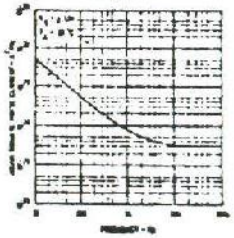
ABSOLUTE MAXIMUM POWER DISSIPATION AS A FUNCTION OF AMBIENT TEMPERATURE



INPUT NOISE VOLTAGE AS A FUNCTION OF FREQUENCY



INPUT NOISE CURRENT AS A FUNCTION OF FREQUENCY

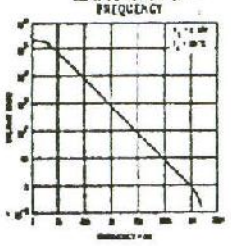


BROADBAND NOISE FOR VARIOUS BANDWIDTHS

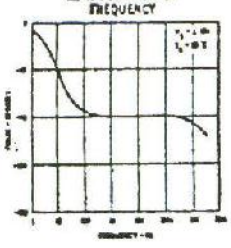
FAIRCHILD LINEAR INTEGRATED CIRCUITS μA741

TYPICAL PERFORMANCE CURVES

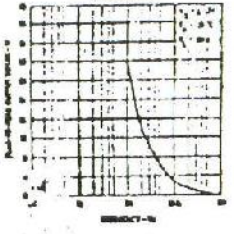
OPEN LOOP VOLTAGE GAIN AS A FUNCTION OF FREQUENCY



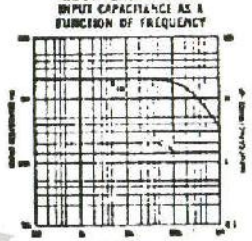
OPEN LOOP PHASE RESPONSE AS A FUNCTION OF FREQUENCY



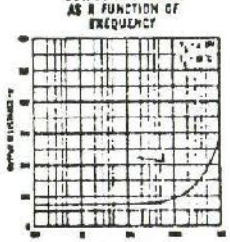
OUTPUT VOLTAGE SWING AS A FUNCTION OF FREQUENCY



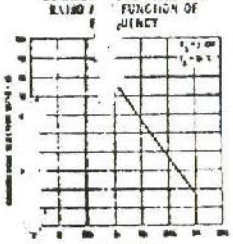
INPUT RESISTANCE AND INPUT CAPACITANCE AS A FUNCTION OF FREQUENCY



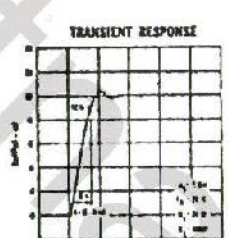
OUTPUT RESISTANCE AS A FUNCTION OF FREQUENCY



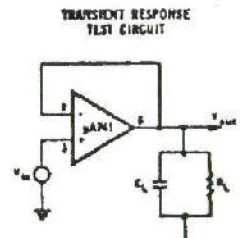
COMMON MODE REJECTION RATIO AS A FUNCTION OF FREQUENCY



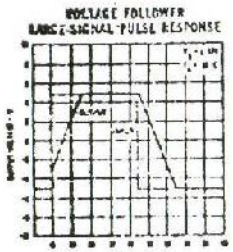
TRANSIENT RESPONSE



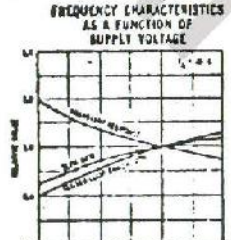
TRANSIENT RESPONSE TEST CIRCUIT



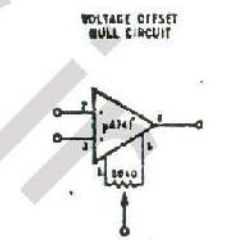
VOLTAGE FOLLOWER LARGE-SIGNAL PULSE RESPONSE



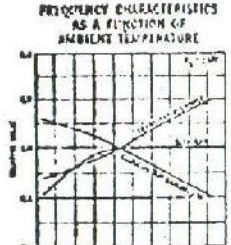
FREQUENCY CHARACTERISTICS AS A FUNCTION OF SUPPLY VOLTAGE



VOLTAGE OFFSET NULL CIRCUIT



FREQUENCY CHARACTERISTICS AS A FUNCTION OF AMBIENT TEMPERATURE



www.ittar.it

ضمیمه (۴)

مشخصات تنظیم کننده ی ولتاژ LM309

LM109, LM209/LM309

Voltage Regulators

LM109/LM209/LM309 5-volt regulator

general description

The LM109 series are complete 5V regulators fabricated on a single silicon chip. They are designed for local regulation on digital logic cards, eliminating the distribution problems associated with single point regulation. The devices are available in two common transistor packages. In the solid-kovar TO-5 header, it can deliver output currents in excess of 200 mA, if adequate heat sinking is provided. With the TO-3 power package, the available output current is greater than 1A.

The regulators are essentially blow-out proof. Current limiting is included to limit the peak output current to a safe value. In addition, thermal shutdown is provided to keep the IC from overheating. If internal dissipation becomes too great, the regulator will shut down to prevent excessive heating.

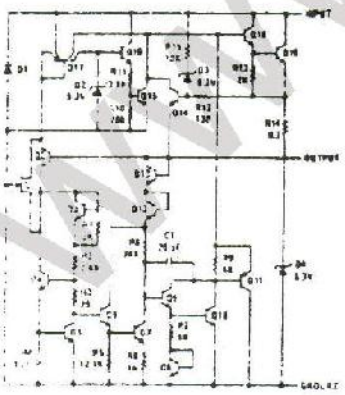
Considerable effort was expended to make these devices easy to use and minimize the number of external components. It is not necessary to bypass the output, although this does improve transient response somewhat. Input bypassing is needed however, if the regulator is located very far from the filter capacitor of the power supply. Stability is also achieved by methods that provide very good rejection of load or line transients as are usually seen with TTL logic.

Although designed primarily as a fixed-voltage regulator, the output of the LM109 series can be set to voltages above 5V, as shown below. It is also possible to use the circuits as the control element in precision regulators, taking advantage of the good current handling capability and the thermal overload protection.

To summarize, outstanding features of the regulator are:

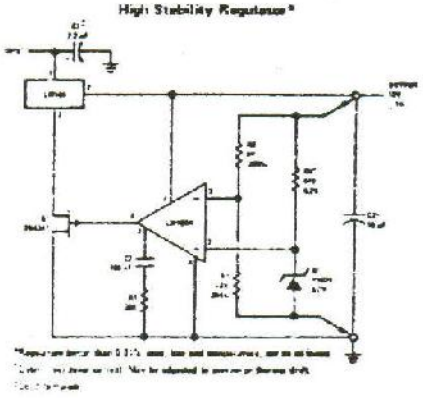
- Specified to be complete, worst case, with TTL and DTL
- Output current in excess of 1A
- Internal thermal overload protection
- No external components required

schematic diagram



typical applications

High Stability Regulator*



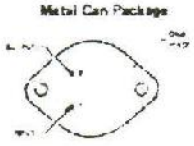
connection diagrams

Metal Can Package

TO-5 package

Order Number LM109H, LM209H or LM309H
See Package 5

Metal Can Package



TO-3 package

Order Number LM109K, LM209K, LM309K (Steel) or LM323K (Aluminum)
See Package 12

www.tfar.ir

absolute maximum ratings

Input Voltage	35V
Power Dissipation	Internally Limited
Operating Junction Temperature Range	
LM109	−55°C to +150°C
LM209	−25°C to +150°C
LM309	0°C to +125°C
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

electrical characteristics (Note 1)

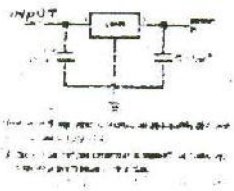
PARAMETER	CONDITIONS	LM109/LM209			LM309			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Output Voltage	$T_J = 25°C$	4.7	5.05	5.3	4.8	5.05	5.2	V
Line Regulation	$T_j = 25°C$ $7V \leq V_{IN} \leq 25V$		4	50		4.0	50	mV
Load Regulation	$T_j = 25°C$							
TO-5 Package	$5\ mA \leq I_{OUT} \leq 0.5A$		20	50		20	50	mV
TO-3 Package	$5\ mA \leq I_{OUT} \leq 1.5A$		50	100		50	100	mV
Output Voltage	$7V \leq V_{IN} \leq 25V$, $5\ mA \leq I_{OUT} \leq I_{MAX}$, $P \leq P_{MAX}$	4.6		5.4	4.75		5.25	V
Quiescent Current	$7V \leq V_{IN} \leq 25V$		5.2	10		5.2	10	mA
Quiescent Current Change	$7V \leq V_{IN} \leq 25V$			0.5			0.5	mA
	$5\ mA \leq I_{OUT} \leq I_{MAX}$			0.8			0.8	mA
Output Noise Voltage	$T_A = 25°C$, $10\ Hz \leq f \leq 100\ kHz$		40			40		μV
Long Term Stability				10			20	mV
Thermal Resistance Junction to Case	(Note 2)							
TO-5 Package			15			15		°C/W
TO-3 Package			3			3.0		°C/W

Note 1: Unless otherwise specified, these specifications apply for $-55°C \leq T_j \leq +150°C$ for the LM109, $-25°C \leq T_j \leq +150°C$ for the LM209, and $0°C \leq T_j \leq +125°C$ for the LM309; $V_{IN} = 10V$ and $I_{OUT} = 0.1A$ for the TO-5 package or $I_{OUT} = 0.5A$ for the TO-3 package. For the TO-5 package, $I_{MAX} = 0.2A$ and $P_{MAX} = 2.0W$. For the TO-3 package, $I_{MAX} = 1.0A$ and $P_{MAX} = 20W$.

Note 2: Without a heat sink, the thermal resistance of the TO-5 package is about 150°C/W, while that of the TO-3 package is approximately 35°C/W. With a heat sink, the effective thermal resistance can only approach the values specified, depending on the efficiency of the sink.

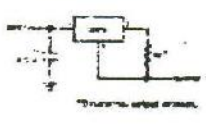
typical applications(con't)

Fixed 5V Regulator



Adjustable Output Regulator

Current Regulator

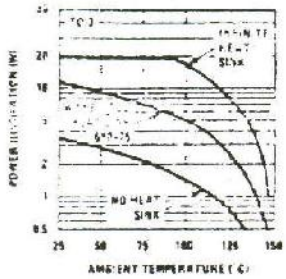


www.tnar.ir

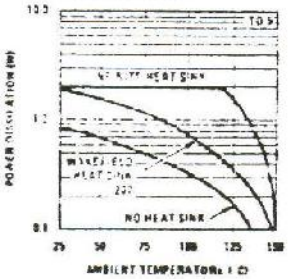
LM109/LM209/L

typical performance characteristics

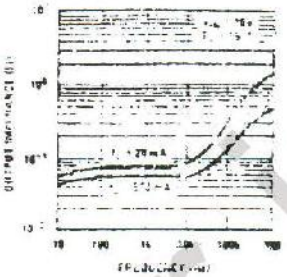
Maximum Average Power Dissipation



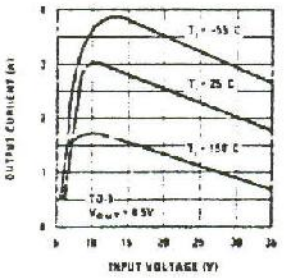
Maximum Average Power Dissipation



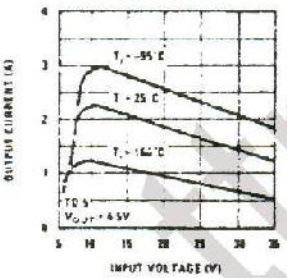
Output Impedance



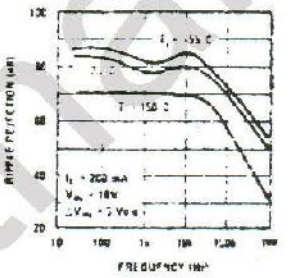
Peak Output Current



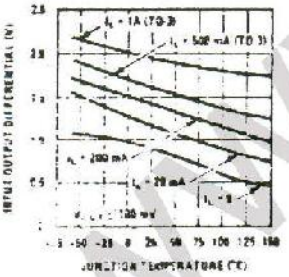
Peak Output Current



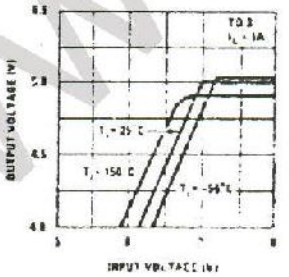
Ripple Rejection



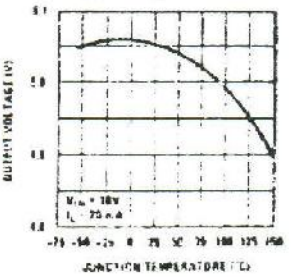
Dropout Voltage



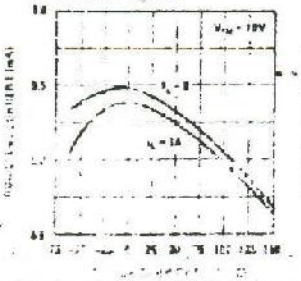
Dropout Characteristic



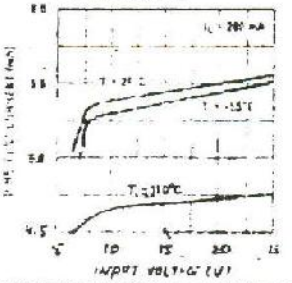
Output Voltage



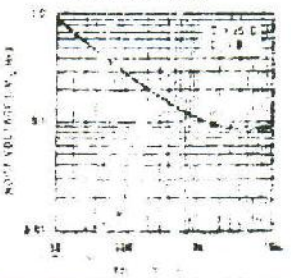
Quiescent Current



Quiescent Current



Output Noise Voltage



www.tdnr.ir

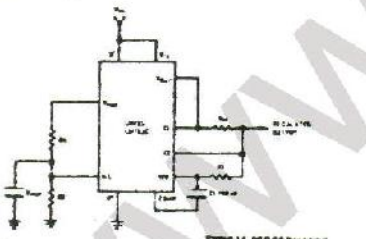
TABLE I RESISTOR VALUES (Ω) FOR STANDARD OUTPUT VOLTAGE

POSITIVE OUTPUT VOLTAGE	APPLICABLE FIGURES	FIXED OUTPUT (5%)		ADJ (±5% Note 5)			NEGATIVE OUTPUT VOLTAGE	APPLICABLE FIGURES	FIXED OUTPUT (5%)		5% ADJUSTABLE		
	(Note 4)	R1	R2	R1	R1	R2			R3	R4	R3	R3	R4
+2.0	1, 5, 6, 9, 12 (4)	4.87	3.01	1.2	0.5	1.4	-2.0	7	3.57	1.02	1.2	1	1
+3.6	1, 5, 6, 9, 12 (4)	3.57	3.65	1.5	0.5	1.5	-25V	7	3.57	25.5	2.2	10	24
+5.0	1, 5, 6, 9, 12 (4)	2.15	4.99	.75	0.5	2.2	-5 (Note 6)	3, (10)	3.57	2.80	1.2	0.5	2.7
+6.0	1, 5, 6, 9, 12 (4)	1.15	6.04	0.5	0.5	2.7	-9	3, 10	5.48	5.36	1.2	0.5	2.0
+9.0	2, 4, (5, 6, 12, 9)	1.87	7.15	.75	1.0	2.7	-12	3, 10	3.57	8.45	1.2	0.5	3.3
+12	2, 4, (5, 6, 9, 12)	4.87	7.15	3.0	1.0	3.0	-15	3, 10	3.66	11.5	1.2	0.5	4.3
+15	2, 4, (5, 6, 9, 12)	7.87	7.15	3.2	1.0	3.0	-28	3, 10	3.57	24.3	1.2	2.4	10
+28	2, 4, 5, 6, 9, 12)	21.0	7.15	5.6	1.0	2.0	-45	8	3.57	41.2	2.2	10	20
+45	7	3.57	48.7	2.2	10	39	-100	8	3.57	97.6	2.2	10	31
+25	7	3.57	26.7	2.2	10	68	-250	8	3.57	249	2.2	10	240

TABLE II FORMULAE FOR INTERMEDIATE OUTPUT VOLTAGES

Outputs from +2 to +7 volts (Figures 1, 5, 6, 9, 12, (4)) $V_{OUT} = [V_{REF} \times \frac{R2}{R1 + R2}]$	Outputs from +4 to +250 volts (Figure 7) $V_{OUT} = [\frac{V_{REF}}{2} \times \frac{R2 - R1}{R1}] \cdot R3 = R4$	Current Limiting $I_{LIMIT} = \frac{V_{SENSE}}{R_{SC}}$
Outputs from +7 to +37 volts (Figures 2, 4, (5, 6, 9, 12)) $V_{OUT} = [V_{REF} \times \frac{R1 + R2}{R2}]$	Outputs from -6 to -250 volts (Figures 3, 8, 10) $V_{OUT} = [\frac{V_{REF}}{2} \times \frac{R1 + R2}{R1}] \cdot R3 = R4$	Foldback Current Limiting $I_{KNEE} = [\frac{V_{OUT}}{R_{SC}} \frac{R3}{R4} + \frac{V_{SENSE}}{R_{SC}} \frac{(R3 + R4)}{R4}]$ $I_{SHORT\,CKT} = [\frac{V_{SENSE}}{R_{SC}} \cdot \frac{R3 + R4}{R4}]$

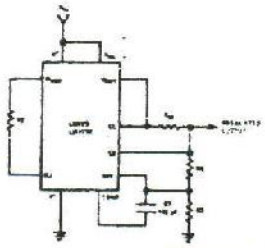
typical applications



TYPICAL PERFORMANCE

Regulated Output Voltage	5V
Line Regulation (ΔV_{in} = 3V)	8.5 mV
Load Regulation (I_L = 50 mA)	11 mV

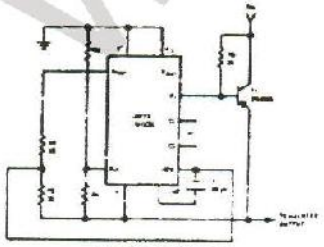
FIGURE 1. Basic Low Voltage Regulator (V_{OUT} = 2 to 7 Volts)



TYPICAL PERFORMANCE

Regulated Output Voltage	15V
Line Regulation (ΔV_{in} = 3V)	1.5 mV
Load Regulation (I_L = 50 mA)	4.5 mV

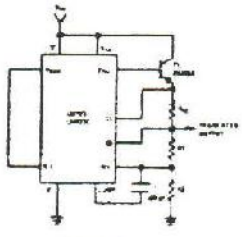
FIGURE 2. Basic High Voltage Regulator (V_{OUT} = 7 to 37 Volts)



TYPICAL PERFORMANCE

Regulated Output Voltage	-15V
Line Regulation (ΔV_{in} = 3V)	1 mV
Load Regulation (I_L = 100 mA)	2 mV

FIGURE 3. Negative Voltage Regulator



TYPICAL PERFORMANCE

Regulated Output Voltage	+15V
Line Regulation (ΔV_{in} = 7V)	1.5 mV
Load Regulation (I_L = 1A)	15 mV

FIGURE 4. Positive Voltage Regulator (External NPN Pass Transistor)

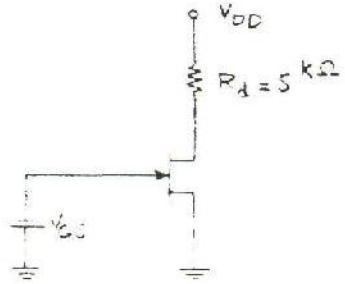
www.tinat.ir

مسائل

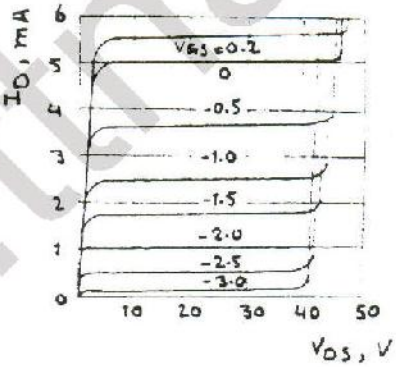
۱-۱ : FET بکاررفته در مدار شکل ۱-۱ از نوع کانال n بوده و مشخصه رزکتر آن در شکل زیر رسم شده است . اگر نقطه کار FET در مدار $V_{DS} = 17.5\ V$ ، $I_{DS} = 2.5\ mA$ باشد ، مطلوبست

الف) ولتاژ گیت سورس را به چه مقدار باید برسانیم تا جریان درین به $3\ mA$ برسد ؟

ب) برای اینکه با ولتاژ گیت سورس بدست آمده در قسمت الف ، جریان درین را دوباره به مقدار قبلی برسانید ، مقدار ولتاژ منبع تغذیه V_{DD} چه مقدار باید در نظر گرفته شود ؟



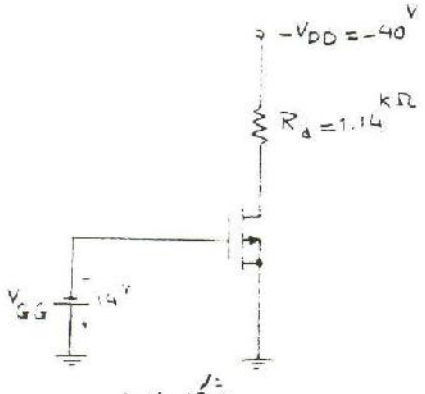
شکل 1-1



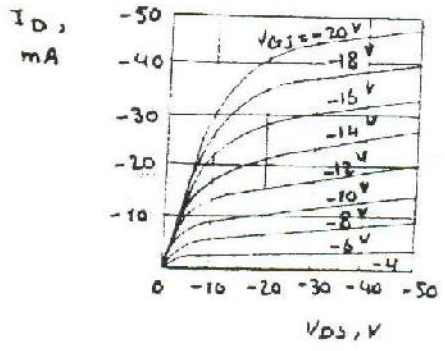
۱-۲ : مشخصه MOSFET بکاررفته در مدار شکل ۲-۱ در شکل زیر نشان داده شده است .

الف) مقادیر I_D و V_{DS} را بدست آورید .

ب) اگر بخواهیم ولتاژ درین سورس $V_{DS} = -25\ V$ باشد ، مقدار V_{GG} را چه مقدار باید در نظر بگیریم ؟



شکل ۲-۱

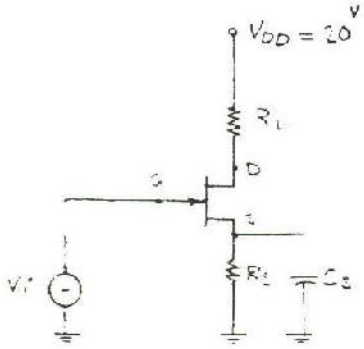


www.tnar.ir

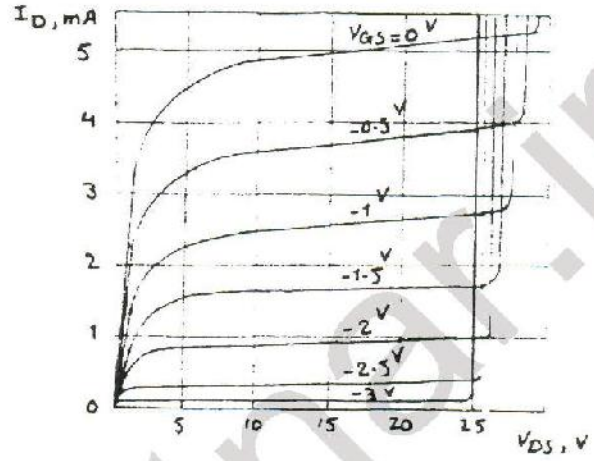
۳-۱ : در مدار شکل ۳-۱ اگر JFET بکار رفته از نوع کانال n بوده و مشخصات درین آن بصورت زیر باشد . در صورتی که نقطه کار FET در این مدار $I_D = 1.65\ mA$ ، $V_{DS} = 9.5\ volt$ باشد . مطلوبست :

الف) خط بار DC (استاتیک) ؛ ب) مقادیر R_L و R_S ؛ ج) خط بار AC (دینامیک)

د) سوئینگ ولتاژ خروجی ، در صورتی که ولتاژ ورودی دارای مقدار پیک - تو - پیک $1\ volt$ باشد ؛ ه) ژنراتور تقویت ولتاژ .



شکل ۳-۱



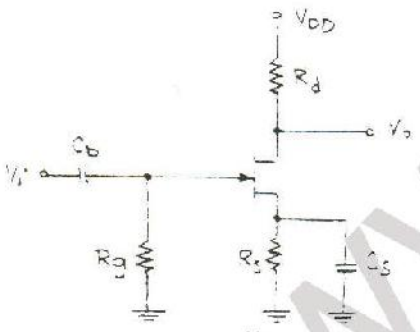
۴-۱ : در تقویت کننده ی CS نشان داده شده در شکل ۴-۱ مقادیر پارامترها بصورت زیر می باشد :

$R_d = 10\ k\Omega$ ، $R_g = 0.9\ M\Omega$ ، $R_S = 500\ \Omega$ ، $V_{DD} = 25\ V$

$I_{DSS} = 2.5\ mA$ ، $V_p = -2.2\ volt$ ، $I_{GSS} = 100\ pA$

مطلوبست : الف) ولتاژ بایس V_{GS} ؛ ب) جریان درین I_D ؛

ج) ولتاژ V_{DS}



شکل ۴-۱

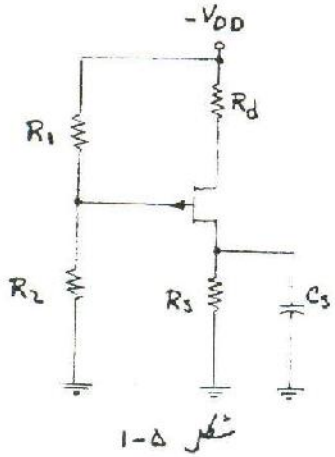
۵-۱ : اگر FET بکار برده شده در مدار شکل ۵-۱ دارای پارامترهای زیر باشد :

$I_{DSS} = -3\ mA$ ، $V_p = +3\ volt$

با فرض اینکه داشته باشیم :

$R_1 = 1.5\ M\Omega$ ، $R_S = 5\ k\Omega$ ، $R_2 = 300\ k\Omega$ ، $R_d = 20\ k\Omega$ ، $V_{DD} = -65\ V$

مقادیر I_D ، V_{GS} و V_{DS} نقطه کار را بدست آورید .



شکل ۵-۱

www.tmar.ir