نکته: دیگر مسأله را با تحمیل گرمش V_{cc} حل می‌کنیم مانند الکترونیک ۱ خودمان دیدیم

$$V_{CEQ} = N^2 R_l \cdot I_{CQ} + V_{CEsat}$$

$$V_{CEQ} \cdot I_{CQ} = P_{Tmax} = 4^W \quad \Rightarrow \quad (N^2 R_l I_{CQ}) \cdot I_{CQ} = 4^W$$

$$\Rightarrow I_{CQ} = \frac{0.63}{N} \;,\; V_{CEQ} = \frac{4}{I_{CQ}} = 6.3\,N$$

$$2\,I_{CQ} \leq I_M \longrightarrow \frac{1.26}{N} \leq 1$$

$$2\,V_{CEQ} \leq B_{V_{CEO}} \longrightarrow (12.6)\,N \leq 40 \quad \Rightarrow \quad 1.26 \leq N \leq 3.16$$

↑ برای ترانزیستور I_{CM} — ↑ برای ترانزیستور شکست

مثلاً $N = 2 \longrightarrow V_{CC} = 12.6$ volt

مشکل اصلی: توان اتلافی حتی در شرایط ایده‌آل (ترانس ایده‌آل، $V_{CEsat}=0$ بگیریم) راندمان کلاس A بسیار پایین است

در حالت DC و بدون داشتن ورودی به علت bypassing همچنان توان تلف می‌کند

کلاس B : پوش-پول (Push-pull)

۱. ترانس،

۲. اعوجاج هارمونیک (Cross Over Distortion)

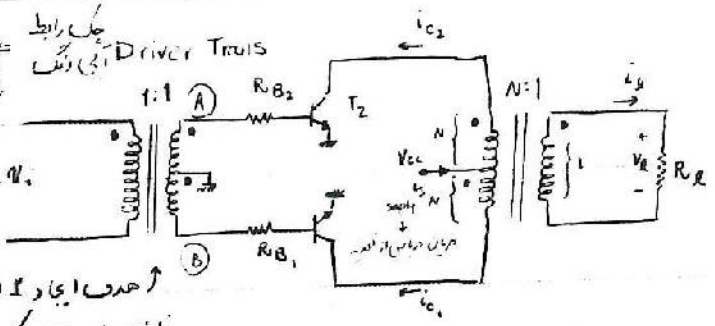
۳. کلاس AB ← اعوجاج کم - توان بالا ولی بازدهی همچنان پایین است ← پوش-پول (بدون ترانس خروجی)

Subject :
Year : Month : Date :

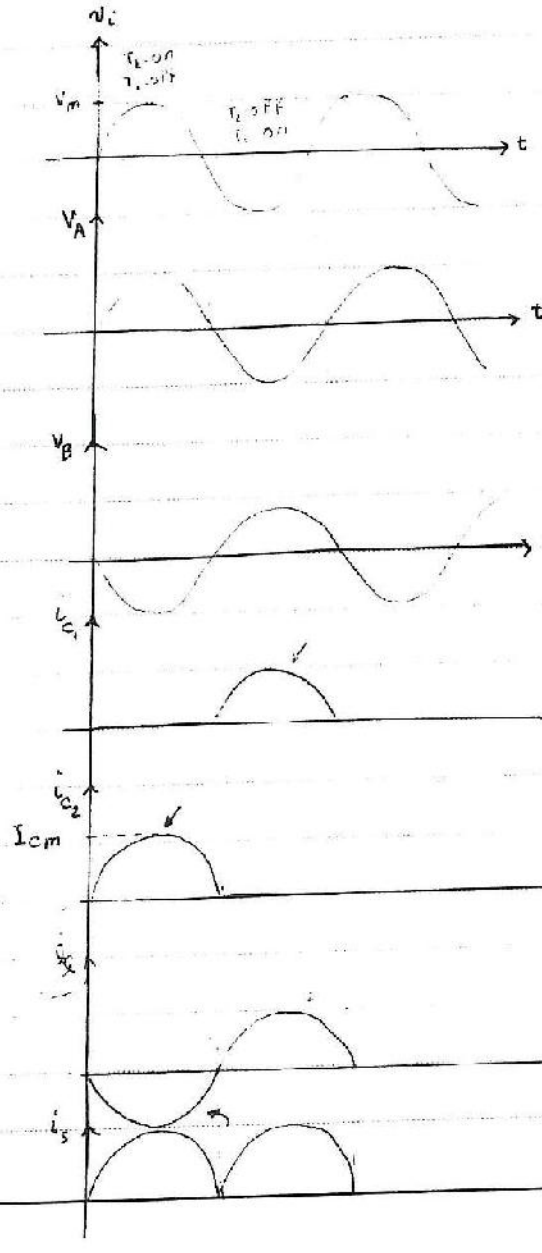
۱. ترانس

چک رابط ← مانند ترانس DC جریان را عبور نمی‌دهد

Driver Trans آی دی رنگ



هدف ایجاد ۱۸۰ اختلاف فاز میان دو کلکتور که هرکدام از ترانزیستورها در یک نیم سیکل عمل کند



برای محاسبه مقدار توان نیاز به محاسبه ماکزیمم V_{CE} ها و جریان‌ها را بدست آوریم.

اگر I_1 و I_2 دارای مولفه DC نیز باشند، باز هم تراش اشباع نمی‌شود. (بسیار مطالب مهم دارد)

تجسم سادگی: ترانزیستورها ایده‌آل فرض می‌شوند ترانزیستورها کاملاً مشابه

البته فقط بهره اصلی به خروجی می‌رسد و دچار اعوجاج نیز می‌شود در نتیجه باید ترکیبی از این موج‌ها را با توجه به سرهای نقطه‌دار تراش خروجی قرار داد:

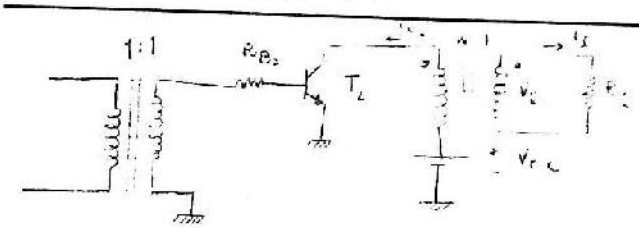
$$i_L = N(i_{c_1} - i_{c_2})$$

شکل موج نهایی بدون اعوجاج می‌باشد

دقت می‌کنیم که V_{CE} با توجه به سینک تراش روی V_{CE} ترانزیستورها می‌افتد و چون ترانزیستورها مشابه هستند فقط کافی است فقط کار یکی را بدست آورد.

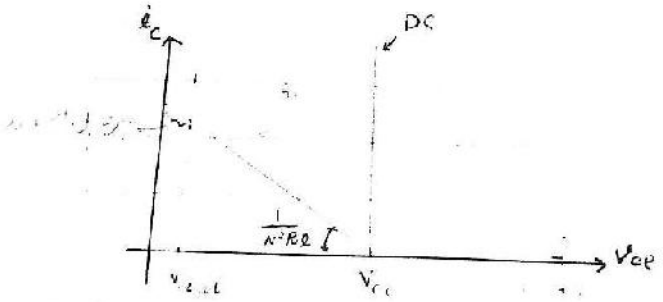
داریم $i_s = i_{c_1} + i_{c_2}$

PAPCO



چون ترانزیستورهای قدرت داریم $V_{CE_{sat}}$ کم نیست حتی ممکن است $1,5-2^V$ باشد ⇐ قابل صرفنظر نیست

$R_{dc} = 0 \qquad R_{ac} = N^2 R_l = R'_l$



اگر T_2 قطع باشد ⇐ $i_{C_2} = 0$ و T_1 (on) روشن می‌شود

⇐ برای T_1 دامنه تغییرات ولتاژ $V_{CC} - V_{CE_{sat}}$ خواهیم داشت

اما با توجه به متقارن بودن ترانس ها به هم داریم :

$v_1 = (V_{CC} - V_{CE_{sat}})$

$v_2 = v_1 = V_{CC} - V_{CE_{sat}} \Rightarrow V_{CE_{T_2}}{}_{max} = V_{CC} + V_2 = V_{CC} + V_{CC} - V_{CE_{sat}} = 2V_{CC}$

وقتی ترانزیستور هدایت می‌کند ولتاژ دو سر آن $V_{CC} - V_{CE_{sat}}$

⇐ ترانزیستوری که استفاده می‌کنیم باید $BV_{CEO} \geq 2V_{CC}$ باشد

از شکل دقیق بدست می‌آوریم :

$$I_{cm} = \frac{V_{CC} - V_{CE_{sat}}}{R'_l = N^2 R_l} \quad \times N$$

$$i_l(max) = \frac{V_{CC} - V_{CE_{sat}}}{N R_l}$$

$$v_2(max) = i_l(max)\, R_l = \frac{V_{CC} - V_{CE_{sat}}}{N}$$

$$P_{L_{ac}}(max) = \frac{V_{l\,max}^2}{2R_l} = \frac{(V_{CC} - V_{CE_{sat}})^2}{2N^2 R_l}$$

Subject:
Year Month Date ( )

توان supply را برای مقدار متوسط i_c باید حساب کرد

$$\bar{P}_s = \frac{1}{T}\int_0^T V_{cc}\cdot i_c(t)\,dt = V_{cc}\cdot\frac{2}{\pi}I_{cm} \quad \leftarrow \text{در حالت ماکزیمم}$$

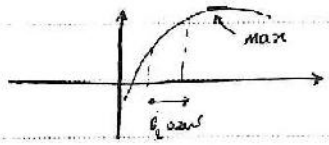
ثابت

$$P_{s\ \text{در حالت کلی}} = \frac{2}{\pi}V_{cc}\cdot\frac{i_l}{N}$$

برای محاسبه توان تلفاتی روی CE ترانزیستور می‌توان مانند قبل V_{cc} را در حریانش ضرب کرد و مقدار متوسط گرفت ولی چون کار دشواری است با فرض اینکه باقی افتها ناچیز ایده آلند از تفاضل توان ورودی و خروجی استفاده می‌کنیم:

$$2P_d = P_s - P_l = \frac{2}{\pi}\cdot V_{cc}\cdot i'_l - \frac{1}{2}R'_l i'^2_l \qquad R'_l = N^2R_l \quad و \quad i'_l = \frac{i_l}{N}$$

چون P_d تابعی از i'_l است، برای محاسبه ماکزیمم توان باید مشتق گرفت و دید آیا i_l محاسبه شده در محدوده تغییرات Max و Min هست یا نه!!



در حالت روبرو ماکزیمم درست محاسبه شده:

$$\frac{d(2P_d)}{di'_l} = \frac{2}{\pi}V_{cc} - R'_l i'_l\Big|_{i'_l = i'_{l\,Pd\,Max}} = 0 \Rightarrow i'_l = \frac{2}{\pi}\cdot\frac{V_{cc}}{R'_l} = \frac{2}{\pi}\cdot\frac{V_{cc}}{N^2R_l}$$

$$i'_l \le I_{cM} \Rightarrow \frac{2}{\pi}\frac{V_{cc}}{N^2R_l} \overset{?}{\le} \frac{V_{cc}-V_{CEsat}}{N^2R_l}$$

باید باشد

$$\Rightarrow V_{CEsat} \overset{?}{\le} V_{cc}\left(1-\frac{2}{\pi}\right)$$

اگر این شرط برقرار باشد i'_l بدست آمده، P_d ماکزیمم را به ما می‌دهد

در بیشتر شرایط عملی درست است $\leftarrow 2 \overset{?}{\le} 10\times 0.4$

$$\Rightarrow P_{d\,(Max)} = \frac{1}{\pi}V_{cc}\cdot i'_l - \frac{1}{4}R'_l i'^2_l\Big|_{i'_l = \frac{2}{\pi}\cdot\frac{V_{cc}}{N^2R_l}} = \frac{1}{\pi^2}\cdot\frac{V_{cc}^2}{N^2R_l}$$

ماکزیمم حریان است که روی خروجی می‌افتد (دقت می‌کنیم که در این حالت توان تلفاتی Max نیست) $\frac{V_{cc}}{N^2R_l}$

بلکه در حدود نصف این حریان ایجاد توان تلفاتی Max بر سر خط ترانزیستور می‌کند

$$\eta_{max} = \frac{P_{lac}}{P_S} = \frac{\frac{1}{2} R'_l i_l^2}{\frac{2}{\pi} \cdot V_{cc} \cdot i'_l} = \frac{\pi}{4} \cdot \frac{R'_l \cdot i'^{max}_l}{V_{cc}} = \frac{\pi}{4}\left(1 - \frac{V_{CEsat}}{V_{cc}}\right) \times 100$$

$$\Rightarrow \eta_{max} \simeq 78\%$$

$$F.M = \frac{P_{dMax}}{P_{Lmax}} = \frac{\frac{1}{\pi^2} \cdot \frac{V_{cc}^2}{R'_l}}{\frac{(V_{cc} - V_{CEsat})^2}{2R'_l}} = \frac{2}{\pi^2}\left(\frac{V_{cc}}{V_{cc} - V_{CEsat}}\right)^2 \simeq \frac{2}{\pi^2} \simeq 0.2$$

۵ درصد توانی که روی ترانس تلف می‌شود
برای توان ~ load ، انتقال داد.

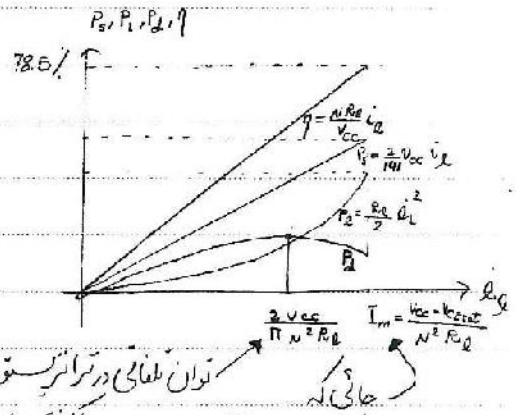
ضمن تعیین توان منبع، با روش ترانزیستور دراندان را سنجید ($i_{l_{sat}}$ را کوچک
در نظر بگیرید)

$$P_S = \frac{2}{\pi} V_{cc} \frac{i_l}{N}$$

$$P_l = \frac{1}{2} R_l i_l^2$$

$$P_d = \frac{1}{\pi} V_{cc} i_{l/N} - \frac{1}{4} R_l i_l^2$$

$$\eta = \frac{P_l}{P_S} = \frac{\frac{1}{2} R_l i_l^2}{\frac{2}{\pi} V_{cc} \frac{i_l}{N}} = \frac{\pi}{4} \frac{N R_l i_l}{V_{cc}}$$



توان تلفاتی در ترانزیستورها

جایگاه

ترانزیستور به مرز اشباع می‌رود

فاکتور مهم است

شرط اینکه آیا $P_d(max)$ رخ می‌دهد یا نه باید چک شود

Subject :

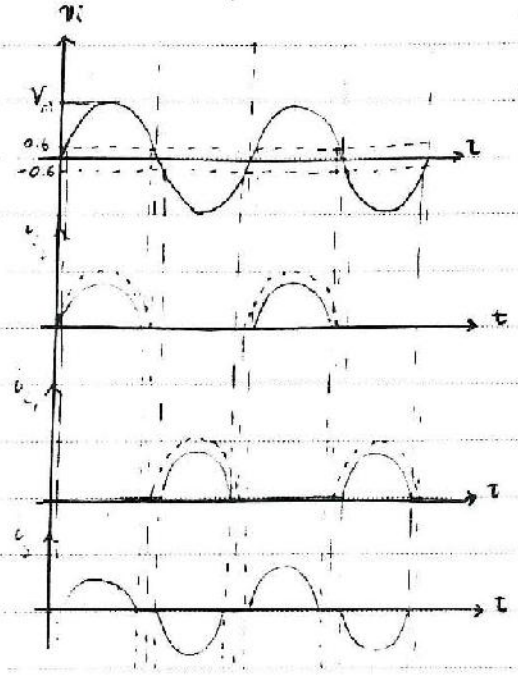
Year. Month. Date. ( )

۲ـ وجود ولتاژ بیس واقعی : $V_{BE}(on) = 0.6$

با اضافه کردن دایود (صدای بلند) ← [illegible]

این پدیده کمتر مشاهده می‌شود

یعنی علاوه بر هارمونی اصلی یکسری هارمونی دیگر هم داریم :



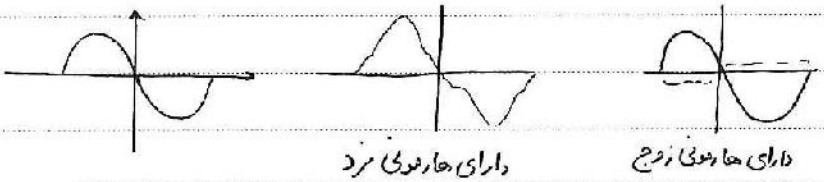
$$i_{c_1}(t) = I_{CQ_1} + B_0 + B_1 \sin \omega t + B_2 \sin 2\omega t -$$

↑ چون تقارن فرد داریم مولفه cos نداریم :

$$I_{CQ_1} = 0 \qquad i_{c_2}(t) = i_{c_1}(t)\Big|_{\omega t \to \omega t + \pi}$$

$$\Rightarrow i_{c_2}(t) = B_0 - B_1 \sin \omega t + B_2 \sin 2\omega t - B_3$$

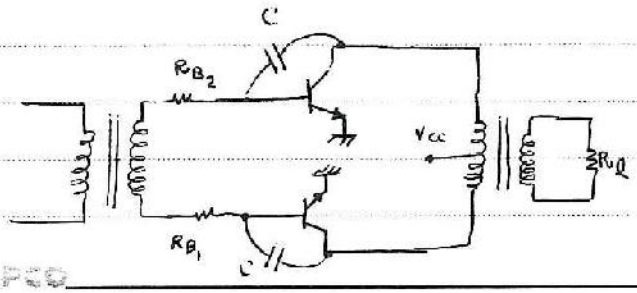
$$i_0(t) = N\left[i_{c_1}(t) - i_{c_2}(t)\right] = 2N\left(B_1 \sin \omega t + B_3 \sin 3\omega t + \cdots\right)$$



دارای هارمونی فرد — دارای هارمونی زوج

THD : $\frac{\sum_{i=1} B_i^2}{B_1^2} \times 100$: Total Harmoni Distartion

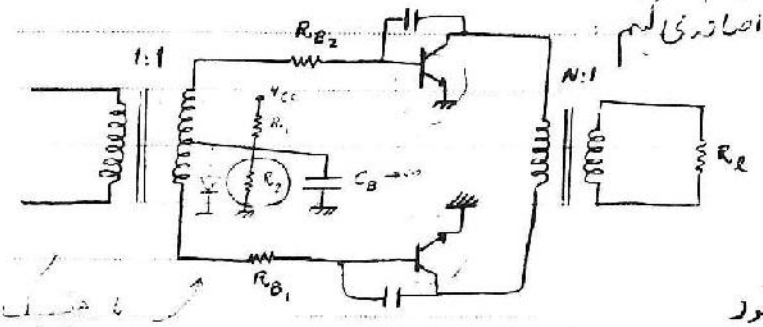
گرانش خازن باعث به وجود آمدن فیدبک در مرکاس های بالا شده و اعوجاجات ناشی از آنها را از بین ببرد. (با ضریب $\frac{1}{D}$)



RqPCG

Subject :
Year Month Date

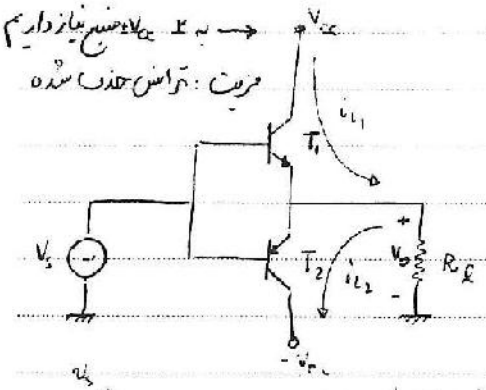
کلاس AB : با بایس DC هم اضافه می‌کنیم :



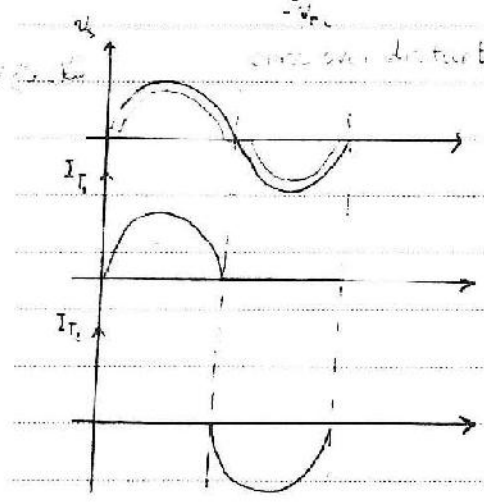
افزایش حرارت باعث می‌شود
با بایس دوسر ترانزیستور تغییر کند ⇐ جریان هم‌طور دائماً بهم می‌خورد
⇐ بعد از مدتی جریان زیادی می‌کشد :

ترانس خم ، هزینه دار ، ادوات هسته ایجاد اعوجاج می‌کند : بهمای با ندلم ، دوادوات‌شان لحیم ارمین می‌رود

تقویت کننده پوش - پول ، بدون ترانس



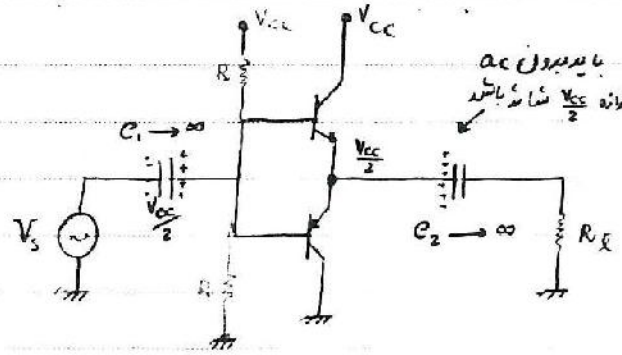
۱- کابلی ستاری مکمل کلاس B
بدون ورودی ، خروجی صفر است
در نیم سیکل ⊕ ترانزیستور T_1
هدایت می‌کند و در نیم سیکل ⊖ ترانزیستور T_2
و چون کلکتور مشترک است ، ورودی تقریباً برابر خروجی است .
دقت می‌کنیم اگر ترانزیستور وارد ناحیه اشباع شود دیگر خروجی دنبال ورودی نیست



$$|V_s|_{max} \simeq V_{cc}$$

$$|V_s|_{max} = V_{cc} - V_{CEsat} + V_{BE} > V_{cc}$$

Year. Month. Date.

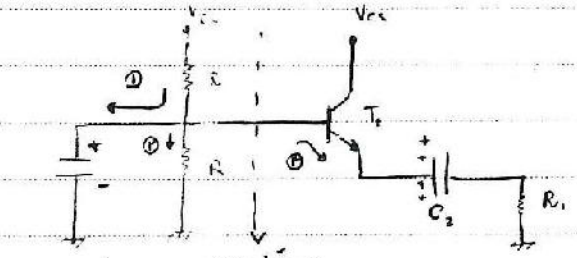


می خواهیم تغذیات مدار را حذف کنیم :

حذف V_{cc} :

باید ac بدون $\frac{V_{cc}}{2}$ شناور باشد

می خواهیم دامنه تغییرات از دو طرف یکسان باشد V_{CE} ها



F: قطع ترانزیستور

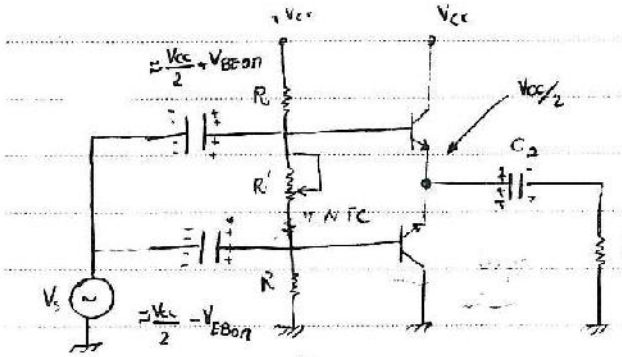
T_1 ابتدا قطع و جریان از V_{cc} و خازن C_1 عبور کرده و با اختلاف پتانسیل در R پایین دارد V_{BE} ترانزیستور T_1 کم کم زیاد شده عبور می کند تا خازن C_2 تا $\frac{V_{cc}}{2}$ شارژ می شود و در آخر ترانزیستور T_1 قطع می شود.

$$|v_s|_{max} = V_{cc} - V_{CEsat} + V_{BEon} - \frac{V_{cc}}{2} = \frac{V_{cc}}{2} - V_{BEon}$$

دقت می کنیم خازن ها اگر خیلی بزرگ هم نباشند هیچگاه به بایاس DC دلخواه نمی رسیم $\Leftarrow$ باید مقدار مناسب

حذف cross over distortion

کلاس AB :



۲. با تنبیه V_{cc} کلاس کار عوض می شود

V_{cc} زیاد باشد کلاس A

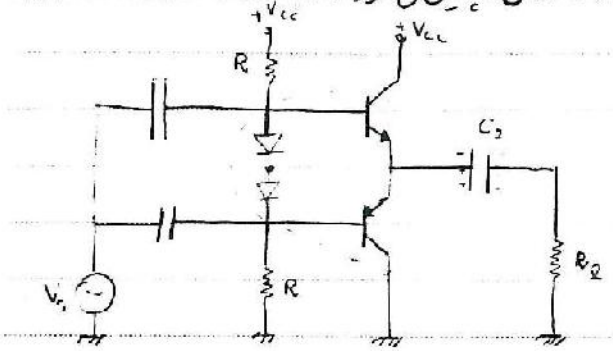
V_{cc} کم باشد کلاس B

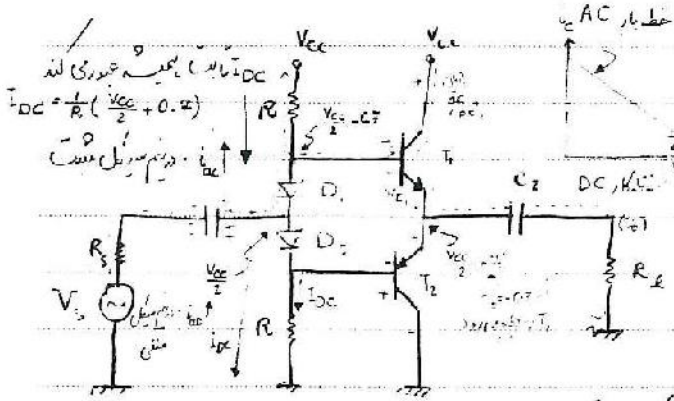
می خواهیم ولتاژ BE را به گونه ای ثابت تقریباً روی 0.55V نگه داریم

اگر تعداد خازن داشتیم خروجی دچار اعوجاج می شد

با افزایش حرارت ولتاژ دوسر BE را کوچک می کنیم. (اگر ثابت بماند با افزایش حرارت جریان دائماً زیاد شده تا بسوزد)

یک راه تثبیت V_{cc} است که خودرداری دارد که راندمان را پائین می آورد.





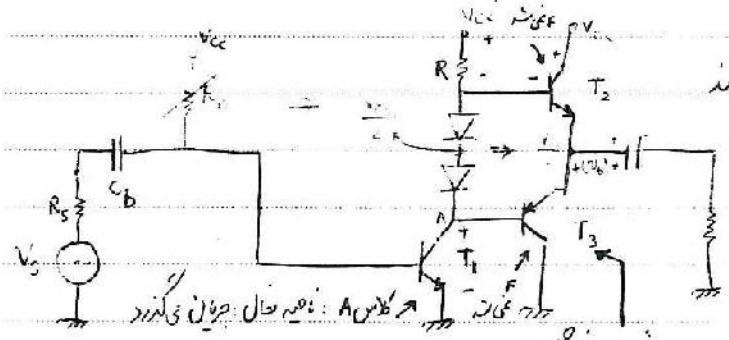
$r_d \cong \frac{\eta V_t}{I_{DQ}} = \frac{1 \times 25^{mV}}{2^{mA}} = 12.5^{\Omega}$ Forward

$r_d \cong \infty$ reverse

از دید جریان $I_{DC} - i_{ac}$ عبوری کند اگر بخواهیم مدار روبرو مانند قبل عمل کند باید I_{DC} به اندازه کافی بزرگ باشد (I_{DC} (چقدر) i_{ac} (چقدر) $< I_{DC}$ (چقدر))

مقاومت های R باید کوچک باشند.

منبع دارای مقاومت درونی R_s است ⇐ بار هم حدی دارد. (خازن C_1 نیز بزرگ باید باشد)



T_2 , T_3 هیچگاه به اشباع نمی رسند

مقاومت درونی کوچک، جریان I_{DC} زیادی خواهیم

برای جبران از یک ترانزیستور CE استفاده می کنیم

که در کلاس A بایاس شده است

برای pic منفی باید به این دقت داشت که همیشه در ناحیه فعال است

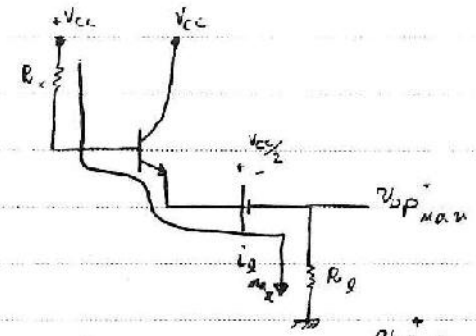
Subject:

Year. Month. Date.

$$|V_{op}^-|_{max} = \frac{V_{cc}}{2} - V_{EB_3} - V_{CEsat}$$

چون T_1 همیشه on است هر جریانی در pic- نیاز باشد T_1 آن را هم می کند
ولی در مورد pic+ جریان مابداز R_1 که نسبتاً بزرگ است عبور کند

در حالت Max در pic+ دیود قطع می شود:



$$V_{cc} - R_1 i_{B_{max}} - V_{BE_{on}} - \frac{V_{cc}}{2} = V_{op}^+$$

$$I_{B_{max}} \cong \frac{I_{L_{max}}}{\beta_2} = \frac{V_{op}^+ / R_L}{\beta_2}$$

$$\frac{V_{cc}}{2} - V_{BE_{on}} = V_{op}^+ + R_1 \frac{V_{op}^+ / R_L}{\beta_2}$$

$$|V_{op}^+| = \left| \frac{V_{cc}/2 - V_{BE}}{1 + \frac{R_1}{\beta_2 R_L}} \right| \ll |V_{op}^-| \qquad |V_{op}^-|_{max} \cong \frac{V_{cc}}{2}$$

با برقراری یکی از شرایط زیر دو برد به $\frac{V_{cc}}{2}$ می رسیم.

1) $R_1 = 0$ ✗

2) $R_L = \infty$ $\beta R_L \overset{?}{\gg} R_1$: $4\,\Omega \leq R_L \leq 32\,\Omega$ → از لحاظ عملی امکان پذیر نیست

3) $\beta \to \infty$ → V_{cc} زیاد می خواهد

تنها راه این است که β بزرگ باشد

4) استفاده از مدار معادل جریان بزرگ β_3 ← ترانزیستور دارلینگتون

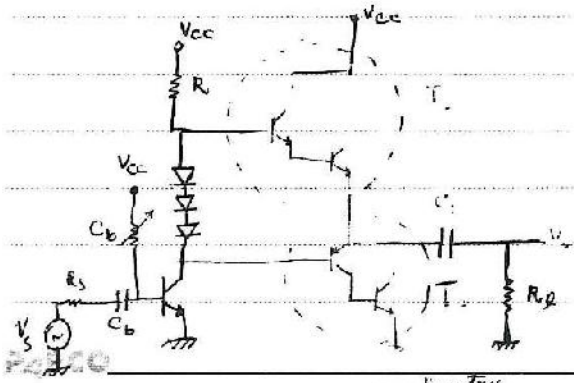
افت ولتاژ روی دیود ترانزیستورها

0.6 + 0.6 + 0.6

ولی روی دیودها

0.7 + 0.7 + 0.7

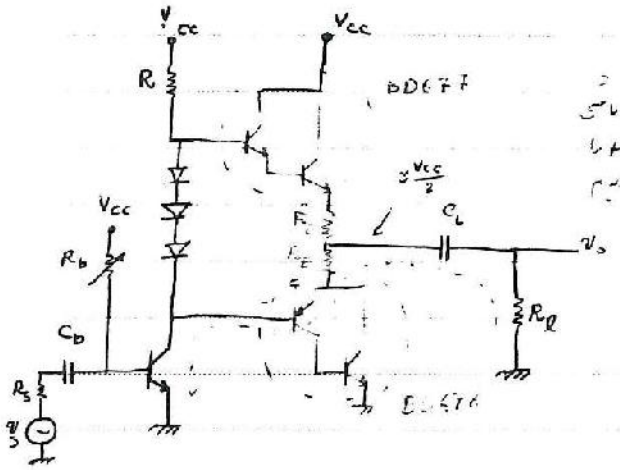
حدود 0.2 الی 0.3 ولت اضافه می آید

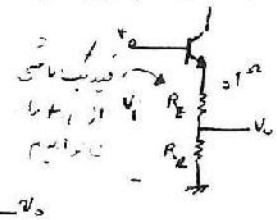


complimentary
npn , pnp

← هرزیاد تر است ∞ برای کد کمتر است

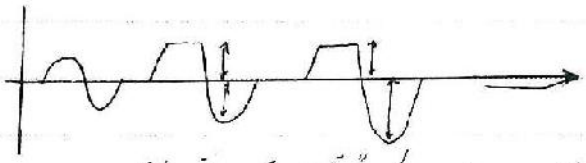
Subject:
Year. Month. Date. ( )





R ها مقاومت کوچکی است که باعث به وجود آمدن فیدبک جریان سری شده و جریان بایاس را تثبیت می کند و این باعث پایداری حرارتی می شود.

منظور V_{op} و V_{op} بالاست اندازه



در حالت AC داریم: در P_{IC}^+ دیود باز و T_3 بایاس قطع است و مدار داریم:

$$V_{CC} - R\,i_B - 2V_{BE} - R_E\,i_{B_3} = \frac{V_{CC}}{2} + v_{om}$$

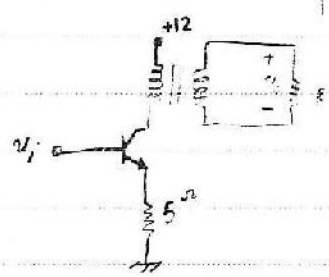
$$\Rightarrow \frac{V_{CC}}{2} - (R + \beta R_E)\left(\frac{v_{om}}{\beta R_L}\right) = v_{om} + 2V_{BE} \Rightarrow v_{om} = \frac{\frac{V_{CC}}{2} - 2V_{EE}}{1 + \frac{R}{\beta R_L} + \frac{R_E}{R_L}}$$

در P_{IC}^- داریم: در حالت AC داریم:

$$\frac{V_{CC}}{2} - v_{om} = R_E\,i_C + V_{BE_{on_{T_3}}} + V_{CE_{sat\,T_1}}$$

$$\Rightarrow \Rightarrow v_{om} = \frac{\frac{V_{CC}}{2} - V_{BE_{on_{T_3}}} - V_{CE_{sat\,T_1}}}{1 + \frac{R_E}{R_L}}$$

در مدار زیر و مقدار N و I_{CQ} چقدر باشد تا $P_{L,max}$ شود.



$P_{L\,max} = 1$

$V_{CE,sat} = 1$

$I_{C_{MAX}} = 1$

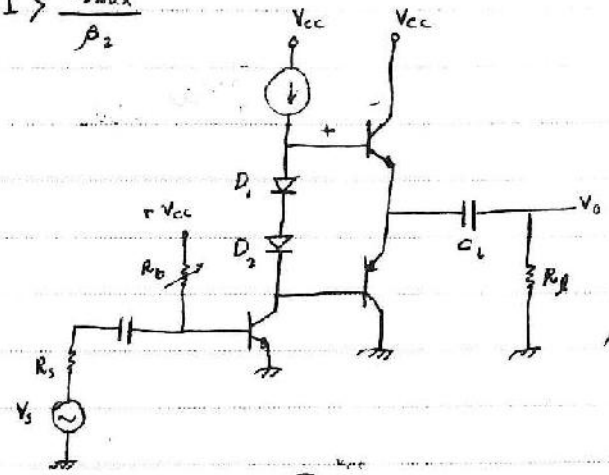
RaPCO

برای صفر کردن اثر مقاومت R از یک منبع جریان استفاده می‌کنیم:

۴) اسمبل دوار منبع جریان بدون R_o

منبع جریان باید از Max جریان بیس مدار دیفاز T_2 بیشتر باشد

فرض $I > \frac{I_{Lmax}}{\beta_2}$

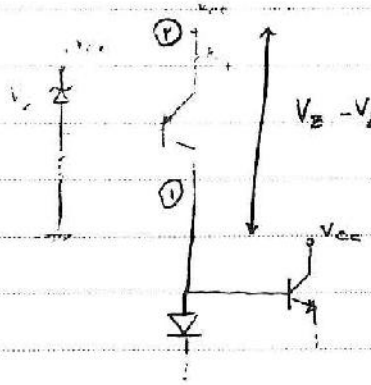


$$|V_{op}^+| = \frac{V_{cc}}{2} - V_{CE_{sat}}$$

$$|V_{op}^-| = \frac{V_{cc}}{2} - V_{EB_3} - V_{CE_{sat_1}}$$

وجود منبع جریان ضمن افزایش بهره ولتاژ (مقاومت ورودی خیلی زیاد)، V_{op}^+ را افزایش می‌دهد

مثال: بدون منبع جریان ... حساب کنیم.

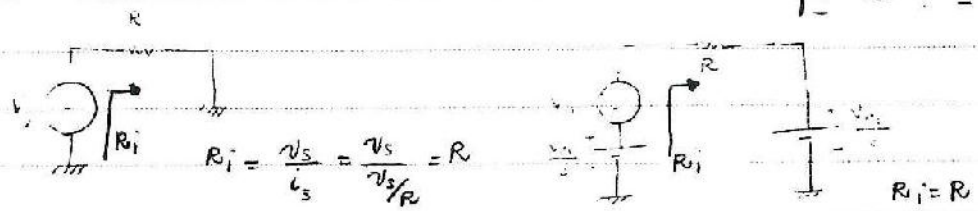


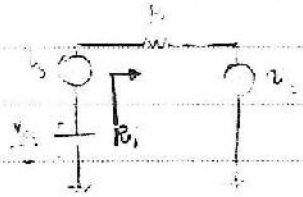
$$V_Z = -V_{EB_4} + V_{BC_{sat_4}}$$

$|V_{op}^+| \neq |V_{op}^-|$ ضمن اینکه تعداد آی‌ها زیاد است

اگر در شبکه دو جریان یا بیشتر شبکه فعال می‌توان طوری ساخت که افزایش ولتاژ در ① بتواند در ② افزایش ولتاژ ایجاد کند.

⇐ نیاز به فیدبک ⊕ داریم.





⇒ یک منبع جریان ایده‌آل تولید می‌کند.

Subject:
Year. Month. Date. ( )

$200\Omega - 1000\Omega$ $4\Omega - 32\Omega$

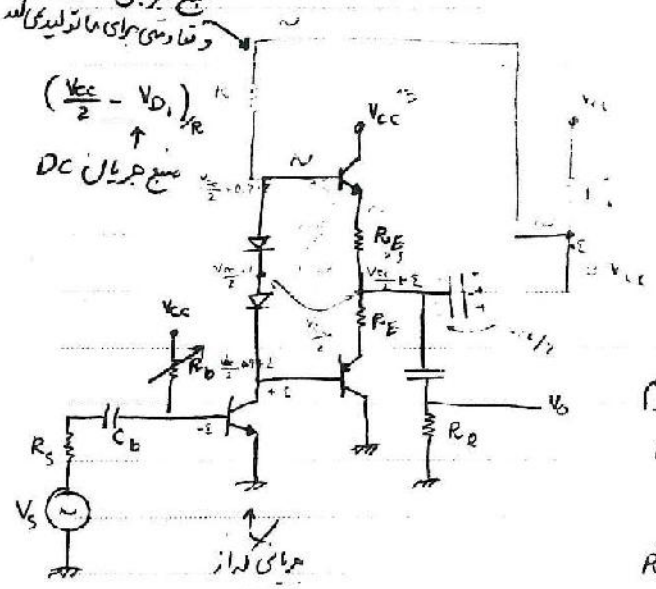
$R \gg R'_L$

↳ با افزایش R جریان را تنظیم کنیم

منبع جریان است: و مقاومتی برای مالتی‌لیدی‌ها

$\left(\frac{V_{cc}}{2} - V_{D_1}\right)/R$

↑ منبع جریان DC



جریانی گذاز این ترانزیستور می‌گذرد تقریباً ثابت h_{ie} داریم

R_b را باید به V_{cc} وصل کرد

پارامترهای h را اندازیم large signal

$$R^+ = 2r_d + \beta_2\left[R_E + R'_L \| R_L\right]$$

$$R^- = \beta_3\left[R_E + R'_L \| R_L\right]$$

R^+, R^- الزاماً یکسان نیست ⇐ تقارن در خروجی نداریم ⇐ اعوجاج داریم

نیم سیکل ⊕ و ⊖ یکسان تقویت نمی‌شود.

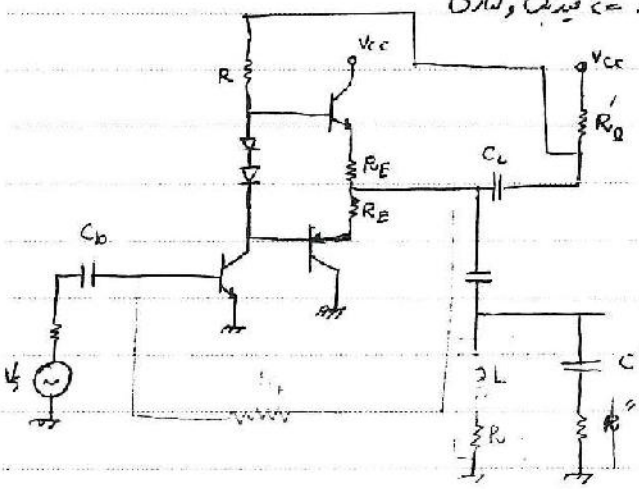
$$A_v = \frac{R^+}{r_e} \neq \frac{R^-}{r_e}$$

۱- با یک بایاس ساده‌تر از تقسیم‌کننده ولتاژ

۲- پایداری حرارتی خوبی داریم.

overal - منفی - AC بهره - پایداری حرارتی

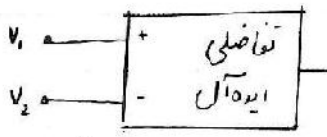
با افزایش حرارت ولتاژ دیگر $\frac{V_{cc}}{2}$ نمی‌ماند ⇐ فیدبک ولتاژی



Subject :

Year Month Date

تقویت کننده های تفاضلی - دیفرانسیل - تفاوت



ترکیب خطی ← $v_o = A_d \cdot (v_1 - v_2)$

در حالت ایده آل دو ورودی هم بایستی صفر باشند.

سیگنال های تفاوت در حد A هر تفاوتی باید تقویت شود

ولتاژ در حد آلایده است یعنی خروجی داشته باشیم

$\begin{cases} v_1 = 10 \text{ ولت} \\ v_2 = 10.01 \end{cases}$ $\begin{cases} v_1 = 5 \text{ ولت} \\ v_2 = 5.01 \end{cases}$

اسان به تفاوت وجود آب داشته باشد و خروجی های پایین حدوداً مقدار طبیعی را می توان به خود گرفته شود.

$v_o = \underbrace{A_1 v_1 + A_2 v_2}_{\text{ترکیب خطی}}$ $\quad A_1 = \left.\frac{v_o}{v_1}\right|_{v_2=0}$ $\quad A_2 = \left.\frac{v_o}{v_2}\right|_{v_1=0}$

تقویت کننده تفاضلی داریم

شرط تقویت کننده تفاضلی $A_1 = -A_2$

$\downarrow$

$v_o = A_d \cdot (v_1 - v_2) + A_c \left(\frac{v_1 + v_2}{2}\right)$

در حالت ایده آل $A_c = 0$ $\quad CMRR \triangleq \left|\frac{A_d}{A_c}\right|$ ← نسبت $\frac{A_d}{A_c}$ به دسیبل

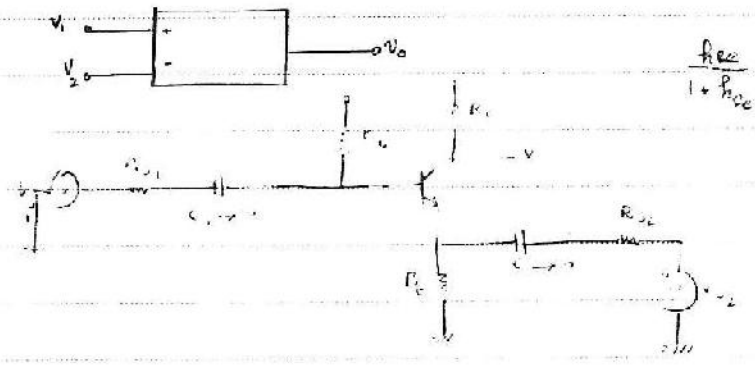
↳ common Mode Rejection Ratio

در حالت ایده آل بی نهایت

بیشتر بودن این نسبت به صورت dB در نظر گرفته می شود.

سنجاندن سیگنال مشترک .

بیشتر بودن این نسبت به صورت dB در نظر گرفته می شود.



$\frac{h_{fe}}{1+h_{oe}} = \alpha = \frac{I_c}{I_e}$

v_1 و v_2 سیگنال های کوچک

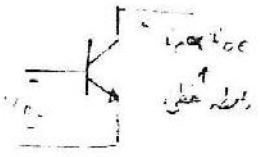
$$A_1 = \left.\frac{v_o}{v_1}\right|_{v_2=0} = \frac{-h_{fe} R_c}{(1+h_{fe})(R_e \| R_{s_2}) + h_{ie}} \cdot \frac{[(1+h_{fe})(R_e \| R_{s_2}) + h_{ie}] \| R_b}{[(1+h_{fe})(R_e \| R_{s_2}) + h_{ie}] \| R_b + R_{s_1}}$$

Subject:
Year: Month: Date:

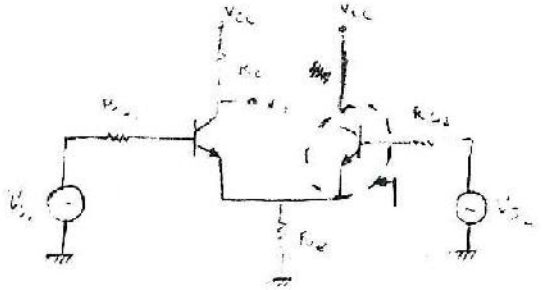
$$A_2 = \frac{v_o}{v_2}\Big|_{v_1=0} = \frac{h_{fe} R_C}{R_b \| R_{s_1} + h_{ie}} \cdot \frac{R_e \| \left(\frac{R_b \| R_{s_1} + h_{ie}}{1+h_{fe}}\right)}{R_e \| \left(\frac{R_b \| R_{s_1} + h_{ie}}{1+h_{fe}}\right) + R_{s_1}}$$

$\Rightarrow v_o = A_1 v_1 + A_2 v_2 \longrightarrow A_1 + A_2 \neq 0$ ⇐ مقدار مشترک هم مقدار دارد.

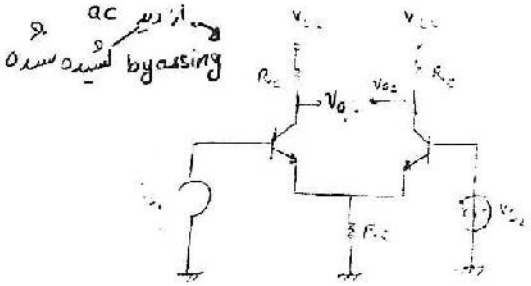
در حالت کلی تا اصلی ایده‌آل خوب نیست. ⇐ دنبال شرطی هستیم که



سیگنال‌های v_1 و v_2 باید مستقیماً به v_{be} برسد
ولی چون R_{s_1} و R_{s_2} باعث تلفات می‌شود
زیرا اگر برابر باشد یکی از دیود حساب دیده می‌شود و یکی
از دیود نیست $R_{s_1} = R_{s_2} = 0$ عملی نیست
حال کاری است R_{s_2} . h_{fe} برابر شود تا گویا مثل R_{s_1} دیده شود ⇐ به مدار طلا و مشترک
نیاز داریم.



single ended



$$v_{o_1} = A_1 V_1 + A_2 V_2$$

$$A_1 = \frac{v_{o1}}{v_1}\Big|_{v_2=0} = \frac{-h_{fe} R_C}{h_{ie} + (1+h_{fe})\left(R_e \| \frac{h_{ie}}{1+h_{fe}}\right)}$$

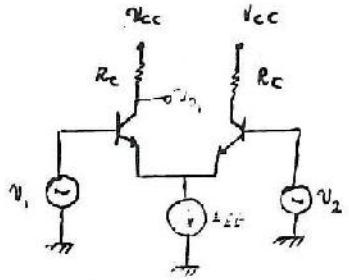
$$A_2 = \frac{v_{o1}}{v_2}\Big|_{v_1=0} = \frac{-h_{fe} R_C}{h_{ie} + (1+h_{fe})\left(R_e \| \frac{h_{ie}}{1+h_{fe}}\right)} \times \frac{R_e}{R_e + \frac{h_{ie}}{1+h_{fe}}}$$

$A_1 = A_2 \Rightarrow R_e = \infty$

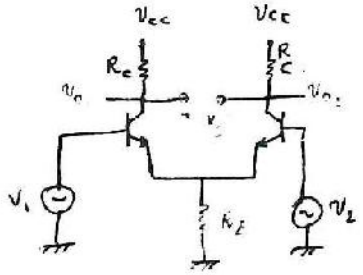
باید در شبیه‌ساز منبع جریان بگذاریم

شرط سمت راست را نیز بنویسید و تحلیل کنید.

Subject :
Year Month Date



Double-ended



از دید الکترونیک : به مستقیم به خروجی می رسد ولی v_2 با یک ضریب K ، بار دیگر در v_{o_2} ، v_2 مستقیم و v_1 با یک ضریب K به خروجی وصل است .

⇐ برای حذف مشکل حاصل خروجی را به صورت تفاضل در نظر می گیریم

$$v_{o_1} = A_1 \cdot v_1 + A_2 \cdot v_2$$

$$v_{o_2} = A_1 \cdot v_2 + A_2 \cdot v_1$$

$$\Rightarrow v_o = v_{o_1} - v_{o_2} = A_1 v_1 + A_2 v_2 - A_1 v_2 - A_2 v_1$$

$$= v_1 (A_1 - A_2) + v_2 (A_2 - A_1) = (A_1 - A_2)(v_1 - v_2) = A_d (v_1 - v_2)$$

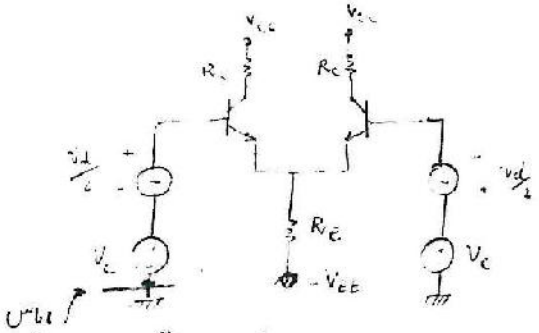
⇐ کافی است تمامی ترانزیستورهای مدار حالت تقارن داشته باشد ، تا راحت تر به حالت تفاضلی تبدیل شود .

تمرین : به جای ترانزیستورهای MOSFET ، با راهنمایی طبداید و شرط تفاضلی بودن آن را بیابید .

Subject :
Year : Month : Date :

حال با استفاده از $v_{o_1} = A_d v_d + A_c \cdot v_c$ مدار را تحلیل می‌کنیم که با استفاده از آن محاسبهٔ بقیهٔ پارامترها آسان‌تر است.

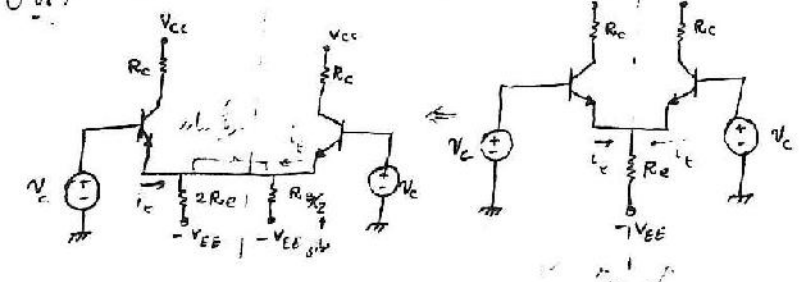
$$\begin{cases} v_d = v_1 - v_2 \\ v_c = \dfrac{v_1 + v_2}{2} \end{cases} \Rightarrow \begin{cases} v_1 = \dfrac{v_d}{2} + v_c \\ v_2 = -\dfrac{v_d}{2} + v_c \end{cases}$$

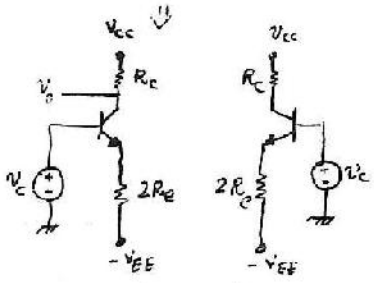


$$v_o = A_d v_d + A_c \cdot v_c$$

$$A_d = \left.\frac{v_o}{v_d}\right|_{v_c=0} \quad ; \quad A_c = \left.\frac{v_o}{v_c}\right|_{v_d=0}$$

تجزیه تحلیل سیگنال مشترک :

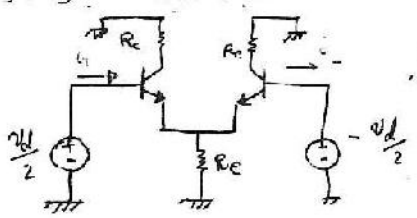




$$A_c = \frac{V_o}{V_c} = \frac{-h_{fe} R_c}{h_{ie} + (1 + h_{fe})(2R_e)}$$

برای مقدار ac ↓ است DC : V_c

نکته :
برای بدست آوردن نقطه کار I_{CQ} ، V_{CQ} از V_c استفاده می‌کنیم
V_c اصولاً مقداری DC است .



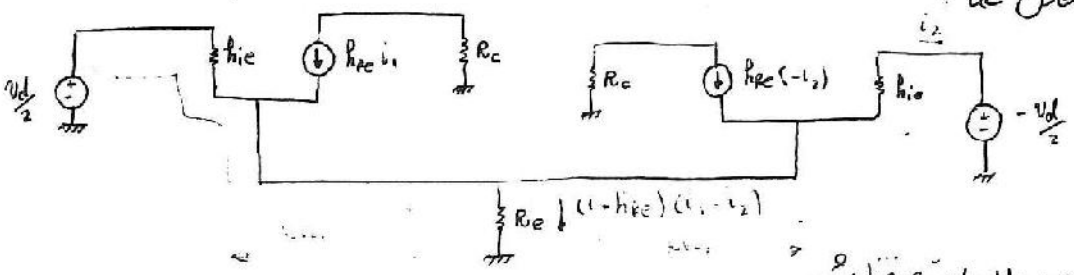
دیگر تعادل نداریم : چون i_1 و i_2 هم جهت نیستند.

در تقویت کننده تفاضلی کوپلینگ خازنی انجام نمی‌شود چون ممکن است بخواهیم تفاضل بین دو سیگنال DC را تقویت کنیم

Subject:

Year: Month: Date:

مدار معادل ac :



از r_o به دلیل راحتی صرفنظر شده.

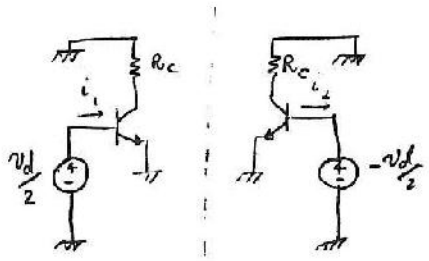
$$KVL \Rightarrow \frac{v_d}{2} = h_{ie} \cdot i_1 + (1+h_{fe})(i_1 - i_2) R_e = 0$$

$$\Rightarrow \left[h_{ie} + 2(1+h_{fe}) R_e\right](i_1 - i_2) = 0$$

$$-\frac{v_d}{2} = -h_{ie} i_2 + (1+h_{fe})(i_1 - i_2) R_e = 0$$

$$i_1 - i_2 = 0 \Rightarrow v_o = 0$$

به صورت مداری زمین شده و دستی زمین نشده:



حاصل از مدار:

$$A_d = \frac{v_o}{v_d} \qquad A'_d = \frac{v_o}{v_{d/2}}$$

$$A'_d = \frac{v_o}{v_{d/2}} = \frac{-h_{fe} R_c}{h_{ie}}$$

$$A_d = \frac{v_o}{v_d} = \frac{1}{2} A'_d = \frac{-h_{fe} R_c}{2 h_{ie}}$$

حال به راحتی ضریب CMRR را می‌توان محاسبه کرد.

$$CMRR = \left|\frac{A_d}{A_c}\right| = \frac{\frac{h_{fe} R_c}{2 h_{ie}}}{\frac{h_{fe} R_c}{h_{ie} + (1+h_{fe})(2R_e)}} = \frac{1}{2} + \frac{(1+h_{fe}) R_e}{h_{ie}} = \frac{1}{2} + \frac{R_c}{r_e}$$

$$= \frac{1}{2} + \frac{R_e I_{CQ}}{\eta V_T}$$

$I_{CQ} = \frac{V_{EE} - V_{BEon}}{R_e}$ ← R_e عمل بایاس را انجام می‌دهد ⇒ بدون R_e جریان دستگاه ثابت نمی‌ماند

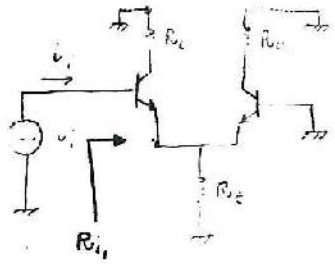
به نظر می‌رسد به ضخیم‌ترین دنیا فکر با مقاومت زیاد نیاز داریم.

$CMRR \longrightarrow \infty \Rightarrow R_e \longrightarrow \infty$ باید بدون تغییر I_{CQ} انجام گیرد

Subject:
Year Month Date

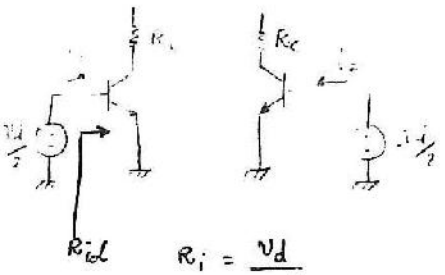
A_v : افزایش بهره تفاضلی با افزایش R_E => برای به اشباع نرفتن V_{CE} باید V_{CC} افزایش یابد که اقتصادی نیست => به منبع جریان نیاز داریم ـ طوری که جریان نقطه کار را تأمین کند و مقاومت بزرگ داشته باشد.

مقاومت ورودی منبع single-ended :



$$R_{i_1} = \frac{v_i}{i_i} = h_{ie} + (1+h_{fe})\left(R_e \| \frac{h_{ie}}{1+h_{fe}}\right) \approx 2h_{ie}$$

مقاومت ورودی تفاضلی :



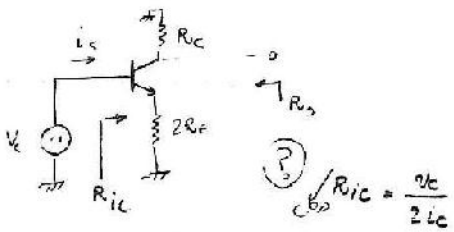
از دو طرف باید به مدار وصل کرد و با هم جمع کرد

$$R_{id} = \frac{v_{id}}{i_i} = \frac{v_d}{i_d}$$

$$\frac{v_d/2}{i_d} = h_{ie} \Rightarrow \frac{v_d}{i_d} = 2h_{ie}$$

$$R_i = \frac{v_d}{i_1+i_2}$$

مقاومت ورودی مشترک :



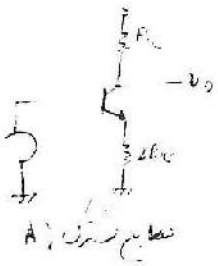
$$R_{ic} \overset{\Delta}{=} \frac{v_c}{i_c} = h_{ie} + (1+h_{fe})(2R_e)$$

$$R_{ic} = \frac{v_c}{2i_c}$$

مقاومت خروجی single-ended

۱) سد سیم با زمین :

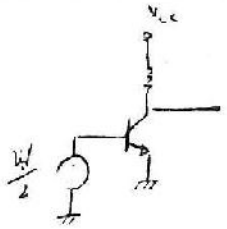
۲) سد سیم با



نقطه بی نهایت A

$$R_{OC_{Double}} = 2R_{OC}$$

Subject :
Year : Month : Date :



$R_{od} = r_o \parallel h_{oe}^{-1}$

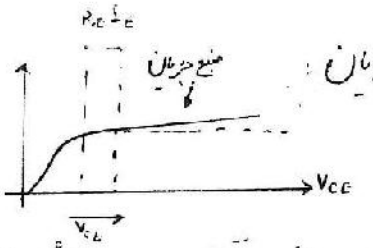
در حالت تفاضلی مقاومت خروجی دو برابر شده است

$R_{od_{double}} = 2\, R_{od_{signal}}$

اگر گفته شد کدام مقاومت مقدار تفاضلی را حساب می‌کنیم.

ب) حالت تفاضلی

منابع جریان :



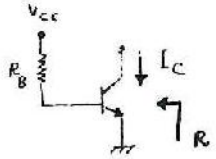
مشخصه خروجی این شکلی می‌شود. ولی باید این را بخاطر بسپارید

باید از چیزهایی مثل مدل آن میتر شناس !

1) $r_o = \infty$

2) $\frac{\partial I_{EE}}{\partial T} = 0$

3) $\frac{\partial I_{EE}}{\partial V_{cc}} = 0$

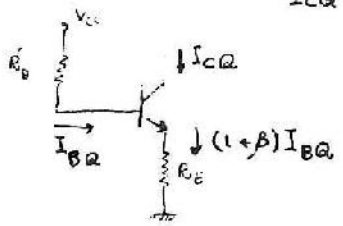


$$\begin{cases} I_{CQ} \simeq \beta I_{BQ} = \beta \dfrac{V_{cc} - V_{BE}}{R_B} \\ r_o = h_{oe}^{-1} = \dfrac{V_A}{I_{CQ}} \end{cases}$$

می‌خواهیم مقاومت R_o را افزایش دهیم

⇐ به فیدبک جریانی (منفی) استفاده می‌کنیم

⇐ جریان سری

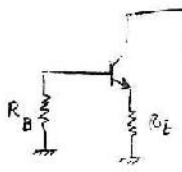


$$V_{cc} - V_{BE} = I_{BQ}\left[R_B + (\beta + 1) R_E\right]$$

$$I_{CQ} = \beta I_{BQ} = \frac{\beta (V_{cc} - V_{BE})}{R_B + (\beta+1) R_E} \simeq \frac{V_{cc} - V_{BE}}{R_E}$$

اثر بد R_B هم تا حدودی حذف شد.

ولی I_C هنوز تابعی از V_{cc} است.



$$R_o \simeq r_o \left[1 + \frac{h_{fe} R_E}{\underbrace{R_B}_{R_1 \parallel R_2} + R_E + h_{ie}}\right] \longrightarrow Max = 10^{Meg}$$

$R_B < h_{ie}$

$$\begin{cases} R_E \ll (R_B + h_{ie}) \longrightarrow R_o \simeq r_o \left[1 + \dfrac{V_{EQ}}{V_T}\right] \\ R_E \gg (R_B + h_{ie}) \longrightarrow R_o \simeq r_o \left[1 + \dfrac{h_{fe} R_E}{R_E}\right] \simeq h_{fe} r_o \end{cases}$$

V_{R_E}

عیوب

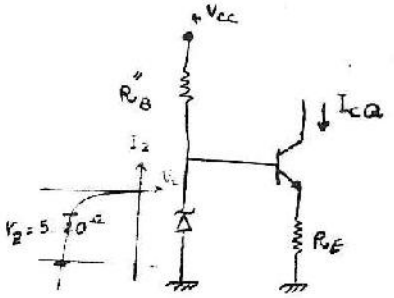
$R_E = R_1 \parallel R_2$ حتی بزرگ

R_2 بیشتر است و مقاومت خروجی کوچک می‌شود.

V_{BE} با تغییر دما تغییر می‌کند

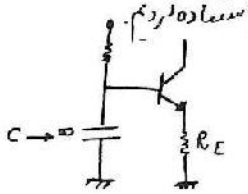
$R_o = 10^{5\Omega}$
$R_E + R_2 = 10^{K}$
$R_o = (2-5) R_E$

Subject :
Year : Month : Date :



به نظری رسد با کوچک کردن R_B بتوان به r_o دلخواه رسید.

جهت تثبیت ولتاژ با حرارت از زنر استفاده کردیم.



$r_o \le r_z \ll R_B$ جلوی جریان می شود

↑

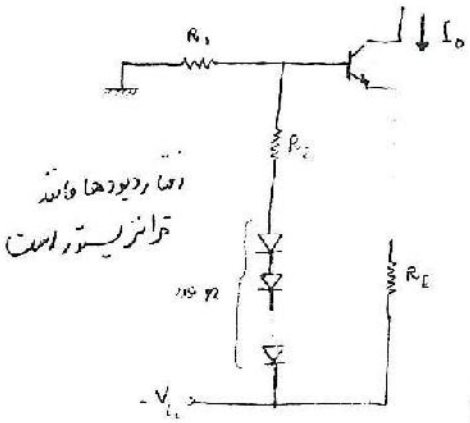
از دید الکترونیک : با تغییر R_E می خواهیم r_o را زیاد کنیم زمانی این مقدار زیاد است که D و یا A_V زیاد شود با کم شدن R_B مقداری از ولتاژ زنری R_B می افتد و باعث کاهش D می شود.

⇒ از آنجا که ولتاژ دو سر زنر ثابت است و V_{BE} نیز تقریباً ثابت است جریان هم تقریباً ثابت می ماند

$$I_{CQ} \simeq \frac{V_Z - V_{BE}}{R_E} \qquad \frac{\partial I_{CQ}}{\partial T} = \frac{\frac{\partial V_Z}{\partial T} - \frac{\partial V_{BE}}{\partial T}}{R_E}$$

$\frac{\partial V_{BE}}{\partial T} \simeq -2 \frac{mV}{K}$ ← به شکست زنری نیاز داریم

داریم :
- $\frac{\partial V_Z}{\partial T} = 0$ ، $V_Z = 5.6^V$
- $\frac{\partial V_Z}{\partial T} < 0$ ، شکست زنری ، $V_Z < 5.6^V$
- $\frac{\partial V_Z}{\partial T} > 0$ ، شکست بهمنی ، $V_Z > 5.6^V$



اما دیودها و امتر ترانزیستور است

$$I_B \simeq 0 \Rightarrow V_B \simeq -R_1 I$$

$$I = \frac{V_{EE} - n V_D}{R_1 + R_2}$$

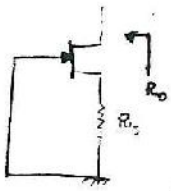
$$I_o = \frac{V_B - V_{BE}}{R_E} = \frac{1}{R_E}\left[\frac{R_2}{R_1+R_2} V_{EE} - \frac{n R_1 V_D}{R_1+R_2} - V_{BE}\right]$$

$$\frac{\partial I_o}{\partial T} = \frac{1}{R_E}\left[\frac{n R_1}{R_1+R_2} \cdot \frac{\partial V_D}{\partial T} - \frac{\partial V_{BE}}{\partial T}\right] = 0$$

$$\frac{n R_1}{R_1+R_2} = 1 \qquad \text{if } R_1 = R_2 \Rightarrow n = 2$$

اگر $n = 3$ آنگاه $R_2 = 2R_1$ است که نمی تواند صحیح باشد

Subject
Year Month Date



ΣTC_DP

$V_{GSQ} = V_P + 0.6\,G$

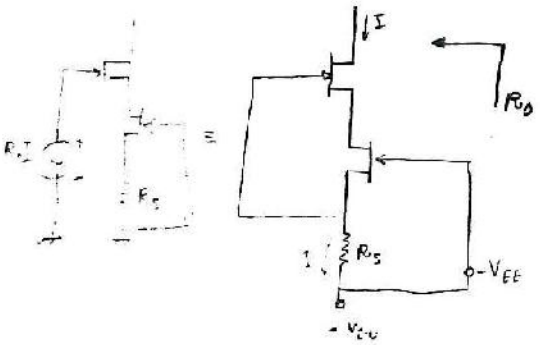
$R_o = R_S(1+\mu)$ $\quad \mu = g_m r_{ds}$

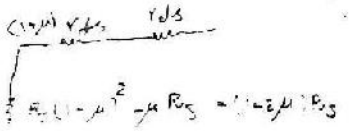
μ: مقاومت خروجی حدود 100^K اهم
g_m: حدود 10^{-3}

(از کنترولی مقاومت بیرکوچک است)

برای بزرگ کردن مقاومت خروجی

با فرض یکسان بودن ترانزیستورهای FET ها، r_o را محاسبه کنید.



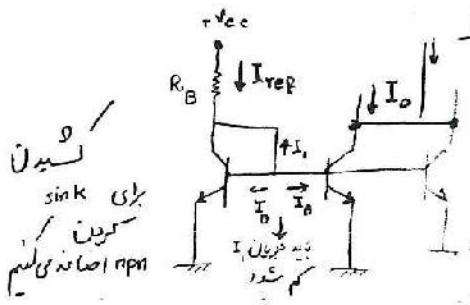


منابع جریان آینه ای در مدارهای مجتمع

۱. ترانزیستورهای کاملاً نزدیک به هم دقت و مشابهی دارند

۲. مقدار β ترانزیستورهای مجتمع نسبتاً کم است (مخصوصاً pnp)

۳. مقدار r_o نیز نسبتاً کم است.

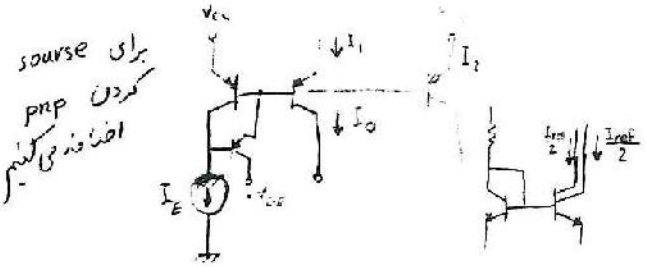


اگر جریان بیشتر خواستیم

لیدن sink برای کردن / npn اضافه می کنیم

$$I_{Ref} = \beta I_B + 2I_B \quad \Rightarrow I_B = \frac{I_{ref}}{\beta+2} \quad \Rightarrow I_o = \frac{\beta}{\beta+1}\cdot I_{ref} = \frac{I_{ref}}{1+\frac{2}{\beta}}$$

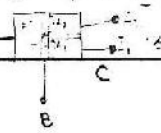
اگر β زیاد نباشد و I_{ref} ثابت باشد



source برای pnp کردن اضافه می کنیم

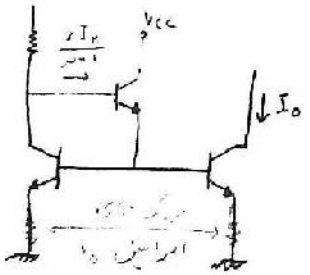
مست. I_2 و I_1 متناسب با سطح مقطع Q_1 و Q_2 است

به جای کلکتور Q_2 می توان در یک ترانزیستور نسبت سطح های مختلف ایجاد کرد تا جریان های دلخواه بدست آید.



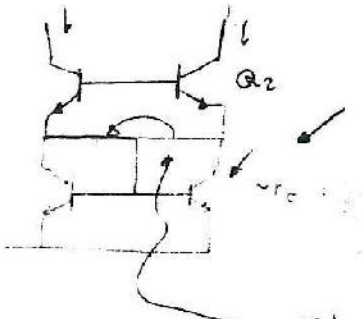
$\frac{I_1}{I_2} \propto \frac{A_1}{A_2}$

برای کاستن اثر I_B داریم



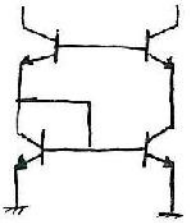
$$I_o = \frac{I_{ref}}{1 + \frac{2}{\beta(\beta+1)}}$$

Q_2 بیس مشترک (دیود) عمل می‌کند



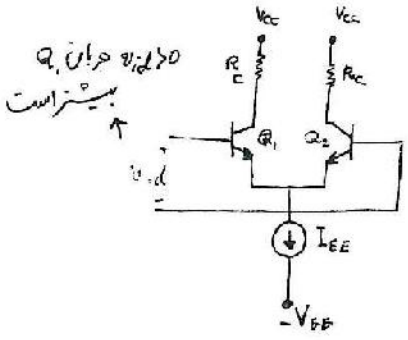
استفاده از ترانزیستورها به جای مقاومت‌ها

در حالت دوم $r_o = \beta_{ac}^{-1}$



هدف: کم نمودن برداری از خروجی و فرستادن در ورودی) حال که دو جریان برابر است از ورودی کم نمودیم برداری که وی فرستیم به خروجی

مشخصه انتقال تقویت‌کننده تفاضلی: رفتار large signal

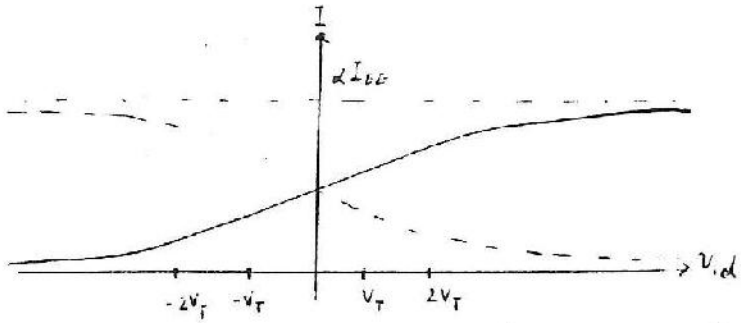


Q_1 جریان $v_{id} > 0$ بیشتر است

$$v_{be_1} = V_T \ln\left(\frac{I_{C_1}}{I_S}\right)$$
$$V_{be_2} = V_T \ln\left(\frac{I_{C_2}}{I_S}\right)$$
$$v_{id} = v_{be_1} - v_{be_2}$$

$$I_{C_1} + I_{C_2} = \alpha I_{EE}$$
$$I_{C_1} = \frac{\alpha I_{EE}}{1 + \exp\left(\frac{-v_{id}}{V_T}\right)}, \quad I_{C_2} = \frac{\alpha I_{EE}}{1 + \exp\left(\frac{v_{id}}{V_T}\right)}$$

$$\Rightarrow i_{C_1} = \frac{\alpha I_{EE}}{2} + \frac{\alpha I_{EE}}{2V_T} \cdot \frac{v_{id}}{2}$$



تا $2V_T$ خطی عمل می‌کند

علت این است که دیفرانسیل دو ورودی را در تقویت کننده تفاضلی باهم جمع می‌کنیم هارمونی‌های زوج با هم ساده شده و فقط هارمونی‌های مرد باقی می‌ماند که دامنه‌اش بسیار کم است و بنابراین دامنه خطی بودن افزایش یافته . هارمونی پنجم بسیار کوچک است

در یک ترانزیستور : شرط $i_c \propto v_i \longrightarrow v_i \leq 0.1 V_T$

خطی عمل می‌کند $\Leftarrow$ شرایط 20 برابر تقویت شده

$$v_{od} = v_{o_1} - v_{o_2} = \alpha I_{EE} R_C \tanh\left(-\frac{v_{id}}{2V_T}\right)$$

تمرین v_{od} را بر حسب v_{id} رسم کنید .

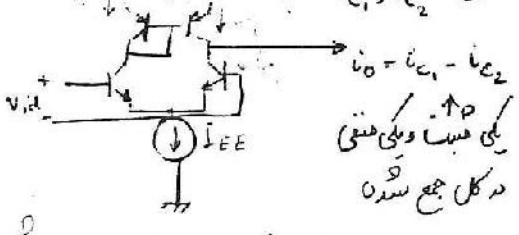
$$g_{md} \triangleq \left.\frac{\partial i_C}{\partial V_d}\right|_{v_{id}=0} = \frac{\alpha I_{EE}}{4V_T} \qquad g_m = \frac{1}{r_e}$$

نسبت به ترانزیستور یکی $\frac{1}{4}$ شده است $\longleftarrow$ $\frac{1}{2}$ به علت نصف شدن I_{EE} روی هر ترانزیستور

$\frac{1}{2}$ به علت آنکه v_{id} به 2 تا BE رسیده و نصف شده

I_{EE} که به راحتی قابل جبران است

و برای v_{id} می‌توان خروجی را از مجموع جریان‌های i_{c_1} و i_{c_2} بدست آورد



یکی مثبت و یکی منفی در کل جمع شده

تطبیق 5 : کافی است gain یکسم کنیم ($F_{Load} = 0$) به حالت بار بستگی ندارد

به عنوان تقویت کننده DC هم استفاده می‌شود

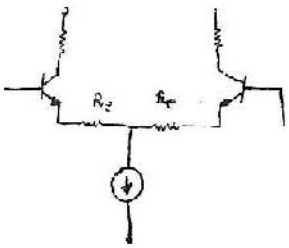
اصلاح مدار برای خطی شدن :

۱. دو ترانزیستور قرار دهیم یعنی loop از V_{be} ها ببندید

۲. استفاده از فیدبک جریان سری :

چون تابع تبدیل ما به ۱ است پس فیدبک جریان سری بهره را خطی می کند .

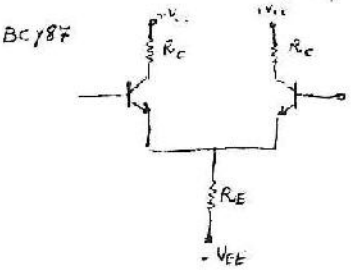
← با هکار : استفاده از R_E به عنوان فیدبک



$$|v_{id}| \leq 2V_t + R_E I_{EE}$$

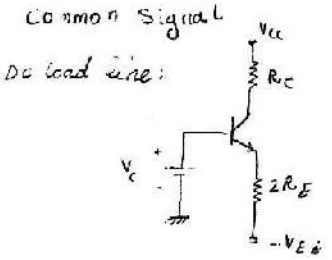
نقطه کار تفاضلی :

در تقویت کننده تفاضلی دو ار معادل برای سیگنال مشترک و غیر مشترک هرکدام به تک صورت در می آید



سیگنال مشترک بر روی دامنه خروجی تأثیری گذارند چون ولتاژهای غیر مشترک دامنه شان کم است ولی سیگنال های مشترک که معمولاً dc هستند، بزرگ است.

Common Signal

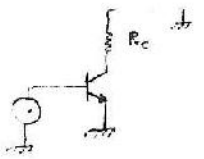


$$V_{EE} + V_{CC} = (R_C + 2R_E) I_{CQ} + V_{CEQ}$$

$$V_C + V_{EE} = V_{BEQ} + 2R_E I_{CQ}$$

در این حالت عکس حالت تک ترانزیستوری I_{CQ} وابسته به V_c است

Diff signal

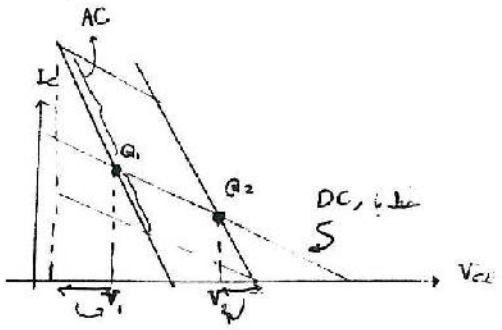


$$v_{ce} = -R_C i_c$$

$$\Rightarrow V_{CEQ} = R_{ac} I_{CQ} + V_{CE,sat}$$

Subject:
Year Month Date

برای محاسبه بهترین نقطه کار باید در بین ولتاژهای کارهایی که به ما می‌دهند باید بدترین حالت را انتخاب کنیم.



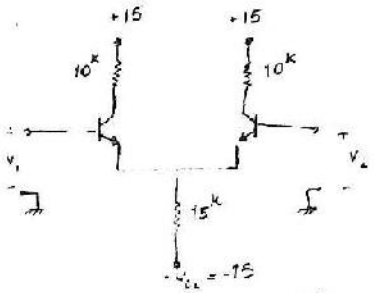
معمولاً به صراحی می‌گویند ماکزیمم تغییرات V_c چقدر است؟

$V_{common} \rightarrow Q_1$

$V_{C_2} \rightarrow Q_2$

از بین محدودیت‌های بدست آمده، آنکه کوچکتر است قبول می‌کنیم.

مثال:



$-1 \le V_c \le 1$ $\quad V_{BE_{on}} = 0.6$

$|V_{op}| = ?$ $\quad \beta = h_{FE} = 100$

$V_{CE,sat} = 0$

حداکثر و حداقل V_c را بیابید.

$V_1 = V_2 = 0 \Rightarrow I_{EQ} = 0.48^{mA}$ $\quad V_{CEQ} = 15 - (-15) - 2\times 15 \times I_{EQ} - 10 I_{EQ} \Rightarrow V_{CEQ} = 10^V$

$V_C \uparrow \Rightarrow I_C \uparrow \Rightarrow$ ترانزیستور اشباع می‌شود $\longrightarrow$ باید از اشباع رد شویم

$V_{C,max} \longrightarrow T_1, T_2$ در ناحیه اشباع $\longrightarrow V_{CE_{1,2}} = V_{CE,sat} = 0$

ماکزیمم چربان $\leftarrow$ $V_{C,min}$ $\quad$ در ناحیه اشباع دائماً ثابت است $\quad I_{CQ} = I_{EQ} = \dfrac{15-(-15)}{10+2\times 15} = 0.75^{mA}$

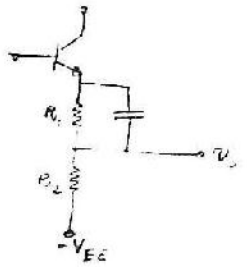
$V_{C,max} = V_{BE} + 2R_C I_{CQ} - 15 = 8.1^V$

$V_{C,min} =$ ترانزیستور در ناحیه قطع $= 0.6 - 15 = -14.4$

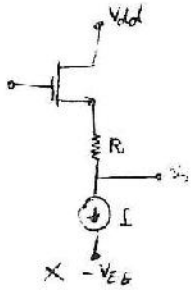
$V_{CEQ} = 30 - 10 I_{CQ} - 2R_E I_{CQ}$

$V_C = 1 \Rightarrow 1 = 0.6 + 2\times 15 I_{EQ} - 15 \Rightarrow I_{EQ} = 0.513^{mA} \Rightarrow V_{CEQ} = 9.52$

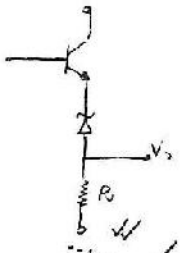
Subject :
Year : Month : Date :



خوب است ولی در DC گین خوب نیست

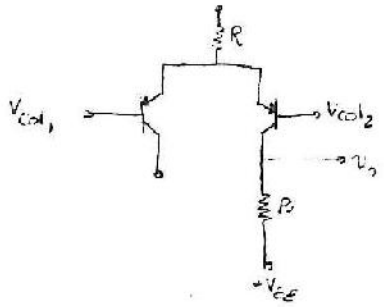


با اینکه می توان R_1 را خوب طراحی کرد و $R_1 I$ ثابت است

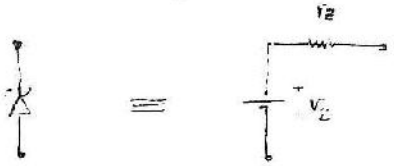


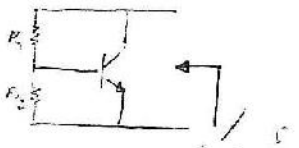
معلوم نیست که میزان انتقال ولتاژی که لازم داریم زنر مناسب در بازار یافت می‌شود یا نه. مثلاً اگر میزان انتقال ولتاژ 6.35 باشد، همچین زنری نداریم.

در عمل به سراغ FET می‌رویم چون
۱. در بازار به صورت Dual کمتر یافت می‌شوند
۲. V_T آنها در رنج وسیعی تغییر می‌کند



DC - multiplier



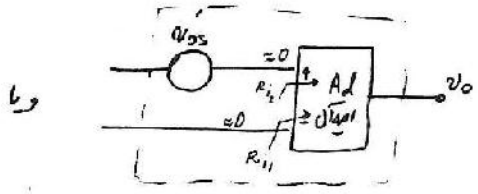


ادامه دارد

$$V_{EE} = \left(1 + \frac{R_1}{R_2}\right) V_{BE}$$

Subject :
Year . Month . Date .

ولتاژ DC که با وجود کم کردن هردو به ای ورودی صفر در خروجی (نقطه خطا) وجود دارد Off-set آفست
می گویند.
مقدار ولتاژ آفست وابسته به خطاهای تطبیق دارد که مثبت یا منفی می تواند باشد.

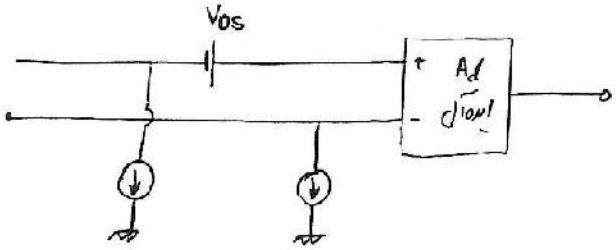


$R_{i_1} = 0$

$R_{i_2} = 0$

$V_o = A_d (v^+ - v^-)$

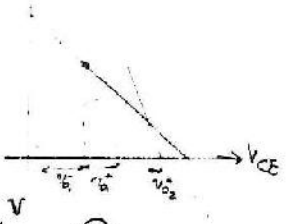
اما در عمل جریان های بایاس ترانزیستورها وجود دارند مثلاً در NPN ها



Subject:
Year Month Date

$|v_{op}^-| = V_{CEQ} - V_{CE,sat} = 9.5^V$
$|v_{op}^+| = R_{ac} I_{CQ} = 10 \times 0.513 \simeq 5.13^V$ $\Rightarrow v_{op_1} = 5.13^V$ ①

$V_C = -1 \Rightarrow I_{CQ} = 0.447^V$
$V_{CEQ} = 12.18^V$



$|v_{op}^-| = V_{CEQ} - V_{CE,sat} = 12.18$
$|v_{op}^+| = R_{ac} I_{CQ} = 10 \times 0.447 = 4.47$ $\Rightarrow v_{op_2} = 4.47^V$ ②

(1, 2) $\Rightarrow v_{op} = 4.47^V$

حرس: سئالہ را برای $|v_c| < 2$ حل کنید.

$v_C = +2 \Rightarrow 2 = 0.6 + 2 \times 15 I_E - 15 \Rightarrow I_E = 0.547^{mA}$
$V_{CE} = 30 - (10 + 2 \times 15) \times 0.547 \simeq 8.13$

$|v_{op}^-| = V_{CEQ} - V_{CE,sat} = 8.13$
$|v_{op}^+| = R_{ac} I_{CQ} = 10 \times 0.547 = 5.47^V$ $\Rightarrow v_{op_1} = 5.47^V$ ①

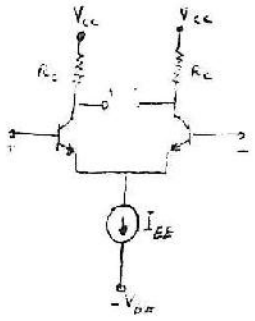
$v_C = -2 \Rightarrow -2 = 0.6 + 2 \times 15 I_{CQ} - 15 \Rightarrow I_{CQ} = 0.413$
$V_{CE} = 30 - (10 \times 2 \times 15) \times 0.413 = 13.46$

$|v_{op}^-| = V_{CEQ} - V_{CEsat} = 13.46^V$
$|v_{op}^+| = R_{ac} I_{CQ} = 10 \times 0.413 = 4.13^V$ $\Rightarrow v_{op_2} = 4.13^V$ ②

(1, 2) $\Rightarrow v_{op} = 4.13^V$

Subject:
Year: Month: Date:

تقویت سیگنال های DC به کمک تقویت کننده تفاضلی :



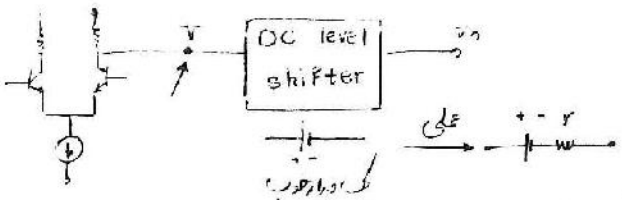
$$v_{o1} = R_C I_{EE} \tanh\left(\frac{v_{id}}{2V_T}\right)$$

این تقویت کننده سیگنال های DC را هم تقویت می کند

اما در آزمایشگاه نمی توان بدون زمین کردن یک سر v_o و لمس سر دیگر با انگشت و لمس سر انگشت را به زمین جریم و سر دیگر را به v_o که دیگر به ازای $v_{id} = 0$ دیگر $v_o \neq 0$ است.

بدین منظور مدار از مدارهای جابجا کننده سطح DC استفاده کرد :

DC level shifter



خصوصیات DC L.S

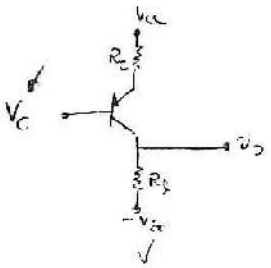
مقاومت خروجی صفر

مقاومت ورودی بی نهایت

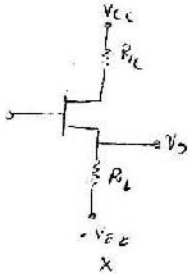
پاسخ فرکانس تغییر نکند

اگر مقاومت ورودی بی نهایت نباشد تقارن مدار از بین می رود

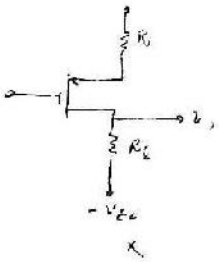
پیشنهادهایی برای DC L.S



✓



✗



✗

Subject :
Year . Month . Date .

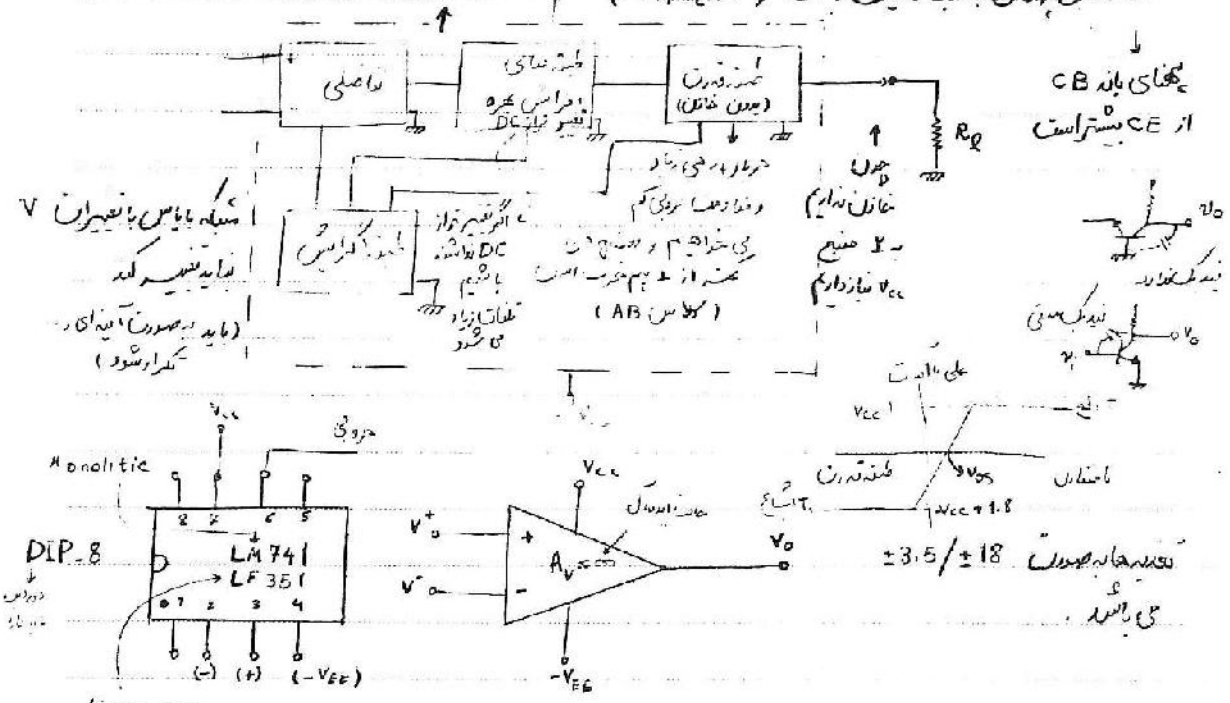
$A_V \uparrow \rightarrow R_{eq} \uparrow$ باشد که امکان پذیر نیست

تقویت کننده عملیاتی (Operational Amplifier (OP-Amp

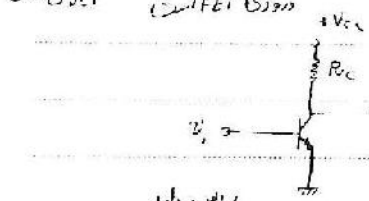
۱. دارای دو ورودی (تفاضلی) باشد.
۲. دارای بهره $A_V = \infty$ باشد.
۳. دارای مقاومت خروجی صفر باشد.
۴. " ورودی بی نهایت باشد.
۵. جریان ورودی برابر صفر باشد.
۶. دارای پهنای باندی نهایت باشد ($f_c = 0$ ...)

کلیه اعمال ریاضی جمع، تفریق، ضرب، تقسیم، مشتق، انتگرال، ... را می توان با OpAmp انجام داد به همین دلیل این تقویت کننده ها عملیاتی می نامند.

چون $R_L = 0$ می خواهیم ∞ از آن نباید استفاده کرد



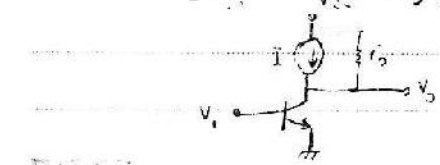
طبقه تفاضلی: ($V_{cc} \uparrow \Leftarrow V_{cs} \Leftarrow \uparrow V_c$ باعث ایجاد می شود V_o تغییرات داشته باشد)



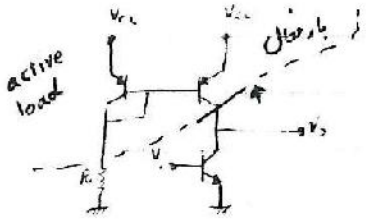
$$A_V = -\frac{h_{fe} R_c}{h_{ie}} = -\frac{R_c}{r_e} = -\frac{R_c I_{cQ}}{V_T}$$

بایاس دارد

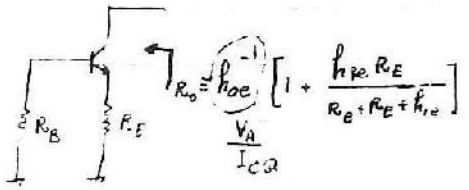
با بایاس کردن ترانزیستور طبقه اول درخروجی اشباع می توان gain زیاد گرفت



$$A_V = -\frac{r_o}{r_e}$$



$$A_V = -\frac{r_{o_{T_1}} \| r_{o_{T_2}}}{r_{e_1}}$$



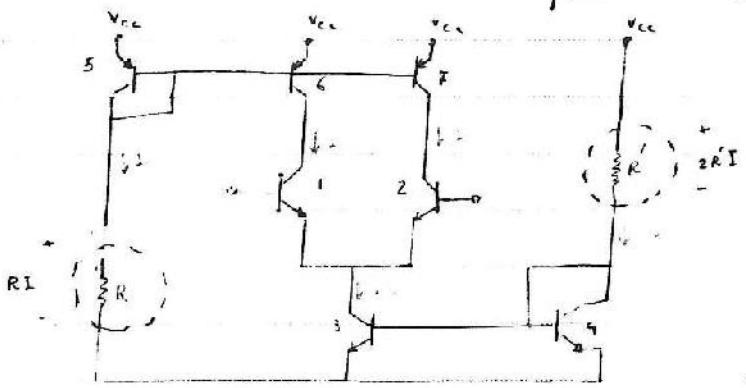
$$R_o = h_{oe}^{-1}\left[1 + \frac{h_{fe} R_E}{R_B + R_E + h_{ie}}\right]$$

$$\frac{V_A}{I_{CQ}}$$

$$h_{oe}^{-1} = \frac{|V_A| + V_C}{I_{CQ}}$$

$$A_V = -\frac{\left(\frac{V_{A_2}}{I_{CQ_2}}\right) \| \left(\frac{V_{A_1}}{I_{CQ_1}}\right)}{\frac{\eta V_T}{I_{CQ}}} = -\frac{\frac{V_A}{2 I_{CQ}}}{\frac{\eta V_t}{I_Q}} = -\frac{V_A}{2\eta V_t} = \frac{-100}{2 \times 1 \times 25^{mV}} = -2000$$

در مطالب تفاضلی از آینه‌های جریان استفاده می‌کنیم.



با به $R' = \frac{R_1}{2}$ باشد

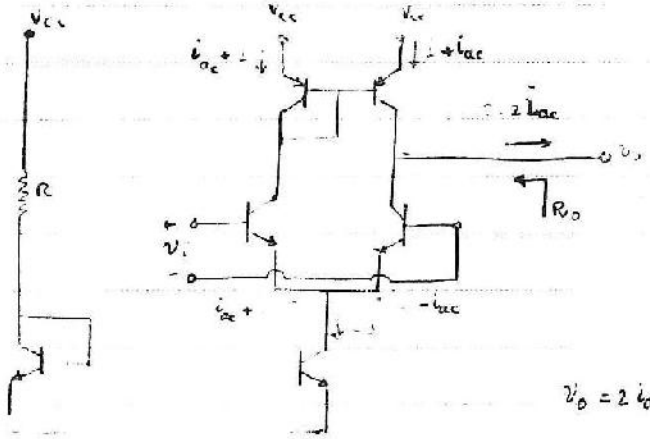
که دقیقاً میسر نیست

سه یکی از ترانزیستورها

به ناحیه قطع می‌رود (یا اشباع)

Q_4 و Q_2 هیچگاه اشباع نمی‌شوند

چون V_{BC} هیچگاه F نمی‌شود



$$i_{ac_1} = g_{m_1} \cdot v_{be_1} = \frac{v_{be_1}}{r_{e_1}}$$

$$i_{ac} = i_e \cong h_{fe} i_b = h_{fe} \cdot \frac{v_{be}}{h_{ie}}$$

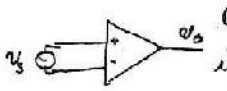
$$\Rightarrow i_{ac} = \frac{v_{be_1}}{r_{e_1}}$$

$$v_o = 2 i_{ac} R_o \qquad R_o = r_{o_4} \| r_{o_2}$$

$$v_o = \frac{2 v_{be_1}}{r_{e_1}} \cdot (r_{o_4} \| r_{o_2}) = \frac{2 \frac{v_i}{2}}{r_{e_1}} (r_{o_4} \| r_{o_2})$$

$$\Rightarrow A_{V_i} = \frac{r_{o_4} \| r_{o_2}}{r_{e_1}} \longrightarrow 2000$$

Subject :
Year . Month . Date . ( )



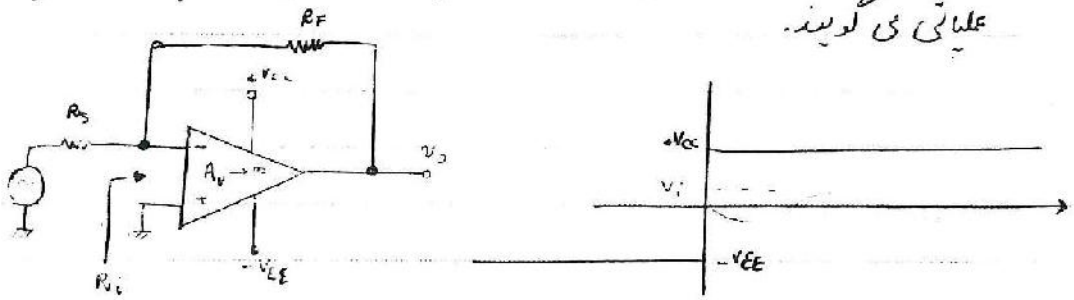
مقاومت ورودی مثبت ترمینال معکوس کننده
فقط ورودی باید در ناحیه فعال باشد
یعنی جریان پس حداقل داریم

برای کوچک کردن مقاومت ورودی کافی است I در مقدار کافی کوچک باشد

$$R_{id} = \frac{v_i}{i_a} = 2h_{ie} = 2 \times h_{fe} \times \frac{\eta V_c}{I} = 2 \times 100 \times \frac{25^{mV}}{10^{-6}} = 5^{M\Omega}$$

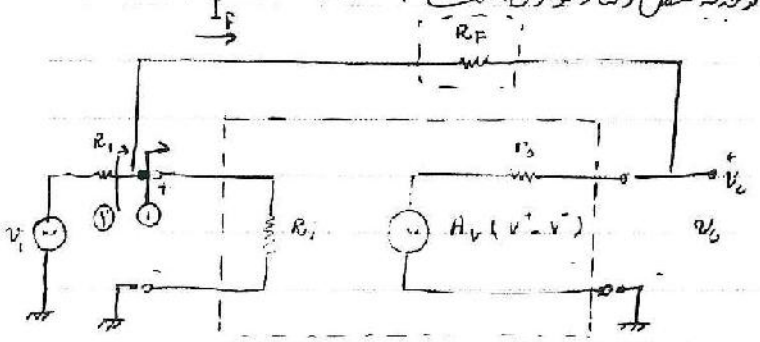
اگر بخواهیم بهره را زیاد کنیم بیشتر شود از یک طبقه مشابه استفاده می شود ...

به علت آنکه می توان عملیات ناخواسته را با تقویت کننده های عملیاتی انجام داد به آن موجب کننده عملیاتی می گویند.



A_V زیاد است ولی هرگز بی نهایت نیاز نداریم (فایده بهره بی نهایت نیاز نداریم)

برای پایداری به فیدبک منفی نیاز داریم (از آنجا که خروجی به صورت ولتاژی است فیدبک ولتاژی داریم) ← فیدبک به شکل ولتاژ موازی است. (فیدبک ولتاژ سری مثبت است)



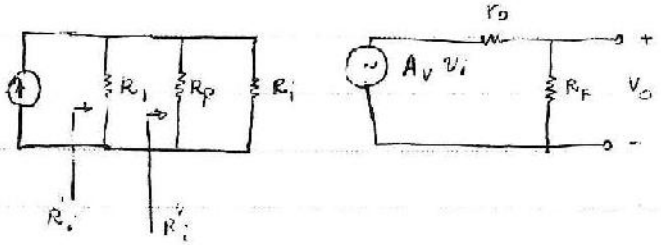
می خواهیم $\frac{v_o}{v_s} = ?$ بیابیم.

$$\beta = \frac{1}{R_F}$$

$$R_{mf} = \frac{v_o}{I_s} = A_v \cdot \frac{R_1 R_F}{R_1 + R_F}$$

$R_i = \infty$
$r_o = 0$

$$D = 1 + \frac{A_V R_1}{R_1 + R_F}$$



$$R_{inF} = \frac{A_V R_1 R_F}{R_1 + R_F + A_V R_1}$$

Subject :

Year . Month . Date . ( )

$$R'_{if} = R_{if} = \frac{R_f}{1 + A_v} \xrightarrow[A_v \to \infty]{} = 0$$

یعنی از پایه I مقاومت صفری میبینیم و گویا به زمین وصل است.

(Virtual Ground زمین مجازی)

$$A_{Vsf} = \frac{v_o}{v_i} = \frac{R_{mf}}{R_1} \qquad \lim_{A_v \to \infty} |A_{Vs}| = \frac{R_f}{R_s}$$

حال با توجه به زمین بودن پایه I داریم:

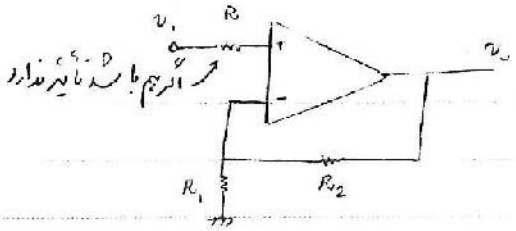
$$V^- = 0 \rightarrow \frac{V^- - V_s}{R_s} + \frac{V^- - V_o}{R_f} + I_i = 0$$

$$\rightarrow \frac{v_o}{v_s} = -\frac{R_f}{R_s}$$

$$-V_{EE} < v_o < V_{CC}$$

$$v_o = A_V (V^+ - V^-) \Rightarrow V^+ - V^- = \lim_{A_V \to \infty} \frac{v_o}{A_V} = 0 \Rightarrow V^+ = V^- = 0$$

۱ معکوس کننده non - Inverting Amp



اگر هم باشد تاثیر ندارد

$$I^+ = I^- = 0 \qquad V^+ = V^-$$

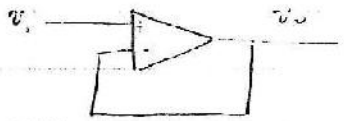
$$V^+ = V_i - R I^+ = v_i = V^-$$

$$\frac{V^-}{R_1} + \frac{V^- - V_o}{R_2} + I^- = 0 \qquad \frac{v_i}{R_1} + \frac{v_i - v_o}{R_2} = 0$$

$$v_i \left(\frac{1}{R_1} + \frac{1}{R_2} \right) = \frac{v_o}{R_2} \rightarrow \frac{v_o}{v_i} = 1 + \frac{R_2}{R_1}$$

$$R_2 \to 0 \Rightarrow \frac{v_o}{v_i} = 1$$

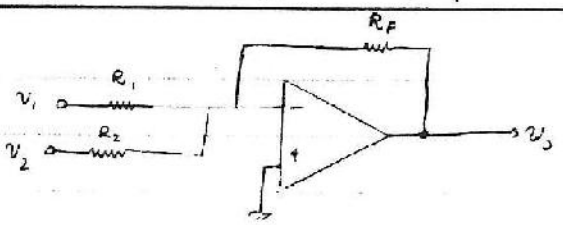
با فرایند آل

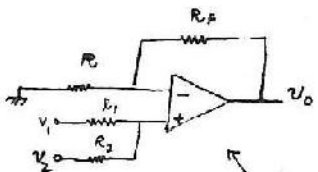


فیدبک ولتاژ سری است: مقاومت ورودی بی نهایت است و $v_i = v_o$

Subject :
Year . Month . Date . ( )

۲. جمع کننده :



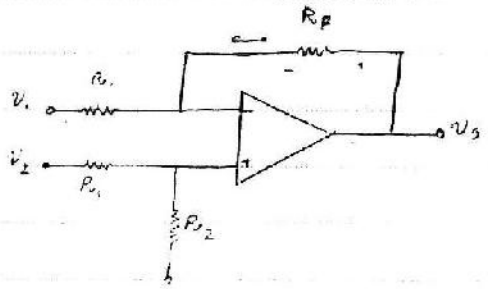


جمع کننده معکوس کننده

$$V^- = V^+ = 0 \qquad \frac{0 - V_o}{R_F} + \frac{0 - V_1}{R_1} + \frac{0 - V_2}{R_2} = 0$$

$$\Rightarrow v_o = -R_F \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} \right) = -\frac{R_F}{R} (v_1 + v_2)$$

۳. تفریق کننده :



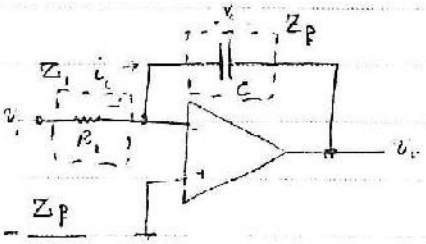
از جمع کننده ⇐ خطی op Amp
در مدار استفاده کرد

$$v_o = -\frac{R_F}{R} \cdot v_1 \Big|_{v_2=0} + v_2 \cdot \frac{R_2}{R_1 + R_2} \left[\frac{1}{R} + R_F + 1 \right]$$

$$v_o = -\frac{R_F}{R} v_1 + \left(1 + \frac{R_F}{R}\right) \frac{R_2}{R_1 + R_2} \cdot v_2$$

فرض $\frac{R_F}{R} = \frac{R_2}{R_1} \Rightarrow v_o = -\frac{R_F}{R} (v_1 - v_2)$

۴. انتگرال گیر



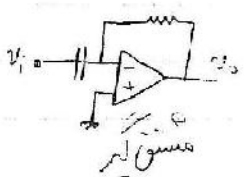
$$v_o = -v_c$$

$$i_c = i_{R_1} = \frac{v_i}{R_1}$$

$$i_c = C \frac{dv_c}{dt} = -C \frac{dv_o}{dt}$$

$$\frac{V_o}{V_i} = -\frac{Z_F}{Z_1}$$

$$\frac{v_i}{R_1} = -C \frac{dv_o}{dt} \Rightarrow v_o = \frac{-1}{R_1 C} \int v_i \, dt$$

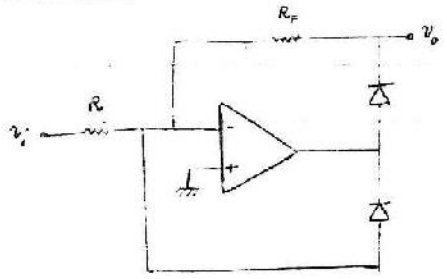


مشتق گیر

$$\frac{V_o}{V_i}(S) = -\frac{Z_F(S)}{Z_1(S)} = \frac{-\frac{1}{SC}}{R_1} = \frac{1}{R_1 CS}$$

Subject :

Year . Month . Date . ( )



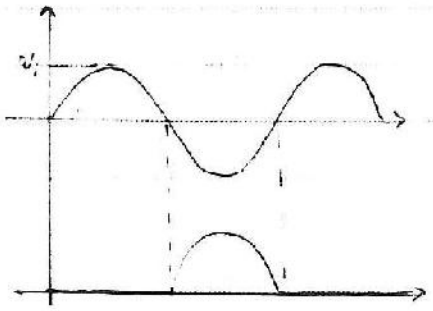
۵- یکسوساز

$v_i \geq 0 \rightarrow D_1 = OFF$, $D_2 = ON$ $\Rightarrow v_o = 0$

$v_i < 0 \Rightarrow D_1 = ON$, $D_2 = OFF \rightarrow I_1 = \frac{0 - v_i}{R}$

$I_1 = -\frac{v_i}{R}$ $\quad I_2 = I_1 \Rightarrow v_o = I_2 \times R = -v_i$

ولتاژ دو سر یکسوساز $V_\varphi = \frac{V_{\text{خروجی}}}{A_V} = 0$



Subject :

Year Month Date

مقاومت ورودی مشترک $R_{ic} = \frac{r_e}{2} + R_{EE}(1+h_{fe})$

CMRR در دوسرها بی نهایت است

$v_{id} \ll |V_P| \sqrt{\frac{2I}{I_{DSS}}}$