بسم الله الرحمن الرحیم

الکترونیک – ۲

مدرس: دکتر خلیل مافی نژاد

نیم سال اول ۹۰–۱۳۸۹

دانشگاه فردوسی مشهد – دانشکده مهندسی

گروه مهندسی برق

جلسه اول

Month. ۶ Date. ۲۹ ( )

مباحث درس:

۱- مروری بر الکترونیک

۲- تقویت کننده های چند طبقه

۳- MOSFET

۴- تقویت کننده های عملیاتی

۵- تقویت کننده های تفاضلی

۶- تقویت کننده های فیدبک

۷- تقویت کننده های قدرت

۸- رگولاتورهای ولتاژ

منابع درس:

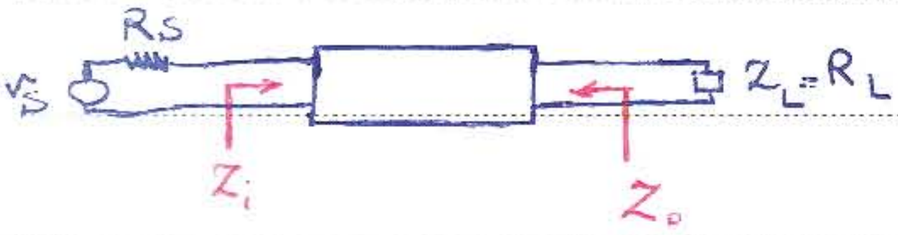
۱- مدارهای میکرو الکترونیک نویسنده: Sedra ترجمه: دیانی

۲- مدارهای میکرو الکترونیک نویسنده: Nashelsky

۳- کتاب های Millman

iran-ieee .com

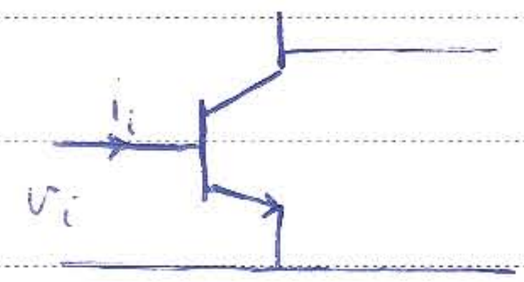
مروری بر الکترونیک ۱ :



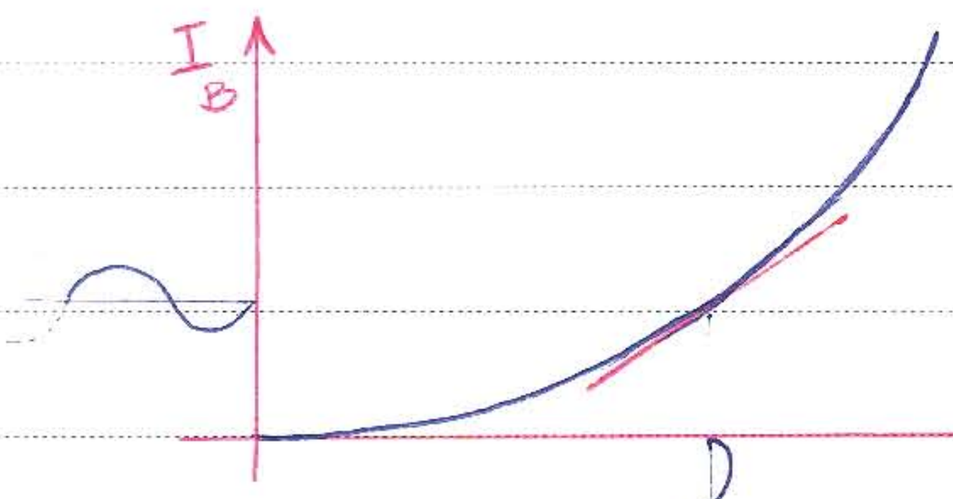
برای اینکه بهره را بدست آوریم باید Z_i را بدست و با امپدانس منبع آن را تطبیق دهیم.
طوری مشابه Z_o باید با امپدانس دستگاه طرف خروجی مطابق باشد.
← یعنی این امپدانس ها باید مزدوج هم باشند تا حداکثر توان انتقال یابد.

چهار امتر های یک تقویت کننده:
۱) بهره (ولتاژ، جریان، توان)
۲) امپدانس ورودی
۳) امپدانس خروجی

ساختار امیتر مشترک :



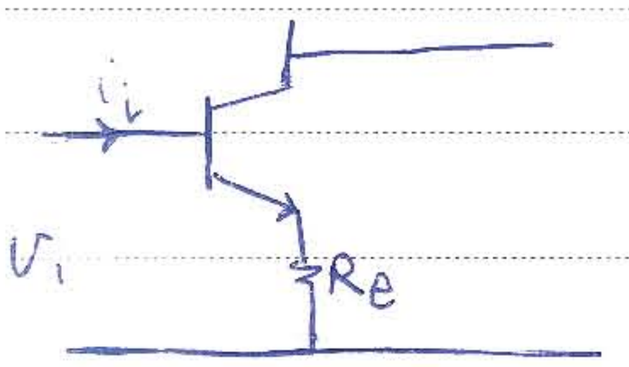
$\frac{v_{be}}{i_b}$ = امپدانس ورودی ← مقادیر حتماً در حالت سیگنال کوچک در نظر گرفته می شوند.



$\frac{v_{be}}{i_b} = r_\pi$

بنابراین امپدانس ورودی در حالت امیترمشترک برابر با $r_\pi = \frac{25^{mv} = V_T}{I_B}$ است. $(r_\pi = \beta \frac{V_T}{I_c})$

امپدانس ورودی به طور کلی برابر با $Z_i = \frac{v_i}{i_i}$ در حالت سیگنال کوچک می باشد.



در ساختار متقابل با توجه به رابطه $Z_i = \frac{v_i}{i_i}$ داریم:

$$Z_i = \frac{v_i}{i_i} = \frac{v_{be} + v_{Re}}{i_b} = r_\pi + (\beta+1) R_e \simeq r_\pi + \beta R_e$$

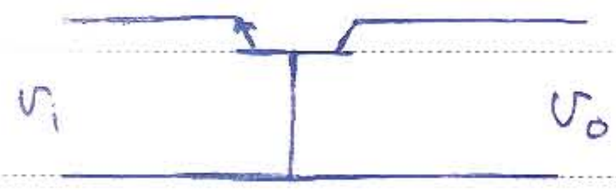
R_e : پایداری ایجاد می کند در برابر مشخصه های ترانزیستور

اگر خازن را برای بایس سیم در حالت ac، R_e دگرگونی و تأثیری در پایداری دینامیکی ندارد
اما پایداری حرارتی را بازهم دارد.

iranieee.com

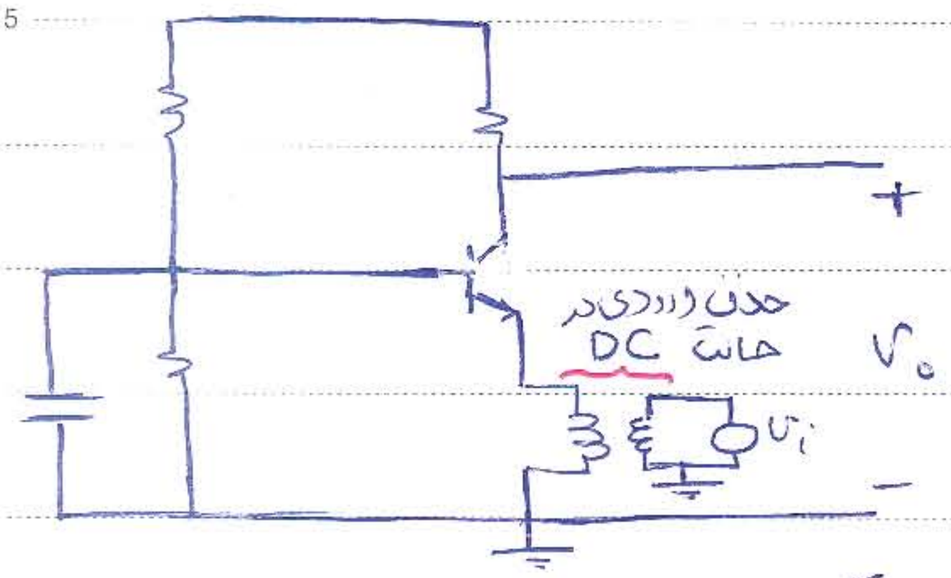
چون خازن بای پس شده، تأثیری در Z_{in} ندارد.

باخازن : $Z_i = r_\pi$



$$Z_i = R_i = \frac{v_i}{i_i} = \frac{v_{eb}}{i_e} \xrightarrow{\text{در سگنال کوچک} \Rightarrow v_{eb} = v_{be}} \frac{v_{be}}{(\beta+1) i_b}$$

$$\Rightarrow Z_i \cong \frac{r_\pi}{\beta}$$



ولتاژ ورودی تغییر نکرده اما جریان ضربدر $\beta+1$ شده پس طبیعی است که امپدانس ورودی تقسیم بر $(\beta+1)$ شود.

یکی از ویژگی‌های مهم مدار بیس مشترک، امپدانس ورودی کم است.
یکی از ویژگی های مهم ساختار امیتر مشترک، امپدانس ورودی متوسط است.

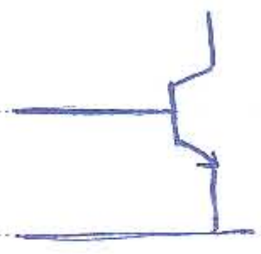
$$A_i\Big|_{CE} = \frac{\beta}{\beta+1} = \alpha \simeq 1$$

برای تعیین مقدار خازن مورد استفاده ابتدا مقاومت دیده شده از دو سر خازن مورد نظر را حساب می‌کنیم، سپس رابطه متناسب را برقرار می‌کنیم :

$$\frac{1}{C\omega} \ll Z_{ic}$$

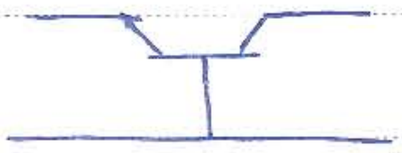
اگر در محیط چند فرکانس داشتیم آنگاه رابطه فوق را برای کمترین فرکانس در نظر می‌گیریم.

www.iran-ieee.com



$$Z_i = \frac{v_{be}}{i_b} = \frac{V_T}{I_B} = r_\pi$$

امپدانس ورودی در حد چند کیلو اهم داریم.

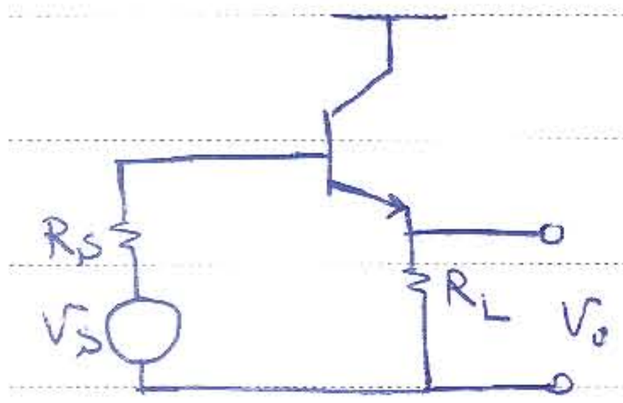


$$Z_i = \frac{v_{be}}{i_e = (\beta+1) i_b} = \frac{V_T}{I_E}$$

امپدانس ورودی در حد ده اهم داریم.

امپدانس های ورودی و خروجی را برای تقویت با طبقه تیل یا بعد محاسبه می کنیم.
به عنوان مثال اگر امپدانس منبع سیگنالمان در حد مگا اهم بوده و امپدانس ورودی یک تقویت کننده در حد کیلو اهم باشد، آنگاه به دلیل عدم تطابق سیگنالی به تقویت کننده نمی رسد که تقویت شود.

اگر در پایه امیتر یک مقاومت قرار دهیم، آنگاه امپدانس ورودی زیاد می شود.

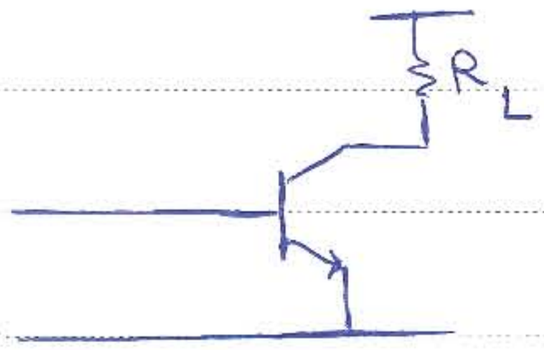


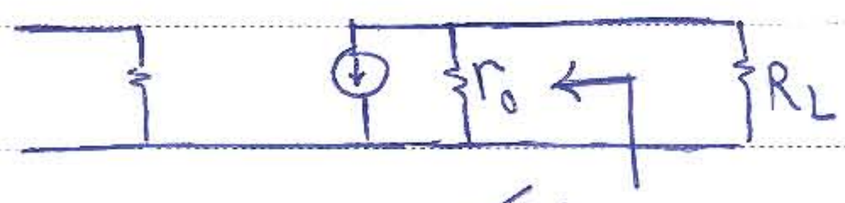
$$A_V = \frac{R_L}{R_L + r_e = \frac{1}{g_m}}$$

$$A_{V_S} = \frac{V_o}{V_S} = \frac{R_L}{R_L + r_e} \times \frac{(R_S + r_e)(\beta+1)}{R_S + (R_L + r_e)(\beta+1)}$$

$$= \frac{R_L}{R_L + r_e} \quad \frac{r_\pi + (\beta+1)R_L}{R_S + r_\pi + (\beta+1)R_L}$$

امپدانس خروجی:

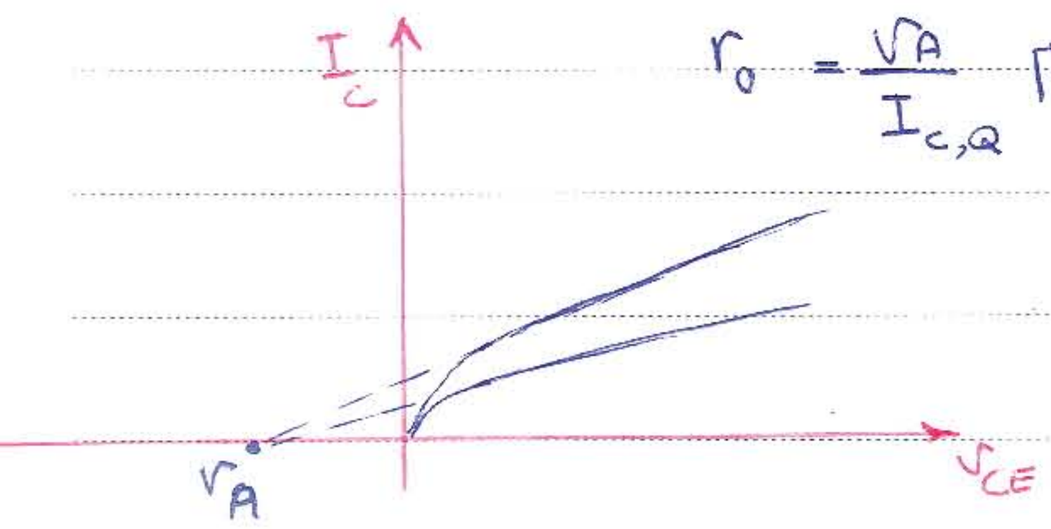


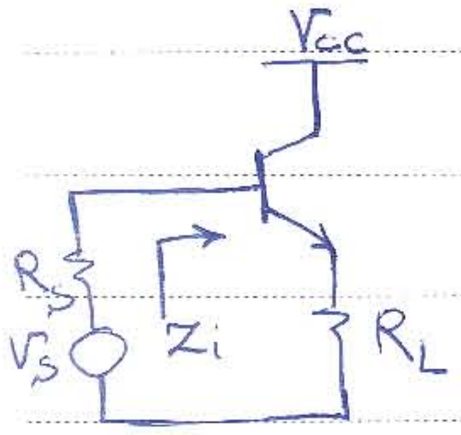


امپدانس خروجی خیلی بالا ← نیس مشترک ≈ چند مگا اهم

امپدانس خروجی نسبتاً بالا ← امیتر مشترک ≈ چند کیلو اهم $r_o = \frac{V_A}{I_{C,Q}}$

امپدانس خروجی کم ← کلکتور مشترک ≈ چند اهم





$$Z_i = r_R + (\beta+1)R_L = \frac{\beta V_T}{I_{CQ}} + \beta R_L$$

Z_i امپدانس ورودی ورحد کلی است.

* نقطه کار را به گونه‌ای انتخاب می‌کنیم که $\frac{V_{cc}}{2}$ روی E و $\frac{V_{cc}}{2}$ روی بار بیفتد.

$R_S = 2\,M\Omega$

$R_L = 1\,k\Omega$

$\beta = 200$

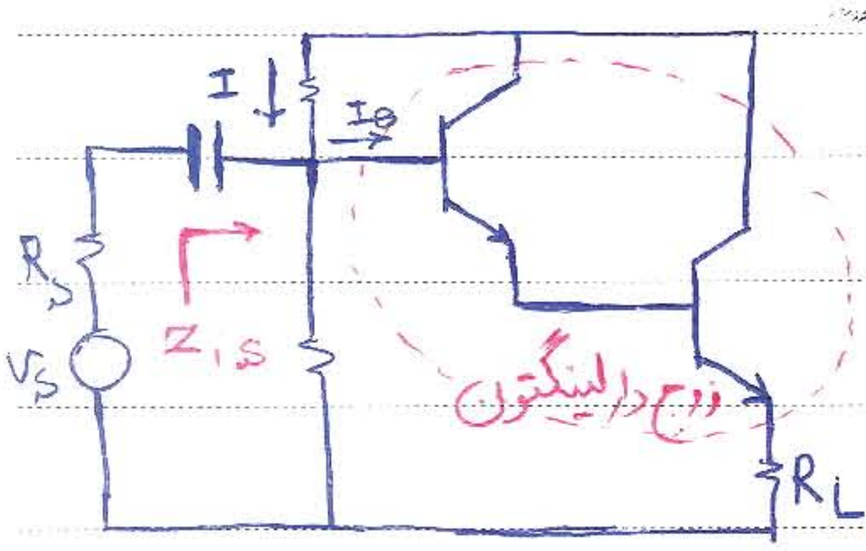
$I_{CQ} = 100\,mA$

$V_{cc} = 3\,V$

$$r_e = \frac{25\,mV}{100\,mA} = 1/4\,\Omega$$

$$\rightarrow A_v = \frac{R_L}{R_L + r_e} \times \frac{(R_L + r_e)(\beta+1)\beta}{(R_L + r_e)(\beta+1) + R_S} \simeq \frac{1}{V_{oo}}$$

همانطور که مشاهده می‌کنیم بهره بسیار افت کرد پس برای رفع این مشکل یک طبقه دیگر به ساختار خود اضافه می‌کنیم.



$$Z_{i1} = r_{\pi 1} + (\beta_1 + 1) Z_{i2}$$

$$\Rightarrow Z_{i1} = r_{\pi 1} + (\beta_1 + 1)\left(r_{\pi 2} + (\beta_2 + 1) R_L\right)$$

$$\Rightarrow Z_{i1} \cong \beta_1 \beta_2 R_L$$

اگر بازهم به امپدانس بیشتری نیاز داشتیم، در این حالت از ترانزیستورهای FET استفاده می‌کنیم در این ترانزیستورها امپدانس ورودی بینهایت است.

$$Z_{i,s} = R_1 \| R_2 \| Z_{i1}$$

مطابقت باید بین $Z_{i,s}$ و Z_s باشد.

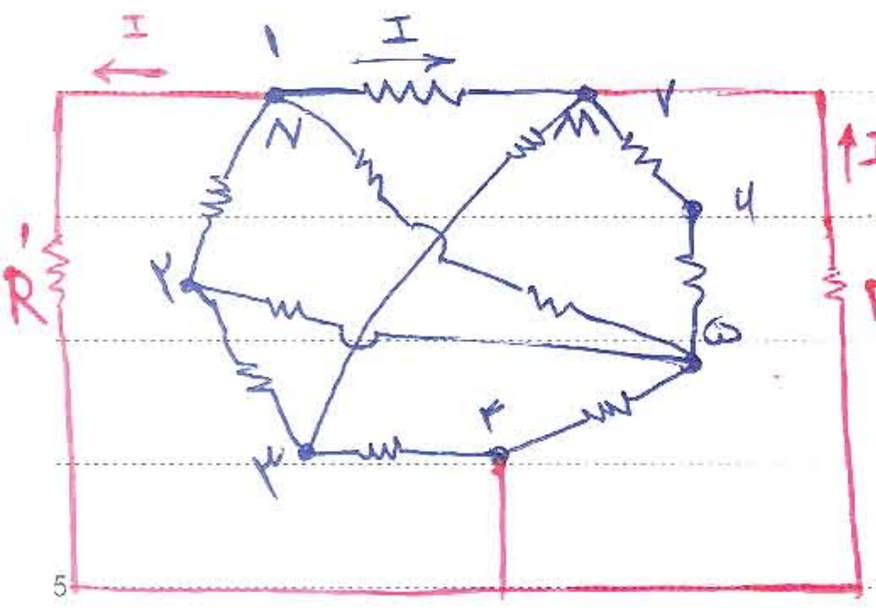
حال باید R_1 و R_2 به گونه‌ای انتخاب شوند که $Z_{i,s} \cong Z_{i1}$ و این نیازمند اینست که $R_1 R_2 \gg Z_{i1}$ باشد و عملاً انجام امکان پذیر نیست.

برای اینکه مدار پایداری داشته باشیم، باید $I \gg I_B$ باشد.

اگر هرکدام از مقاومت‌های R_1 و R_2 را هم‌ردی بالک سلف خیلی بزرگ کنیم آنگاه می‌توانیم از خروج سیگنال از طریق R_1 و R_2 جلوگیری کنیم اما انجام از لحاظ هزینه مطلوب نیست.

iran-ieee.com

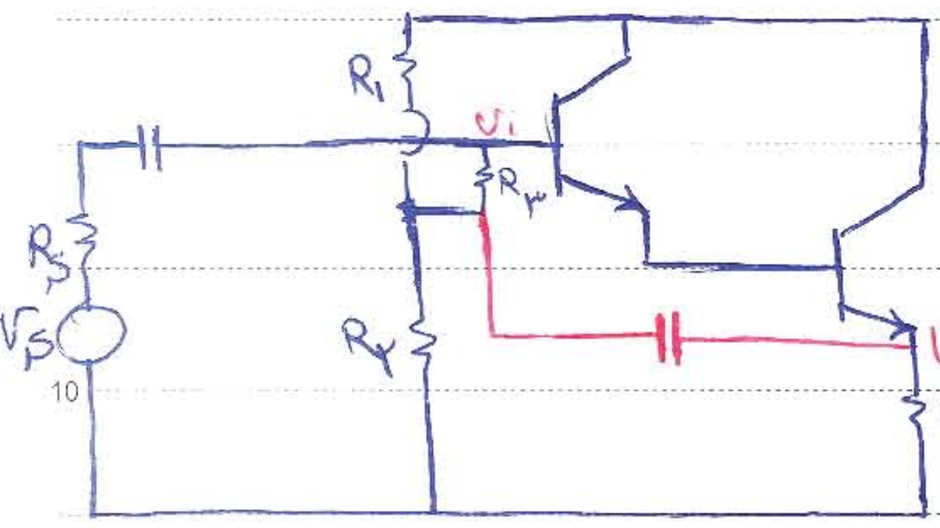
تصحیح میلر:



اگر بیاری مساله شکل مقابل داشته باشیم که n گره داشته باشد

$$R' = \frac{R}{1-k} \quad k = \frac{V_M}{V_N}$$

$$R'' = \frac{R}{1-\frac{1}{k}}$$



$$A_v = \frac{V_o}{V_i} = \frac{R_L}{R_L + r_{e2} + \frac{r_{e1}}{\beta_2 + 1}} \simeq 0.99$$

یا

$$A_v = \frac{\beta_1 \beta_2 R_L}{\beta_1 \beta_2 R_L + \beta_1 r_{e2} + r_{e1}}$$

اگر خازن نباشد آنگاه $Z_{is} = Z_i \,||\, (R_1 || R_2 + R_3)$ و باز هم باید مقاومت‌های R_1، R_2، R_3 بزرگ انتخاب شوند ولی با وصل خازن جلوی عبور جریان AC از مقاومت R_3 را نمی‌دهیم.

$$\left.\begin{aligned} Z_i &= R_L \beta_1 \beta_2 \,||\, R' \\ R' &= 1000\, R_2 \end{aligned}\right\} \Rightarrow Z_i \simeq \beta_1 \beta_2 R_L$$

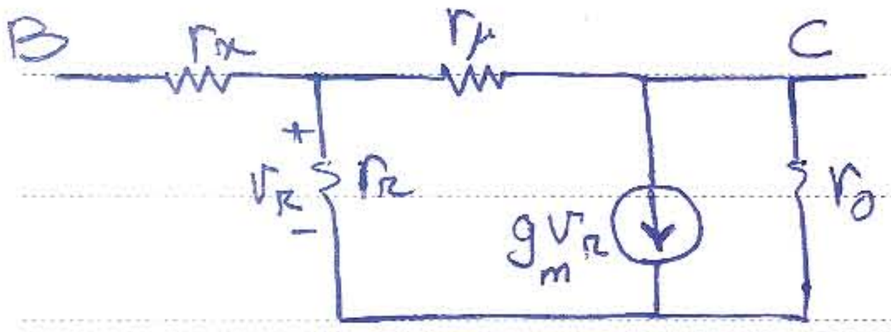
$R_L = 100\ \Omega$

$\beta_1 = 200$

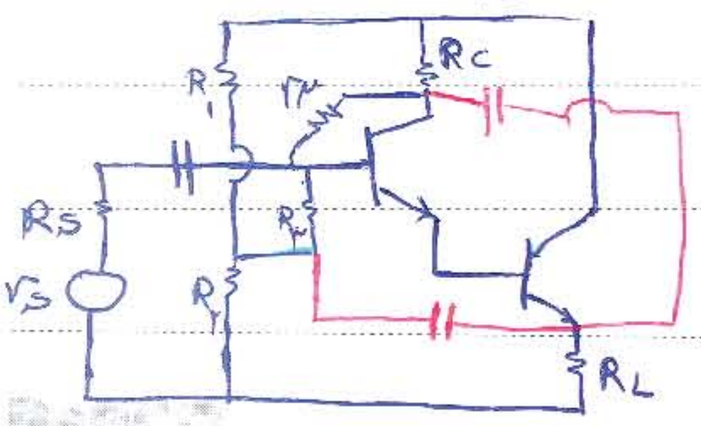
$\beta_2 = 200$

$Z_i = 1.0\ M\Omega$

مدل ترانزیستور به صورت مقابل است:

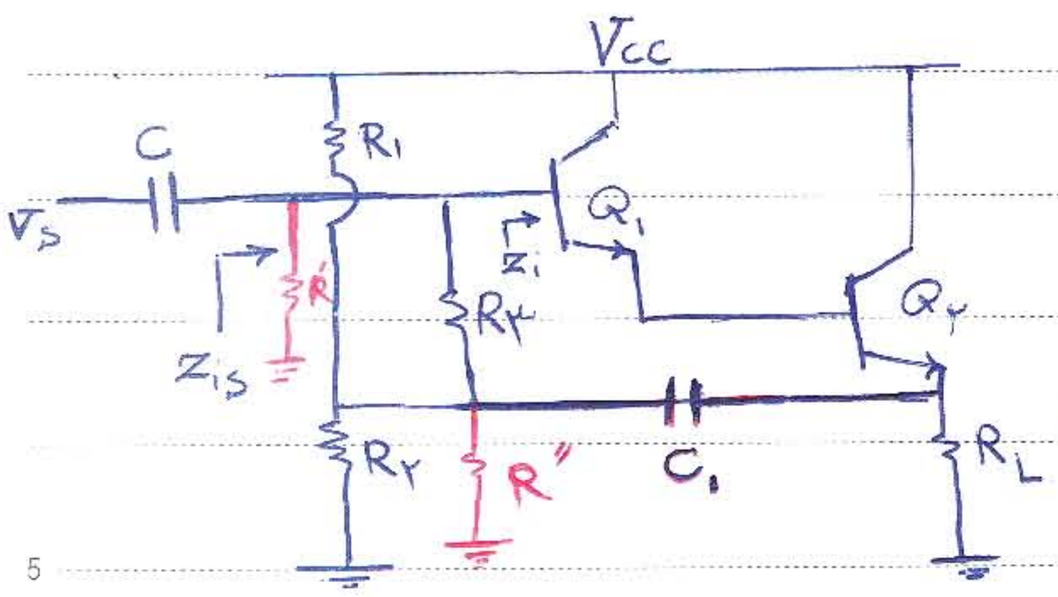


r_μ در حد مگا اهم است، هنگامی که مقاومت دیده شده از بیس کم است، این مقاومت قابل صرف نظر است. اما اگر مقاومت دیده شده از بیس خود در حد مگا اهم باشد دیگر نمی‌توان از r_μ صرف نظر کرد زیرا سیگنال در حد زیادی توسط r_μ به زمین منتقل می‌شود. پس این مقاومت را نیز بوت استرپ می‌کنیم مقاومت R_c را نیز به این منظور می‌گذاریم که هنگام بوت استرپ خروجی زمین نشود.



Subject: جلسه سوم

Year. Month. ۷ Date. ۵ ( )

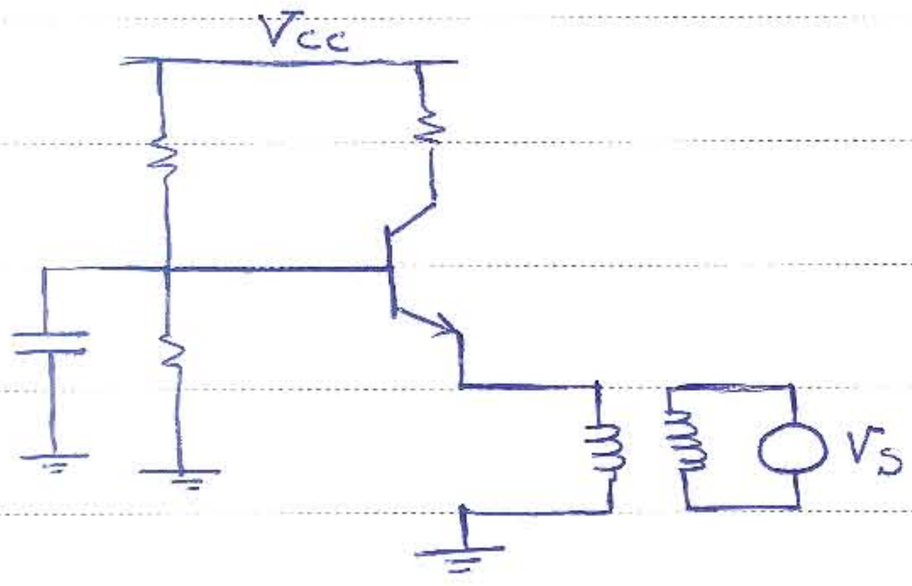


$Z_i = \beta_1 \beta_2 R_L$

$Z_{i,s} = \beta_1 \beta_2 R_L \,//\, (R_3 + R_1 \,||\, R_2)$

} بدون حضور خازن C_3

همانطور که مشاهده می کنیم $Z_{i,s}$ از ترکیب دو مقاومت موازی ایجاد شده ریازمیز برای زیادکردن امپدانس ورودی باید R_1 و R_2 و R_3 را زیاد انتخاب کنیم . اما با گذاشتن خازن C_3 داریم:



$Z_i = r_e = \frac{V_T}{I_{CQ}}$

در یک تقویت کننده ولتاژ باید $R_i \gg R_s$ تا بتواند سیگنال ورودی را بیشتر به خود اختصاص دهد.

در یک تقویت کننده ولتاژ باید $R_o \to 0$ زیرا از سیگنال خروجی مقدار زیادی روی آن نیفتد.

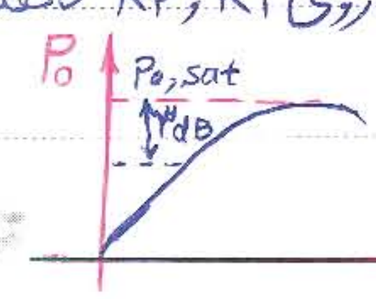
با یک ترانزیستور تنها نمی توان به امپدانس خروجی صفر دست یافت.

در JFET امپدانس ورودی در حدود $10^{12}\,\Omega$ است اما در MOSFET امپدانس ورودی $10^{14} - 10^{15}\,\Omega$ می باشد.

parameters \ type	BJT	JFET	MOSFET	MESFET	HEMT
P	↓	→	↑	⇑	⇑
f_t حداکثر فرکانسی که می تواند از ترانزیستور تحویل کند	↓	→	↑ 100 GHz	⇑ ۴۰ GH	⇑ ۸۰۰ GHz
Noise	⇑	↑	↑	↓	↓
IC	↓	↑	⇑	— در IC نمی توان استفاده کرد —	
η	↓	→	→	→	→
Linear	↓	↑	↑	↑	↑
Z_i	↓	↑	⇑	↑	↑

R_1 و R_2 مورد استفاده در MOSFET می تواند خیلی بزرگ باشد و باعث می شود تلفات روی R_1 و R_2 کاهش یابد.

در صورت خطی بودن نمودار مقابل، ما در خروجی، سیگنال مطلوبی



نداریم

iran-ieee.com

Subject :

Year . Month . Date . ( )

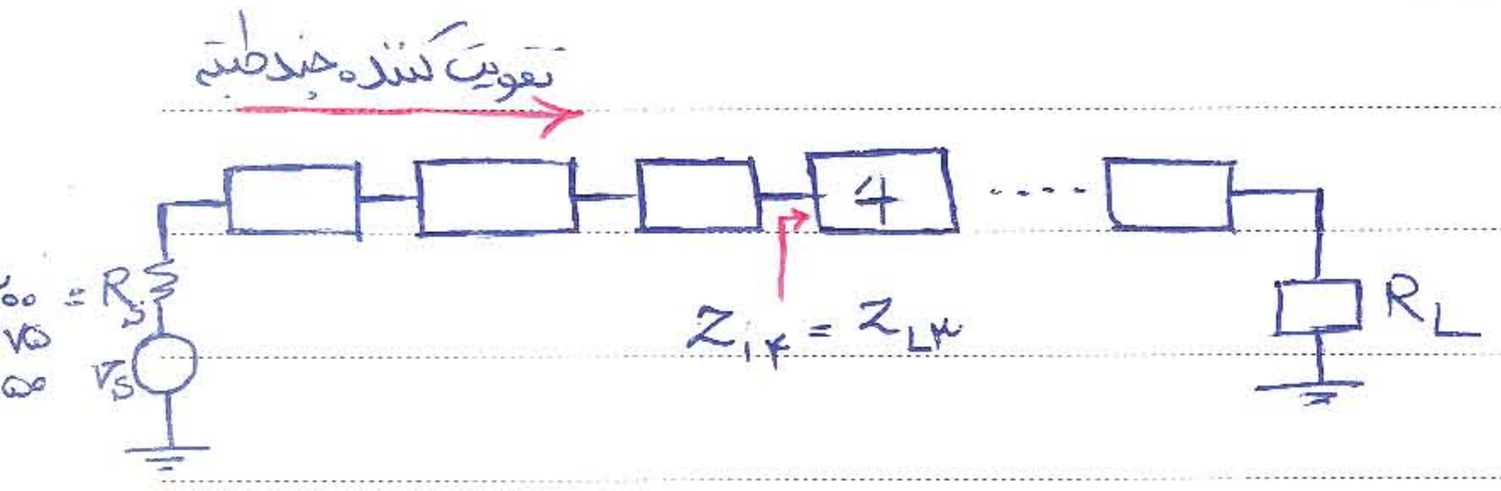
رابطه بین $I_c - V_{BE}$ یک رابطه نمایی است. اما در MOSFET رابطه مربعی یا سهمی باشد. : Linear

$I_c = I_o e^{\frac{U_{BE}}{\beta V_T}}$ $I_D \propto$ توان دوم ولتاژ

FET ها برای تقویت ولتاژ بسیار مناسب هستند. :Z

در بعضی موارد بهره مورد نیاز آنقدر بالا است که نیاز داریم چند طبقه از تقویت کننده ها را پشت سر هم ببندیم

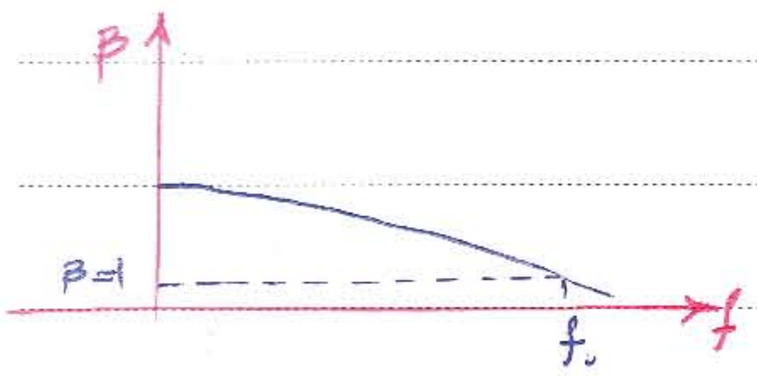
طراحی و تحلیل یک تقویت کننده چند طبقه :



طبقه اول را به گونه ای انتخاب می کنیم که با طبقه اول قابل تطبیق باشد.

برای انتخاب نوع ترانزیستور طبقه اول چون نویز هم است، پس از ترانزیستوری استفاده می کنیم که دارای نویز کم باشد (LNA)

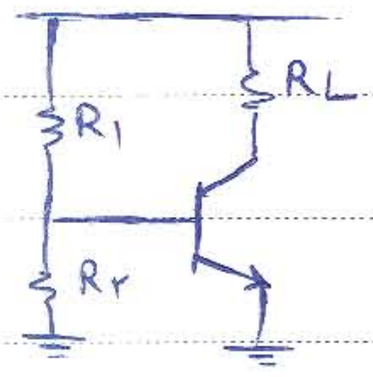
فرکانس قطع ترانزیستور طبقه اول باید خیلی بیشتر از فرکانسی باشد که ما در آن فرکانس کار می کنیم.



همانطور که می بینیم β با فرکانس به صورت تقریباً خطی کم می شود.

طبقه آخر:

* این طبقه باید به گونه ای انتخاب شود که به راحتی قابل تطبیق با R_L باشد. یعنی اگر R_L خیلی کوچک باشد آنگاه طبقه آخر را باید کلکتور مشترک بگیریم.



$$A_{V} = -\beta \frac{R_L}{r_{i2}} = -\frac{R_L}{r_e}$$

$$A_{V_n} = -\frac{\beta_n r_{i2}}{r_{i2}} = -\beta_n$$

PaPCO
iran-ieee.com

اگر تقویت‌کننده موجود در یکی از طبقه‌های وسط بیس مشترک باشد ـ آنگاه داریم :

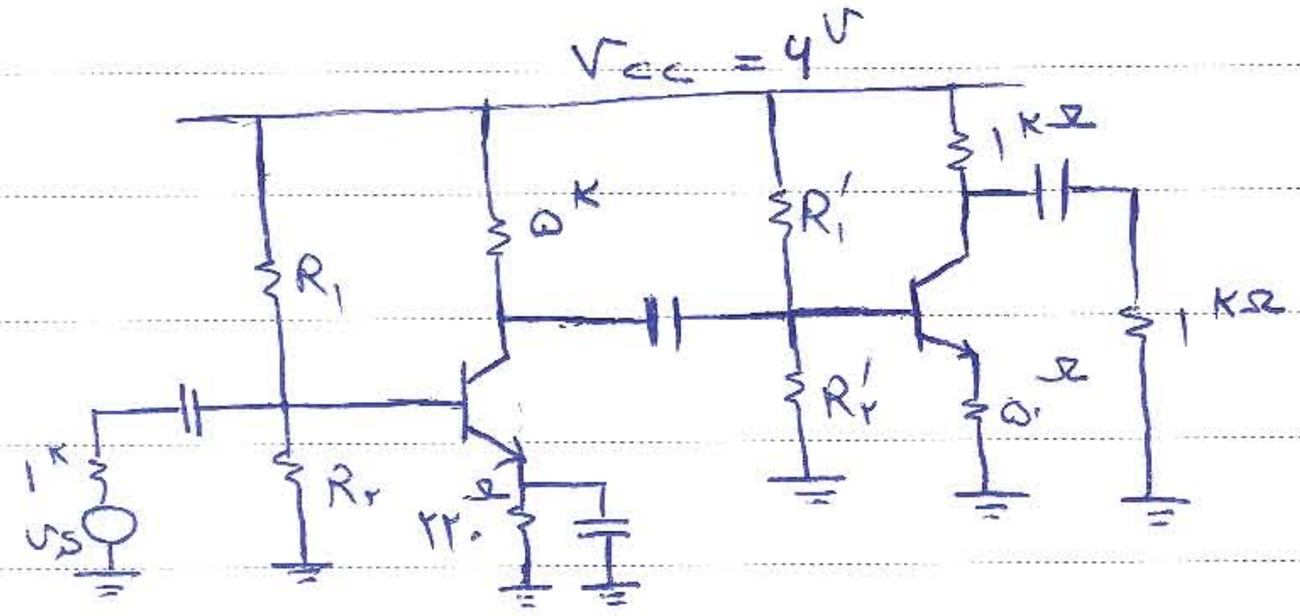
پس تقویت نداریم .

$$CB = Z_{i,n+1} = \frac{r_{\pi}}{\beta} \rightarrow A_{V_n} = -\beta \frac{\frac{r_{\pi}}{\beta}}{r_{\pi}} \simeq 1$$

برای بدست آوردن بهره یک تقویت کننده چند طبقه ، از طبقه آخر شروع به تحلیل می کنیم .

برای بدست آوردن امپدانس خروجی باید از طبقه اول شروع کنیم . اگر ترانزیستور را یک طرفه فرض کنیم آنگاه می توان هم از ابتدا و هم از انتها شروع کنیم .

مثال : اولاً مقدار مقاومت‌های بایاس را مشخص کنید .
ثانیاً مدار را تحلیل کنید .



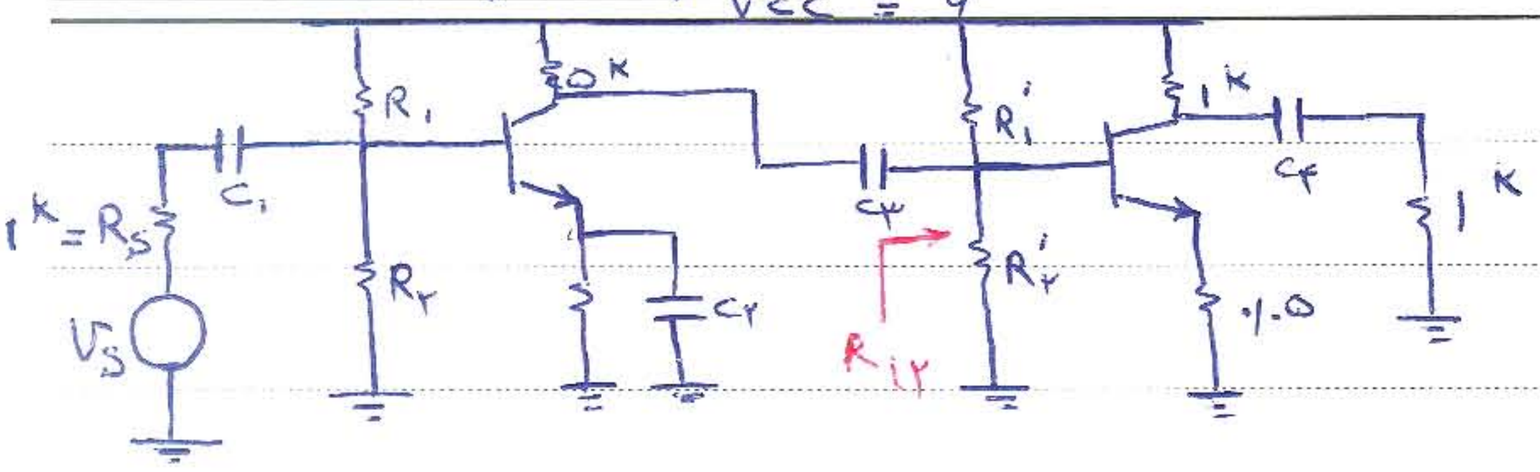
$\beta_1 = 200$

$\beta_2 = 100$

$Q_2 =$ AC وسط خط بار

$Q_1 = V_{CE} = \frac{2}{3} V_{CC}$

www.iran-ieee.com



حل کوئیز:

در طبقات آخر جزئی خواهیم خروجی حداکثر دامنه را داشته باشد باید وسط خط بار باشد اما این دامنه در ترانزیستور اول هم نیست پس ترانزیستور با جریان بایاس کمتری کار کنیم تا توان مصرفی کمتر شود

$$I_Q = \frac{V_{cc}}{R_{dc} + R_{dc}} = \frac{۶}{۰.۵ + ۰.۵ + ۱ + ۰.۵} = ۳.۹ \text{ mA}$$

$$I_B = \frac{۳.۹}{۱۰۰} = ۳۹ \mu A \longrightarrow I_1 = ۳۹۰ \mu A$$

$$V_{B۲} = V_{E۲} + V_{BE,۲} = ۱.۲ + ۰.۷ = ۱.۹ \text{ V}$$

$$I_1 = \frac{۶ - ۱.۹}{R_1'} \Rightarrow R_1' = ۱۲.۵ \text{ k}, \quad R_2' = ۲.۲۵ \text{ k}$$

$$۲ = ۵.۲۲ \; I_C \rightarrow I_C = ۰.۳۸ \text{ mA} \cong ۰.۴ \text{ mA}$$

$$I_B = ۱.۹ \mu A$$

$$V_E = ۰.۱۰۸ \text{ V} \Rightarrow V_{B1} = ۰.۷ + ۰.۱۰۸ = ۰.۸۰۸ \text{ V} \cong ۰.۸ \text{ V}$$

$$R_1 = \frac{۶ - ۰.۸}{۲۰ \times ۱۰^{-۶}} = ۲۵۰ \text{ K}\Omega \quad , \quad R_2 = \frac{۶ - ۰.۸}{۱۸ \times ۱۰^{-۶}} = ۲۵ \text{ K}\Omega$$

$R_0 = ۱ \text{ K}\Omega$ مقاومتی است که بار می بیند پس خودبار در محاسبه آن تأثیری ندارد.

$$A_{V۲} = -\frac{R_C}{\frac{۱}{g_m} + R_E} = -۸.۷۸$$

(R_C: مقاومت روی کلکتور)

$$R_{i2} = (R_1' \,//\, R_2') \,//\, (r_{\pi ۲} + (\beta_۲ + ۱) \cdot ۰.۵) = ۱.۵ \text{ K}$$

$$A_{V1} = -\frac{۵ \,//\, R_{i2}}{r_{e1}} \Bigg\} \Rightarrow A_{V1} = -۱۹$$

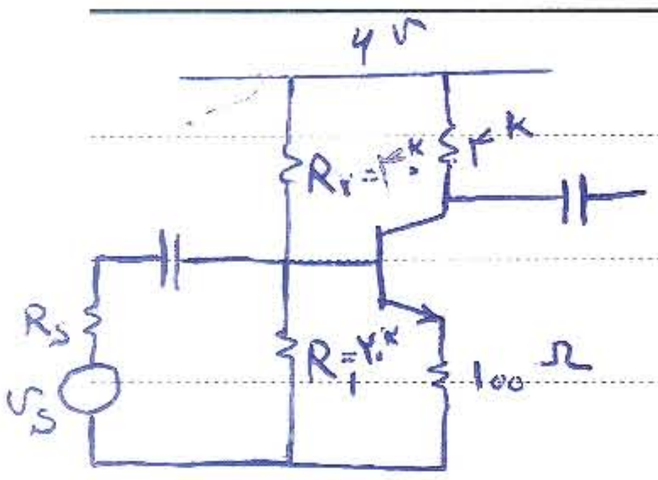
$$r_{e1} = ۷۰ \Omega$$

$$R_i = (R_1 \,//\, R_2) \,//\, r_{\pi 1} \cong ۹ \text{ K}\Omega$$

$$\frac{V_o}{V_i} = ۱۴۰ \qquad \frac{V_o}{V_S} = \frac{V_o}{V_i} \times \frac{V_i}{V_S} = ۱۴۰ \times \frac{R_i}{R_i + R_S}$$

www.iran-ieee.com

نقطه کار و بهره را دست آورید؟



$$V_B = \frac{R_1}{R_1+R_2} V_{CC} = 2\ V \Rightarrow I_C = 1.3\ mA$$

$$A_V = \frac{-4\,K}{100+26} = -40$$

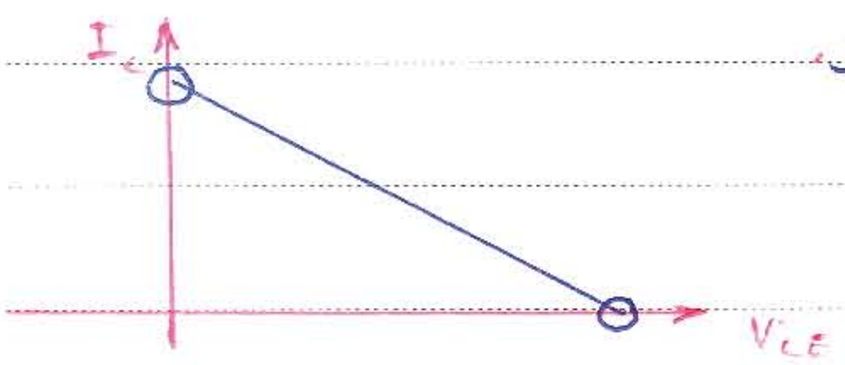
$$\Rightarrow V_{CE} = V_{CC} - (R_C+R_E) I_C$$

$$\Rightarrow V_{CE} = 4 - 0.52\ V$$

راه حل اشتباه !!!

$I_{C,max}$ حالتی که $V_{CE}=0$ $\quad 1.5\ mA$

در نقاط کار نشان داده شده ، از ترانزیستور به عنوان کلید استفاده می شود.



یکی از کاربردهای مهم ترانزیستورها، استفاده از آنها به عنوان منبع جریان است.

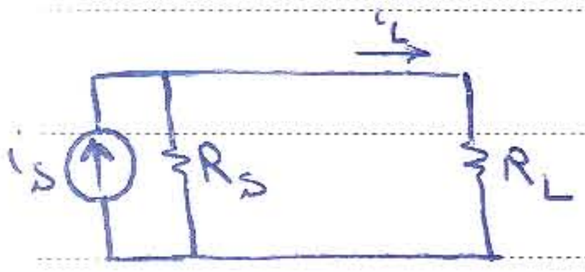
$V_{CE} = 2\ V \Rightarrow I_Q = 1\ mA$

$$V_B = 0.7 + 0.1 = 0.8 \Rightarrow \frac{R_2}{R_1} = \frac{0.8}{0.2} \rightarrow R_1 = 4.4\ R_2$$

$$I_B = 0.01\ mA$$

$$R_1 + R_2 = \frac{4\ V}{0.01\ mA} = 400\ K\Omega \rightarrow \begin{cases} R_1 = 320\ K\Omega \\ R_2 = 80\ K\Omega \end{cases}$$

طراحی منبع جریان:



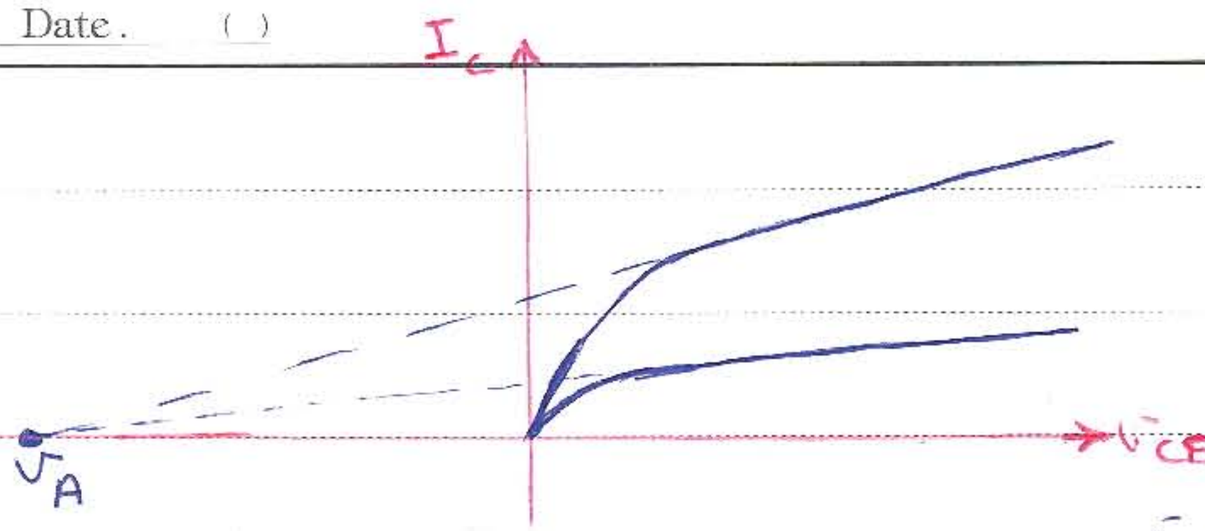
اگر منبع جریان ایده آل باشد باید با تغییر R_L ، جریان بار تغییر نکند.

برای اینکه شرط فوق برقرار باشد باید همواره $R_L \ll R_S$

در اینصورت می توانیم R_S را حذف کرده و تغییرات i_L را نیز کم کنیم.

اینکه مقاومت خروجی یک منبع جریان خوب یا بد است بستگی به بار دارد یعنی یک مقاومت خروجی می تواند برای یک بار خوب و برای باری دیگر بد باشد. تنها مقاومت خروجی مناسب برای هر باری ، منبع جریان با مقاومت خروجی بینهایت است.

PgPCO
www.iran-ieee.com

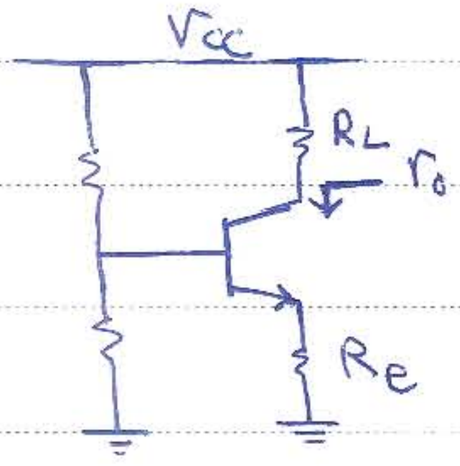


درحالت ایده آل $V_A = \infty$ است.

اما در مدار مقاومت خروجی مساوی مقابل است :

$$r_o = \frac{1}{\text{شیب نمودار}} = \frac{V_A}{I_{CQ}} \overset{\text{مثال}}{=} \frac{100\ V}{5\ mA} = 20\ K\Omega$$

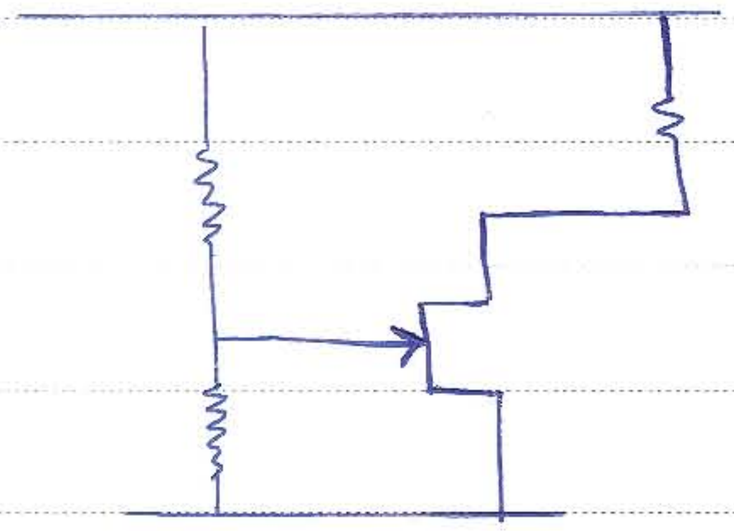
همانطورکه می بینیم با افزایش جریان نقطه کار امپدانس خروجی کم می شود و این باعث دور شدن از حالت ایده آل می شود. برای رفع این مشکل در امیتر مقاومت می گذاریم.



$$R_o = r_o + (\mu + 1) r_e \,||\, r_\pi$$

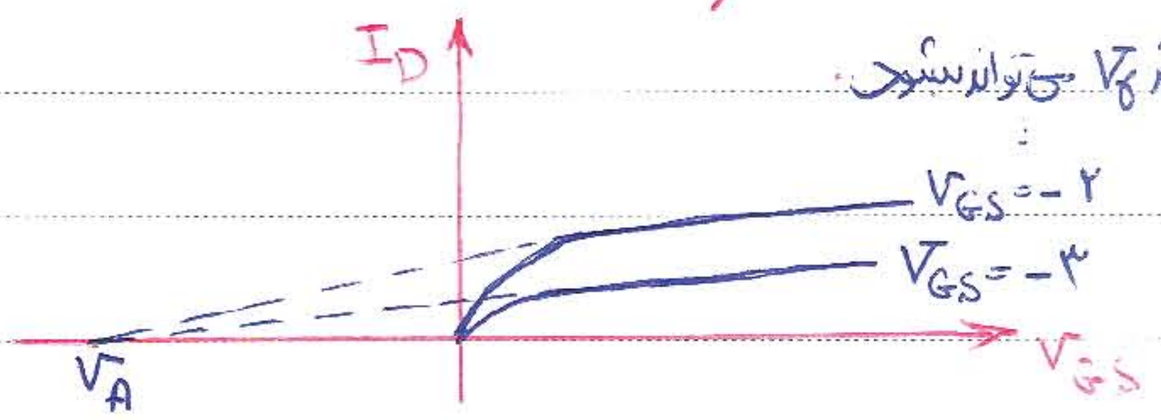
بهره مدار باز ترانزیستور $= r_o g_m$

$r_\pi >> r_e$ در اکثر مدارها $\Longrightarrow R_o = r_o + (\mu + 1) r_e$



V_P : ولتاژ Pinch off (= ولتاژ V_T در MOSFET)

حداکثر V_P می تواند شود :



I_{DSS} جزو مشخصات ترانزیستور است و هرچه ابعاد ترانزیستور بیشتر باشد آنگاه I_{DSS} بزرگتر می شود.

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$\frac{\partial I_D}{\partial V_{GS}} = -\frac{2 I_{DSS}}{V_P}\left(1 - \frac{V_{GS}}{V_P}\right) = g_m$$

$$1 - \frac{V_{GS}}{V_P} = \sqrt{\frac{I_D}{I_{DSS}}}$$

$$\Rightarrow g_m = \frac{2 I_{DSS}}{V_P}\sqrt{\frac{I_D}{I_{DSS}}} = \frac{2}{V_P}\sqrt{I_D I_{DSS}}$$

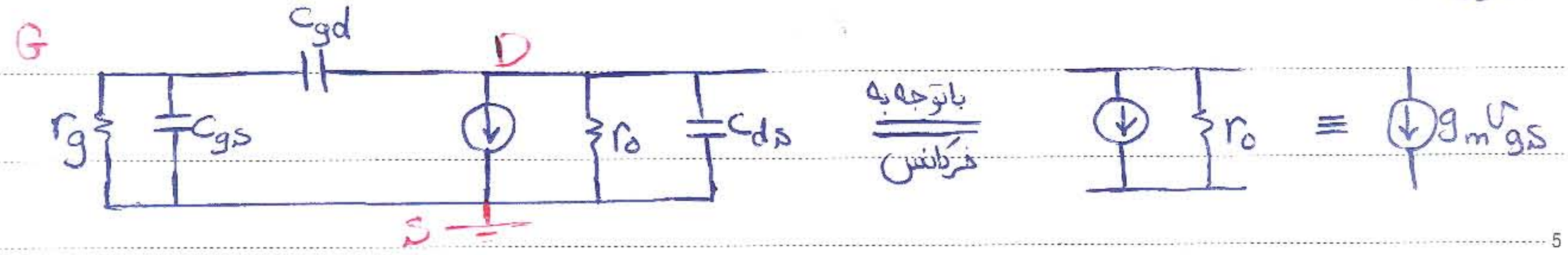
بنابراین برای تغییر g_m باید I_D را تغییر داد.

g_m همواره مثبت است و منفی ظاهر شده روی V_P اثر می گذارد.

Subject :

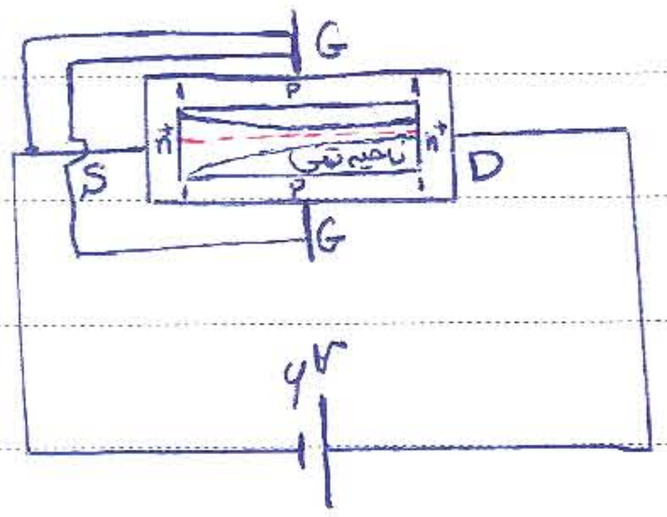
Year . Month . Date . ( )

ورودی JFET دیودی درجهت معکوس است بین دیود G-S بایاس معکوس است و گیت تقریباً از زمین جداست.



PaPCO
www.iran-ieee.com

ساختار JFET :

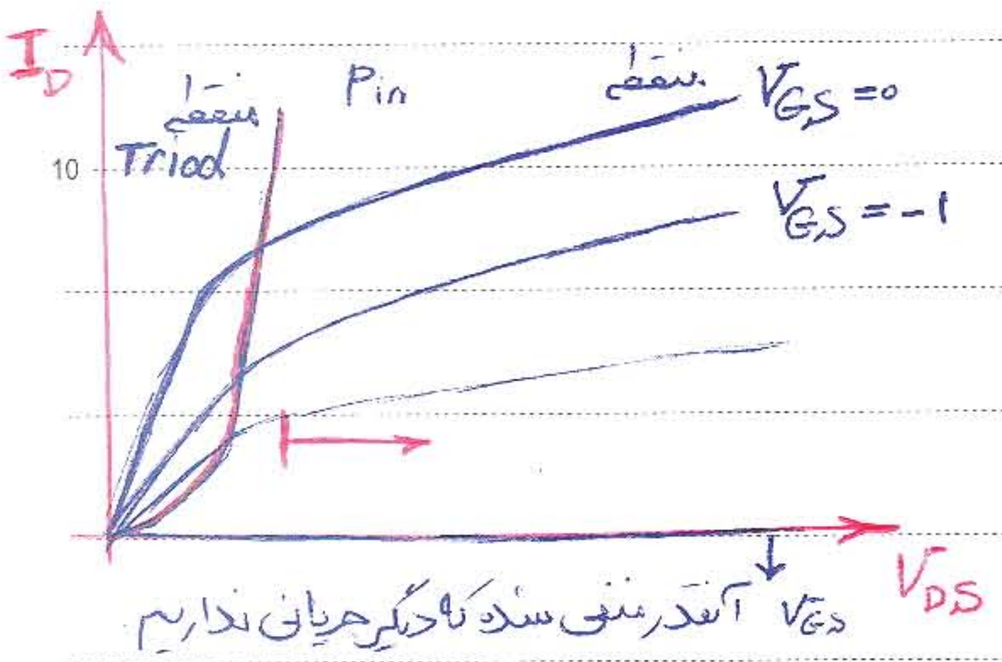


در محل n^+ چون هادی خوبی داریم، افت ولتاژ نداریم.

میان G و کدکی دیود معکوس داریم که ناحیه تهی را شکل می‌دهد این ناحیه تهی کنترل عرض ناحیه‌ای کامریان می‌تواند از آن عبور کند را بر عهده دارد.

ناحیه تهی نمی‌تواند کانال را ببندد، زیرا در اینصورت جریان صفر شده و دیگر اختلاف پتانسیلی نداریم که دیود معکوس را شکل دهد.

بنابراین مشخصه متقابل را برای JFET داریم:



* نباید دیود G-S را بایاس مستقیم کنیم زیرا در اینصورت جریان از گیت عبور می‌کند (اگر کانال از نوع n بود)

حال فرض کنیم یک ولتاژ بین G و S قرار دهیم و ولتاژی بین D و S نداشته باشیم. در اینصورت در محل اتصال دو نیمه هادی ناحیه تهی را داریم که عرض آن متناسب با ولتاژ اعمال شده بین G و S است و این نفوذ کاملاً متقارن است.

در این حالت اگر ولتاژی بین D و S اعمال کنیم چون کانال قبلاً مقداری کوچک شده پس در این حالت مقاومت بیشتری داریم.

اگر در ناحیه ترایودی باشیم آنگاه یک مقاومت کنترل شونده با ولتاژ داریم.

$$\frac{\Delta V_{DS}}{\Delta I_D} \text{ (در ناحیه علامتگذاری شده)} \simeq \infty$$

منحنی‌های فوق با رابطه مقابل سازگارند (در ناحیه علامتگذاری شده):

$$I_D = k\left(1-\frac{V_{GS}}{V_P}\right)^2 \Rightarrow I_D = I_{DSS}\left(1-\frac{V_{GS}}{V_P}\right)^2$$

V_P مقداری از ولتاژ V_{GS} است که با افزایش آن به Pinch off می‌رسیم و کانال بسته می‌شود.
I_{DSS} حداکثر جریان درین است و در حالتی اتفاق می‌افتد که $V_{GS}=0$ بوده و کانال کاملاً باز باشد.

رابطه ترانزیستور در ناحیه ترایودی:

$$I_D = I_{DSS}\left[2\left(1-\frac{V_{GS}}{V_P}\right)\frac{V_{DS}}{-V_P} - \left(\frac{V_{DS}}{V_P}\right)^2\right]$$

PqPCO
www.iran-ieee.com

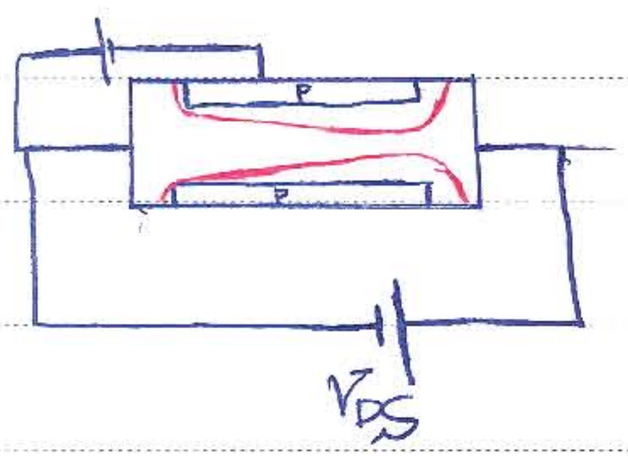
Subject :

Year . Month . Date . ( )

$\left(\frac{V_{DS}}{V_P}\right)^2 \ll 1 \longrightarrow I_D = 2I_{DSS}\left(1-\frac{V_{GS}}{V_P}\right)\frac{V_{DS}}{-V_P}$

$\frac{\Delta I_D}{\Delta V_{DS}} = \frac{2I_{DSS}}{-V_P}\left(1-\frac{V_{GS}}{V_P}\right) = \frac{1}{r_{ds}} \longrightarrow r_{ds}\Big/_{triod} = \left[\frac{2I_{DSS}}{-V_P}\left(1-\frac{V_{GS}}{V_P}\right)\right]^{-1}$

$r_{ds}\Big/_{pinch\text{-}off} \begin{cases} \cong \infty \\ = \frac{V_A}{I_{DQ}} \end{cases}$



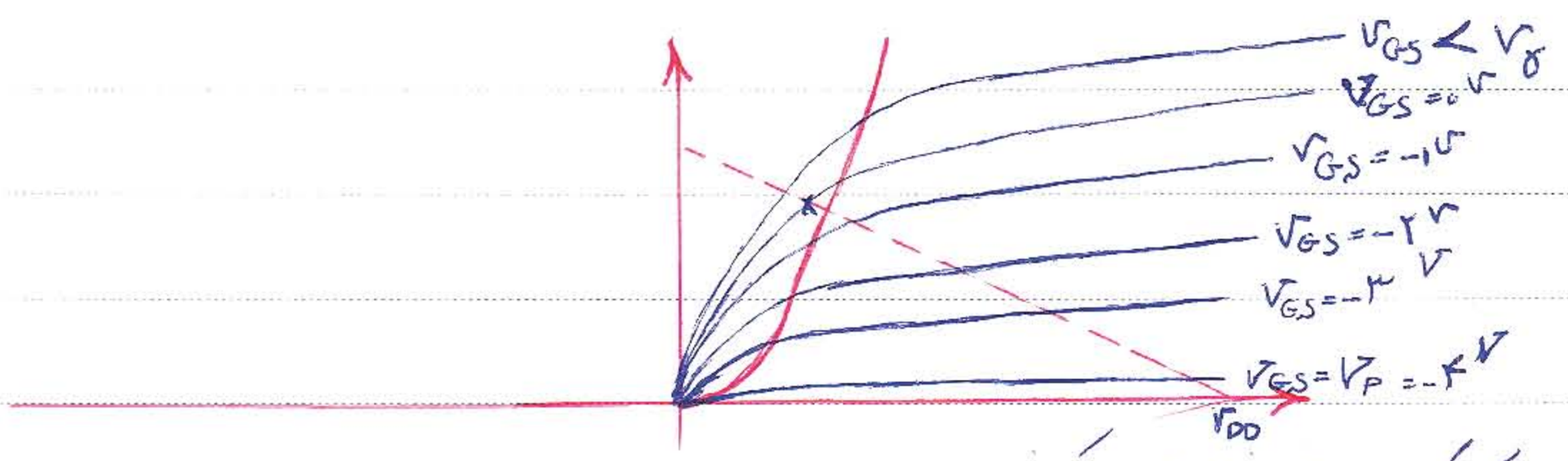
$V_{GC}\Big/_{\text{نزدیکی سورس}} = V_{GS}$

$V_{GC}\Big/_{\text{نزدیکی درین}} = V_{GS} + V_{SD}$

برای اینکه ببینیم در کدام ناحیه قرار داریم چون کانال ابتدا در نزدیکی درین تنگیده می شود پس باید شرط های مقابل را بررسی کنیم

$V_{GD} < V_P$

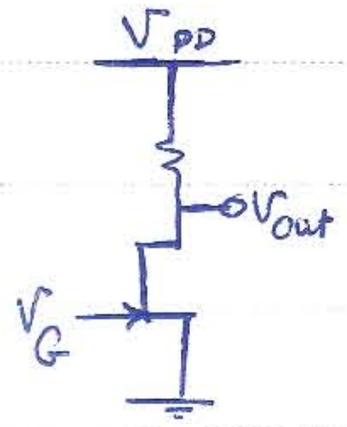
$|V_{GD}| > |V_P|$



بنابراین از ترانزیستور به عنوان یک کلید می توانیم استفاده کنیم.

off : $V_{DS} = V_{DD}$

on : $V_{DS} \cong 0$



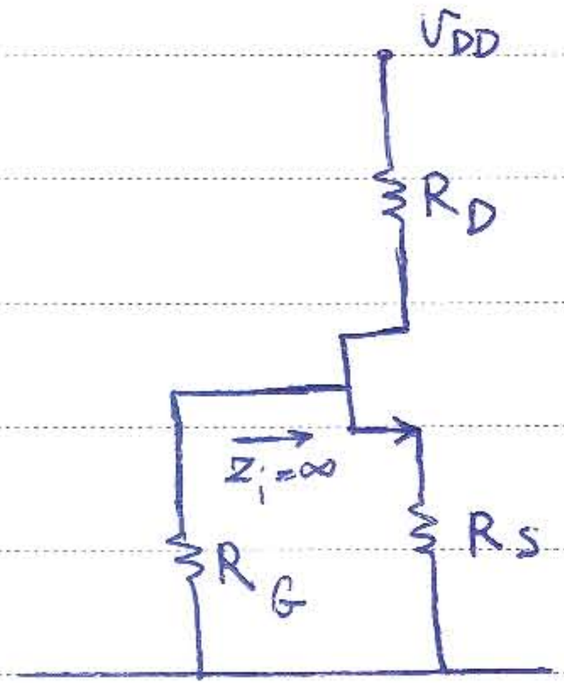
$V_G = V_P \Rightarrow$ مربا صفر $\Rightarrow V_{out} = V_{DD}$

$V_G = 0 \Rightarrow V_{DS} \cong 0 \Rightarrow V_{out} \cong 0$

PqPCO

www.iran-ieee.com

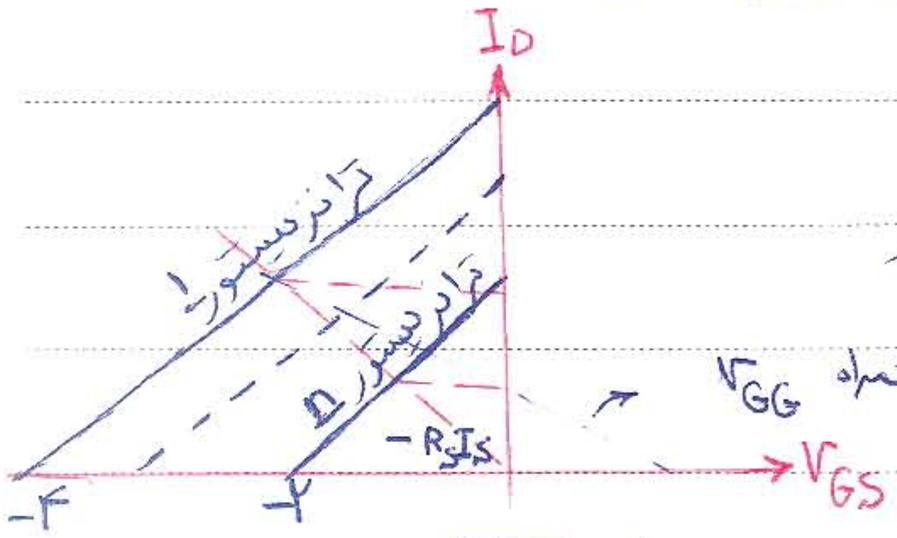
در ترانزیستورهای BJT ما می‌توانستیم با یک تقسیم ولتاژ، ولتاژ مورد نیاز برای بیس را فراهم کنیم اما در اینجا ولتاژ مورد نیاز گیت منفی است حال اینکه V_{DD} مثبت است. پس این نوع ترانزیستورها را با صورت مقابل بایاس می‌کنیم:



$$I_{DQ}=1\ mA \Rightarrow I=I_{DSS}\left(1-\frac{V_{GS}}{V_P}\right)^2 \Rightarrow \begin{cases} V_{GS}=-4^V < V_P & \times \\ V_{GS}=-2^V \end{cases}$$

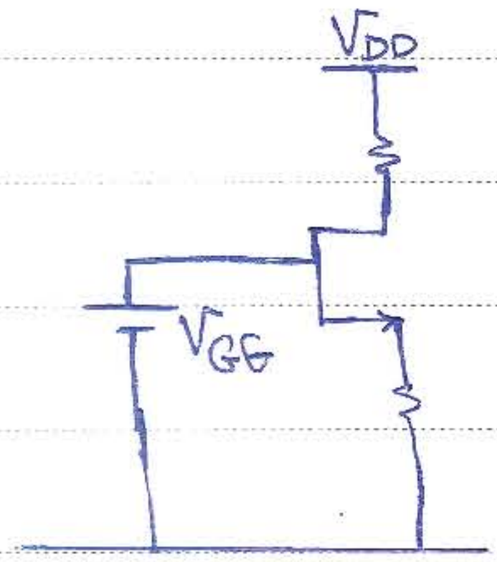
$$V_{GS}+R_S I_S+V_{RG}=0 \Rightarrow -2+R_S\,1^{mA} \Rightarrow R_S=2^{k\Omega}$$

همانطور که دیدیم ولتاژ مورد نیاز برای G-S تأمین شد. به این مدار، مدار خودبایاس می‌گوییم. در برخی ترانزیستورهای مورد استفاده امکان دارد V_P دارای تغییرات فراوانی باشد.



فرض کنیم منحنی تمام منحنی های انتقال بین ترانزیستور شماره ۱ و شماره ۲ است.

همانطور که می‌بینیم مربع‌های متناوبی در ترانزیستورهاداریم و با توجه به رابطه $g_m \propto \sqrt{I_D}$ پس در هر مدار بهره‌ی متفاوتی داریم. حتی برخی ترانزیستورها قطع می‌باشند. به همین دلیل این روش بایاس مردود است.

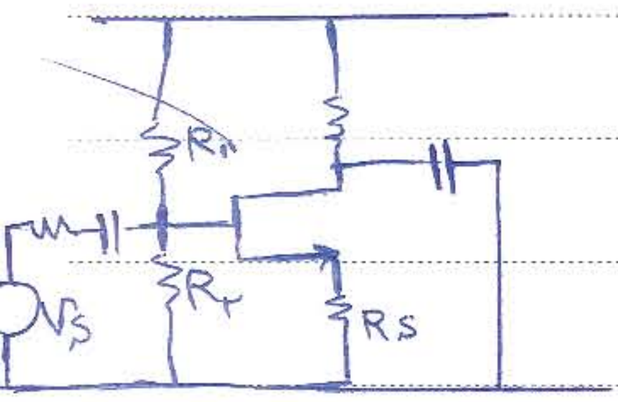


اما در مدار مقابل داریم:

$$V_{GS}+R_S I_S-V_{GG}=0$$

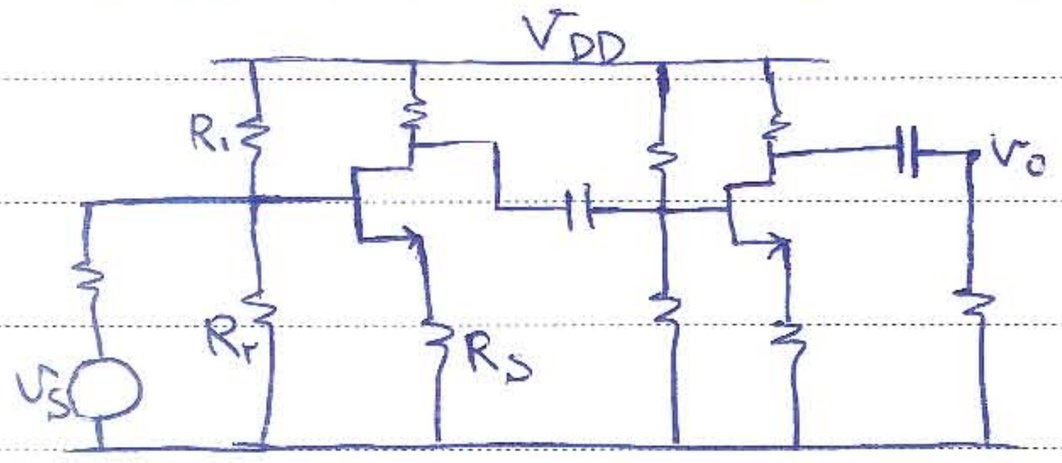
همانطور که می‌بینیم می‌توانیم V_{GG} را به وسیله تقسیم کننده ولتاژ تأمین کنیم.

www.iran-ieee.com



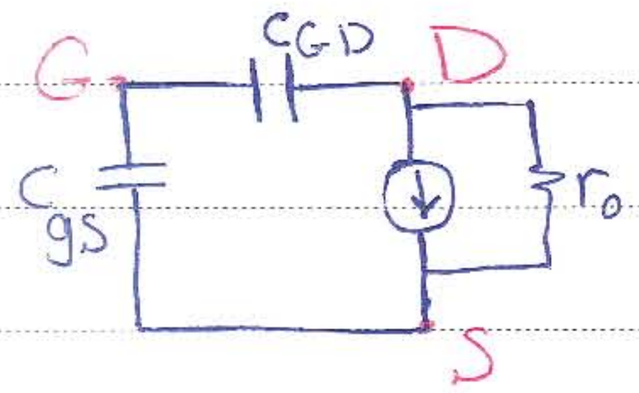
برای بایاس حتماً باید R_S را روی سورس قرار دهیم. زیرا مابقی ولتاژ منفی روی گیت لازم داریم و حال اینکه مقاومت‌های R_1 و R_2 ولتاژ مثبت ایجاد می‌کنند.

در بعضی از موارد می‌توان از خازن کوپلاژ استفاده (تقویت کننده‌هایی که فرکانس صفر را هم تقویت می‌کنند) کرد.



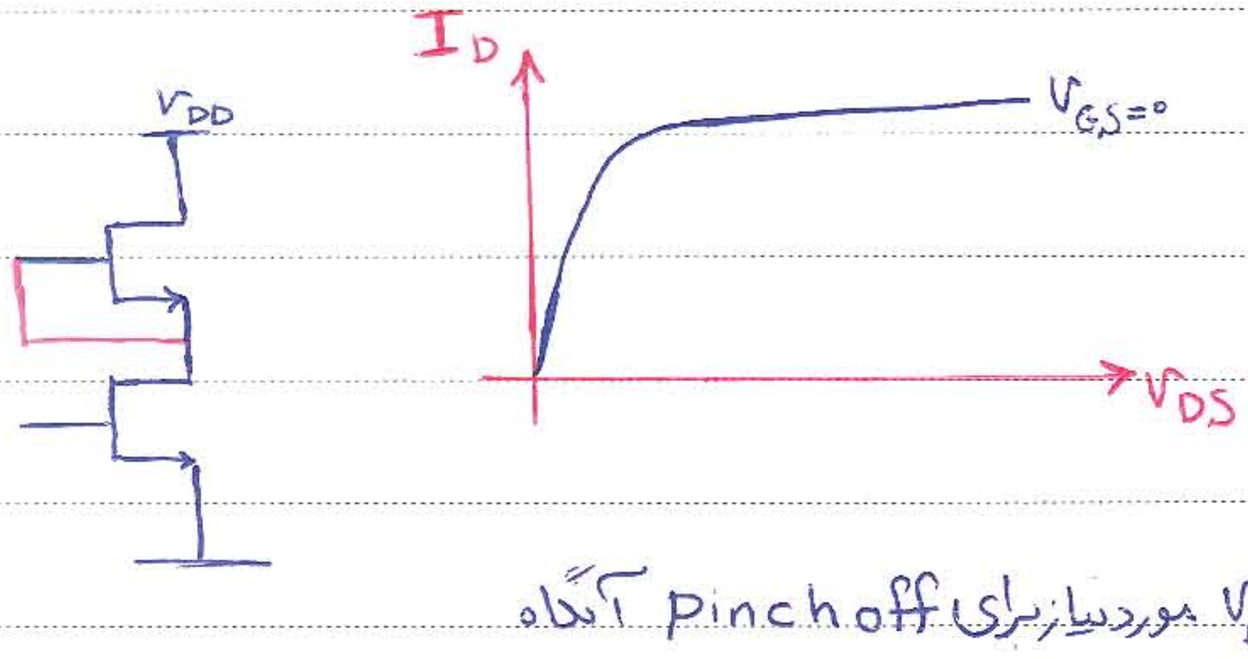
خازن یا گذاشتن یک سیگنال با مقاومت بار دارد.

مدل JFET:



در فرکانس‌های پایین می‌توان از خازن‌های C_{gd} و C_{gs} صرف نظر کرد.

بنابراین مدل در فرکانس‌های پایین منبع جریانی با مقاومت خروجی r_o است و از ترانزیستور با عنوان یک منبع جریان استفاده می‌شود.



ترانزیستور با عنوان مقاومت:

همانطور که در نمودار داریم، اگر بتوانیم V_{DS} مورد نیاز برای pinch off آنگاه ترانزیستور به عنوان یک مقاومت خیلی بزرگ عمل می‌کند.

در ساختار فوق $A_{vo} = -g_m R_D$، برای زیاد کردن بهره باید R_D را زیاد کنیم اما باید R_D به گونه‌ای باشد که ترانزیستور را وارد اشباع کند.

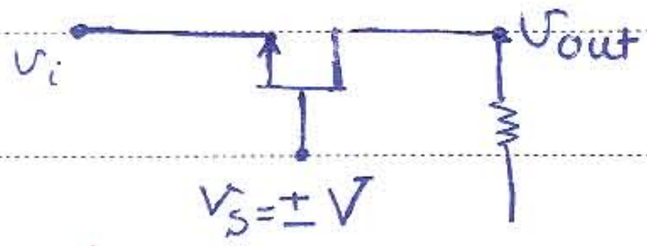
iran-ieee.com

Subject :

Year . Month . Date . ( )

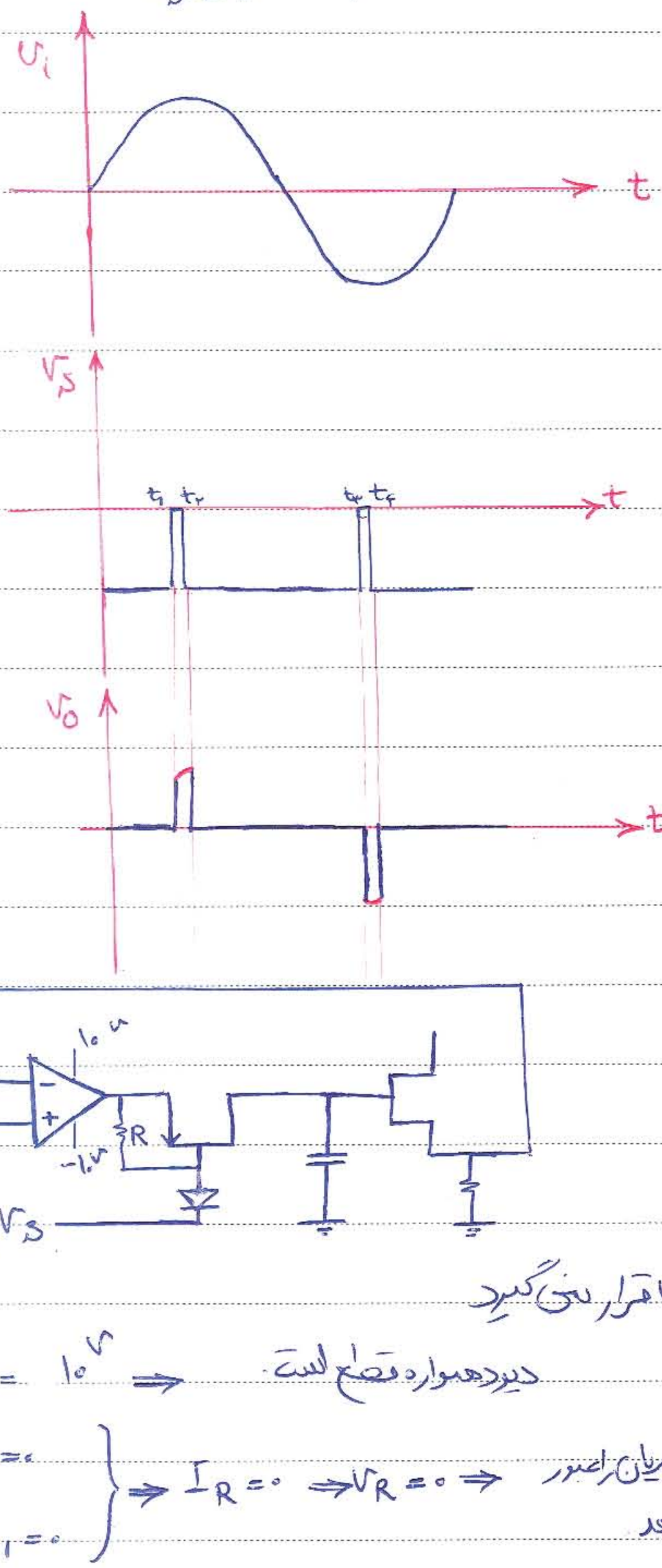
* ۲ ترانزیستور هنگامی که به عنوان مقاومت استفاده می شود، مقاومت اکتیو گفته می شود.

مدار نمونه گیر:



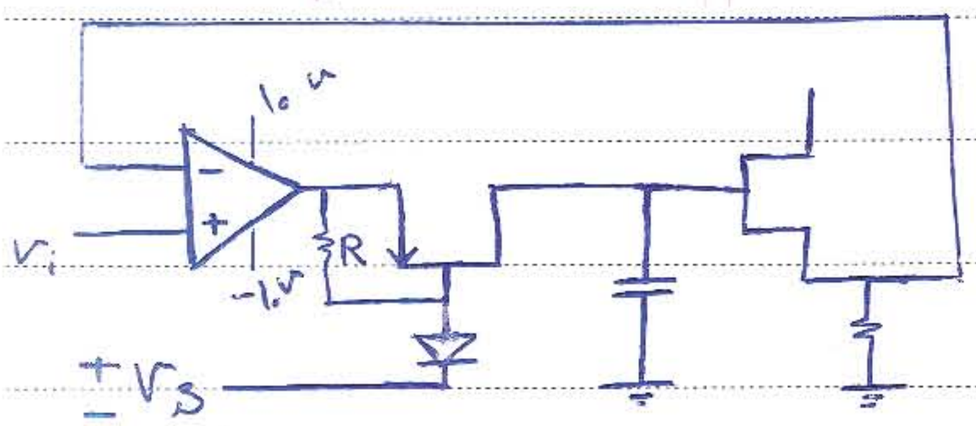
V_S = منفی یا ۰ : JFET

V_S = مثبت : MOSFET



اگر ما از سیگنال متقابل دو نقطه را داشته باشیم آنگاه می توانیم با ارسال این دو نقطه گیرنده کل سیگنال را تشکیل دهیم.

مدار نمونه گیر و نگهدار:



آپ امپ ولتاژ خروجی را با ورودی برابر می کند.

وقتی آپ امپ بایاس می گذاریم دیگر هیچ باری روی V_i قرار نمی گیرد و جریانی از آن کشیده نمی شود.

$V_S = 10^M \Rightarrow$ دیود هموار تقاطع است.

$I_D = 0$, $I_{G1} = 0$ $\Rightarrow I_R = 0 \Rightarrow V_R = 0 \Rightarrow$ ترانزیستور جریان را عبور می دهد

$V_S = -10^M \rightarrow$ دیود وصل

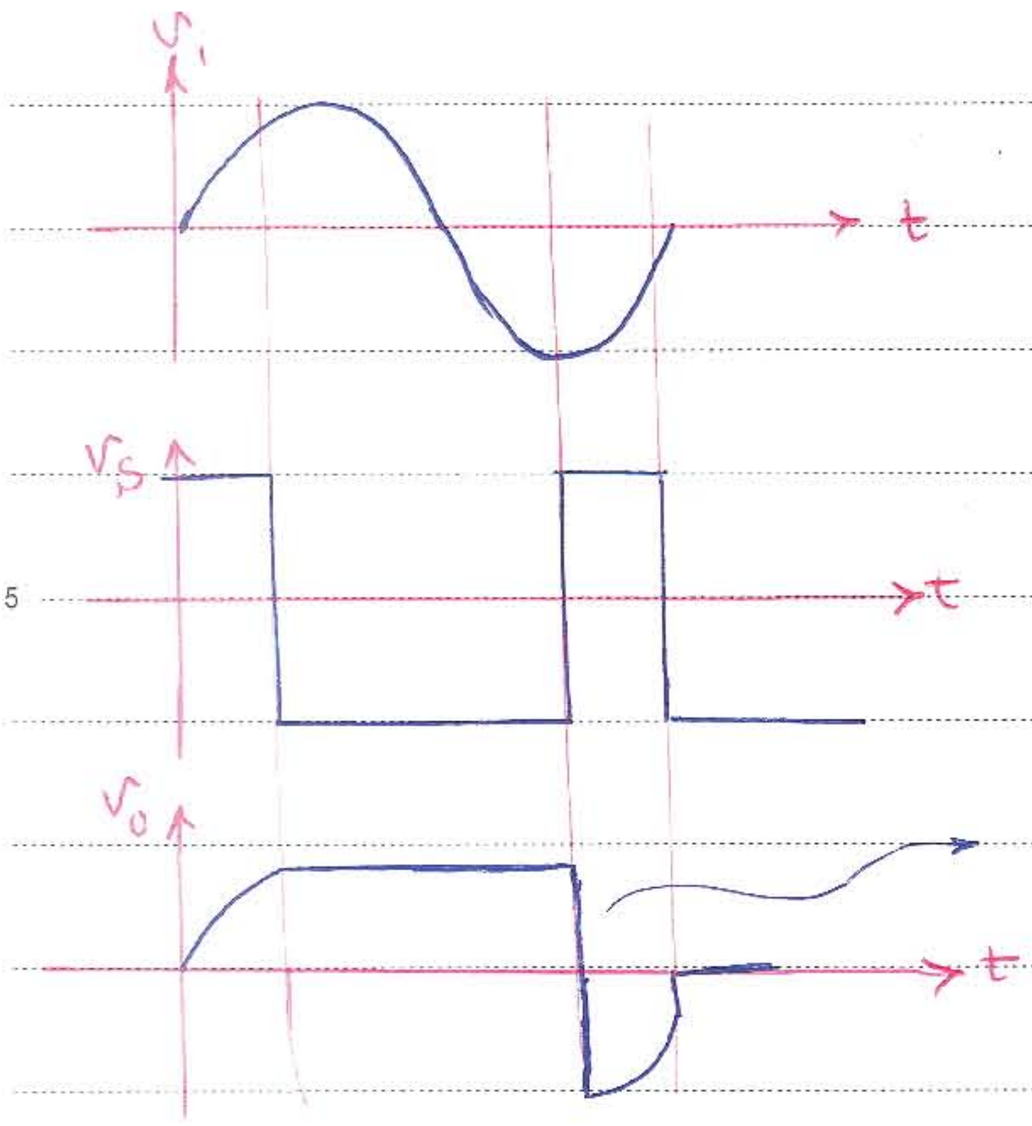
$V_R < 0 \rightarrow$ ترانزیستور قطع می گردد.

در لحظه t بار روی خازن ثابت می ماند زیرا ترانزیستور اول قطع است و گیت ترانزیستور دوم نیز جریان نمی کشد تا زمانی که دوباره ولتاژ مثبت شود.

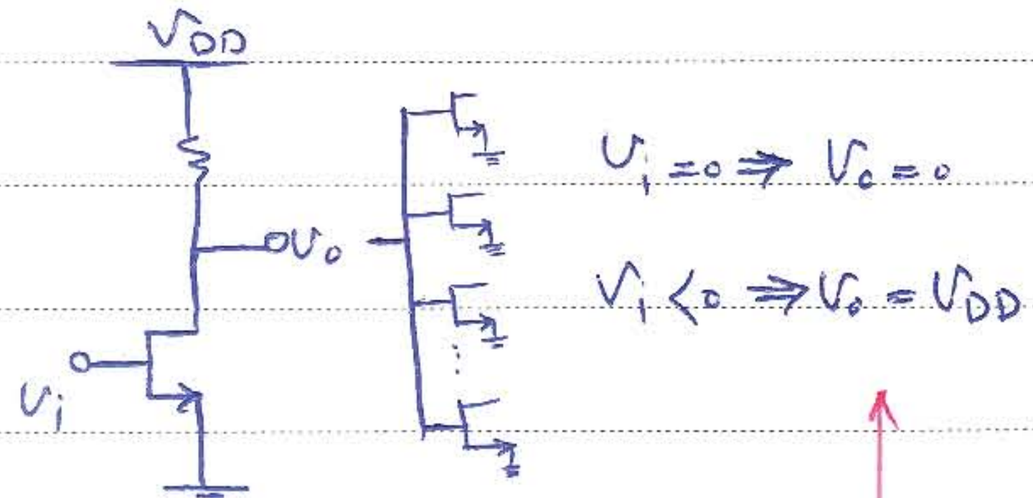
P4PCO
iran-ieee.com

Subject :

Year . Month . Date . ( )



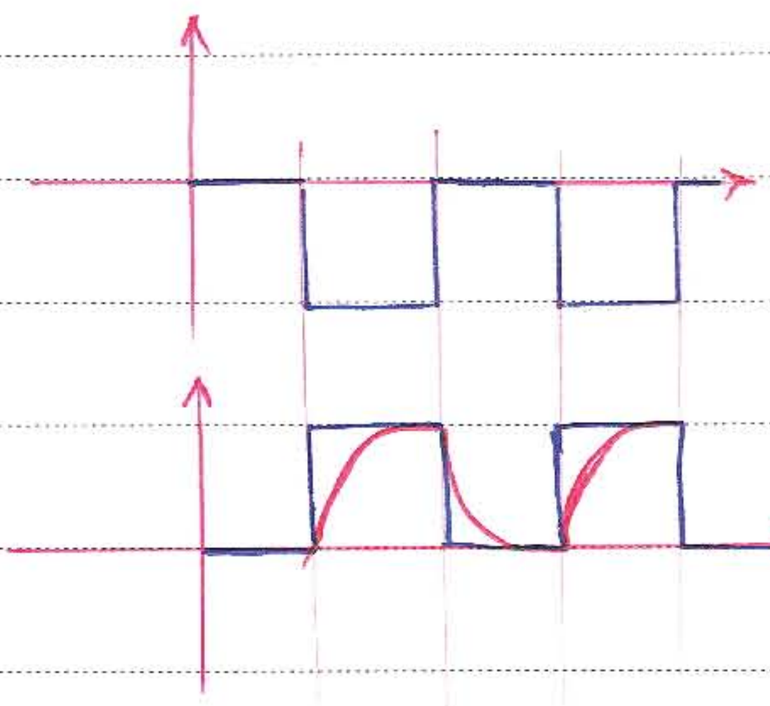
خازن مقاومت بسیار کمی سر راه خودی بیندیس از ولتاژ ورودی کاملاً انتگرال می‌گیرد.



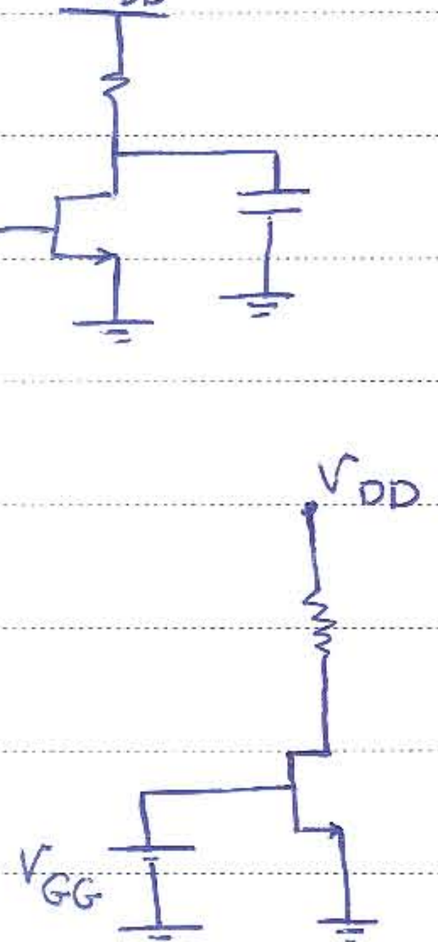
در ترانزیستورهای مقابل خازن‌های گیت باهم موازی شده و امکان دارد خازن بزرگی به وجود آورند.

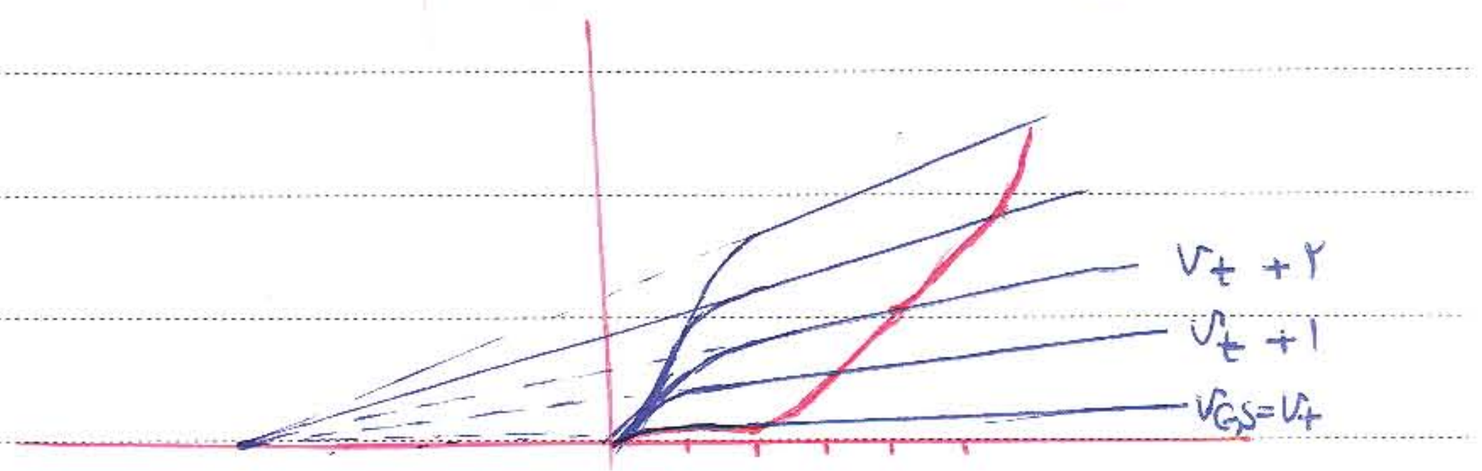
$V_i = 0 \Rightarrow V_o = 0$

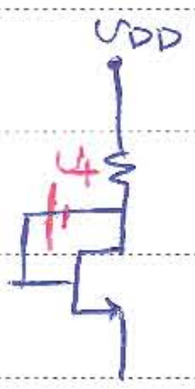
$V_i < 0 \Rightarrow V_o = V_{DD}$



بنابراین تعداد ترانزیستورهایی که به عنوان بار روی ترانزیستور قرار می‌گیرند، باید محدود شود تا سوئیچ مان از حالت ایده‌آل ناصله زیادی نگیرد.







ترانزیستور مقابل با وصل گیت به درین، دوپایه خواهیم داشت.

در مشخصه رابطه بین I_D و V_{DS} تقریباً خط افقی ازای $V_{DS} > V_t$

در بازه‌ای که $V_{DS} < V_t$ است مقاومت بی‌نهایت خواهیم داشت.

برای اینکه شرط روی V_{DS} نگذاریم باید منبع ولتاژ به اندازه V_t را بین گیت و درین قرار دهیم.

PqPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )

در عمل ما معمولاً در منطقه هایی کار می کنیم که $V_{DS} > V_t$ است.

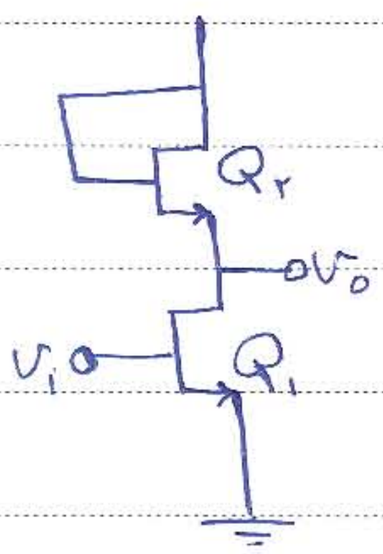
پس ما می توانیم از ترانزیستور به عنوان یک مقاومت الکترو استفاده کنیم.

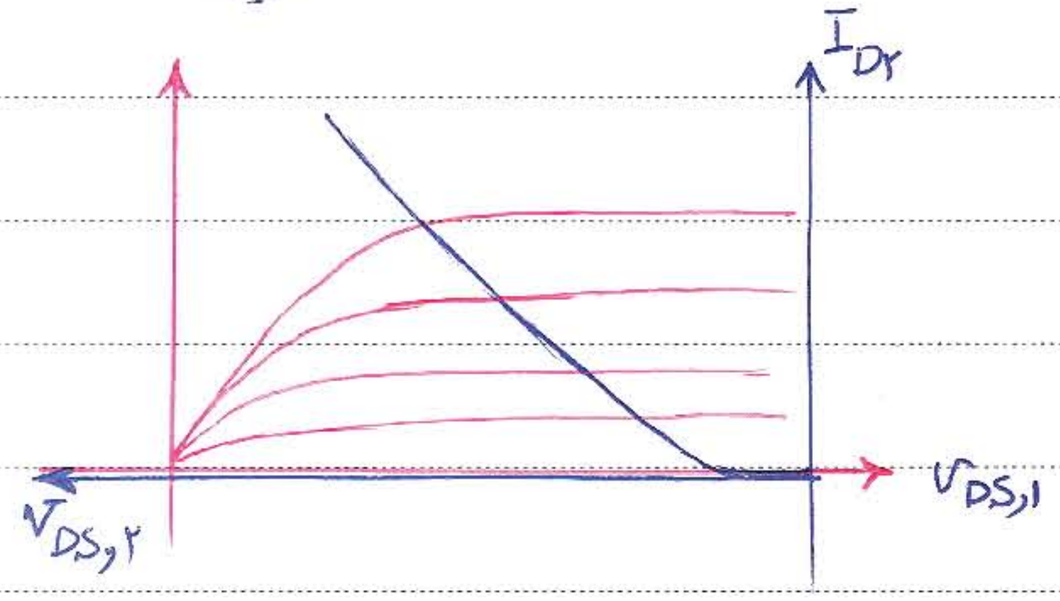
$$I_D = k(V_{GS} - V_t)^2 \Rightarrow \frac{\partial I_D}{\partial V_{DS}} = 2k(V_{GS} - V_t)$$

($V_{GS} = V_{DS}$)

با تغییر ابعاد ترانزیستور در ساخت مقدار k می توانیم مقدار مقاومت خود را تغییر دهیم.

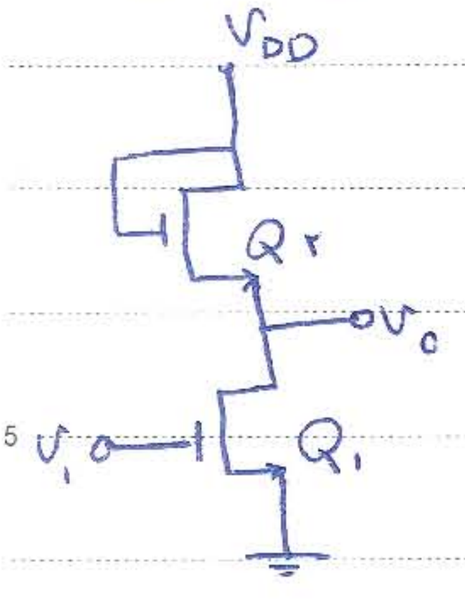
حال مقاومت الکترو را به عنوان بار روی ترانزیستوری مدار می دهیم:





iran-ieee.com

ماسفت‌ها نسبت به محیط اطراف‌شان ایزوله هستند زیرا بین بدنه و گیت یک دیود معکوس قرار گرفته است.



$$i_D = \frac{1}{2}\beta(V_{GS} - V_t)^2 = k(V_{GS} - V_t)^2$$

$$\beta = \mu C_o \frac{Z}{L}$$

$$i_{D1} = \frac{1}{2}\beta_1 (V_{GS1} - V_{t1})^2$$
$$i_{D2} = \frac{1}{2}\beta_2 (V_{GS2} - V_{t2})^2$$
$$i_{D1} = i_{D2}$$
$$V_{GS1} = V_i \qquad V_{GS2} = V_{DD} - V_o$$

$$\Rightarrow \frac{1}{2}\beta_1 (V_i - V_{t1})^2 = \frac{1}{2}\beta_2 (V_{DD} - V_{out} - V_{t2})^2$$

$$\Rightarrow V_{DD} - V_{out} - V_{t2} = \sqrt{\frac{\beta_1}{\beta_2}}\ (V_i - V_{t1})$$

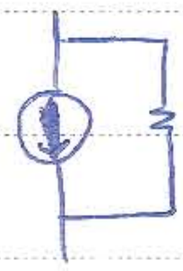
$$\Rightarrow \frac{V_{out}}{V_i} \propto \sqrt{\frac{\beta_1}{\beta_2}}$$

با انتخاب مناسب Z و L می‌توان بهره‌ی موردنظر را به دست آورد

بار ترانزیستور فوق تعدادی ترانزیستور دیگر است که چون از نوع ماسفت هستند جریان گیت نمی‌کشند.

اگر خروجی‌مان به اندازه R_L داشته باشیم:

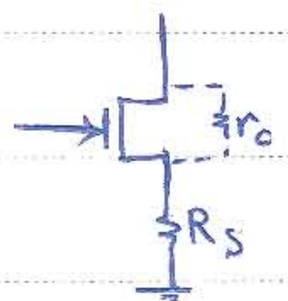
$$A_v = \frac{-\frac{1}{g_{m2}} /\!/ R_L}{\frac{1}{g_{m1}}}$$



یک ترانزیستور با منبع جریان و یک مقاومت داخلی بزرگ r_o مدل می‌شود.

هرچه r_o بیشتر باشد منبع جریان از کیفیت بالاتری برخوردار است، زیرا در اینصورت با تغییر بار جریان بار تغییر نخواهد کرد.

برای افزایش مقاومت داخلی منبع جریان کافیست از ترانزیستور استفاده و پایه سورس مقاومت R_S را قرار می‌دهیم



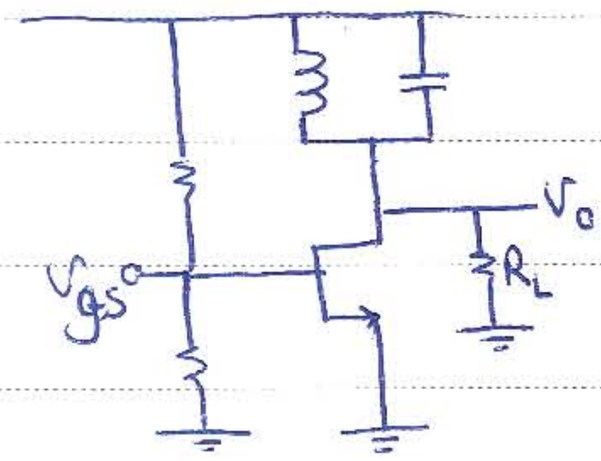
$$R_o = r_o + (\mu + 1)R_S$$

$\mu + 1 = g_m r_o$

Subject :

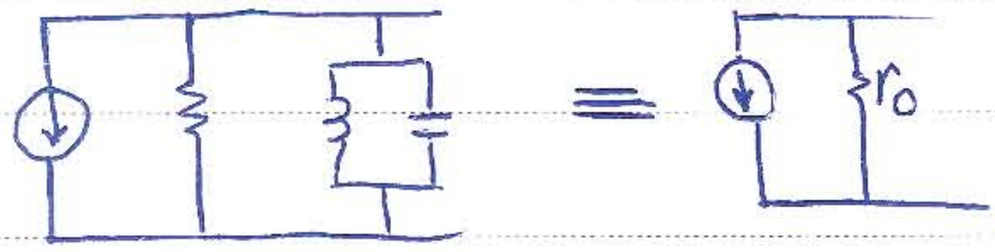
Year . Month . Date . ( )

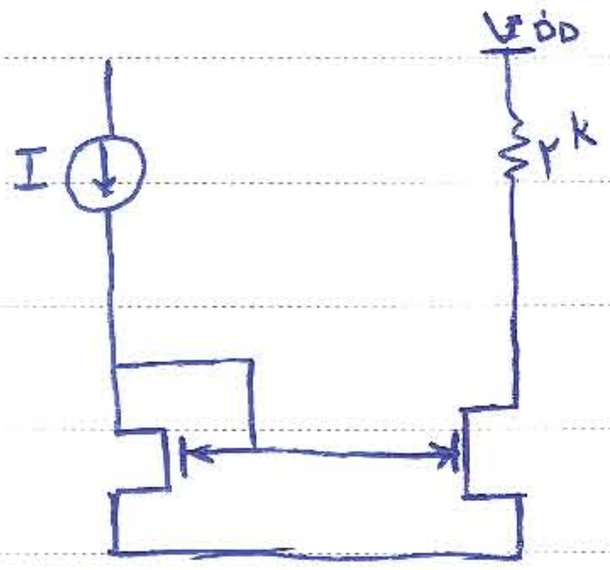
: Open Circuit حالت



$$V_o = -g_m V_{gs} r_o$$

$$\frac{V_o}{V_i} = -g_m r_o = \mu$$





اگر دو ترانزیستور هم جنس باشند اگر ترانزیستور دوم در ناحیه Pinch off باشد آنگاه جریان ترانزیستور دوم نیز همان I است.

مثلاً فرض کنیم $I = 1\,mA$ پس فرض می کنیم ترانزیستور دوم نیز در ناحیه Pinchoff است با این فرض $V_{GD} < V_t$ برقرار بوده و فرض اولیه ما درست بوده است.

اگر ترانزیستور دوم pinch off نباشد آنگاه باید ترانزیستور را در رابطه ناحیه تریودی حل کنیم.

مدار فوق را یک منبع جریان با تقارن آینه‌ای می نویسیم

$$I_D = \beta\left[(V_{GS} - V_t)V_{DS} - \tfrac{1}{2}V_{DS}^2\right]$$

$$V_{DD} = R_D I_D + V_{DS}$$

* با انتخاب مناسب $\frac{W}{L}$ می توانیم در تقارن آینه‌ای جریان یک ترانزیستور را نسبتی از دیگری کنیم.

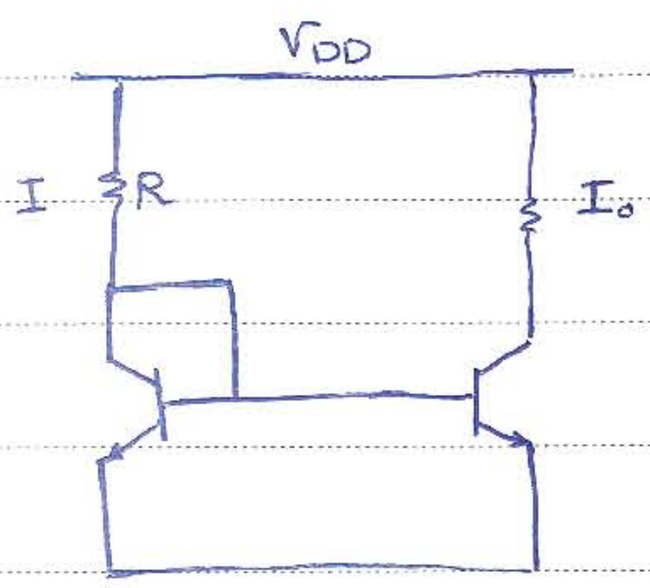
* حتماً از سه نیست منبع جریان قرار دهیم و می توانیم متناوبی قرار دهیم و با حل معادلات زیر جریان را بدست آورده و این همان جریانی است که در ترانزیستور دیگری می بینیم.

$$V_{DD} = R_D I + V_{GS}$$

$$I_D = \tfrac{1}{2}\beta(V_{GS} - V_t)^2$$

PqPCO

www.iran-ieee.com



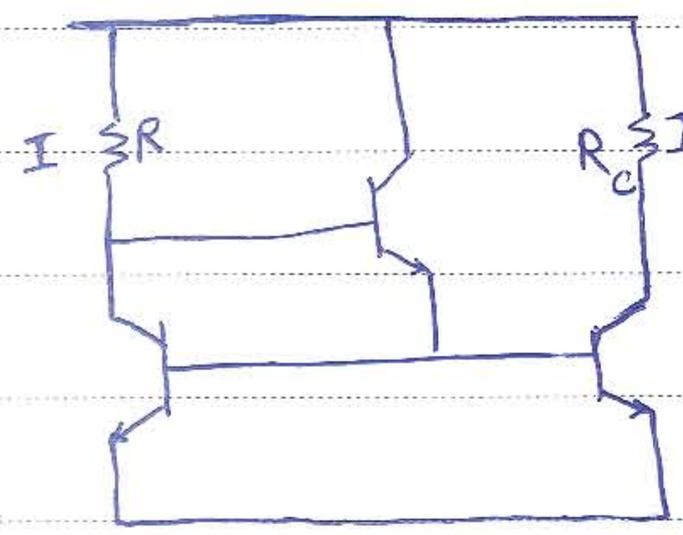
$$I = \frac{V_{CC} - 0.7V}{R}$$

$$I = I_{C1} + 2I_B \qquad 2I_B = \frac{2I_{C1}}{\beta}$$

$$I_o = I_{C1} = I - 2I_B$$

$$I_{C1}\left(1 + \frac{2}{\beta}\right) = I \Rightarrow I_{C1} = I_o = \frac{I}{1 + 2/\beta}$$

همانطور که می‌بینیم I_o وابستگی به β دارد و با تغییر β، I_o تغییر می‌کند.



$$I = I_{C1} + I_{B2}$$

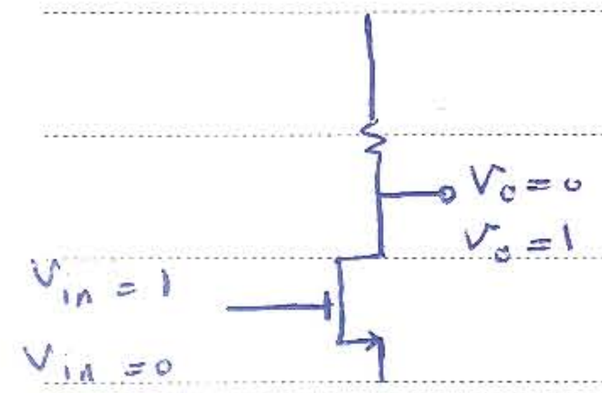
$$I_{B2} = \frac{I_{E2}}{\beta_2} = \frac{I_{B1} + I_{B2}}{\beta_2} = \frac{2I_B}{\beta_2}$$

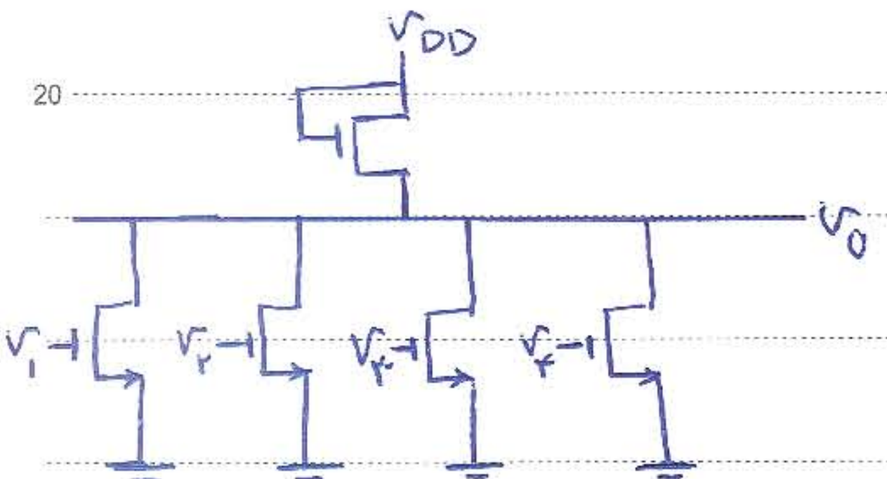
$$\Rightarrow I_C = \frac{I}{1 + \frac{2}{\beta_1 \beta_2}} \Rightarrow I_c = I$$

قابل اغماض

بنابراین حساسیت مدار نسبت به β کاهش یافته است.

ساخت به عنوان Inverter :





شما در صورتی V_o، high است که هر کدام ورودی‌ها Low باشند. منطق متقابل منطق Nor ورودی است.

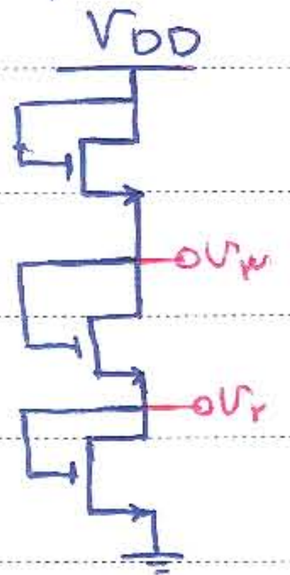
$$V_o = V_1 + V_2 + V_3 + V_4$$

iran-ieee .com

Subject :

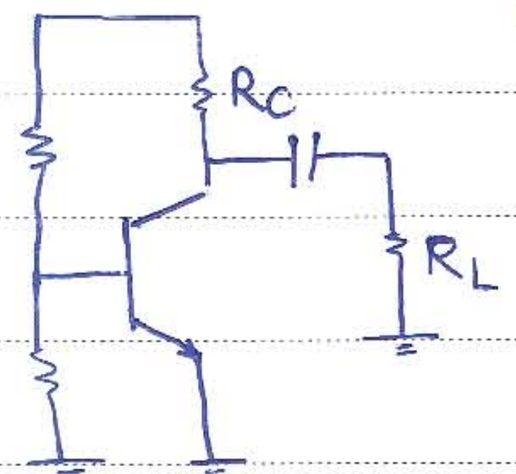
Year . Month . Date . ( )

برای روشن کردن یک ترانزیستور، اتصال V_{BE} روی آن نیازمند بایاس با ترانزیستور هستیم. برای اینکار به‌جای مقاومت از ترانزیستور استفاده می‌کنیم با انتخاب مناسب ابعاد ترانزیستور می‌توانیم V_2 و V_3 را تعیین کنیم.



تقویت کننده‌های قدرت :

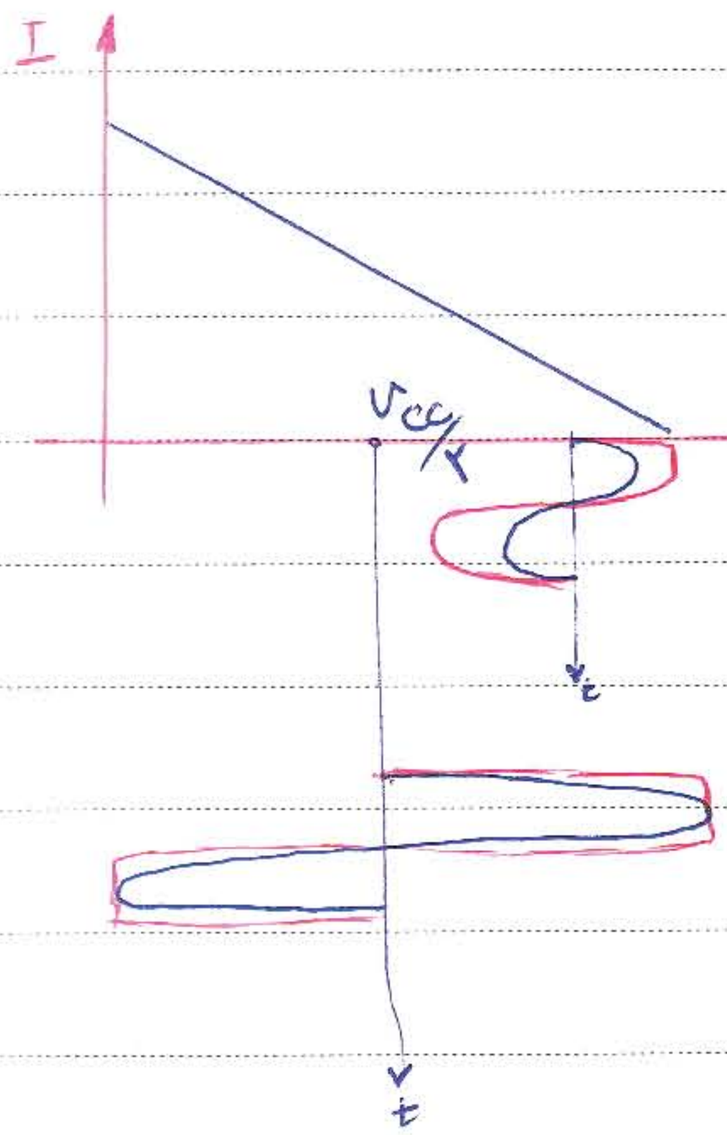
در این تقویت کننده‌ها هدف این است که حداکثر توان را به بار انتقال دهیم



خازن : انتقال جریان ac

R_C : بایاس dc

راندمان در ترانزیستورهای قدرت بسیار مهم است زیرا بخش اعظمی از تلفات در تقویت کننده‌های قدرت ایجاد می‌شود.



$$\eta = \frac{P_L}{P_{cc}}$$

$$P_{L,max} = \frac{1}{2}\left(\frac{V_{cc}}{2}\right)^2 \times \frac{1}{R_L} = \frac{V_{cc}^2}{8}$$

$$P_{cc} = V_{cc} \times \int i_c dt$$

در هر لحظه یک جریان داریم پس جریان به صورت $i_c = \frac{I_{cmax}}{2}(1+\cos\omega t)$

$$\Rightarrow P_{cc} = V_{cc} \times \int \frac{I_{c,max}}{2}(1+\cos\omega t)dt \Rightarrow P_{cc} = V_{cc}\frac{V_{cc}}{2R_C}$$

$$I_{c,max} = \frac{V_{cc}}{R_C + R_L}$$

$$\eta_{max} = 25\%$$

PqPCO

iran-ieee .com

Subject :

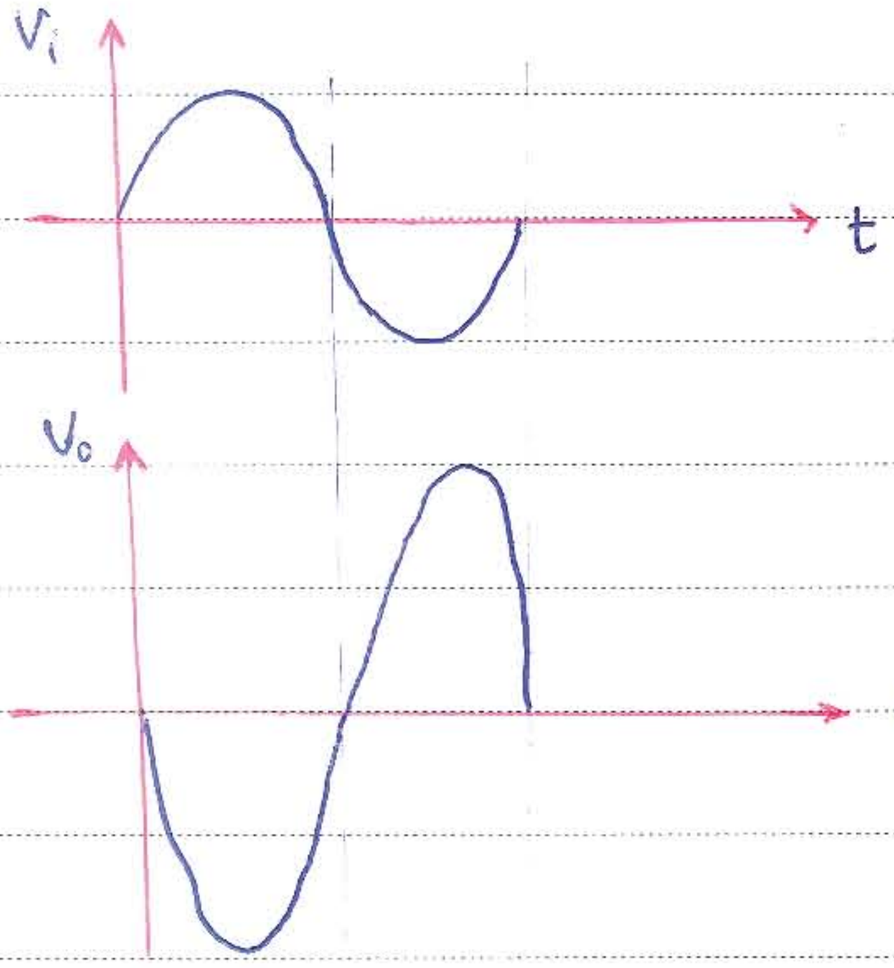
Year . Month . Date . ( )

در اینجا ما جریان عبوری از مقاومت های R_1 و R_2 را حساب نکردیم و همچنین هنگام کار در وسط خط کار نمی توانیم نوسان را تا حد ماکسیمم نشان داده شده ببریم. در عمل راندمان بسیار کمتر از ۲۵٪ می باشد.

FET $\eta = 15\%$

Class A BJT $\eta = 18\%$

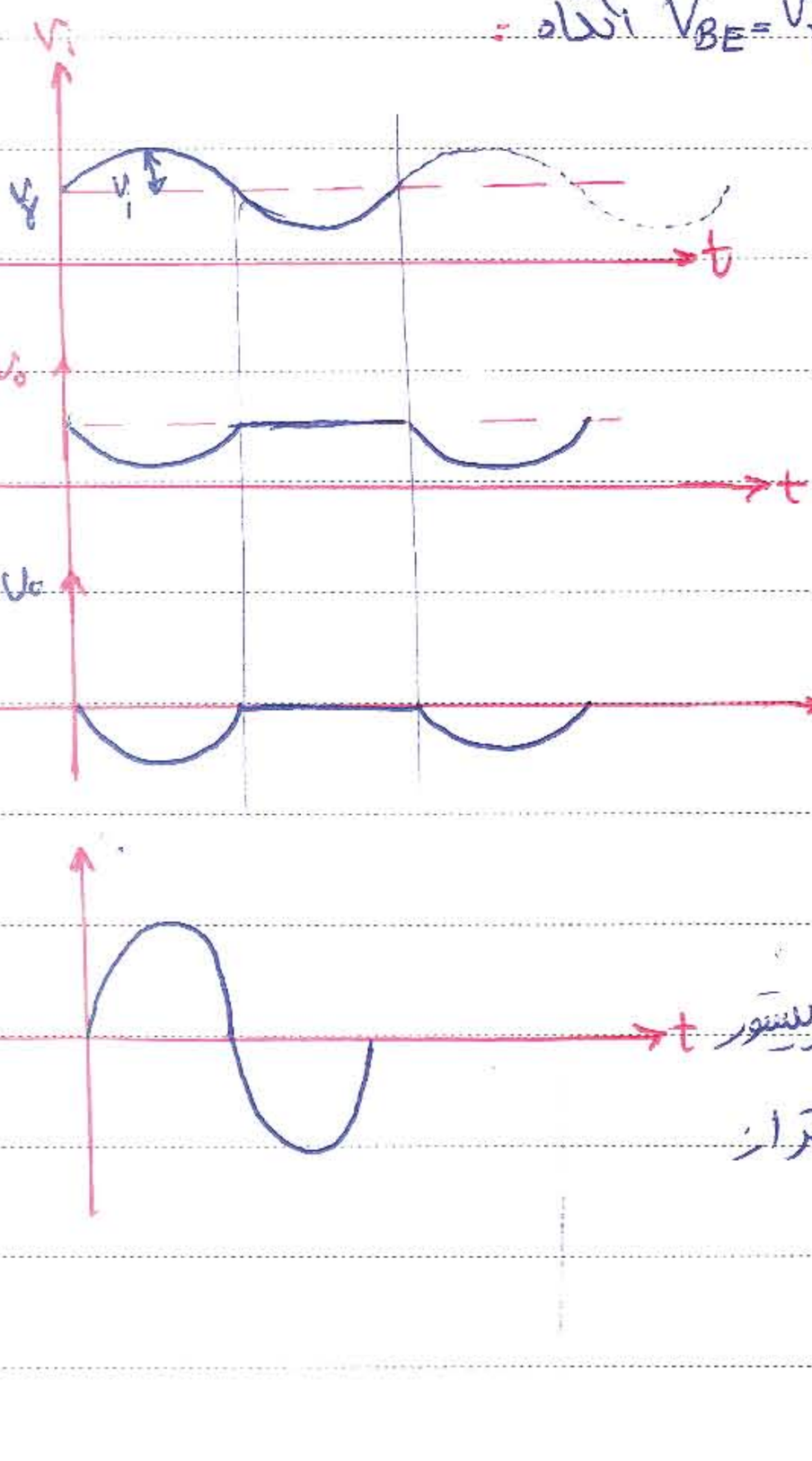
PqPCO
iran-ieee .com



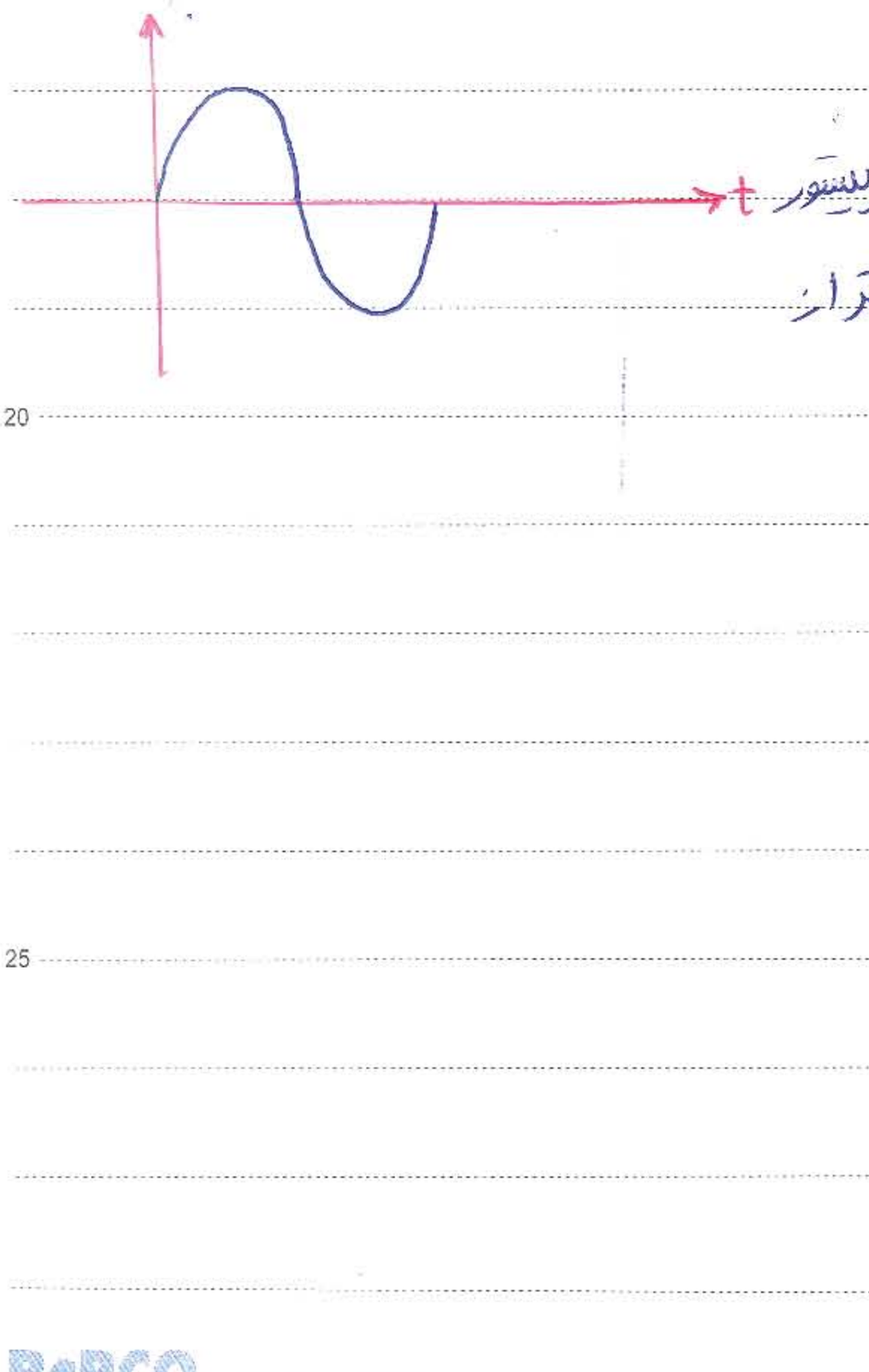
در هنگام زمان‌هایی ورودی تقویت می‌شود
و ترانزیستور هدایت می‌کند

در تقویت‌کننده‌ی کلاس A زاویه‌ هدایت ۲۲۰ است.

* آگر مقاومت‌های دایاس R_1 و R_2 را طوری انتخاب کنیم که $V_{BE}=V_\gamma$ آنگاه :



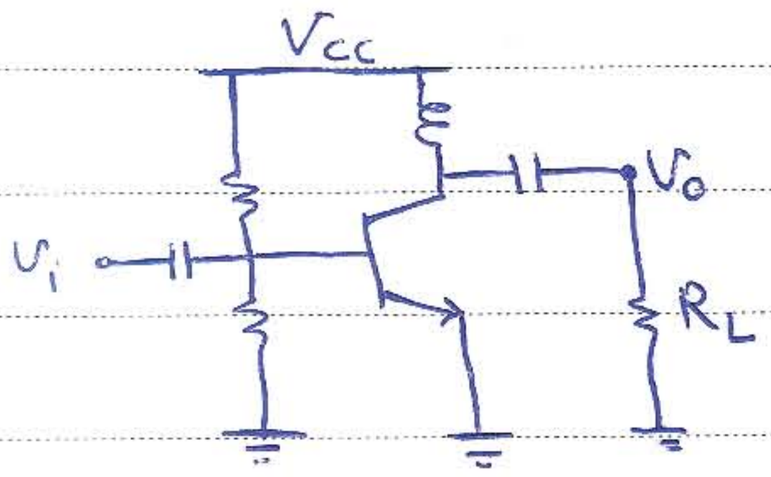
حالت مقابل برای موقعی است که خازن قرار می‌دهیم
در این حالات می‌گیریم زاویه‌ هدایت ۱۸۰ است.



Class C : در این کلاس تا زمانی سیگنال ورودی به V_γ ترانزیستور
خاموش است پس زاویه‌ی هدایت در این حالت کمتر از
۱۸۰ می‌باشد

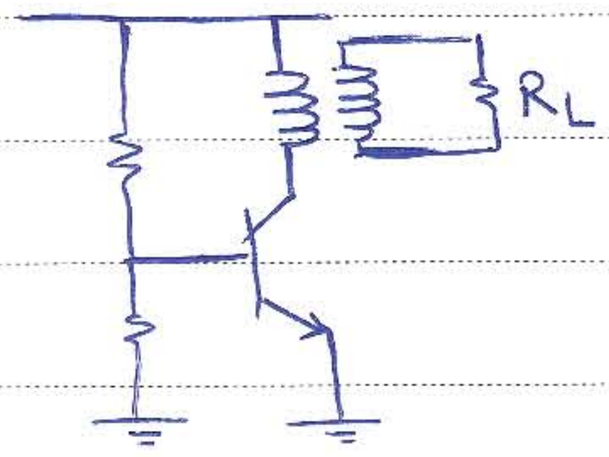
در تقویت کننده کلاس C علیرغم تفاوت خروجی با ورودی می توانیم با قرار دادن یک فیلتر فرکانس های غیر اصلی سری فوریه ی سیگنال را حذف و سیگنالی مشابه ورودی خواهیم داشت.

تقویت کننده با کوپلاژ LC :

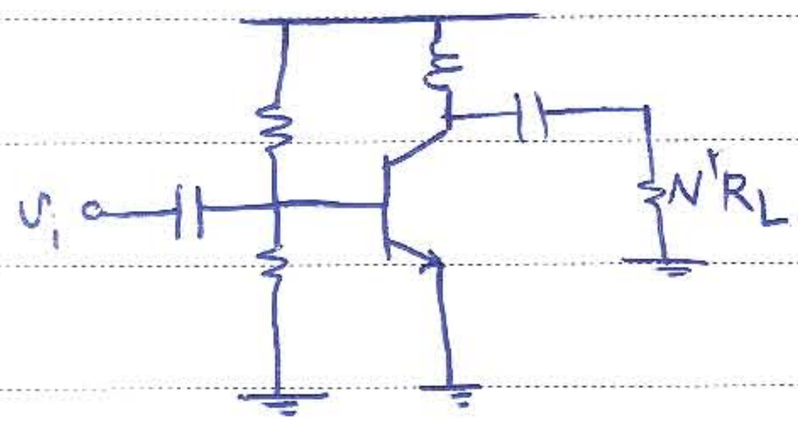


تقویت کننده با کوپلاژ ترانسفورماتور:

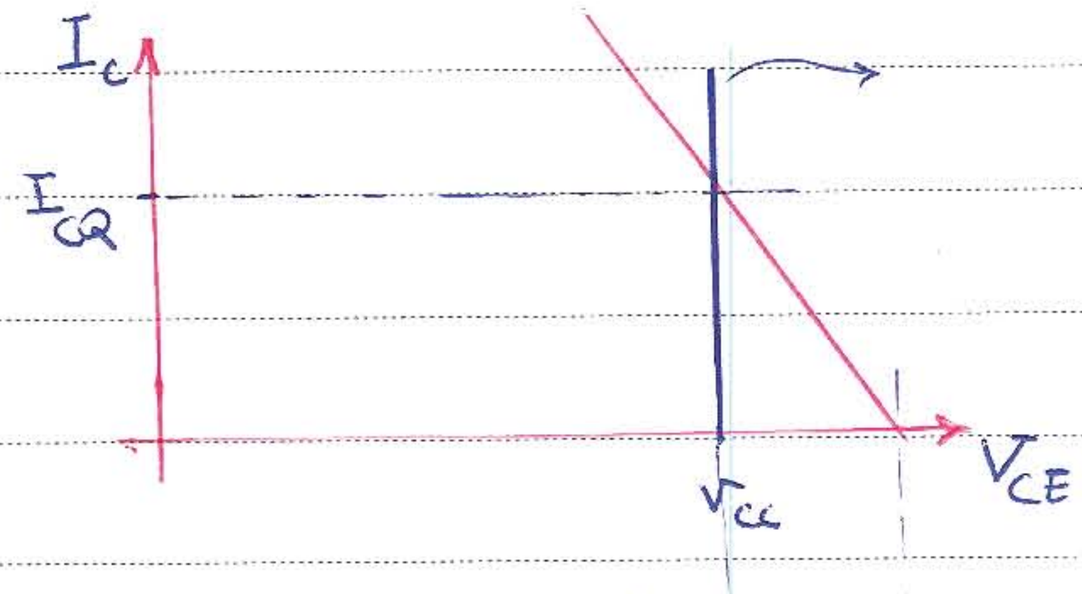
در مدار مقابل می دانیم امپدانس دیده شده از دو سر متصل به ترانزیستور ترانس برابر با a^2R_L می باشد. با انتخاب مناسب تعداد دور می توانیم R_L را با R دلخواه تبدیل کنیم که با تقویت کننده match شود.



برای تحلیل ac می توانیم a^2R_L را در کلکتور گذاشته و مدار را حل کنیم.

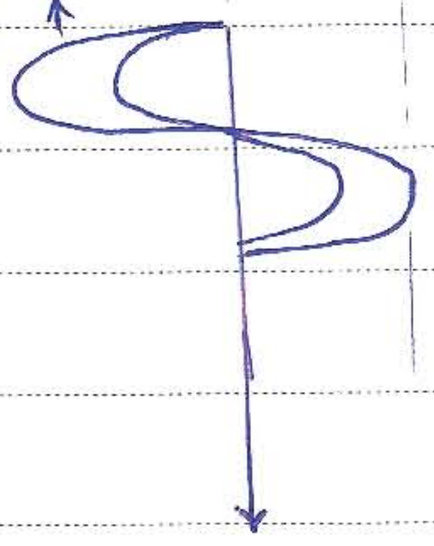


خط بار dc



در حالت ac شیب خط بار برابر با $(R'_L)^{-1}$ می باشد.

ماکسیمم دامنه ای که می توانیم در خروجی داشته باشیم.



www.iran-ieee.com

Subject:

Year. Month. Date. ( )

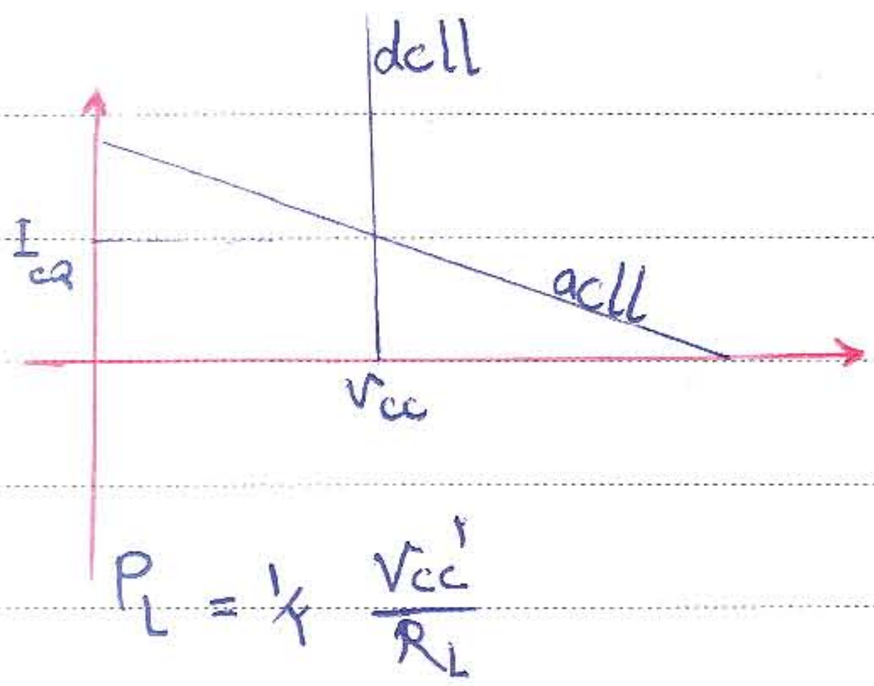
برای اینکه حداکثر دامنه نوسانات متقارن را داشته باشیم باید نقطه کار را تغییر دهیم زیرا شیب خط بار AC به بار وابسته است ولی می توانیم بار را تغییر دهیم حال اگر $I_{CQ} = \frac{V_{cc}}{N^2 R_L}$ قرار دهیم با وسط خط بار رفته و در نتیجه ماکسیمم دامنه نوسانات متقارن را داریم.

$V_{o,max} = V_{cc}$

حداکثر نوسان متقارن ←

$P_L = \frac{1}{2} \frac{V_{omax}^2}{R'_L} = \frac{1}{2} \frac{V_{cc}^2}{R'_L}$ → کل مقاومت دیده شده توسط ترانسفور → ترانسفورماتوری: $R'_L = \left(\frac{N_1}{N_2}\right)^2 R_L$ ، $LC = R_L$

$P_L = \frac{1}{2} \frac{(V_{cc} - V_{sat})^2}{R'_L}$ → V_{sat}



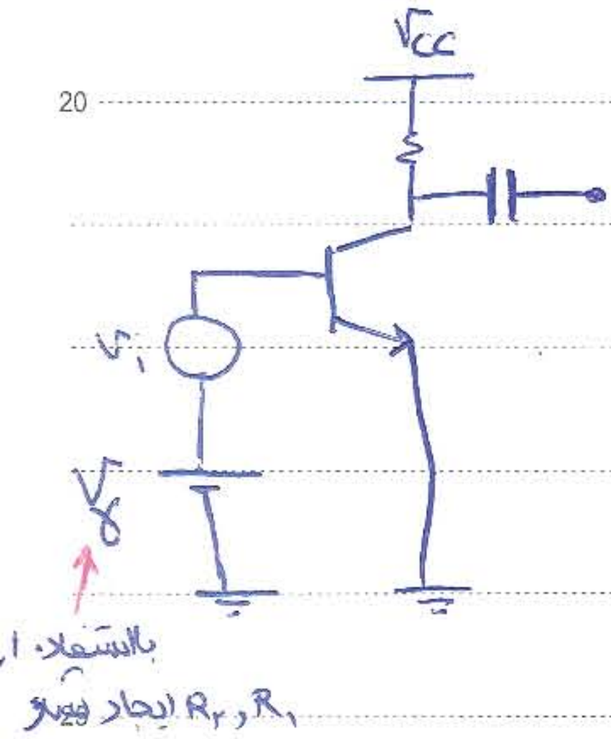
توان مصرفی در مقاومت‌های R_1 و R_2 در مقایسه با توان dc زیر بسیار کم بوده و قابل اغماض می باشد.

$P_L = \frac{1}{2} \frac{V_{cc}^2}{R_L}$

$P_{DC} = \frac{1}{2\pi} \int_0^{2\pi} V_{cc}(I_{CQ} + I_{CQ}\cos\omega t) = \frac{V_{cc}^2}{R_L}$

بنابراین در حالت توان هم دامنه زیاد شده و هم راندمان زیاد شده است.

در مواردی که کیفیت مورد نظر است از تقویت کننده کلاس A یا ترانسفورماتوری استفاده می شود.



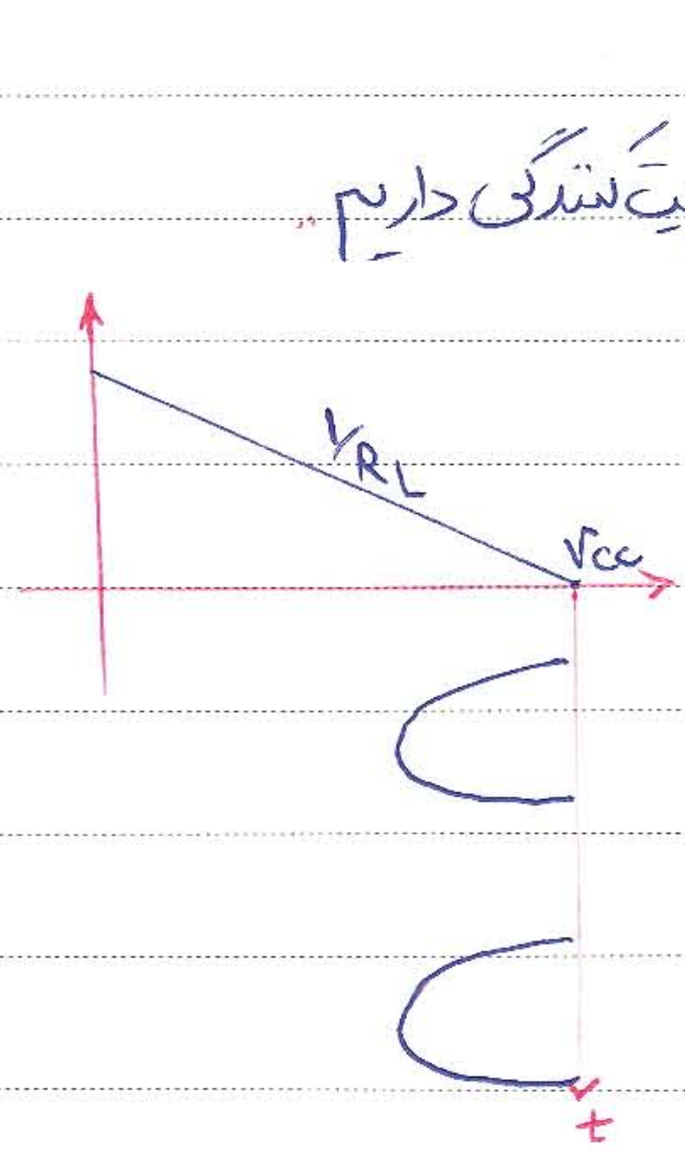
تقویت کننده کلاس B:

در این تقویت کننده فقط در 180° تقویت کنندگی داریم.

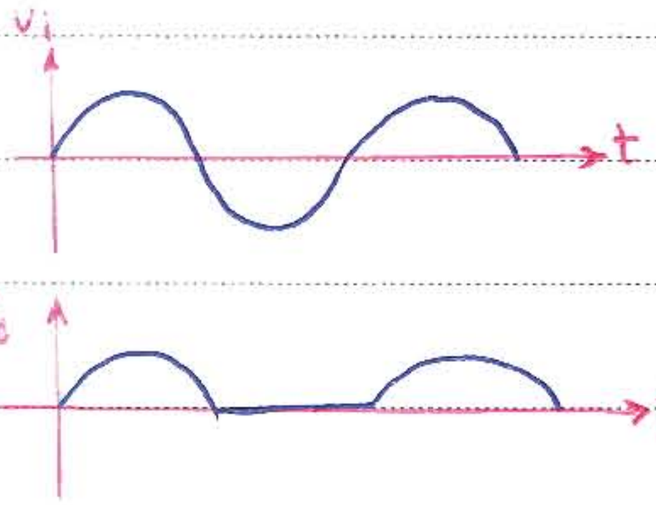
نقطه کار در خود V_{cc} است.

در نصف سیکل ترانزیستور تقویت می کند.

در نصف دیگر قطع است.

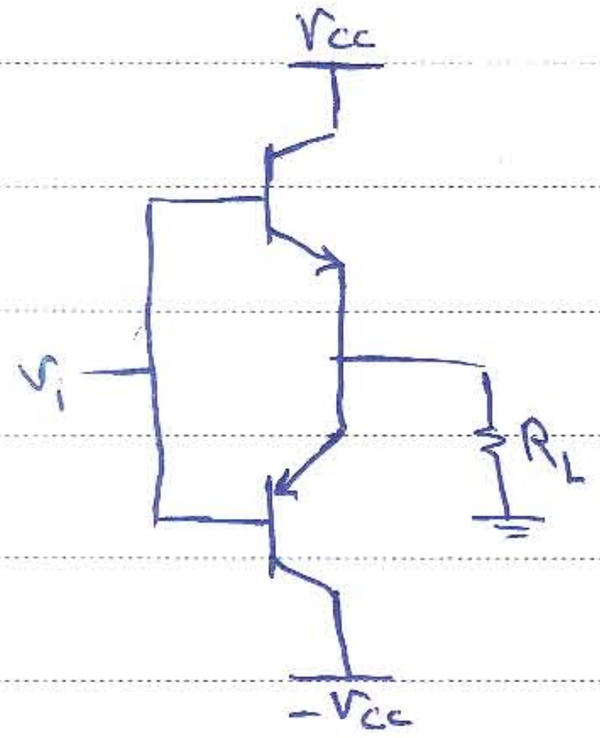


در تقویت‌کننده های کلاس B نصف دیگری را که تقویت نمی شود با یک ترانزیستور دیگر تقویت می کنند.



کلاس B با توجه هر دو نیم سیکل :

تعیین حداکثر راندمان : برای اینکار رابطه کاری گیرنده دامنه سیگنال خروجی تا حد امکان بزرگ شود.

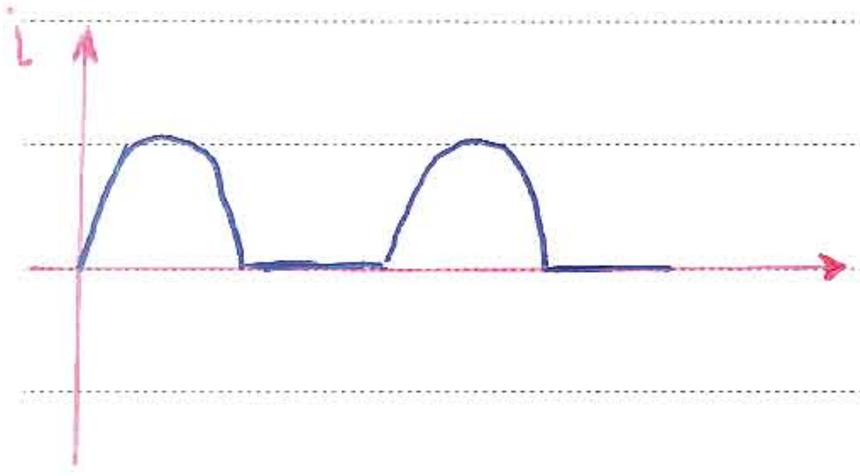


حداکثر ولتاژ خروجی برابر با V_{cc} است.

$$P = \frac{1}{2}\frac{V_L^2}{R_L} = \frac{1}{2}\frac{V_{cc}^2}{R_L}$$

از هر باتری در یک نیم سیکل جریان کشیده می شود.

$$P_{DC} = P_1 + P_2 \xrightarrow{\text{با توجه با تمارن}} 2P_1$$



متوسط نیم موج

$$P_1 = \frac{1}{\pi} i_{cm} V_{cc} = V_{cc}\frac{1}{\pi}\frac{V_{cc}}{R_L} = \frac{1}{\pi}\frac{V_{cc}^2}{R_L}$$

$$\Rightarrow P_{DC} = \frac{2}{\pi}\frac{V_{cc}^2}{R_L}$$

$$\eta = \frac{P_L}{P_{DC}} = \frac{\pi}{4} = 78.5\,\%$$

بنابراین راندمان در ماکسیمم توان خروجی برابر با 78.5 % است.

PAPCO
iran-ieee.com

بنابراین به ازای دامنه‌های ورودی مختلف، تلفات متفاوتی داریم اما نمی‌توانیم بگوییم $P_{tr} = P_{DC} - P_L$ این تلفات در دامنه‌های متفاوت چه ارتباطی با یکدیگر دارند. برای اینکار در یک نقطه کار با دامنه تلفات را حساب و سپس با مشتق‌گیری انتگرم را بدست می‌آوریم و بدین ترتیب نقطه‌ای که در آن حداکثر تلفات را داریم بدست می‌آوریم.

$$P_L = \frac{1}{2}\frac{V_{ce}^2}{R_L} = \frac{1}{2} R_L i_c^2$$

$$P_{DC} = \frac{2}{\pi} V_{cc} i_c$$

$$P_{trs} = \frac{2}{\pi} V_{cc} i_c - \frac{1}{4} R_L i_c^2$$

از رابطه فوق نسبت به i_c مشتق می‌گیریم.

$$\Rightarrow \frac{\partial P_{trs}}{\partial i_c} = \frac{2}{\pi} V_{cc} - R_L i_c = 0 \Rightarrow i_c = \frac{2V_{cc}}{\pi R_L}$$

جریان فوق جریانی است که به ازای آن حداکثر تلفات در ترانزیستورها را داریم.
قبلاً داشتیم که $i_c = \frac{V_{cc}}{R_L}$ اما در اینجا یک ضریب $\frac{2}{\pi}$ داریم.

$$V_{CE} = \frac{2}{\pi} V_{cc}$$

باید ترانزیستورها را با گونه‌ای انتخاب کنیم که در حالتی که حداکثر تلفات در آنها را داریم، آسیبی به آنها وارد نشود.

$$P_{trs} = \left(\frac{2}{\pi}\right)^2 \frac{V_{cc}^2}{R_L} - \frac{1}{2} R_L \left(\frac{2}{\pi}\right)^2 \frac{V_{cc}^2}{R_L} = \frac{2}{\pi^2} \frac{V_{cc}^2}{R_L}$$

} →

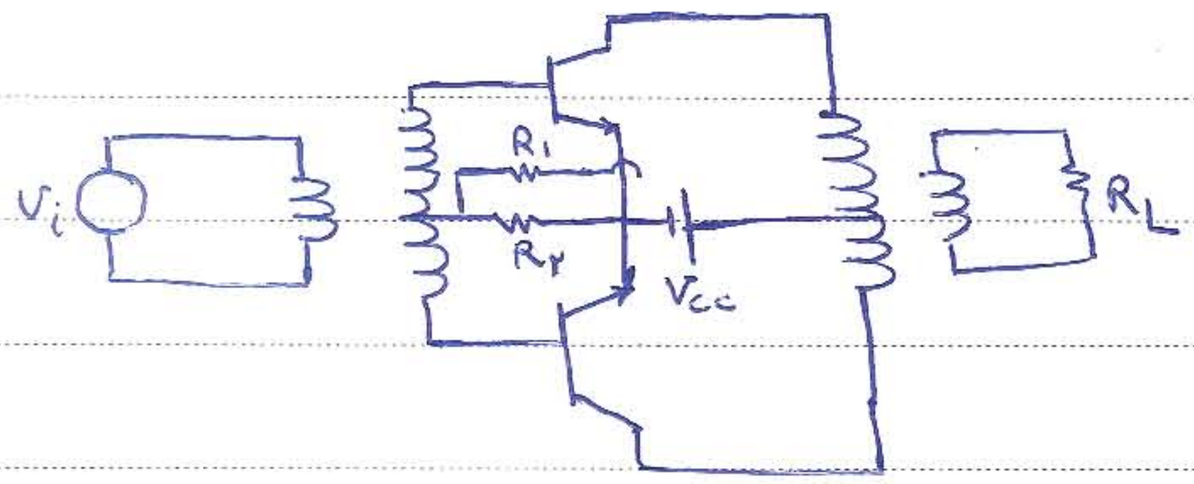
و

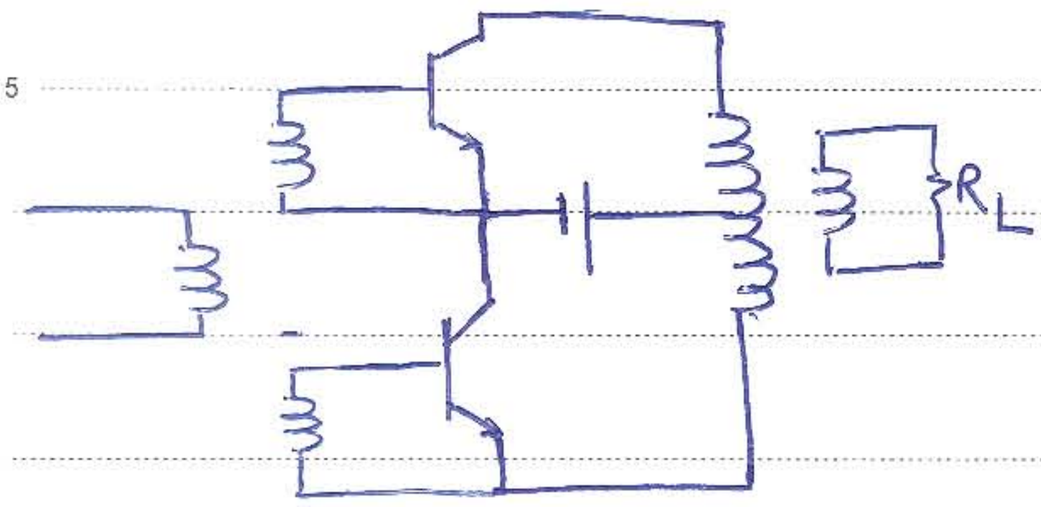
$$P_{DC} = \frac{4}{\pi^2} \frac{V_{cc}^2}{R_L}$$

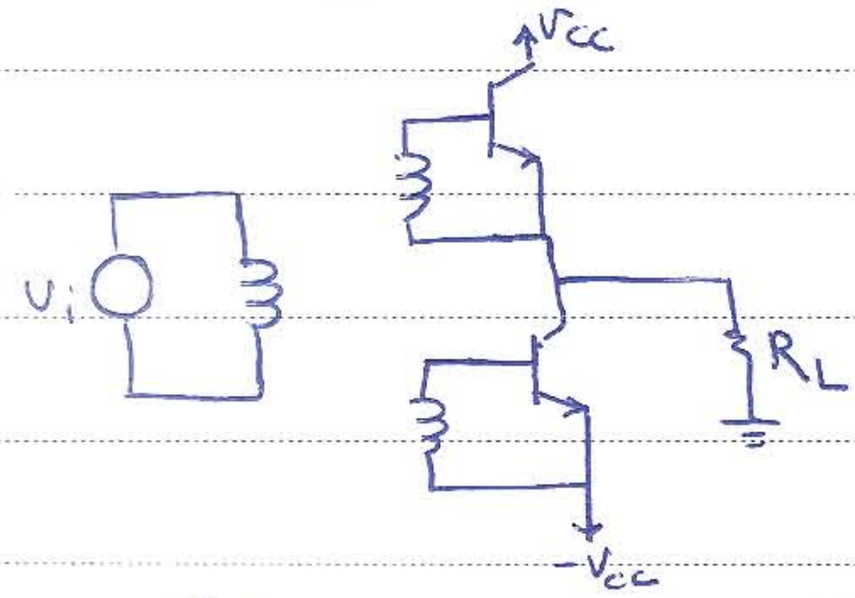
$$P_L = \frac{1}{4} R_L \frac{4V_{cc}^2}{}$$

بنابراین اگر بخواهیم ۱۰ وات را به بار تحویل دهیم باید ترانزیستورها هرکدام ۲۷ را بتوانند تحمل کنند.
اما در کلاس A با دو کولار مورد بحث اگر بخواهیم ۱۰ وات به بار بدهیم باید از ترانزیستور ۲۰ واتی استفاده کنیم زیرا می‌دانیم همواره ۲۰ وات از باتری مصرف می‌شود و اگر ۱۰ نداشته باشیم آنگاه کل ۲۰ وات روی ترانزیستور می‌افتد.

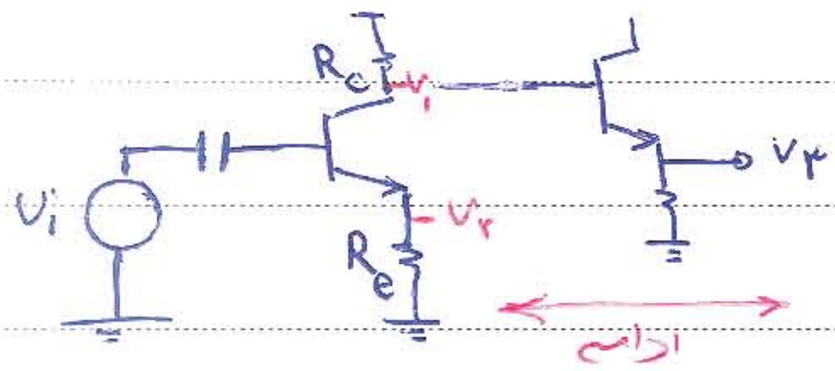
مدار مقابل اعوجاج موجود در صفر تقویت کننده کلاس B را کم می کند

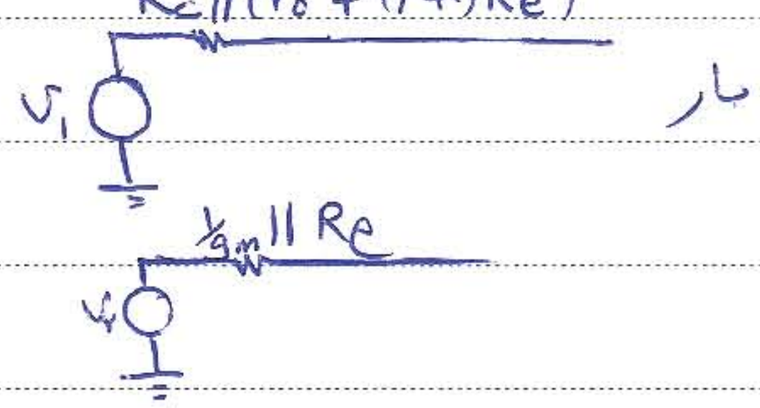






مدارهای هستند ما ترانس های بالاکه در نتیجه سیگنال ورودی با ما سی دهد کا کی Phase Spliter هم فاز با ورودی و دیگری با اختلاف فاز 180° نسبت به ورودی است. یکی دیگر از مدارهای که می تواند این کار را برای ما انجام دهد مدار مقابل است و در حالتی که $R_c = R_e$ است این در ولتاژ علاوه بر اینکه اختلاف فاز 180° دارند هم دامنه هستند.





مشکل مقاومت خروجی است که در دو حالت متفاوت است. پس تنها جایی مناسب است که مقاومت بار بینهایت باشد یعنی متصل به یک MOS شود.

مدار ادامه دار مشکل امپدانس خروجی متفاوت را نیز حل کرده است.

بیشترین دما را در مرز بین بیس و کلکتور داریم زیرا بیشترین ولتاژ و بیشترین جریان را تحمل می کند

$$P_{JCB} = I_c V_{cc}$$

$$P_{JEB} = I_E V_{BE}$$

iran-ieee.com

برای دفع این گرما از رادیاتور استفاده می‌شود و یا آن را به صورت قابلمه مانندی می‌سازند. در بعضی موارد فن قرار می‌دهند. در تقویت‌کننده‌های خیلی بزرگ از لوله کشی آب یا روغن استفاده می‌شود. باید بگذاریم دما از حد مجاز در ترانزیستور بیشتر نشود.

در این مواد یک مقاومت حرارتی تعریف می‌کنند. مثلاً می‌گویند $\theta = 100^{\circ}\frac{C}{W}$ است یعنی به ازای هر وات 100° دمای ترانزیستور بالا می‌رود.

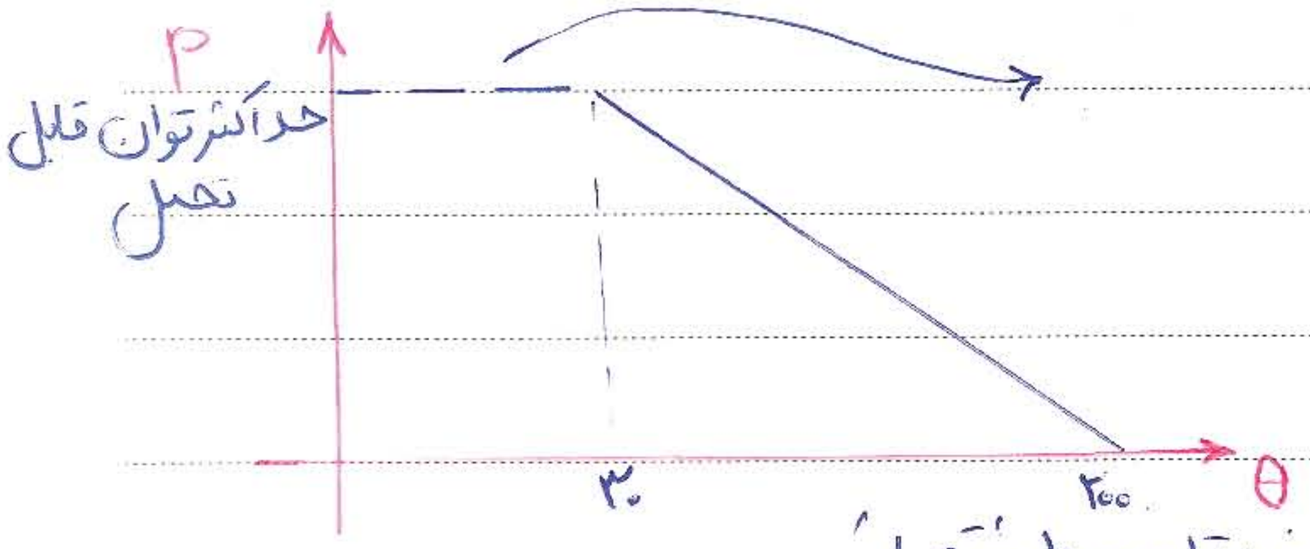
$$\theta = \frac{\Delta T}{P} \rightarrow P = \frac{\Delta T}{\theta}$$

میزان توان قابل تحمل ترانزیستور در مکان‌های مختلف متفاوت است، بسته به دمای محیط ترانزیستور توان‌های مختلف را می‌تواند تحمل کند.

$$\left.\begin{aligned} \theta_1 &= \theta_{JC} + \theta_{CA} \\ \theta_2 &= \theta_{JC} + \theta_{CH} + \theta_{HA} \end{aligned}\right\} \quad \theta_1 \gg \theta_2$$

زیرا در حالت دوم Heat Sink گذاشته‌ایم.

* در دمای کمتر از دمای محیط باز هم دما را همان دمای محیط در نظر می‌گیریم.



بنابراین در دمای ۲۰۰ هیچ تلفاتی روی ترانزیستور نمی‌توانیم داشته باشیم.

پس در یک ترانزیستور دوقطبی وقتی دما در دمای 100° کار کند نمی‌توان توان تلفاتی $2\,W$ داشت.

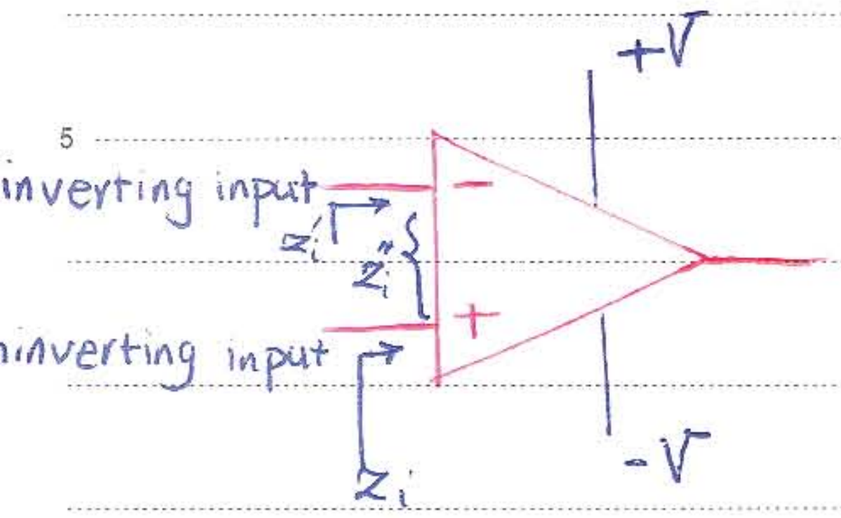
PdPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )

Operational Amplifier (Op-Amp)

این تقویت کننده ها یکسری عملیات ریاضی را انجام می دهند به همین دلیل به آنها تقویت کننده های عملیاتی می گویند.

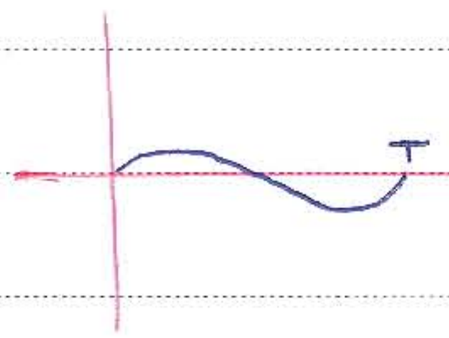


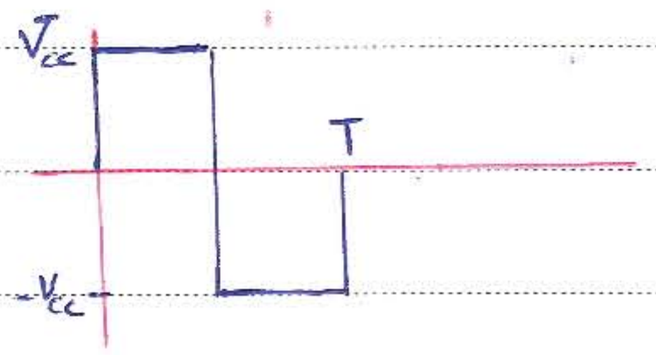
- خروجی با ورودی 180 درجه اختلاف فاز دارد.
+ خروجی با ورودی هم فاز است.

$A_{V,\underbrace{open\ loop}_{\text{بدون فیدبک}}} = \infty$

Z_i (از هر ورودی) $= \infty \longrightarrow$ برای طراحی از ترانزیستور MOS استفاده می شود

$V_{i_{+-}} = 0$





در اسپایع همواره حالت فوق پیش می آید پس برای اینکه خروجی اسپاع نشود باید $V_i = 0$

$Z_o = 0$

$V_{offset,input} = 0$

$V_{offset,output} = ?$

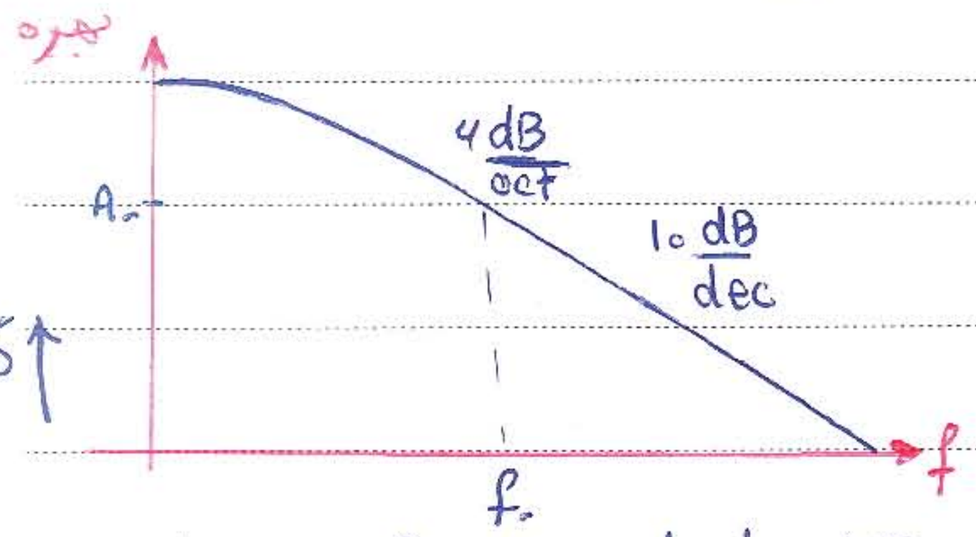
اگر دو ورودی را باهم وصل کنیم مقداری که خروجی نشان می دهد را $V_{offset,output}$ می گوییم.

$V_{offset,input} = \frac{V_{offset,output}}{\text{بهره ی واقعی}}$

PqPCO
iran-ieee.com

$V_{offset,output}$ پارامتری است که در تعیین ایرادات آپ امپ ها بسیار مفید است. هرچه این ولتاژ کمتر باشد آنگاه کیفیت آپ امپ زیادتر می‌شود.

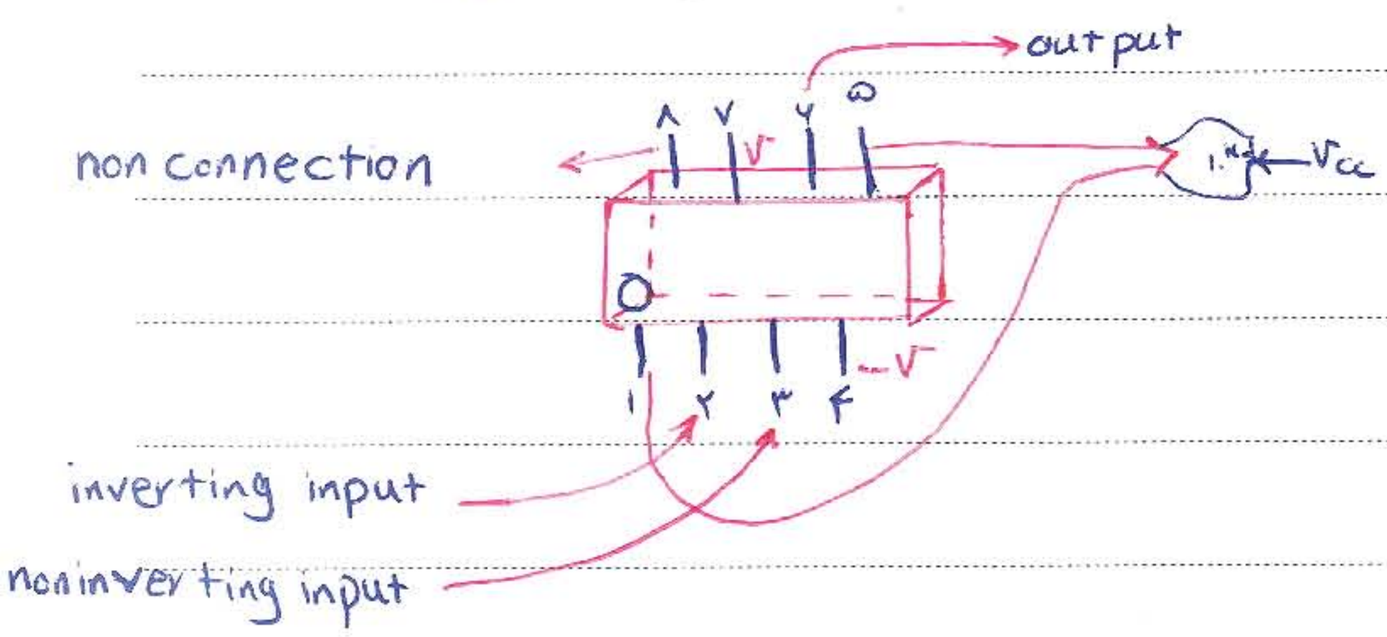
یکی از آپ امپ های متداول op-amp ۷۴۱ است. تفاوت قیمتی نیز وجود دارد که به‌علت متفاوت بودن بهره‌ی واقعی است.



$GBP = f_0 A_0 = f_t = cte$

باندپهنای آپ امپ به‌مراتب کمتر از ترانزیستور است. زیرا در آپ امپ مقدار بسیار زیادی ترانزیستور وجود دارد.

علت‌گیرتفاوت قیمت‌ها نیز همین f_t است.

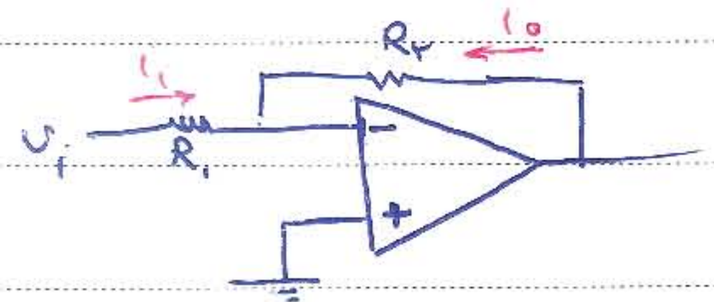


پایه‌های کم‌بسته‌ی آپ است. با تغییر V_{cc} آپ تغییر می‌کند و در یک ما این اتفاق حداقل می‌شود. هنگام کار باید این دو پایه درساختار مناسب قرار گیرند.

پایاس $V = \pm 5 \rightarrow \pm 15$

دیاگرام‌ها معمولاً تغذیه را نمی‌گذارند. یعنی فرض می‌شود که تغذیه شده باشد.

دو پایه آپ امپ اتصال کوتاه مجازی هستند یعنی ولتاژ صفر هست اما امپدانس بی‌نهایت است.



اصول مورد استفاده:
$Z_i = \infty$
$Z_o = 0$
$A_V = \infty$

امپدانس ورودی $= \frac{V_i}{i_i} = R_1$

امپدانس خروجی $= 0 \| R_2 = 0$

$i_i = \frac{V_i}{R_1}$

$V_o = i_o R_2$

امپدانس ورودی آپ امپ بی‌نهایت است. $\Rightarrow i_1 + i_0 = 0 \Rightarrow i_0 = -i_1$

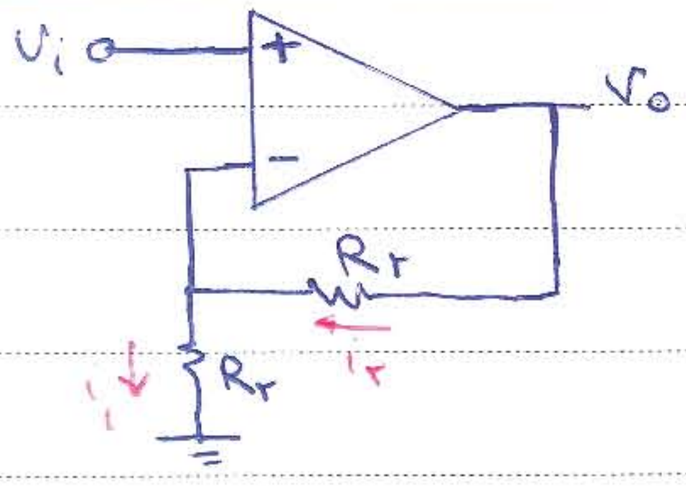
$\Rightarrow V_o = -\frac{R_2}{R_1} V_i$

بهره ولتاژ

تقویت‌کننده بهره‌ی منفی دارد زیرا ورودی به سر − وصل شده است.

PqPCO
iran-ieee.com

* در همه‌ی مدارها سیگنال به پایه‌ی منفی وصل می‌شود.

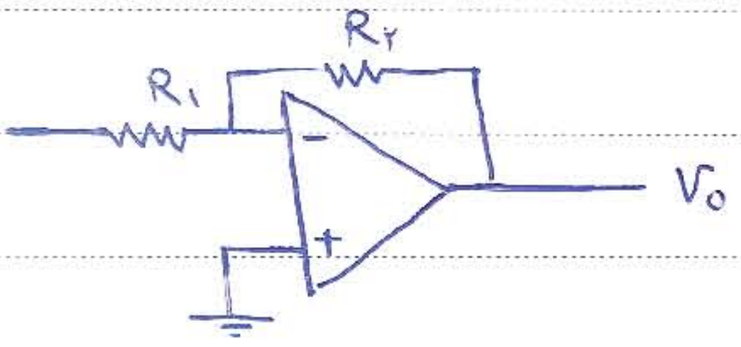


$$\left.\begin{array}{l} i_1 = \dfrac{V_i}{R_1} \\ i_2 = i_1 \\ V_o = R_2 i_2 + R_1 i_1 \end{array}\right\} \Rightarrow V_o = (R_2 + R_1) i_1 \left.\begin{array}{l} \\ \\ \\ V_i = R_1 i_1 \end{array}\right\} \Rightarrow \text{بهره} = 1 + \frac{R_2}{R_1}$$

اگر $\frac{R_2}{R_1} \gg 1$ باشد آنگاه بهره در اینجا نیز $\frac{R_2}{R_1}$ می‌شود.

www.iran-ieee.com

می‌خواهیم تقویت‌کننده‌ای با بهره‌ی ۵۰- و امپدانس ورودی $1\ K\Omega$ تقویت‌کنیم برای اینکار از ساختار زیر استفاده می‌کنیم.

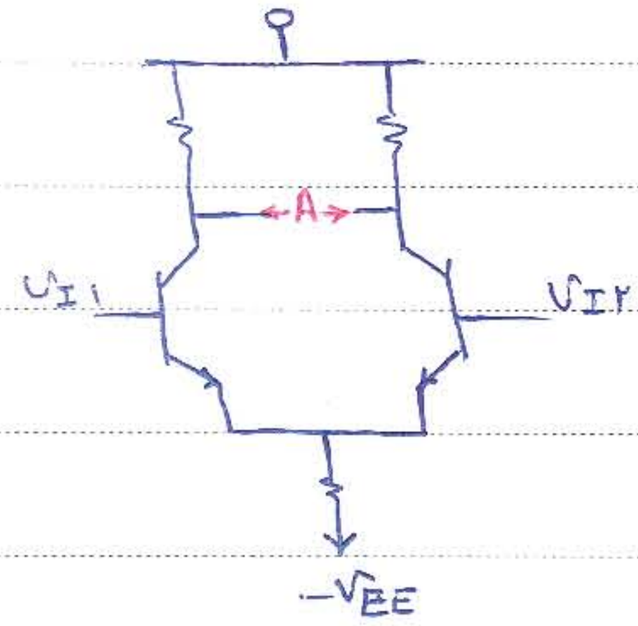


$$i_i = \frac{V_i}{R_1} \Rightarrow R_1 = \frac{V_i}{i_i} = 1\ K\Omega$$

$$A_v = -\frac{R_2}{R_1} = -50 \Rightarrow R_2 = 50\ K\Omega$$

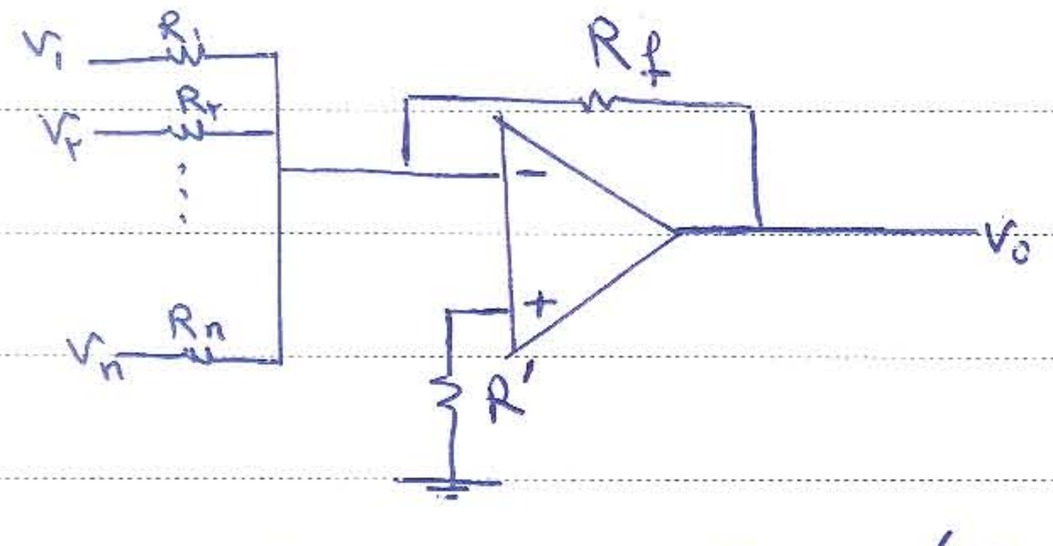
علت اهمیت آپ‌امپ:

۱) عدم تقارن مدارهای داخلی آپ امپ، مثلاً ساختاری مشابه مقابل باید در A اختلاف پتانسیلی نباشد اما با دلیل عدم تقارن مقداری ولتاژ ایجاد می‌شود.



۲) مشابه‌نبودن مدارها از لحاظ جریان بیس، یعنی همان جریان اندک ورودی از پایه‌های آپ امپ برابر نبوده و اشتباه ایجاد می‌کند.

برای رفع این مشکل مقاومت $R_3 = R_1 || R_2$ را در پایه‌ی مثبت قرار می‌دهیم زیرا در پایه‌ی منفی جریان است از دو طریق R_1 و R_2 عبور می‌کند در پایه‌ی مثبت این جریان از طریق مقاومت معادل یعنی R_3 عبور می‌کند. اگر به طور سری با R_3 یک خازن قرار دهیم آنگاه چون خازن جریان dc از خود عبور نمی‌دهد، پس $R_3 = R_1$



$$i_o = -(i_1 + i_2 + \dots + i_n) \Rightarrow \frac{V_o}{R_f} = -\left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n}\right) \overset{R_1=R_f}{\Rightarrow} V_o = -(V_1 + V_2 + \dots + V_n)$$ جمع

$$R_1 = R_2 = \dots = nR_f \Rightarrow V_o = -\frac{V_1 + V_2 + \dots + V_n}{n}$$ معدل‌گیری ، $R' = R_1 || R_2 || \dots || R_f$

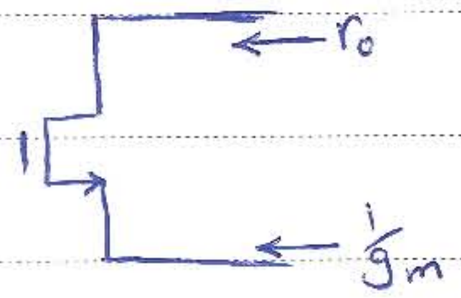
PAPCO
www.iran-ieee.com

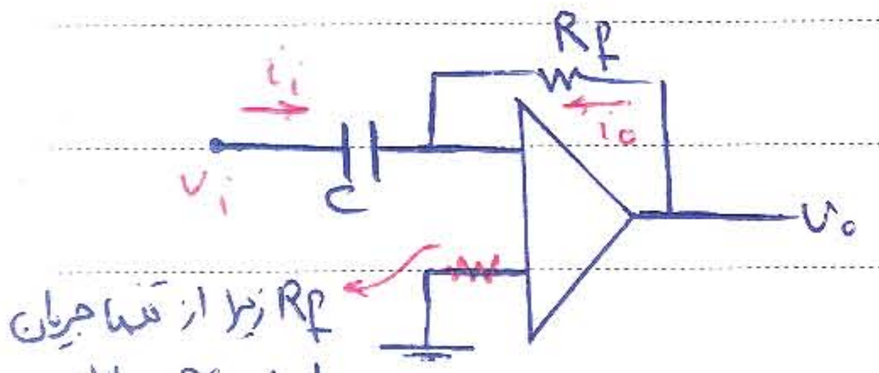
Subject :

Year. Month. Date. ( )

$\frac{1}{g_m}$

$i_d = g_m v_{gs} = g_m v_{ds} \Rightarrow \frac{v_{ds}}{i_d} = \frac{1}{g_m}$





$i_i = C\frac{dv_i}{dt}$

$i_o = -i_i = -C\frac{dv_i}{dt} = \frac{v_o}{R_f} \Rightarrow v_o = -RC\frac{dv_i}{dt}$

$v_o = -RC\frac{dv_i}{dt}$, $RC = 1$ $\Rightarrow v_o = -\frac{dv_i}{dt}$ مشتق‌گیری

به‌طور مثال: $v_i = a\cos\omega_0 t$

$v_o = a\omega_0 \sin\omega_0 t \xrightarrow{\text{RC ضرب}} v_o = a\omega_0 RC \sin\omega_0 t$

نویز در همه‌جا وجود دارد. یعنی حتماً همراه با ورودی نویز نیز خواهیم داشت که دارای دامنه‌ی کم ولی انواع مختلف فرکانس‌ها هستند. هنگامی که از آن‌ها مشتق گرفته می‌شود داریم:

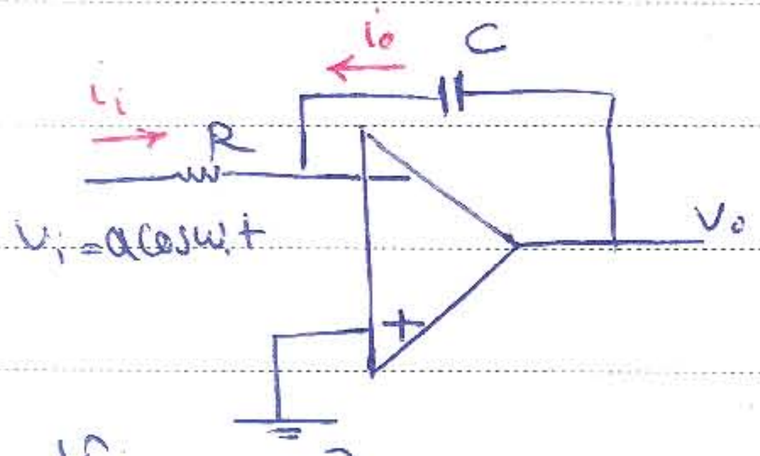
فرکانس بسیار بزرگ است، چون دامنه در فرکانس ضرب می‌شود دامنان

$v_o = a\omega_0 RC \sin\omega_0 t + v_n \omega_n RC \sin\omega_n t$ دارد دامنه نویز از دامنه‌ی سیگنال اصلی نیز خیلی بزرگ‌تر شود

برای اصلاح این مشکل اگر یک R_1 با ورودی سری کنیم با این شرط که $R \ll \frac{1}{C\omega_n}$ باشد در این صورت در فرکانس ω_0، مقاومت قابل صرف نظر در مقابل خازن است و مدار همان مشتق‌گیر است $v_o = aRC\omega_0 \sin\omega_0 t$ اما ω_n خیلی بزرگ‌تر از ω_0 است یعنی برای فرکانس‌های بزرگ $\frac{1}{C\omega_n}$ خیلی کوچک‌تر از R شده و می‌توانیم از آن صرف نظر کنیم و یک تقویت‌کننده‌ی Inverting خواهیم داشت.

$v_o = aRC\omega_0 \sin\omega_0 t - \frac{R}{R_1} v_n \cos\omega_n t$

iran-ieee.com



$i_i = \frac{v_i}{R}$

$v_o = \frac{1}{C}\int i_o dt$

$\Rightarrow v_o = -\frac{1}{RC}\int v_i dt$ (انتگرال گیر)

اگر RC را بگیریم آنگاه هم انتگرال گیری و هم تقویت کنندگی خواهیم داشت.

$v_i = a\cos\omega_0 t \Rightarrow v_o = -\frac{a}{cR\omega_0}\sin\omega_0 t$

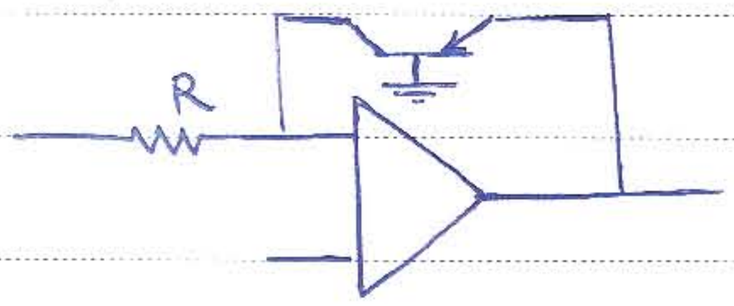
$v_o = -\frac{a}{cR\omega_0}\sin\omega_0 t - \frac{v_n}{cR\omega_n}\sin\omega_n t$

پس v_o با فرکانس کاری نسبت عکس دارد.

همانطور که گفتیم حتماً نویز همراه سیگنال است. در اینجا برعکس مشتقگیر نویزهای فرکانس بالا حذف می شوند ولی فرکانس های صفر تقویت می شوند و بازیز خروجی در نویز غرق می شود.

برای رفع یک مشکل یک مقاومت را با خازن موازی می کنیم. R' را به گونه ای انتخاب می کنیم که در فرکانس اصلی امپدانس خازن کوچکتر از مقاومت باشد تا خازن در آن فرکانس غالب باشد و در فرکانس های پایین امپدانس خازن زیاد شده و عنصر غالب R' می شود، خواهیم داشت:

$v_o = \frac{a}{RC\omega_0}\sin\omega_0 t - \frac{R'}{R}v_n\cos\omega_n t$

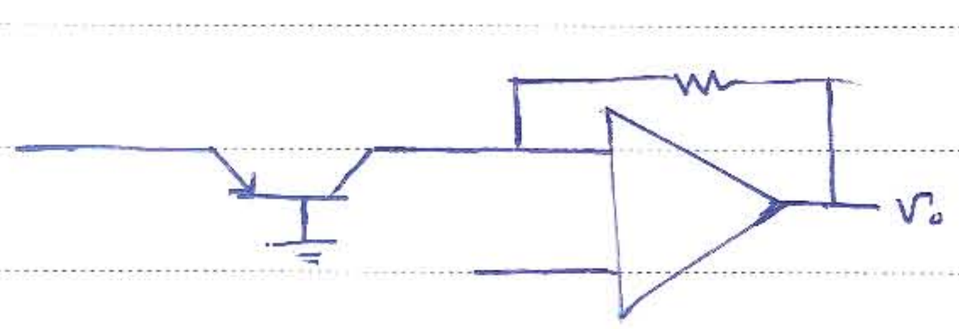


$\frac{v_i}{R} = -I_0 e^{\frac{v_o}{v_T}}$

$\Rightarrow \log\frac{v_i}{R} = \log I_0 + \frac{v_o}{v_T}\log e$

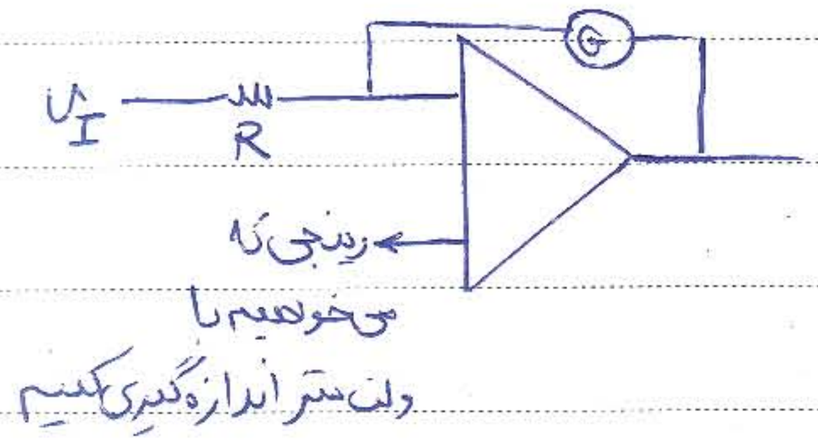
دیفرانسیل گیر

$\Rightarrow$



www.iran-ieee.com

$$R = \frac{۲۵۰^{\Omega}}{۳۳\mu A}$$



حال به ازای رنج های ورودی متفاوت انحراف متناسبی خواهیم داشت.

از آپ امپ به عنوان منبع جریان نیز می توان استفاده کرد. اگر کاری کنیم که جریان I از بایاس منفی وارد شود مستقل از مقدار مقاومت جریان مقادیر می که در ساخته ی نیز یک است همان I است.

تا اینجا در همه موارد آپ امپ را ایده آل گرفته ایم. اما اگر یکی از بایاس های آپ امپ با بایاس دیگر اختلاف اندکی داشته باشد با توجه به بهره ی بایاسی که ولتاژ آن بزرگتر است، خروجی به مثبت یا منفی باتری می چسبد. اما اگر این اختلاف به گونه ای باشد که خروجی به یکی از منابع نچسبد، داریم:

$$V_o = A_d(V_1 - V_2) + A_c\left(\frac{V_1 + V_2}{2}\right)$$

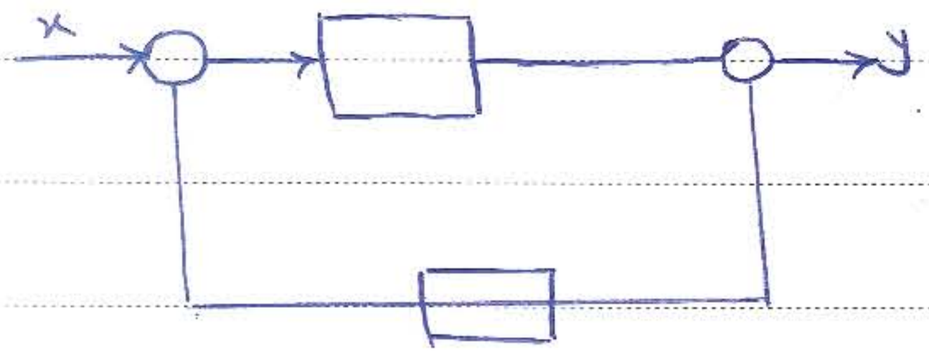
$V_1 = V_2 = 1\,mV \qquad A_c = V_o\,(mV)$

$V_1 = -V_2 = \frac{1}{2}\,mV \qquad A_d = V_o\,(mV)$

$$CMRR = \frac{A_d}{A_c}$$

iran-ieee.com

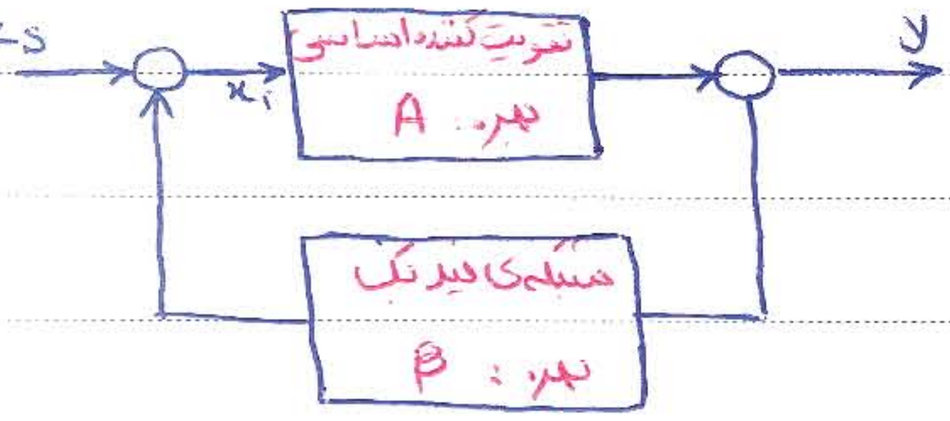
بیدبک :



اگر بیدبک با ورودی جمع شود ← بیدبک مثبت ← اسیلاتور

اگر بیدبک از ورودی کم شود ← بیدبک منفی ← اکثر مدارهای بیدبک دار از این نوع اند.

انواع بیدبک : بیدبک ولتاژ یا جریان باشد، سپس به صورت جریان یا ولتاژ جمع شود.



کل خروجی را گرفته و در شبکه‌ی بیدبک بخشی از آن را جدا کرده و با ورودی جمع می‌کنیم

$$A x_i = (x_s - \beta y)A = y \Rightarrow y(1+\beta A) = A x_s \Rightarrow \frac{y}{x_s} = \frac{A}{1+\beta A} = A_f$$

منفی

بنابراین با بیدبک بهره را کم کردیم.

در بیدبک مثبت عبارت فوق به صورت $\frac{A}{1-\beta A}$ می‌شود در این حالت اگر ورودی تغییرات اندکی داشته باشد خروجی تغییرات زیادی می‌کند و در بعضی موارد خروجی ناپایدار می‌گردد. یعنی با فرض $A=100$ با تغییرات، با فرض تغییرات β خروجی دارای بهره‌ی در محدوده ۱۰۰ ناپیمایت می‌گردد.

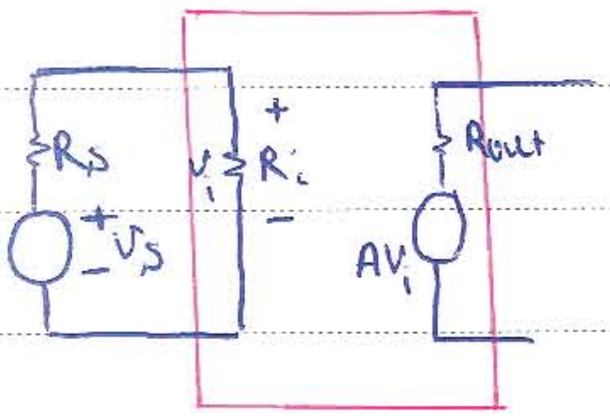
- فرض کنیم در مداری βی ترانزیستور دارای تغییرات زیادی باشد. در این صورت اگر ما پارامترها را طوری انتخاب کنیم که $\beta A \gg 1$ باشد آنگاه $A_f \simeq \frac{1}{\beta}$ خواهد شد که گفتیم β شبکه‌ی بیدبک مقدار ثابتی بود، در نتیجه A_f نیز تقریباً ثابت و پایدار خواهد بود.

- بیدبک اگرچه بهره را کم می‌کند اما مدار را کاملاً پایدار می‌کند. با بیدبک امپدانس ورودی مدار را می‌توان تغییر داد.

www.iran-ieee.com

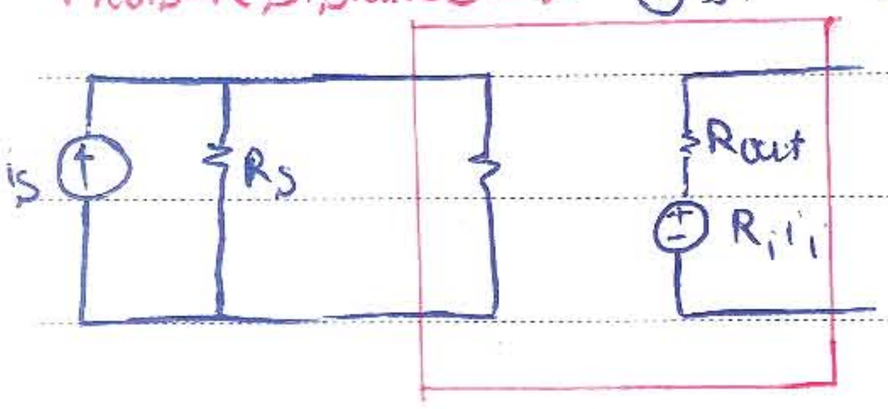
Subject:

Year. Month. Date. ( )



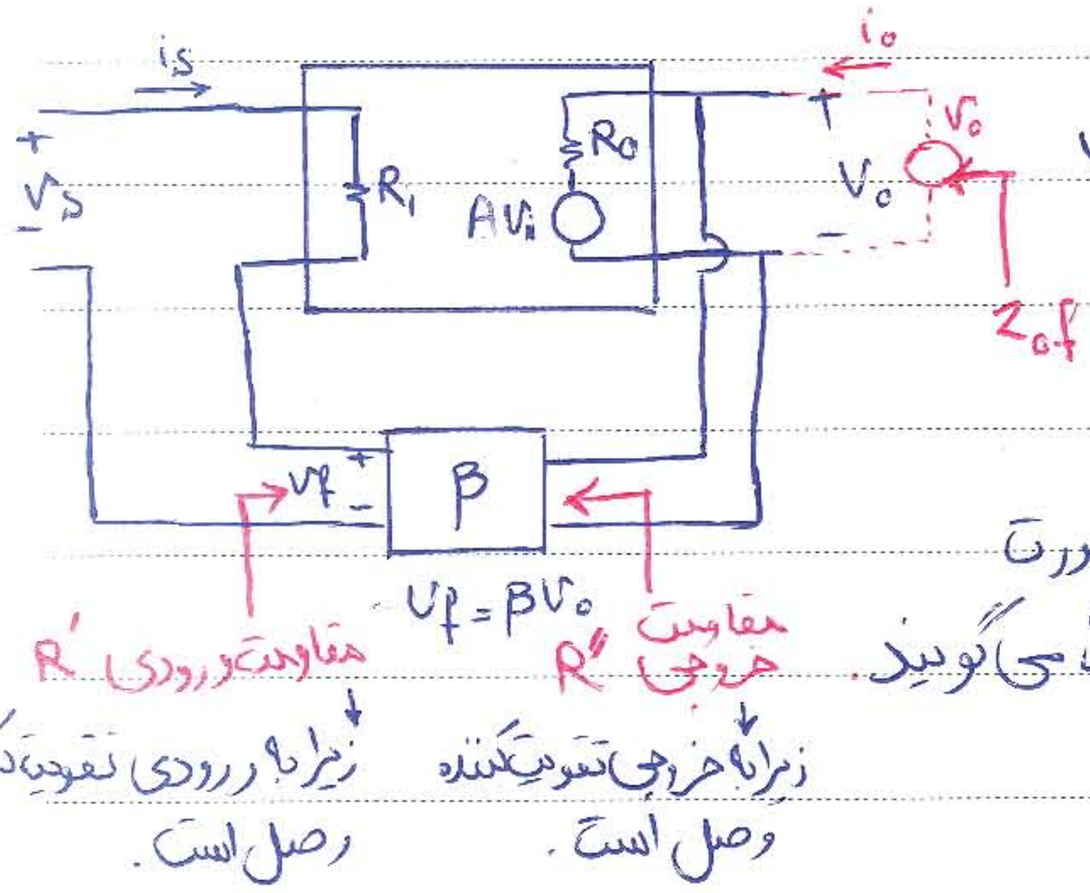
در یک تقویت کننده‌ی ولتاژ ایده آل می خواهیم R_i بزرگ باشد
یا در یک می توانیم امپدانس ورودی را زیاد کنیم.

Trans-resistance → ولتاژ ← جریان



در یک تقویت کننده‌ی جریان ایده آل امپدانس یا مقاومت ورودی
کم باشد. یا در یک می توانیم مقاومت ورودی را کم کنیم.

همچنین یک تقویت کننده‌ی جریان ایده آل باید اثر بارگذاری نداشته باشد یعنی خروجی فوق باید
دارای $R_{out}=0$ باشد و در اینصورت اثر بارگذاری نخواهیم داشت.



فیدبک مقابل از نوع ولتاژ ـ ولتاژ است $V_i = V_s - V_f$
یعنی هم از ولتاژ خروجی نمونه گرفتیم و هم در ورودی
به صورت ولتاژ با ورودی ترکیب شد
اتصالات در ورودی به صورت سری است و در خروجی به صورت
موازی است با همین دلیل به آن فیدبک از نوع سری ـ شنت می گویند.
به این آرایش، آرایش سری ولتاژ هم می گویند

برای اینکه شکل فیدبک تقویت کننده را بارگذاری کند باید داشته باشیم:
مقاومت خروجی فیدبک بینهایت باشد.
مقاومت ورودی فیدبک صفر باشد.

حال می خواهیم با فرض ایده آل بودن شکل فیدبک، همچنین منبع ورودی ایده آل و با رسیدن بزرگ پارامترهای
تقویت کننده‌ی فوق را بدست می آوریم.

$$\left.\begin{aligned} V_o &= A V_i \\ V_i &= V_s - V_f \end{aligned}\right\} \Rightarrow A_{vf} = \frac{A}{1+\beta A} = \frac{V_o}{V_s}$$

بهره‌ی حلقه‌ی فیدبک

$$Z_{if} = \frac{V_s}{i_s} = \frac{V_i + V_f}{i_s} = \frac{R_i i_s + \beta A i_s R_i}{i_s} \Rightarrow Z_{if} = R_i(1+\beta A)$$

امپدانس ورودی:

P4PCO
iran-ieee.com

Subject:

Year. Month. Date. ( )

امپدانس خروجی: منبع V_s را صفر کرده‌ایم $\frac{V_o}{i_o}$ را بدست می‌آوریم. چون $R'' = \infty$ است پس i_o وارد فیدبک نمی‌شود.

$$V_o = i_o R_o + A v_i$$

$$v_i = -v_f = -\beta V_o$$

$$V_o = i_o R_o - A\beta V_o \Rightarrow \frac{V_o}{i_o} = Z_{of} = \frac{R_o}{1+A\beta}$$

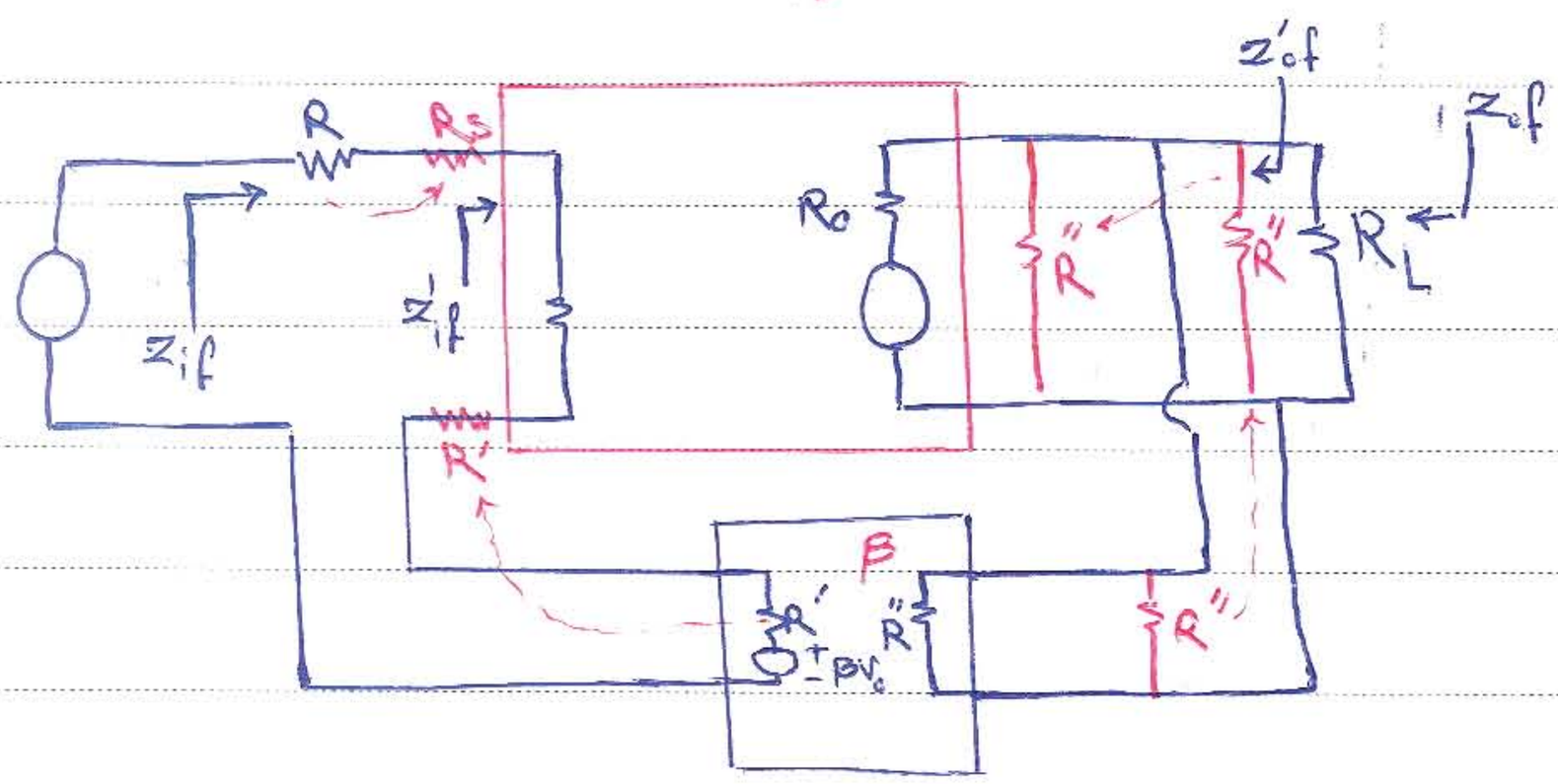
بنابراین امپدانس خروجی کوچک شده و تقویت کننده به سمت ایده‌آل شدن رفته است.

بنابراین فیدبک هم امپدانس خروجی و هم ورودی را به سمت ایده‌آل شدن برده است.

فرض کردیم ورودی و مقاومت بار را ایده‌آل و همچنین شکل‌های فیدبک ایده‌آل هستند.

شکل‌های فیدبک را قطع کرده و تقویت‌کننده‌ی اساسی را شکل می‌دهیم و R_i، R_o و A را بدست می‌آوریم. شکل‌های فیدبک را بررسی کرده و β را بدست می‌آوریم و درنتیجه مقادیر A_{vf}، R_{if} و R_{of} را بدست می‌آوریم.

حال فرض‌های ایده‌آل بودن ورودی، بار و شکل‌های فیدبک را برمی‌داریم.



همه‌ی عوامل غیرایده‌آل را به گونه‌ای جابه‌جا می‌کنیم که KVL یا KCL تغییر نکند.

جابه‌جایی‌های فوق KVL و KCL در ورودی و خروجی فرق نمی‌کند.

حال می‌توانیم با وارد کردن این عوامل ایده‌آل به تقویت‌کننده‌ی اصلی شکل‌های فیدبک را ایده‌آل کنیم. حال برای تقویت‌کننده‌ی اصلی داریم:

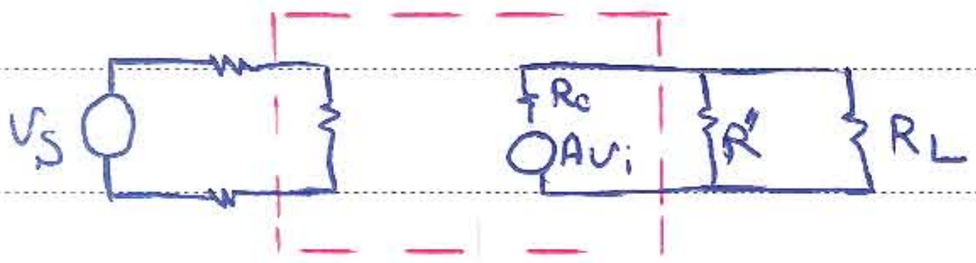
$$Z_i = R' + R_i + R_s \Rightarrow Z_{if} = Z_i(1+\beta A')$$

$$Z_o = R_L \| R'' \| R_o \Rightarrow Z_{of} = \frac{Z_o}{1+\beta A'}$$

$$A_{vf} = \frac{A'}{1+\beta A'}$$

www.iran-ieee.com

حال کافیست A' را بدست آوریم



$$V_o = A_{V_i} \frac{R_L \| R''}{R_L \| R'' + R_o} = A_{V_S} \frac{R_i}{R_i + R_S + R'} \times \frac{R'' \| R_L}{R'' \| R_L + R_o}$$

$$\Rightarrow A' = \frac{V_o}{V_S} = A \frac{R_i}{R_i + R_S + R'} \frac{R'' \| R_L}{R_o + R'' \| R_L}$$

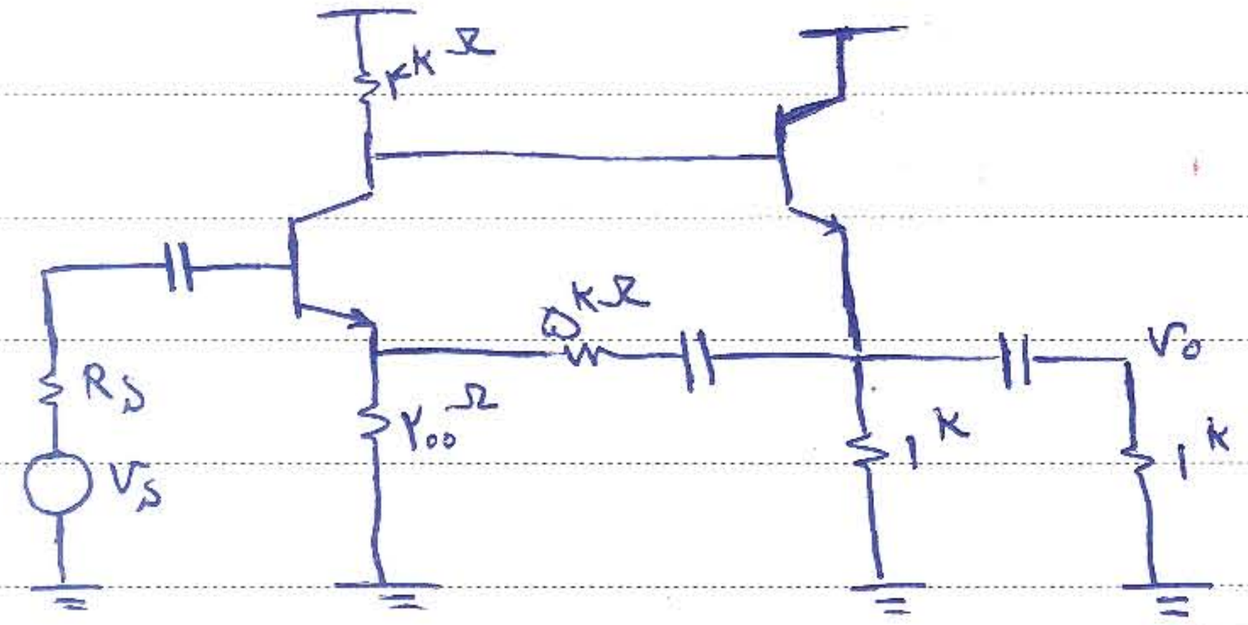
Z_{if} امپدانسی است که منبع ایده آل می بیند. R_S جزو ذات منبع است و نمی توان از آن جدا کرد پس داریم:

$$Z_{if} = R_S + Z'_{if} \Rightarrow Z'_{if} = Z_{if} - R_S$$

درست باریز باید امپدانسی را حساب کنیم که R_L می بیند پس برای محاسبه Z'_{of} داریم:

$Z_{of} = Z'_{of} \| R_L \Rightarrow Z'_{of}$ معلوم

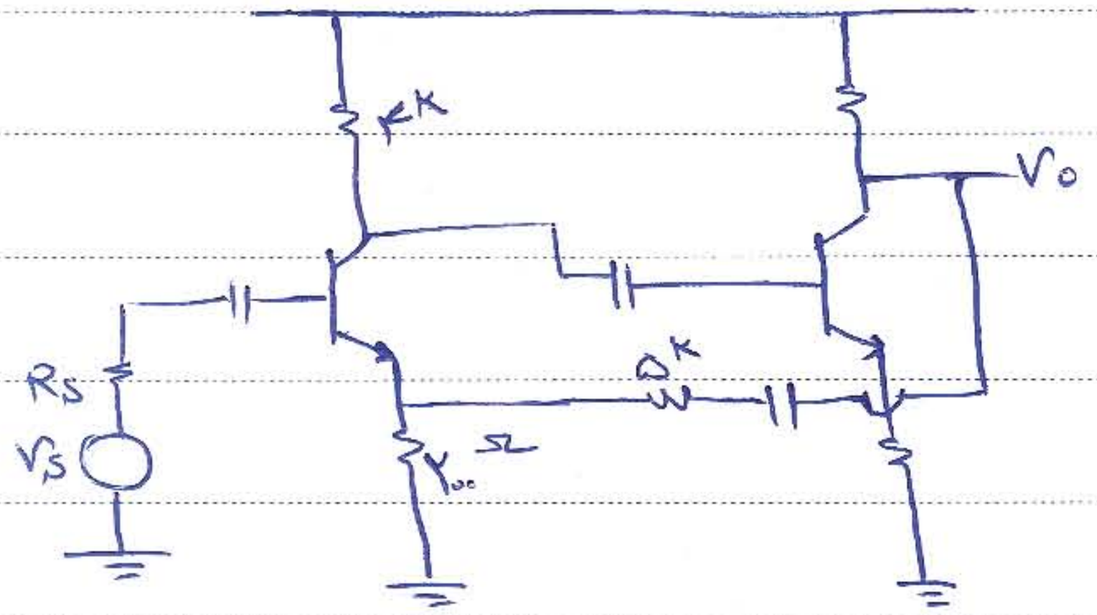
مقاومت‌های بایاس قابل اغماض هستند



$$V_S = R_S i_S + V_{be} + V_f \Rightarrow V_{be} = V_S - V_f - R_S i_S$$

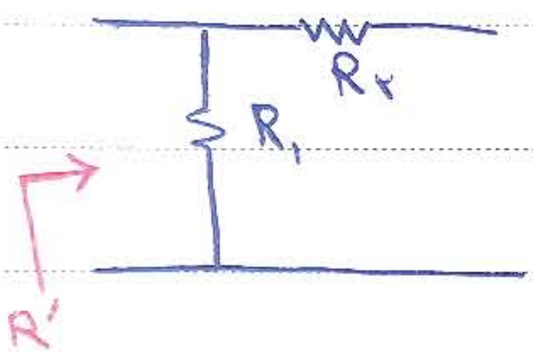
V_f اختلاف فاز ۱۸۰° دارد $\Rightarrow$ فیدبک مثبت

فیدبک را اول ایده آل می کنیم سپس آن را قطع می کنیم



P4PCO
www.iran-ieee.com

شبکه نیدیک :



چون تغذیه کننده‌ی خروجی ولتاژ ← امپدانس خروجی = ۰ ← اتصال کوتاه

همه‌ی مقاومت‌های شبکه‌ی نیدیک باید در محاسبا R' داخل باشند.

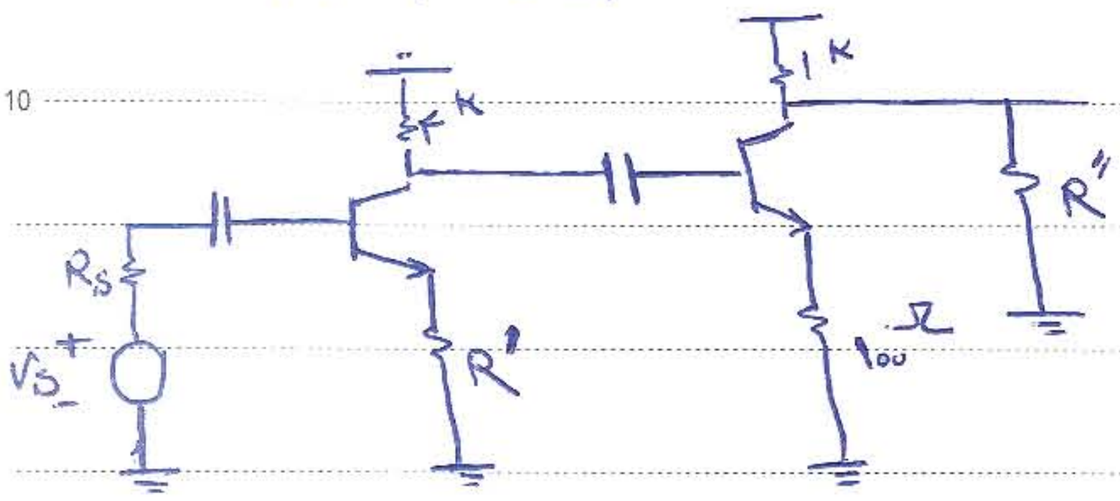
اگر اتصال باز کنیم R۲ دخالت نمی‌کند

$$R' = \frac{R_1 R_2}{R_1 + R_2} = \frac{۲۰۰ \times ۵}{۲۰۰ + ۵} \simeq ۲۰۰\ \Omega$$

چون تغذیه کننده‌ی اصلی از نوع ولتاژ است ← امپدانس ورودی = ∞ ← اتصال باز

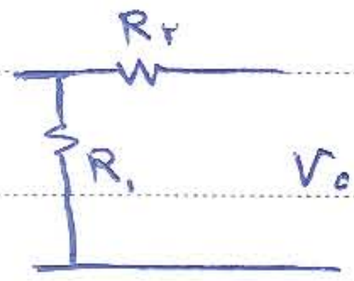
همچنین همه‌ی مقاومت‌ها باید در صورتی مؤثرند که اتصال باز کنیم.

$$R'' = R_1 + R_2 = ۵{,}۲\ k\Omega$$



$I_{C_1} = ۱\ mA \rightarrow A' \simeq ۱۰۰$

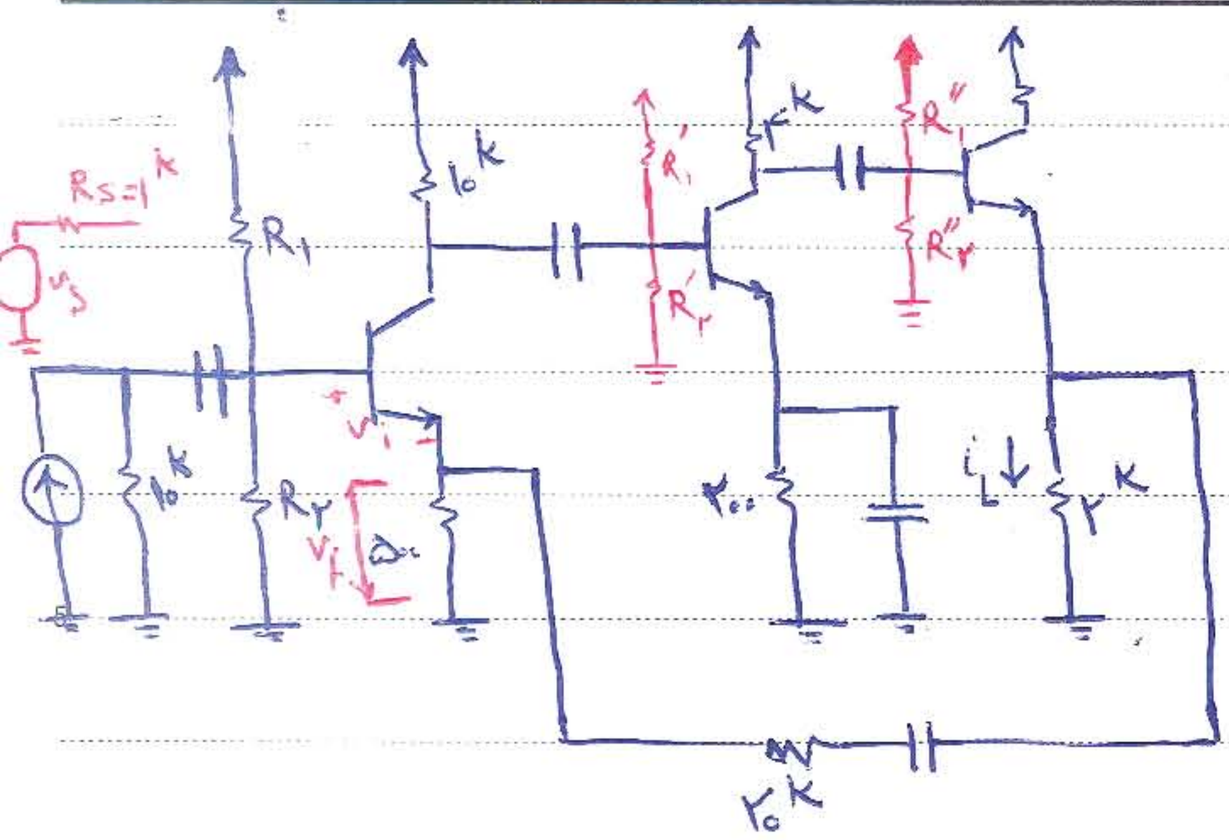
$I_{C_2} = ۴\ mA$



$$\Rightarrow \beta = \frac{R_1}{R_1 + R_2} = \frac{۲۰۰\ \Omega}{۵{,}۲\ k} \simeq ۰{,}۰۴$$

www.
Iran-ieee
.com

مثال: در مدار مقابل بهره‌ی جریان را، امپدانس خروجی و امپدانس ورودی را تعیین کنید.



از ولتاژ خروجی شروع کرتیم.

منبع ورودی ترانزیستور شکل فیدبک با هم سری شده اند به جای منبع ورودی معادل تونن آن را قرار می‌دهیم با این کار نتیجه می گیریم که فیدبک از نوع ولتاژ - ولتاژ است.

$\beta = 100 \quad I_{C2} = 2I_{C1} = 4I_{C1} = 1\,mA$

فیدبک از نوع منفی است زیرا V_S و V_f هم فازهستند.

$V_S = V_i + V_f \Rightarrow V_i = V_S - V_f \Rightarrow$

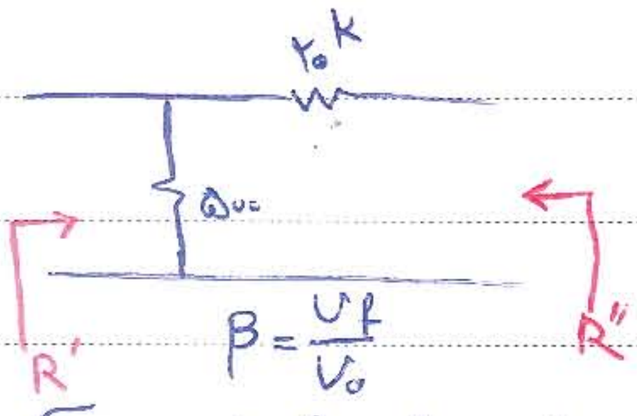
* مدارهای بایاس برای ترانزیستورها را قرار ندادیم زیرا اثر آنها قابل صرف نظر است و از طرفی جریان ها را نیز می‌دانیم

* R_P را برای این می گذارند که اگر خروجی اتصال کوتاه شد ترانزیستور نسوزد زیرا در اینصورت کل باتری روی کلکتور امیتر می افتد و از طرفی V_{BE} نیز زیاد می گردد و توان مصرفی روی ترانزیستور زیاد می شود

* درهنگام اتصال کوتاه کل V_{cc} روی R_P می افتد و با توجه به $I_{C,max}$ می توانیم مقدار R_P را تعیین کنیم.

$$R_P = \frac{V_{cc}}{I_{C,max}}$$

* برای حل مسأله فوق اولین قدم مدلسازی شبکه فیدبک است.



با بدست آوردن R' و R'' آنها را در تقویت کننده‌ی اصلی خود قرار می‌دهیم. با چهارهشتیم اول A_V را بدست آوریم سپس با رابطه $A_{Vf} = \frac{A_V}{1+\beta A_V}$ از روی A_{Vf}، با توجه به رابطه مقابل بهره‌ی جریان را بدست می آوریم.

* فیدبک از نوع ولتاژ هم در خروجی و هم در ورودی است پس مجبوریم بهره‌ی ولتاژ را اول حساب کنیم

P4PCO
www.iran-ieee.com

Subject:

Year. Month. Date. ( )

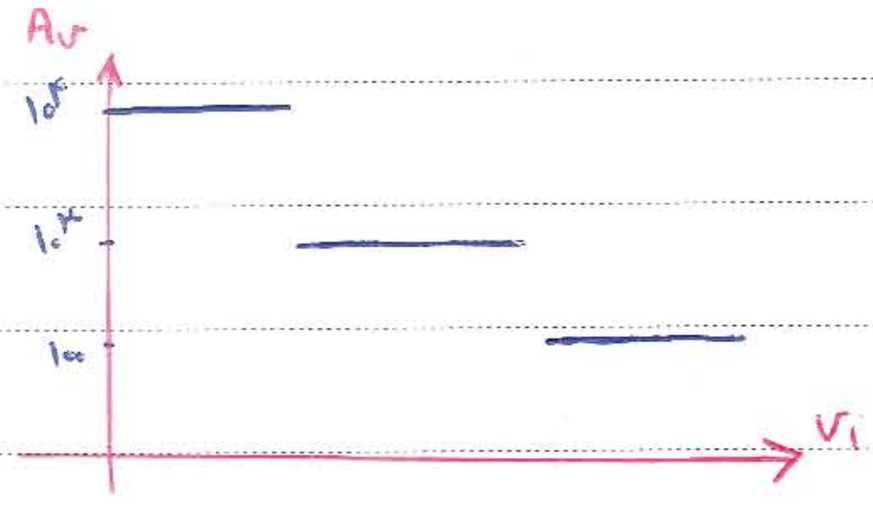
مقدار پایداری مدار تقویت کننده فیدبک طریقه تقویت کننده‌ی اصلی:

$$A_f = \frac{A}{1+\beta A}$$

$$\frac{\partial A_f}{\partial A} = \frac{1}{(1+\beta A)^2} \times \frac{A}{A} \rightarrow \frac{\partial A_f}{\partial A} = \frac{A_f}{A} \times \frac{1}{A\beta+1} \rightarrow \frac{\frac{\partial A_f}{A_f}}{\frac{\partial A}{A}} = \frac{1}{1+\beta A}$$

بنابراین مشکل فیدبک دار پایدارتر از مشکل بدون فیدبک است و این پایداری را می‌توانیم با تنظیم مقدار β کنترل کنیم.

- فرض کنید تقویت کننده داریم که بهره‌ی ولتاژ آن بصورت مقابل تغییر می‌کند



* علت کم شدن بهره اینست که با اشباع و قطع ترانزیستور اگرچه ورودی زیاد می‌شود اما خروجی دیگر زیاد نمی‌شود.

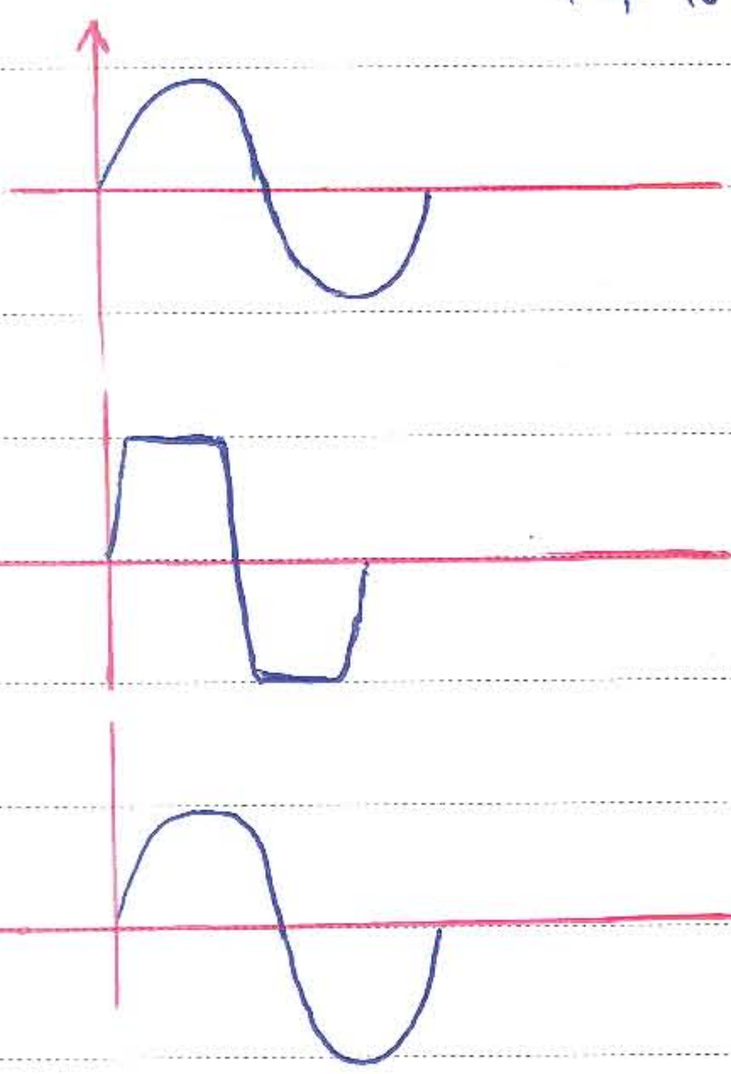
حال یک فیدبک با $\beta = 0.1$ در نظر می‌گیریم حال A_{vf} را برای 10^4، 10^3 و 10^2 حساب می‌کنیم.

بهره‌ی A_v از 10^4 و 10^3 و 10^2 رسید در حالیکه A_{vf} از 10 و 10 و 9 رسید.

$$A_v = 10^4 \rightarrow A_{vf} = \frac{10^4}{1+10^3} \simeq 10$$

$$A_v = 10^3 \rightarrow A_{vf} = \frac{10^3}{1+10^2} \simeq 10$$

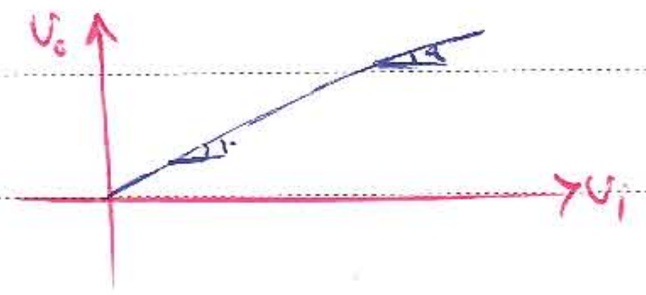
$$A_v = 10^2 \rightarrow A_{vf} = \frac{10^2}{1+10} \simeq 9$$



* یکی از مزایای فیدبک کاهش اعوجاج است.

این تغییر شکل یعنی ما در خروجی باندی از فرکانس‌ها را خواهیم داشت.

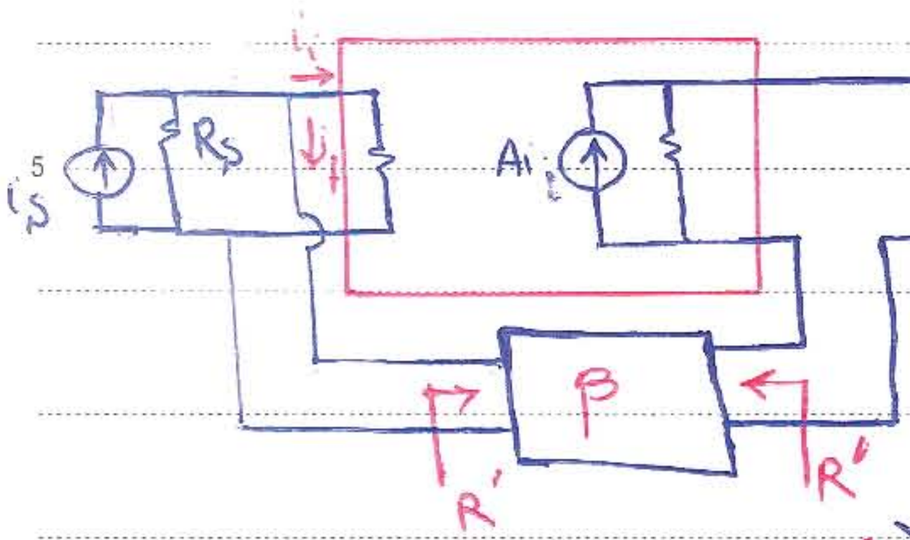
* به عبارت دیگر فیدبک تقویت کننده را خطی می‌کند زیرا بهره را تقریباً ثابت می‌کند



PAPCO
iran-ieee.com

← بنابراین نوانستیم یک تقویت‌کننده‌ی کاملاً غیرخطی را خطی کردیم.

دومین نوع فیدبک داریم، تقویت کننده‌ی فیدبک از نوع جریان است.
خروجی تقویت‌کننده با بار و شبکه فیدبک موازی شده اند
و بهتر است اگر خروجی منبع ولتاژ است مدار معادل نرتن آن
را جایگزین کنیم.



ورودی شبکه فیدبک ترانزیستور و سیگنال ورودی باهم موازی شده‌اند.

$R''=0$ زیرا شبکه فیدبک در خروجی بارگذاری کند.

$R'=\infty$ زیرا شبکه فیدبک نباید در ورودی نیز بارگذاری کند.

در این تقویت‌کننده فقط جریان‌ها در شبکه‌ی فیدبک وارد و خارج می‌شوند.

با فرض شبکه فیدبک ایده‌آل و منبع جریان ایده‌آل ($R_s=\infty$) و بار ایده‌آل ($R_L=0$)

$$\left.\begin{aligned} i_i &= i_s - i_f \\ i_L &= A i_i \\ i_f &= \beta i_L \end{aligned}\right\} \rightarrow i_i = i_s - \beta A i_i \Rightarrow A_{if} = \frac{i_L}{i_s} = \frac{A_i}{1+\beta A_i}$$

بنابراین بهره‌ی جریان برابر بهره‌ی مدار بدون فیدبک تقسیم بر $(1+\beta A_i)$ می‌شود

محاسبه امپدانس ورودی و خروجی:

ولتاژ دو سر منبع جریان

$$Z_i = \frac{v_s}{i_s} = \frac{v_s}{i_i + i_f} = \frac{v_s}{i_i + \beta i_L} = \frac{v_s}{i_i + A\beta i_i} = \frac{v_s}{i_i} \times \frac{1}{1+\beta A} \Rightarrow Z_{if} = \frac{Z_i}{1+\beta A}$$

پس امپدانس ورودی با فیدبک کمتر شد. پس تقویت‌کننده به سمت ایده‌آل شدن رفته است

* پس با فیدبک توانستیم امپدانس ورودی را به سمت ایده‌آل شدن ببریم.

www.iran-ieee.com

امپدانس خروجی:

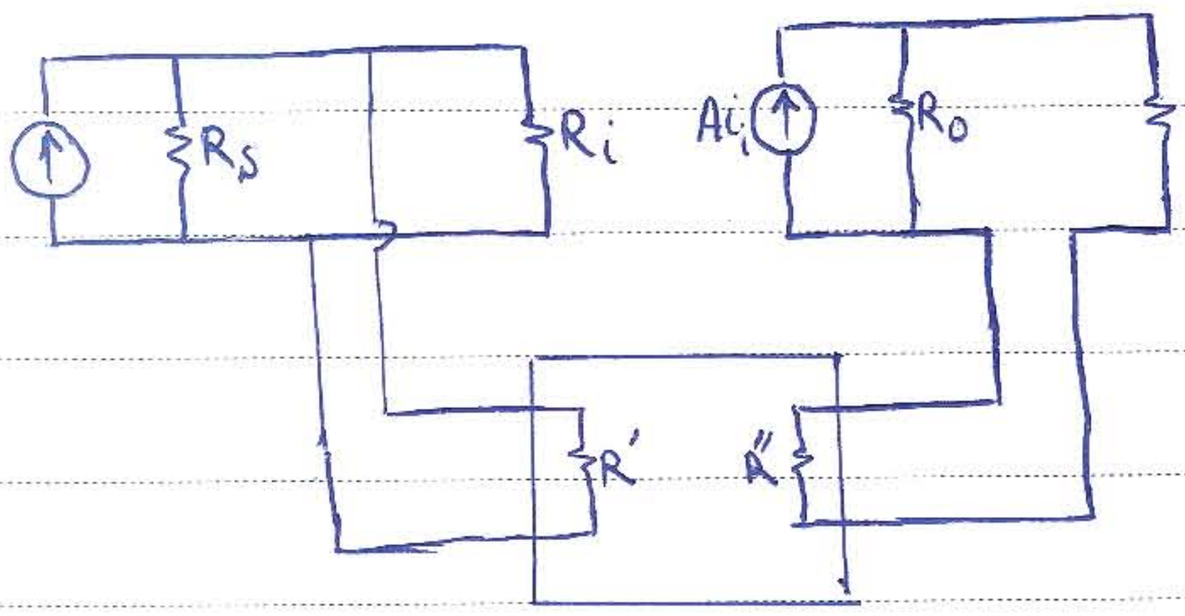
همه‌ی منابع ازجمله i_s را صفر می‌کنیم.

$$V_o = (-i_L - A i_f) R_o \Rightarrow V_o = R_o(-i_L - A\beta i_L) \Rightarrow \frac{V_o}{i_o} = R_o(1+A\beta)$$

($i_f = \beta i_L$, $i_L = -i_o$)

پس مقاومت خروجی با فیدبک زیاد شد و به سمت ایده‌آل شدن رفته است.

حال اگر فرض‌های ایده‌آل بودن را برداریم:



PAPCO
iran-ieee.com

Subject: جلسه چهاردهم

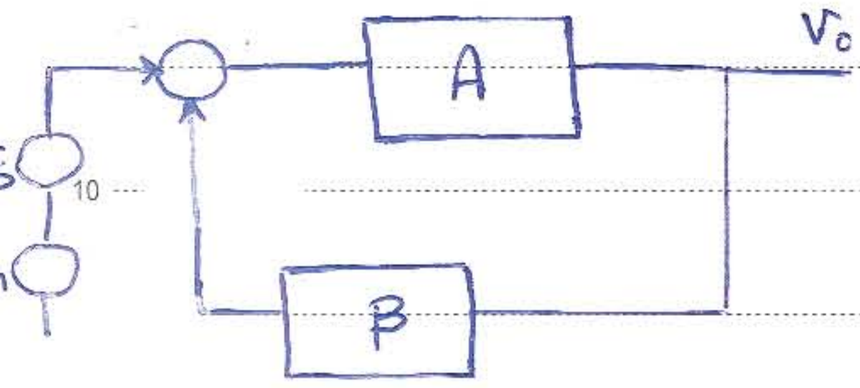
Year. Month. ۸ Date. ۱۷ ( )

امتحان میانترم الکترونیک ۲ - چهارشنبه

ویژگی های بیدیک:

کاهش نویز:

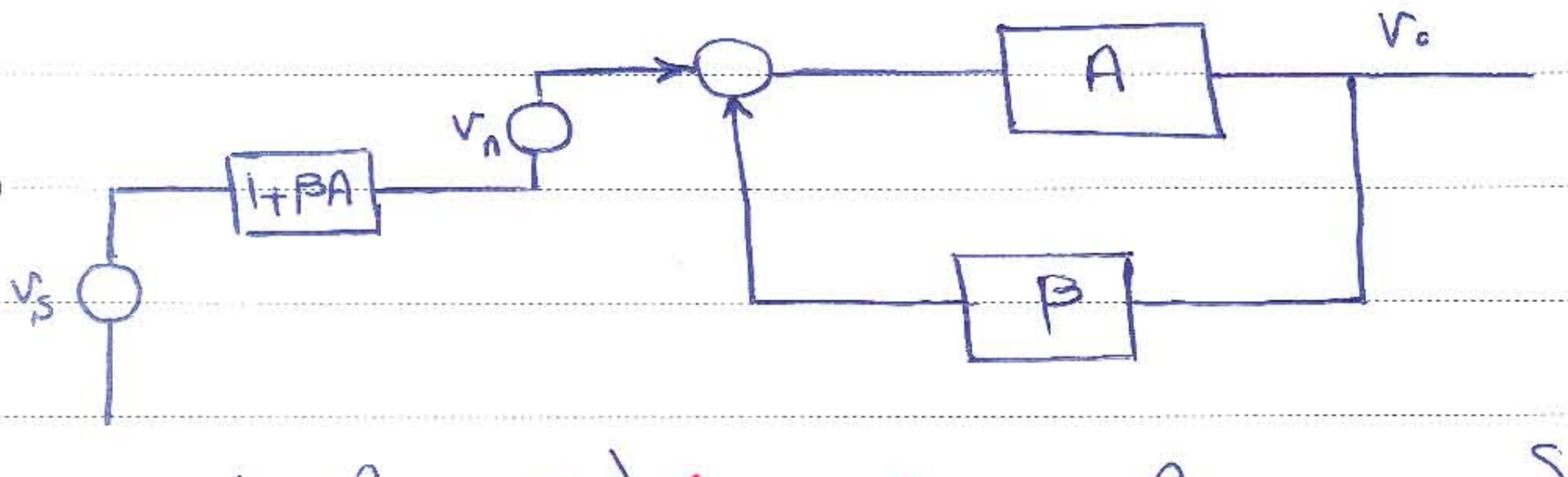
فرض می کنیم تقویت کننده‌ای داریم که نویزش زیاد است و می خواهیم نویزش را کم کنیم. با فیدبک می توان این کار را انجام داد.



بدون بیدبک $\longrightarrow$ $V_o = AV_s + AV_n$ $\quad$ سیگنال به نویز $= \dfrac{AV_s}{AV_n} = \dfrac{V_s}{V_n}$

با بیدبک $\longrightarrow$ $V_o = \dfrac{A}{1+\beta A} V_s + \dfrac{A}{1+\beta A} V_n$ $\quad$ سیگنال به نویز $= \dfrac{V_s}{V_n}$

می توانیم V_s را با یک تقویت کننده‌ی بدون نویز تقویت کرده و داشته باشیم:



$$V_o = \left(\frac{A}{1+\beta A} V_s\right)(1+\beta A) + \frac{A}{1+\beta A} V_n \qquad \frac{S}{N} = (1+\beta A)\frac{V_s}{V_n}$$

تقویت کننده با بهره‌ی $(1+\beta A)$ را می توان بدون نویز ساخت زیرا بهره‌ی تقویت کننده پایین است.

بهره را هم برای نویز و هم سیگنال اصلی لحاظ کردیم، ولی قبل از آن سیگنال ورودی را در یک طبقه بدون نویز تقویت کردیم.

PAPCO
iran-ieee.com