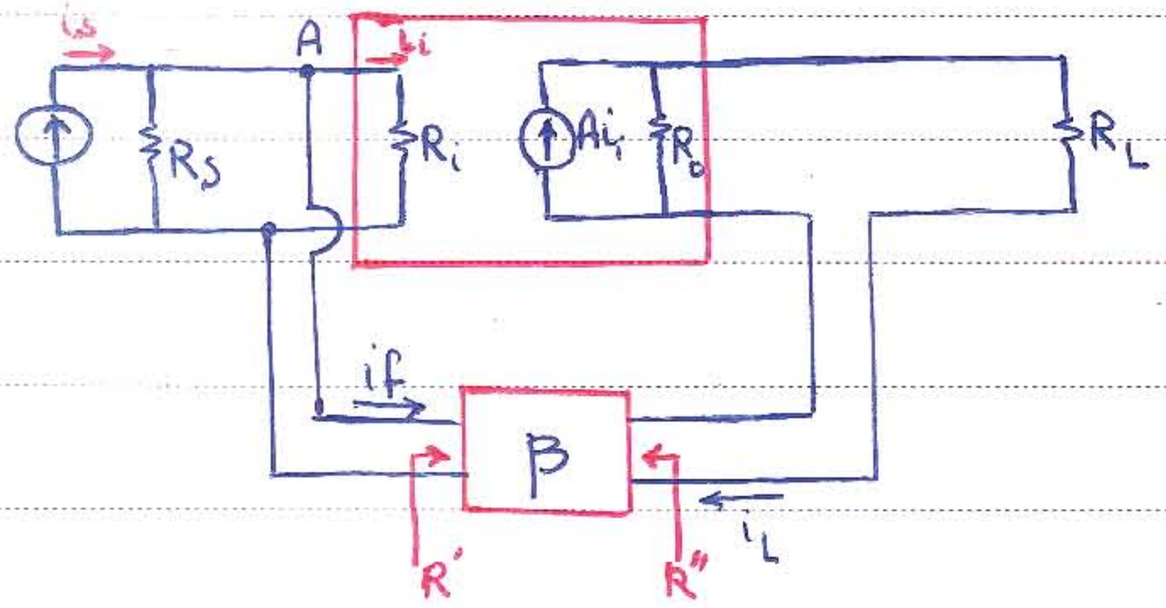
## نوع دوم سیدیک :

## تقویت‌کننده جریان :




ابتدا با فرض ایده آل بودن حلوی روی هم یعنی : $R''=0 \quad R'=\infty \quad R_S=\infty \quad R_L=0$

جبس سیدیک از نوع منفی است.

$$-i_S+i_f+i_i=0 \Rightarrow i_i=i_S-i_f$$

$$\beta=\frac{i_f}{i_L}$$

$$\left.\begin{aligned} i_L &= A i_i \\ i_i &= i_S - i_f \\ i_f &= \beta i_L \end{aligned}\right\} \longrightarrow i_L=A(i_S-\beta i_L) \Rightarrow A_{if}=\frac{i_L}{i_S}=\frac{A}{1+\beta A} \Rightarrow \boxed{A_{if}=\frac{A}{1+\beta A}}$$

* درمواردی که $\beta A \gg 1$ است بهره به طور تقریبی برابر با $\frac{1}{\beta}$ می شود.

$$V_S=R_i i_i=(i_S-i_f)R_i \Rightarrow V_S=(i_S-\beta i_L)R_i \xrightarrow[i_L=Ai_i]{} V_S=(i_S-\beta A i_i)R_i$$

$$\Rightarrow V_S=R_i i_S-\beta A V_S \Rightarrow \boxed{R_{if}=\frac{R_i}{1+\beta A}}$$

در یک تقویت کننده ی جریان ایده آل امپدانس ورودی صفر است و با فیدبک نیز امپدانس ورودی را کاهش داده و باید ایده آل شدن رفتیم.

$$\left.\begin{aligned} V_o &= R_o(i_o+Ai_i) \\ i_i+i_f=0 &\Rightarrow i_i=-i_f=-\beta i_L=+\beta i_o \end{aligned}\right\} \Rightarrow V_o=R_o(i_o+A\beta i_o)$$

$$\Rightarrow \boxed{R_{of}=R_o(1+\beta A)}$$

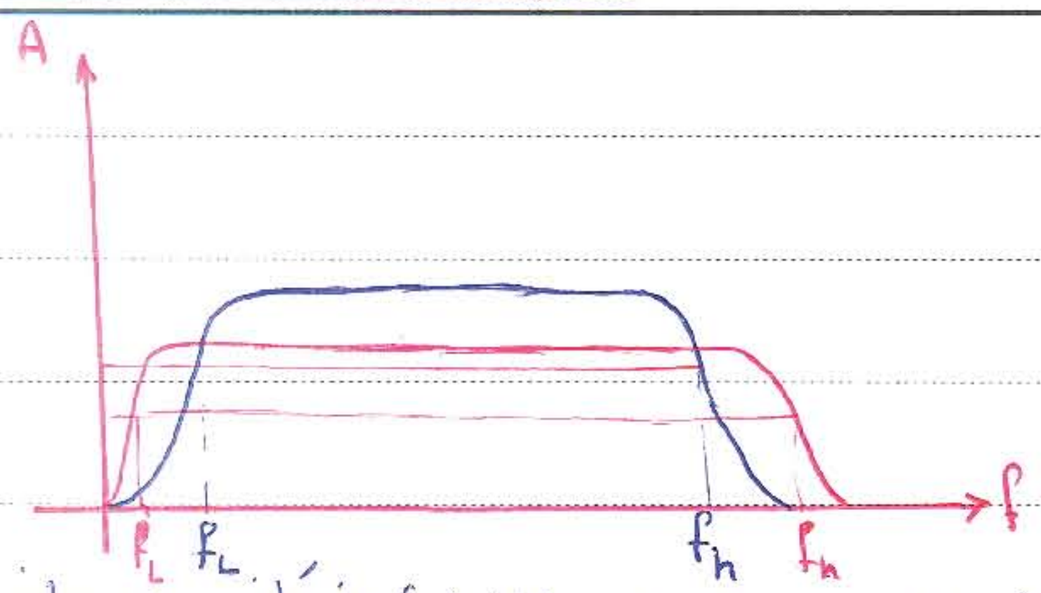
در یک تقویت کننده ی جریان ایده آل امپدانس خروجی بی نهایت است و همانطور که می بینیم فیدبک امپدانس خروجی را به سمت ایده آل برده است.



iran-ieee.com

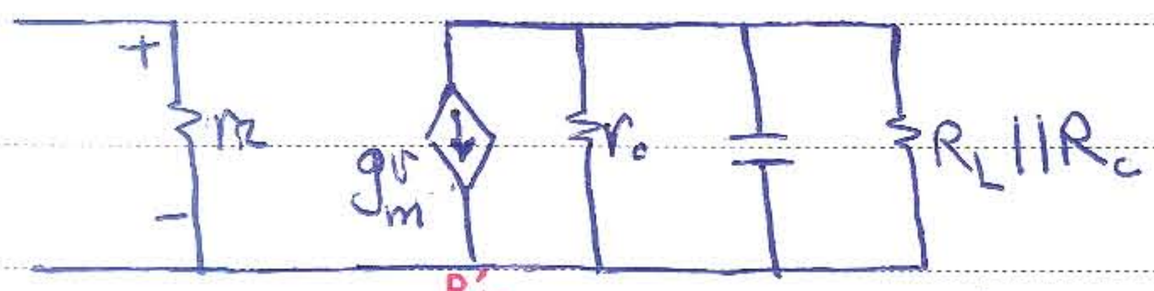
## مزایای فیدبک:

باند فرکانس باند ۳dB است یعنی آنجایکه بهره به اندازه‌ی ۳dB کمتر از مقدار نامی خود است




در فرکانس‌های کم خازن‌های کوپلاژ هیچ سیگنالی را از خود عبور نمی‌دهد و با افزایش فرکانس امپدانس آنها کم می‌شود و در باند فرکانسی خازن‌ها تقریباً امپدانس صفر دارند. در امپدانس‌های خیلی بزرگ خازن‌های خود ترانزیستور وارد مدار می‌شوند.

خازن خود ترانزیستور در حد بیکو فاراد است و در فرکانس‌های کم اتصال باز است اما در فرکانس‌های بالا این مقدار امپدانس خازن به‌قدر صفر رفته و در این محل‌ها $A_v \simeq 0$ می‌باشد.




$$A_v = -g_m \left( R_L \| R_c \| r_o \| \frac{1}{jcw} \right) \xrightarrow{\text{فرکانس متوسط}} A_v = -g_m R'_L$$

$$A_v \xrightarrow{\text{فرکانس‌های بالا}} A_v = -g_m R'_L \| \frac{1}{jcw} = \frac{-g_m R'_L}{1 + jcw R'_L}$$

حال می‌خواهیم فرکانسی را که در آن بهره ۳dB افت می‌کند را پیدا کنیم. از فرمول مشخص است که با افزایش فرکانس بهره کم می‌شود.

$$A_v = \frac{-g_m R'_L}{\sqrt{1 + c^2 w^2 R'^2_L}}$$

افت ۳dB ←

با اضافه کردن یک فیدبک بالای تقویت‌کننده از فرکانس پایین آن کم می‌شود و در نتیجه عرض باند زیاد می‌شود.

حال می‌خواهیم فیدبک را اضافه کنیم.

$$A_f = \frac{A_v}{1 + \beta A_v}$$

$$A_f = \frac{\frac{-g_m R_L}{1 + jcwR_L}}{1 + \beta \frac{-g_m R_L}{1 + jcwR_L}} = \frac{-g_m R_L}{1 + jcwR_L - \beta g_m R_L}$$



iran-ieee.com

Subject:

Year. Month. Date. ( )

$A_{vf}$ در فرکانس متوسط

$$\Rightarrow A_f = \frac{-g_m R_L}{1-\beta g_m R_L + j\omega C R_L} = \frac{\frac{-g_m R_L}{1-\beta g_m R_L}}{1+\frac{j\omega C R_L}{1-\beta g_m R_L}} \quad \frac{-g_m R_L}{1-\beta g_m R_L} \to A_v \quad 1-\beta g_m R_L \to 1+\beta A_v$$

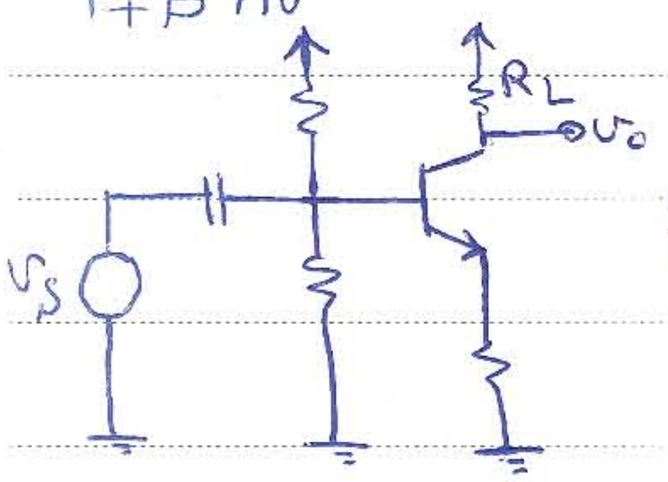
بهره تقویت کننده ی امیتر مشترک دارد چرا که خازن های ترانزیستور اثر ندارند

$$\Rightarrow A_v = \frac{A_{vf}}{1+j\frac{\omega C R_L}{1+\beta A_v}}$$

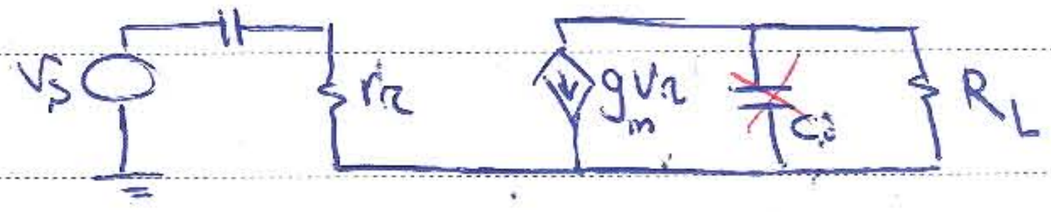
در فرکانس های متوسط و کم در محرج $\frac{\omega C R_L}{1+\beta A_v} \ll 1$ بوده و $A_v = A_{vf}$ اما در فرکانس های بالا داریم.

$\omega_h$ بالا از حالت قبل

$$\frac{\omega_h C R_C}{1+\beta A_v} = 1 \Rightarrow \omega_h = \left(\frac{1}{C R_L}\right)(1+\beta A_v)$$




معادل سیگنال کوچک



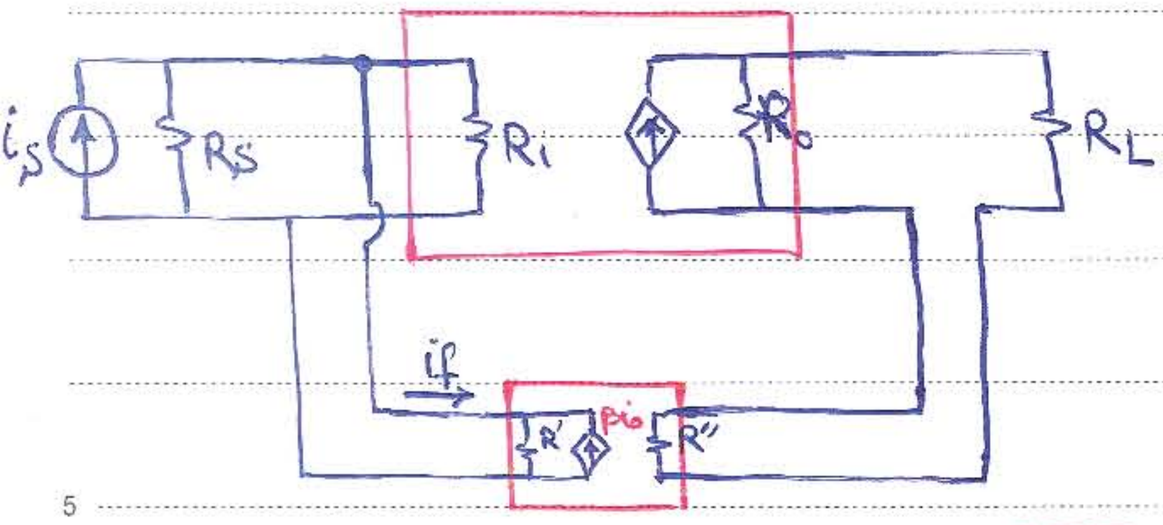

* اثبات کنید با اضافه کردن خازن بای پس به فرکانس پایین تقویت کننده کوچک می شود؟

PAPCO
iran-ieee.com

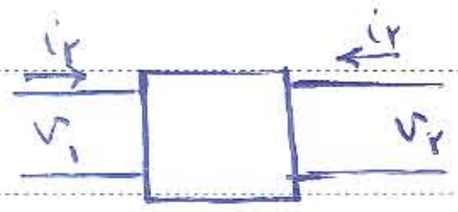
Subject :

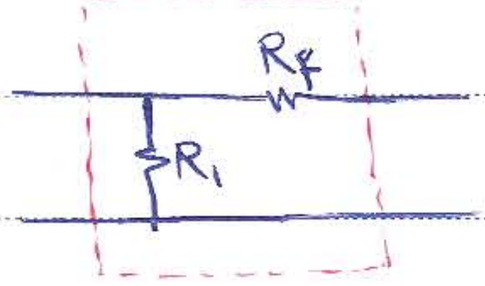
Year . Month . Date . ( )

## تقویت کننده‌ی جریان غیرایده آل :




## مدل‌سازی شبکه‌ی فیدبک :

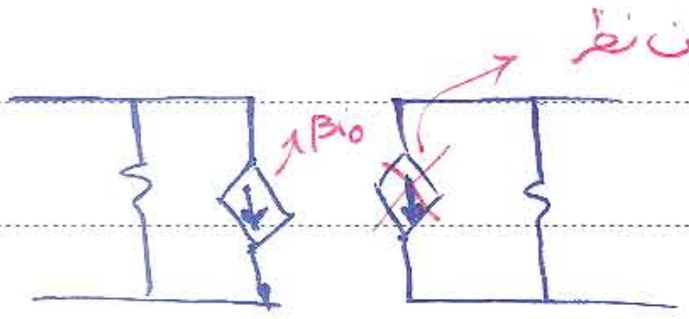



$$i_1 = Y_{11} V_1 + Y_{12} V_2$$

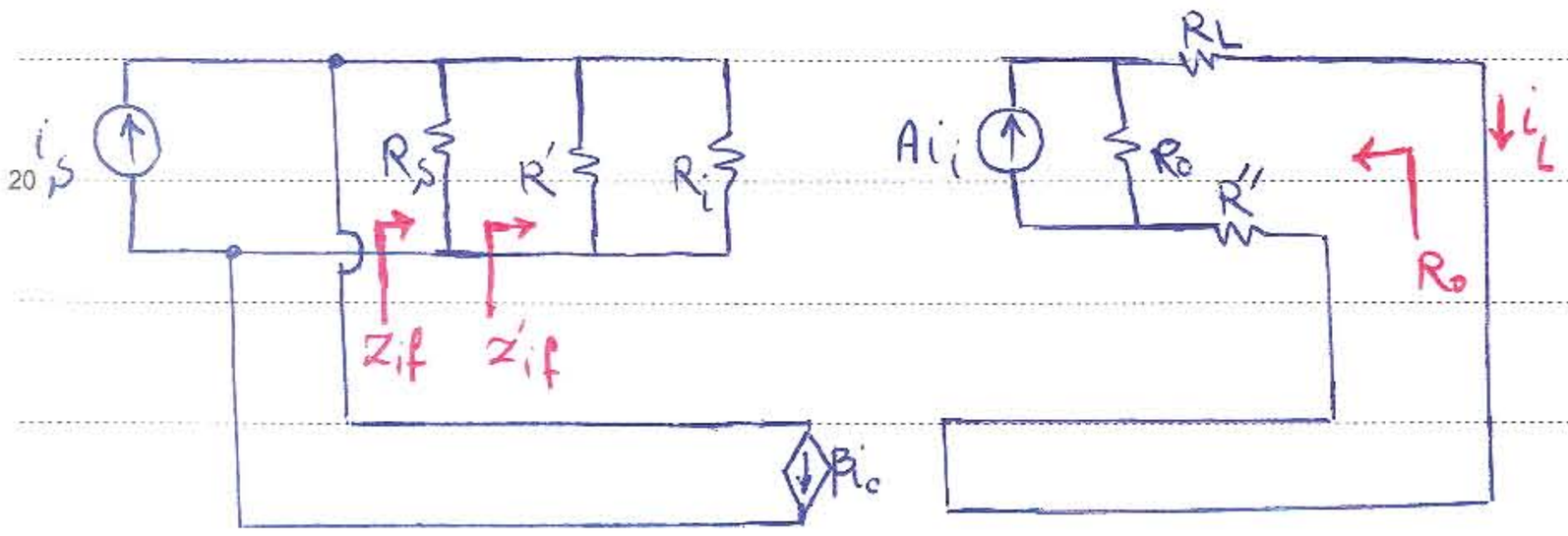
$$i_2 = Y_{21} V_1 + Y_{22} V_2$$

$$Y_{11} = \frac{i_1}{V_1}\Big|_{V_2=0}$$




اگر بخواهیم شبکه فیدبک را درست مدل سازی کنیم باید به صورت متقابل باشد اما معمولاً از منبع جریان سمت راست صرف نظر می‌کنیم زیرا اولاً جزء کوچکی از وارد شبکه فیدبک می‌شود ثانیه در یک $\beta$ نیز ضرب شده و تضعیف می‌گردد پس تأثیری شبکه فیدبک در درست خروجی تقویت کننده راست ندارد.

کلیه عوامل غیرایده آل را به داخل تقویت کننده منتقل می‌کنیم.




$$i_L = \frac{R_o}{R_o + R_L + R''} A i_i = \frac{R_o}{R_o + R_L + R''} \times A \frac{R_s // R'}{R_s // R' + R_i} i_s \rightarrow \frac{i_L}{i_s} = A \frac{R_o}{R_o + R_L + R''} \frac{R_s // R'}{R_s // R' + R_i}$$

$$A'_f = \frac{A'}{1 + \beta A'}$$

امپدانس ورودی : $Z_{if} = \frac{Z_i}{1 + \beta A'} = \frac{1}{Z_{if}} = \frac{1}{R_s} + \frac{1}{Z'_{if}} \Rightarrow \frac{1}{Z_{if}} = \frac{1}{Z_{if}} - \frac{1}{R_s}$



iran-ieee.com

$$R_o' = R_L + R'' + R_o$$

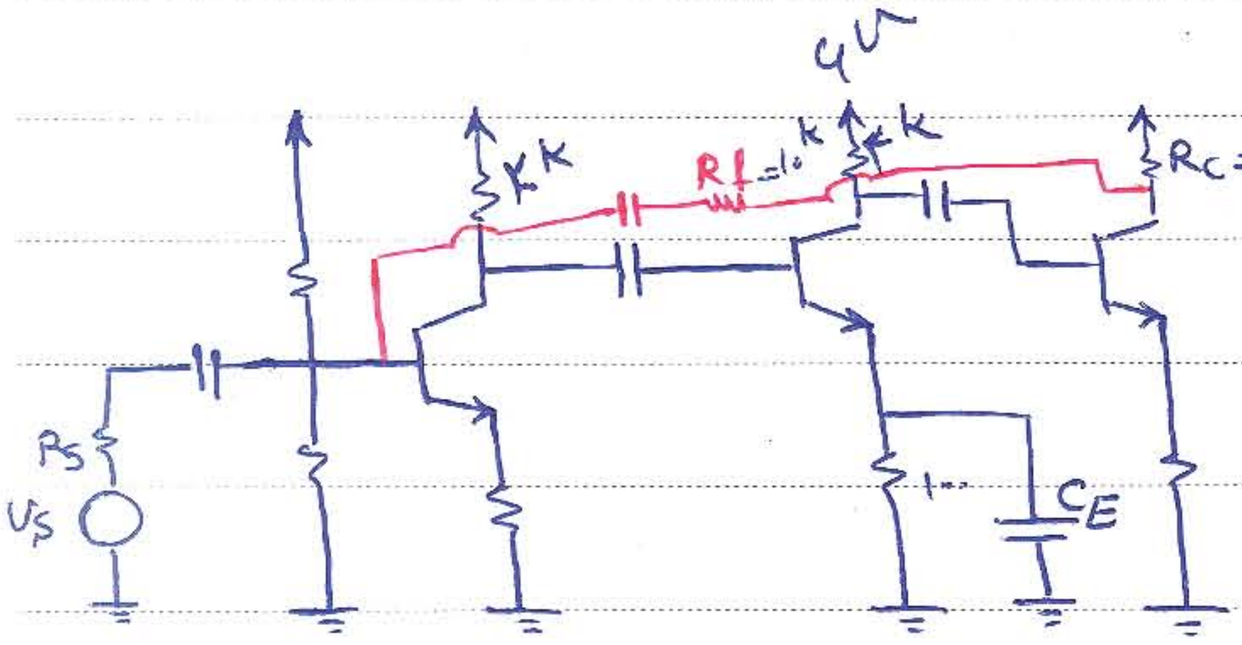
$$R_{of} = R_o'(1+\beta A')$$

$$R_{of} = R_L + R'_{of} \Rightarrow R'_{of} = R_{of} - R_L$$

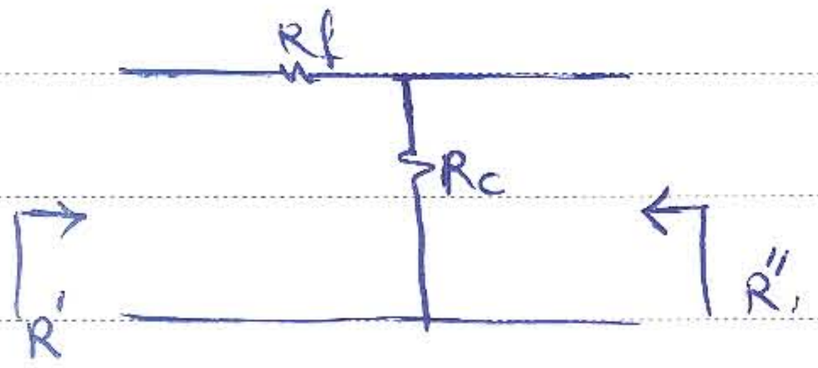
مقاومت خروجی تقویت کننده با فیدبک زیادی شود پس :

مثال : هم در ورودی ترکیب از نوع جریان داریم و هم در خروجی

هم $R_c$ و هم $R_f$ هر دو جزو شبکه فیدبک هستند زیرا تقسیم جریان بین $R_c$ و $R_f$ داریم




فیدبک شنت شنت یا موازی موازی مقابل است .




$$R' = R_f + R_C$$

$$R'' = R_f \,//\, R_C$$

$$\beta = \frac{i_f}{i_L} = \frac{-R_C}{R_C + R_f}$$

حال شبکه فیدبک را قطع می کنیم و اثرات آن را می گذاریم .
ورودی را نیز با مدار معادل نرتن آن جایگزین می کنیم

$R_S = ۱۰^{K}$

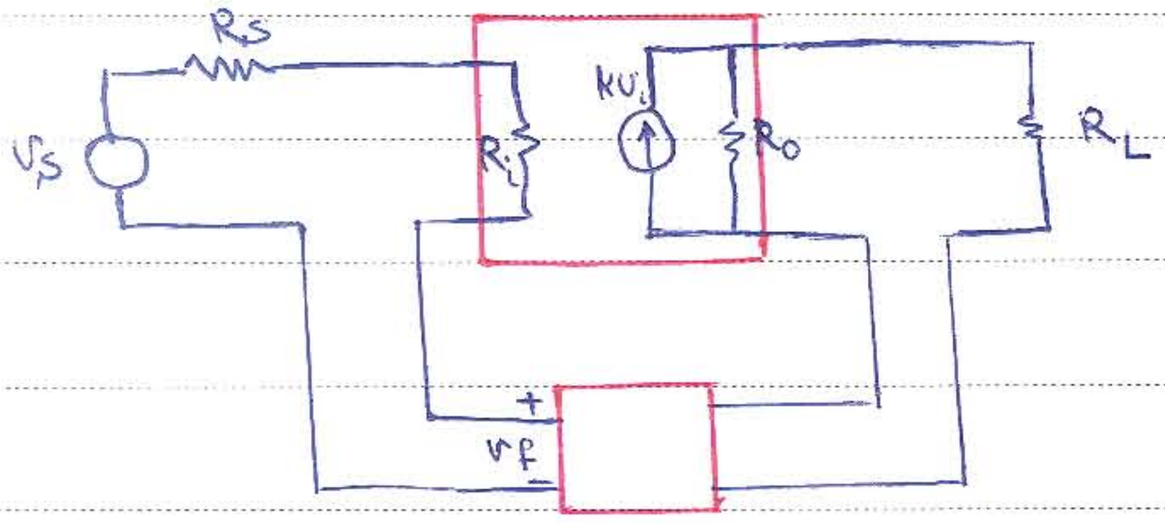
$R_{E1} = ۲۲۰^{\Omega}$

$I_{Q_1} = ۱^{mA}$ ، $I_{Q_2} = ۰,۵^{mA}$ ، $I_{Q_3} = ۲^{mA}$ مقاومت های بایاس شده را حساب کرده تا جریان های مقابل درست آیند .

$$\beta_1 = \beta_2 = \beta_3 = ۱۰۰$$

PAPCO
www.iran-ieee.com

خودتقویت‌کننده ولتاژ ورودی را به‌جریان تبدیل می‌کند.
باتوجه‌به‌اینکه جریان خروجی را گرفته و در ورودی نیز به
صورت ولتاژ ترکیب کرده‌ایم پس بهتر است خودتقویت
کننده را به‌صورت trans conductance در نظر
بگیریم.




ابتدا حالت ایده‌آل را بررسی می‌کنیم. فرض می‌کنیم $R_L$ نسبت به $R_o$ صفر است و $R_s$ نیز نسبت به $R_i$ صفر باشد.
$R'$ و $R''$ نیز در حالت ایده‌آل صفر هستند.

$$\left.\begin{aligned} i_L &= G_m v_i \\ v_s &= v_i + v_f \\ v_f &= \beta i_L \end{aligned}\right\} \Rightarrow i_L = G_m (v_s - \beta i_L) \Rightarrow G_{mf} = \frac{G_m}{1+\beta G_m}$$

$$A_{vf} = \frac{v_o}{v_s} = \frac{i_L R_L}{\underbrace{i_s R_s}_{v_s}} = R_L \frac{i_L}{v_s} = R_L G_{mf}$$

$$A_{if} = \frac{i_L \times R_s}{\underbrace{i_s \times R_s}_{v_s}} = G_{mf} R_s$$

همانطورکه می‌بینیم شبکه میدبک هم در ورودی و هم در خروجی سری است پس بهتر است از مدل z برای مدلسازی
شبکه میدبک استفاده کنیم.

$$V_1 = Z_{11} i_1 + Z_{12} i_2 \qquad Z_{12} = \beta = \left.\frac{V_1}{i_2}\right|_{i_1=0}$$
$$V_2 = Z_{21} i_1 + Z_{22} i_2$$

$$R_{if} = R_i (1 + \beta G'_m)$$
$$R_{of} = R_o (1 + \beta G'_m)$$

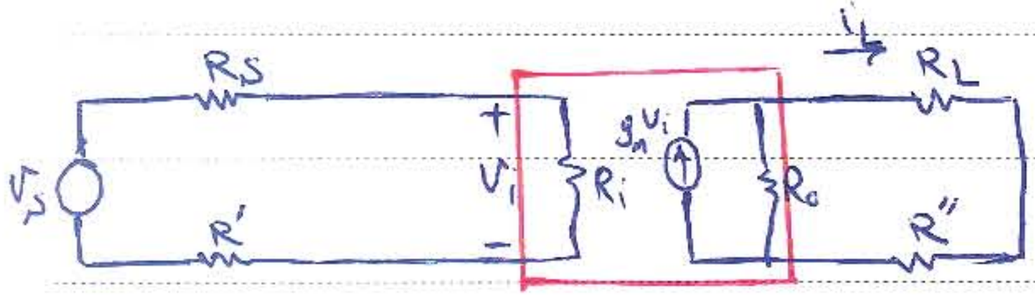
موارد فوق برای حالتی برقرار بود که شبکه میدبک ایده‌آل بوده و امپدانس منبع و مقاومت بار نیز ایده‌آل باشند.


www.iran-ieee.com

Subject :

Year . Month . Date . ( )

وارد کردن عناصر غیرایده آل به داخل شبکه فیدبک :




$$i_L = G_m V_i \frac{R_o}{R_o + R_L + R''}$$

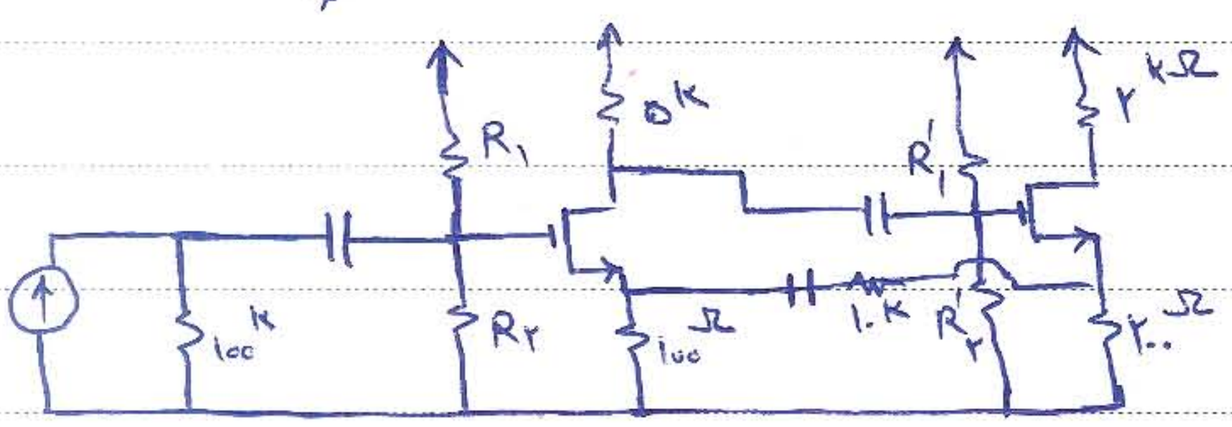
$$V_i = V_S \frac{R_i}{R_S + R_i + R'}$$

$$\Longrightarrow G_m' = \frac{i_L}{V_S} = G_m \frac{R_o}{R_o + R_L + R''} \frac{R_i}{R_S + R' + R_i}$$

$$G_{mf} = \frac{G_m'}{1 + \beta G_m'}$$

$$A_{vf} = \frac{R_L i_L}{V_S} = G_{mf} R_L \quad , \quad A_{if} = G_m R_S$$

مثال :



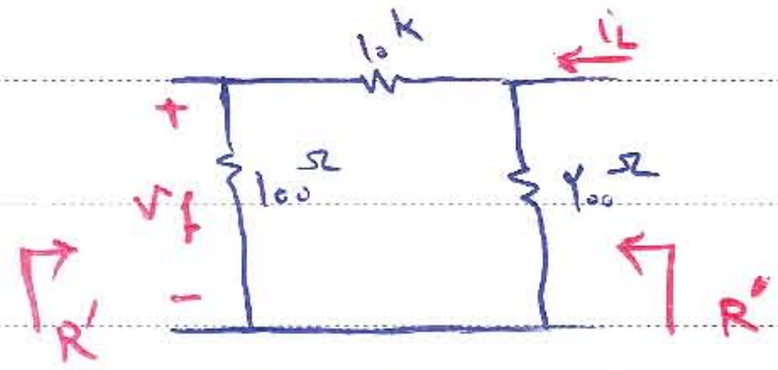

$\frac{V_o}{V_S} = ?$

$K_1 = K_2 = ۴ \frac{mA}{V^2}$

$I_{DQ_1} = 1\ mA$

$I_{DQ_2} = ۲\ mA$

شبکه فیدبک :

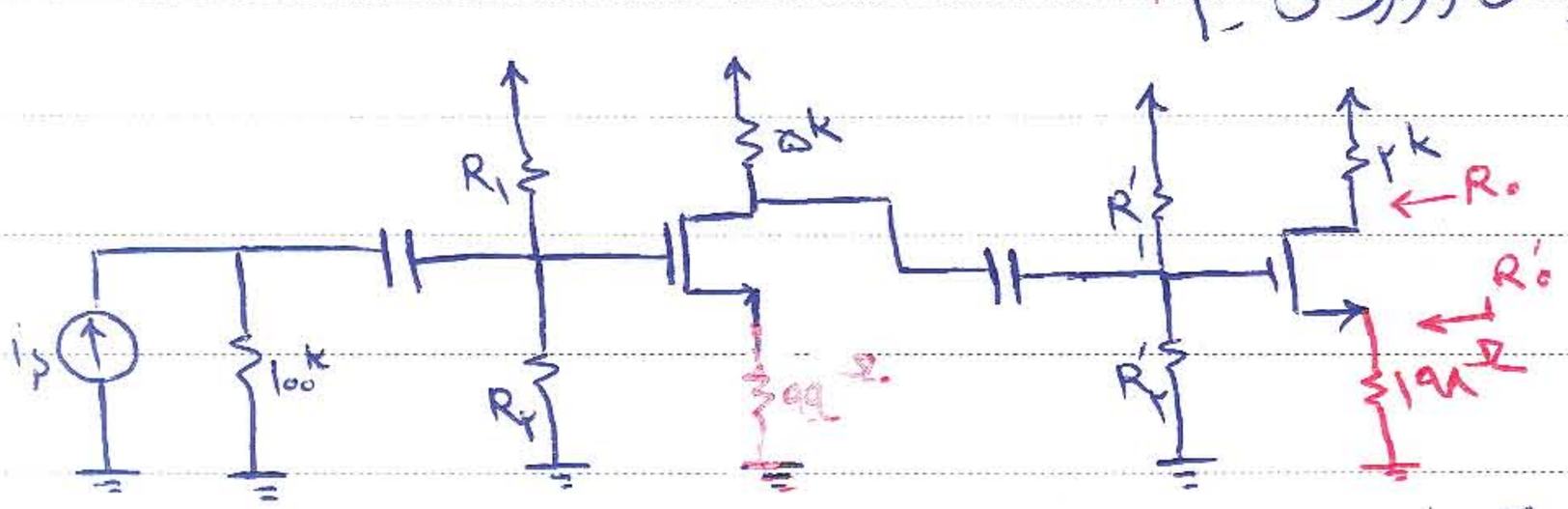



$$R' = 100 \,//\, (10^K + 2_m^\Omega) = 99^\Omega$$

$$R'' = 200 \,//\, (1.^K + 1_m^\Omega) = 198^\Omega$$

$$\beta = \frac{V_f}{i_L} = \frac{200}{200 + 10^K + 1_m} \times 1.. = ۲$$

شبکه‌ی فیدبک را قطع کرده و اثرات آن را وارد می‌کنیم




مقاومت‌های بایاس را بینهایت در نظر گرفتیم .

P4PCO

www.iran-ieee.com

$A_v \simeq 50 \times 10 = 500$

$A_v = G_m R_L \Rightarrow G_m = \frac{A_v}{R_L} = \frac{500}{2k} \simeq 0.25$

* باید این نکته را در نظر داشته باشیم که فیدبک روی $G_m$ رابطه‌ای برقرار می‌کند، حتماً باید برای امپدانس‌ها فیدبک را وارد کنیم، $G_m$ را بدست آوریم.

$G_{mf} = \frac{G'_m}{1+\beta G'_m} = \frac{0.25}{1+2\times 0.25} = \frac{0.25}{1.5} = 0.16$

حال می‌رویم بهره‌ی ولتاژی خواهیم، پس داریم:

$A_{vf} = R_L G_{mf} = 0.16 \times 2^k = 320$

برای محاسبه $R_{if}$، بهای منبع معادل تونن آن را قرار می‌دهیم:

$R_i = 100 + \infty = \infty$

$R_{if} = (1+\beta G'_m)\infty = \infty$

* خلقی فیدبک روی خروجی نیست پس مقاومت خروجی مستقل از فیدبک است.
فیدبک مقاومت دیده شده از سورس را تغییر می‌دهد.

$R_o = 2 \,//\, r_o = 2^k$

$R'_o = (198 \,//\, \frac{1}{g_m})(1+\beta G_m)$

$R_o = 2^k \,//\, (r_o + (1+\mu)R_s)$ ← با فیدبک تغییر می‌کند

اگر $r_o$ را محدود بگیریم خواهیم داشت.

با هم چون مقدار $r_o + (1+\mu)R_s$ بسیار بزرگ است، $R_o$ تقریباً همان $2^k$ خواهد بود.

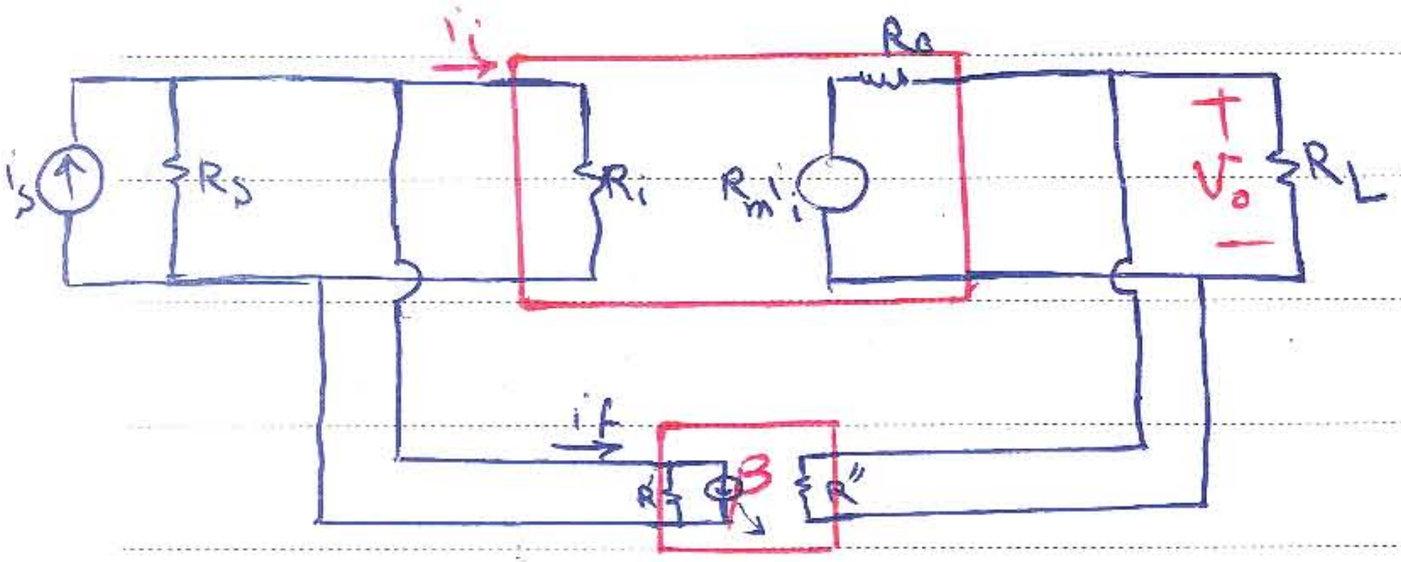

iran-ieee.com

از ولتاژ خروجی نمونه گرفته و با جریان ورودی ترکیب

کرده ایم.

با این تقویت کننده، تقویت کننده ی نوع موازی

موازی یا trans resistance می گویند.




مدل مرازی مدل Y می باشد.

$$i_1 = Y_{11} V_1 + Y_{12} V_2$$

$$i_2 = Y_{21} V_1 + Y_{22} V_2$$

$i_2$ خروجی ↓

در بلاک شکل که از ترانزیستور با ورودی

می رود هم معکوس هم بزرگتر است.

$$\frac{1}{R'} = Y_{11} = \frac{i_1}{V_1}\Big|_{V_2=0}$$

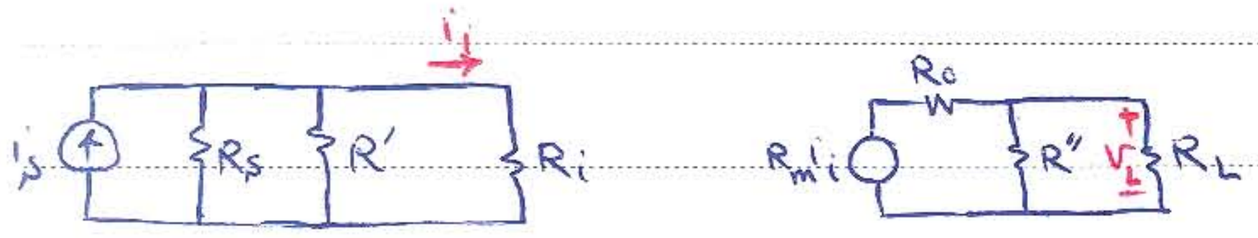
$$\frac{1}{R''} = Y_{22} = \frac{i_2}{V_2}\Big|_{V_1=0}$$

$$\beta = Y_{12} = \frac{i_1}{V_2}\Big|_{V_1=0}$$

حال شکل بلاک را با انتقال مقاومت هایش به داخل تقویت کننده، ایده آل می کنیم.

اگر شکل بلاک ایده آل می بود هم $R'$ و هم $R''$ باید بینهایت می بودند.

لذا بنابراین $R'$ و $R''$ را به داخل تقویت کننده می بریم و شکل بلاک را قطع می کنیم.




$$V_L = R_m i_i \frac{R_L // R''}{R_L // R'' + R_o}$$

$$i_i = i_s \frac{R_s // R'}{R_s // R' + R_i}$$

$$\Rightarrow V_L = R_m i_s \frac{R_s // R'}{R_s // R' + R_i} \times \frac{R_L // R''}{R_L // R'' + R_o}$$

$$\rightarrow R'_m = \frac{V_L}{i_s} = R_m \frac{R_s // R'}{R_s // R' + R_i} \times \frac{R_L // R''}{R_L // R' + R_o}$$



iran-ieee.com

$$R_{mf} = \frac{R'_m}{1+\beta R'_m}$$

$$R'_o = R_L // R'' // R_o$$

چون خروجی ولتاژ است پس باید یک مقاومت خروجی کم خواهد شد و داریم:

$$R'_{of} = \frac{R'_o}{1+\beta R'_m}$$

$$\frac{1}{R'_{of}} = \frac{1}{R_L} + \frac{1}{R_{of}} \Rightarrow \frac{1}{R_{of}} = \frac{1}{R'_{of}} - \frac{1}{R_L}$$

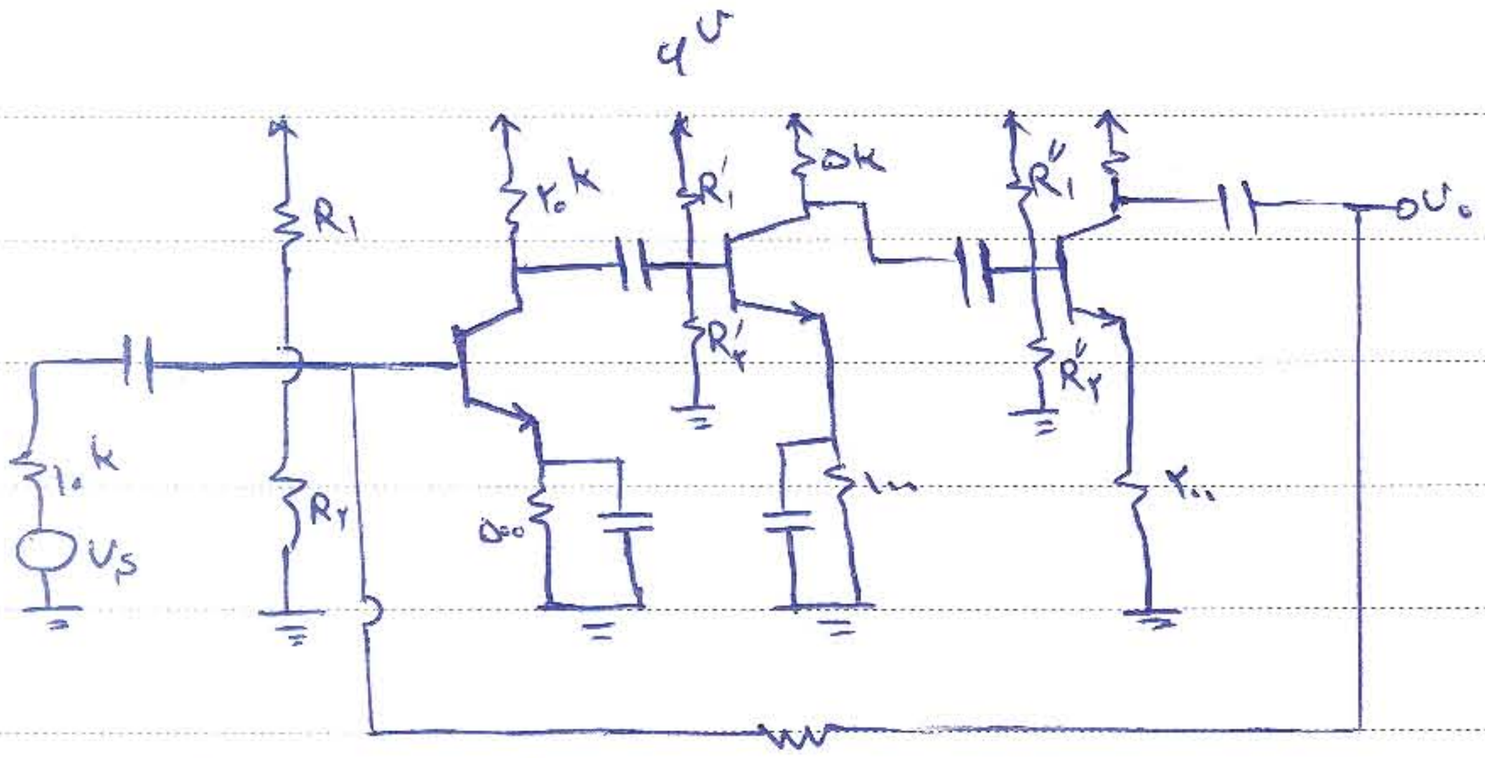
$$R'_i = R_S // R' // R_i \Rightarrow R'_{if} = \frac{R'_i}{1+\beta R'_m}$$

$$\frac{1}{R'_{if}} = \frac{1}{R_S} + \frac{1}{R_{if}} \Rightarrow \frac{1}{R_{if}} = \frac{1}{R'_{if}} - \frac{1}{R_S}$$

اگر بهره ولتاژ خواسته شود $\Rightarrow A_v = \frac{R_L i_L}{R_S i_S} = \frac{V_2}{R_S i_S} = \frac{R'_m}{R_S}$

اگر بهره جریان خواسته شود $\Rightarrow A_i = \frac{R'_m}{R_L}$

مثال:




مقاومت‌های بایاس را طوری تعیین کنید که داشته باشیم:

$I_{C1} = 1.1\ mA \quad I_{C2} = 1.5\ mA \quad I_{C3} = 2\ mA$

$\beta_1 = \beta_2 = \beta_3 = 100$

$A_v = ? \quad A_i = ? \quad R_{if} = ? \quad R_{of} = ?$



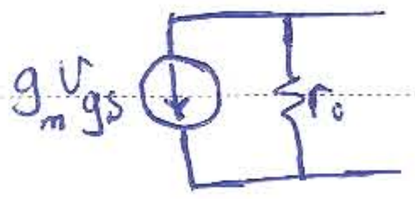
www.iran-ieee.com

۲۴۰۰

## منابع جریان:

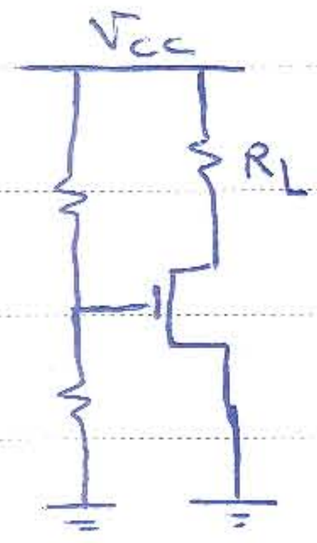
### طراحی:

همانطورکه می بینیم ترانزیستور خود یک منبع جریان می باشد.




$$r_o = \frac{V_A}{I_{DQ}\ (I_{CQ})}$$

اگر $R_L \ll r_o$ باشد، خود ترانزیستور یک منبع جریان می گردد و جریان بار ثابت می گردد.
اگر شرط $R_L \ll r_o$ برقرار نباشد باید به نحوی $r_o$ ترانزیستور را افزایش دهیم




I وابسته به $R_L$ نباشد ← اولاً ترانزیستور در ناحیه Pinch off باشد
ثانیاً $R_L \ll r_o$

هرچه در بدترحالت $V_{GD} \geq V_t$ شود، آزادی منبع جریان بیشتر خواهد بود.

پارامتر سوم منبع جریان، مقدار جریان است که می خواهیم از منبع جریان بکشیم.

پارامتر دیگر عدم وابستگی منبع جریان به عوامل محیطی مانند منبع ولتاژ و پارامترهای ترانزیستور است.

پارامتر دیگر عدم وابستگی منبع جریان به گرما می باشد.

اگر مقاومت خروجی منبع فوق مناسب باشد، آنگاه می توانیم از خود ساختار فوق به عنوان منبع جریان استفاده کنیم
یا می توانیم با استفاده از تکنولوژی بالاتر، $V_A$ را افزایش داده و در نتیجه $r_o$ را زیاد کنیم

$$I_D = \frac{1}{2}\beta (V_{GS} - V_t)^2$$

برای اینکه حالت فوق برقرار باشد باید $V_{GS} \geq V_t$ باشد پس به ازای کدام پارامتر خاص که شرط را برقرار می کند
می توانیم منبع جریان را راه اندازی کنیم.



www.iran-ieee.com

$$R_L I_L + V_{DS} + V_{GS} = V_{cc}$$
$$\| \quad V_+$$

مشکل دیگری که معمولاً بوجودی آید اینست که شرط $R_L \ll r_o$ برقرار نشود. یک راه افزایش مقاومت خروجی گذاشتن $R_S$ می‌باشد.

$$R_o = r_o + R_S(1+\underset{\|}{g_m r_o}) \quad \text{: در این حالت داریم}$$

طراحی :

$g_m$ تعیین می‌گردد ← جریان را داریم

با توجه به رابطه $R_o$ ، $R_S$ تعیین می‌شود ← $r_o$ را داریم

$$V_G = V_{GS} + R_S I_D$$
$$\frac{V_G}{V_{DD}} = \frac{R_2}{R_1+R_2}$$

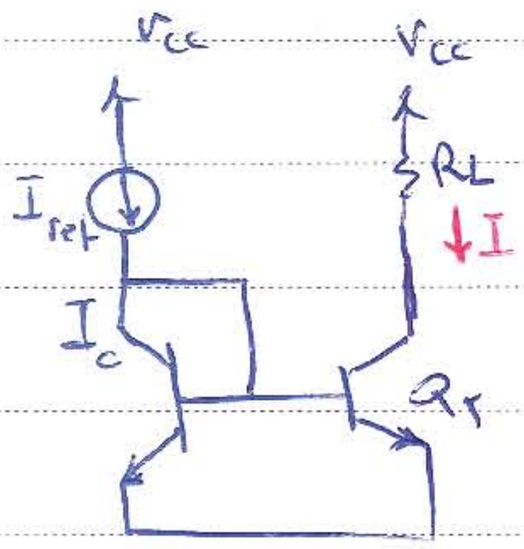
یک معادله و دو مجهول داریم پس مقاومت‌ها را نسبتاً بزرگ می‌گیریم.

اما باید توجه داشته باشیم که مقاومت بزرگ منبع نویز است و باید خیلی بزرگ انتخاب نشوند.

در FET ها معمولاً رابطه مقابل را برقرار می‌کنیم :

$I < 0.1\, I_D$

## منابع جریان با تقارن آینه‌ای :




اگر دو ترانزیستور کاملاً مساوی باشند آنگاه $I = I_c$

ولتاژ کلکتور امیتر $Q_2$ متفاوت با $Q_1$ است و این باعث می‌شود به دلیل اثر اری

$I$ مقداری متفاوت با $I_c$ شود. $\quad I = I_c\left(1+\frac{V_{CE}}{V_A}\right)$

بنابراین $I$ تابعی از $R_L$ نیز بوده و منبع جریان پایداری نداریم.

علت دیگر تفاوت اندک بین $I$ و $I_c$ وجود $\beta$ است زیرا با تغییر یا ورود در حالت بزرگ بودن $R_L$ جریان در روری با $R_L$ تغییر می‌کند.

$$I = I_c\left(1+\frac{V_{CE}}{V_A}\right)$$
$$I_r = I_c + 2I_B = I_c + \frac{2}{\beta} I_c \Rightarrow I_c = I_r\left(\frac{1}{1+\frac{2}{\beta}}\right)$$

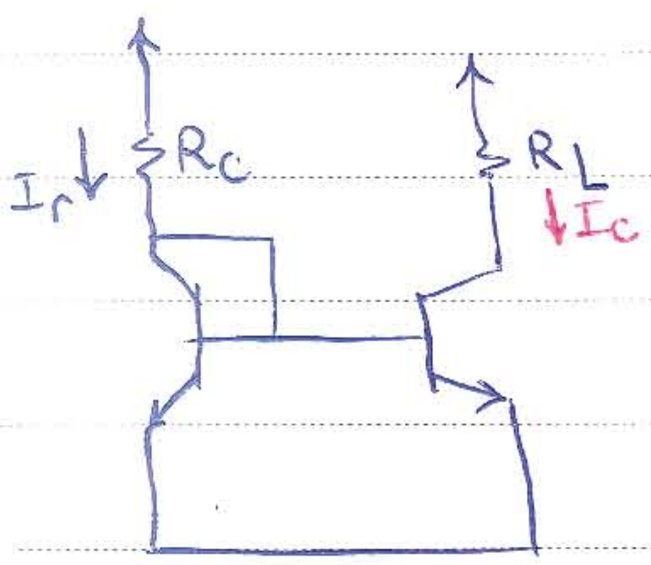
با توجه به روابط فوق اگر از اثر الی و مقاومت خروجی بگذریم، باز هم بایست از $\beta$ را داریم

PqPCO
www.
iran-ieee
.com

Subject :

Year . Month . Date . ( )

در این حالت به جای منبع جریان از یک مقاومت استفاده کردیم و داریم :

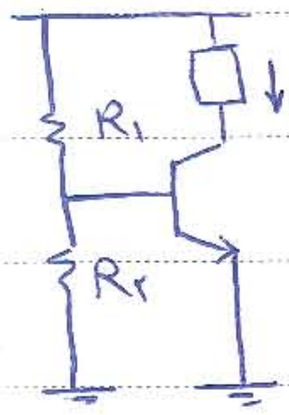



$$I_R = \frac{V_{CC} - V_{BE}}{R_C}$$



PqPCO
www.iran-ieee.com

## بررسی حساسیت منبع جریان:




$$I = I_S e^{\frac{V_{BE}}{V_T}} \Rightarrow V_{BE} = V_T \ln \frac{I}{I_S}$$

رابطه $V_{BE}$ بصورت نمایی است پس با ازای تغییرات اندک $V_{BE}$ تغییرات شدید $I_c$ داریم.

$$V_{BE} = V_{cc} \frac{R_2}{R_1+R_2}$$

فرض می‌کنیم مقادیر مقاومت‌ها ثابت است و آنچه قابل تغییر است $V_{cc}$ است. $V_{cc}$ تابع سنگی خواهد بود که از آن ساخته‌ایم. پایداری جریان نسبت به منبع جریان $V_{cc}$ با صورت زیر تعریف می‌شود:

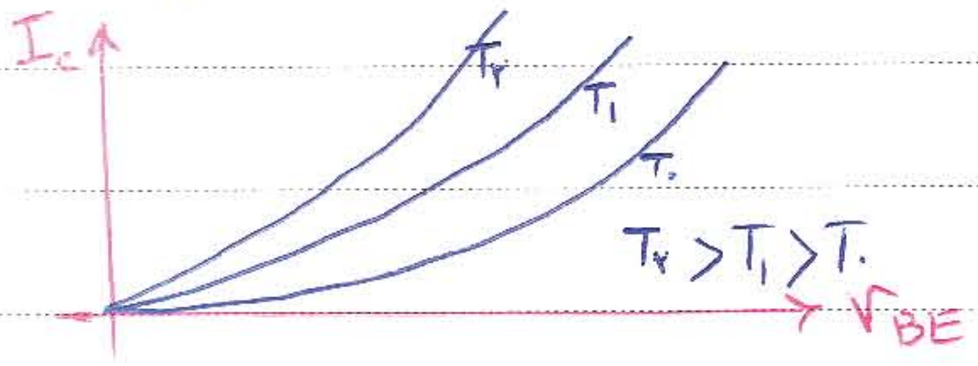
$$S = \frac{\frac{\partial I_c}{I_c}}{\frac{\partial V_{cc}}{V_{cc}}} = \frac{V_{cc}}{I_c} \times \frac{\partial I_c}{\partial V_{cc}}$$

در مدار فوق اگر $V_{cc}$ را محاسبه کنیم داریم:

$$V_{cc} \frac{R_2}{R_1+R_2} \times \frac{1}{V_T}$$

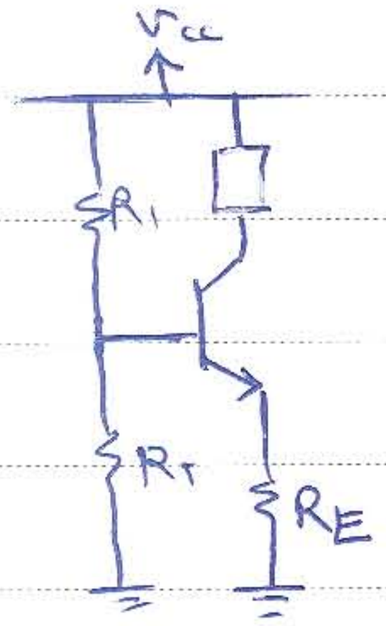
$$I_c = I_S e$$

عامل نمایی جریان منبع خود ولتاژ بیس - امیتر است. این ولتاژ نسبت به دما تغییر می‌کند. با افزایش دما این ولتاژ کم می‌شود.




تغییرات ولتاژ BE با دما به صورت $-2\frac{mV}{K}$ است.

بنابراین در یک $V_{BE}$ ثابت اگر دما زیاد شود جریان زیاد خواهد شد.




با گذاشتن $R_E$ تا حدود زیادی جریان پایدار می‌شود

$$R_E I + V_{BE} = V_{cc} \frac{R_2}{R_1+R_2}$$

$$\Rightarrow I_c = \frac{V_{cc} \frac{R_2}{R_1+R_1} - V_{BE}}{R_E}$$

آنالیز حساسیت نسبت به $V_{cc}$:

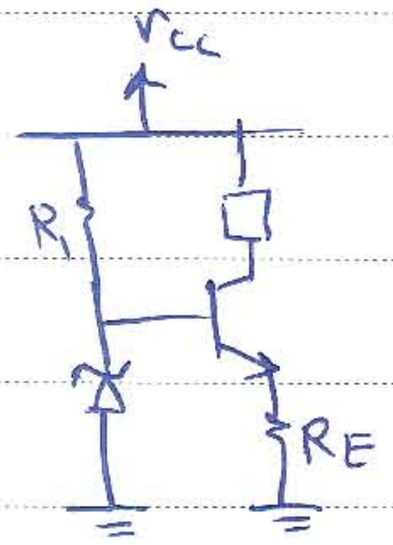
$$S = \frac{V_{cc}}{I_c} \frac{\partial I_c}{\partial V_{cc}} = \frac{R_2}{R_1+R_2} \times \frac{1}{R_E} \times \frac{V_{cc}}{I_c}$$

هرچه $R_E$ را بزرگتر باشد حساسیت کم می‌شود.



www.iran-ieee.com

برای حذف و صفر کردن حساسیت نسبت به $V_{CC}$ به جای $R_2$ از دیود زنر استفاده می‌کنیم.

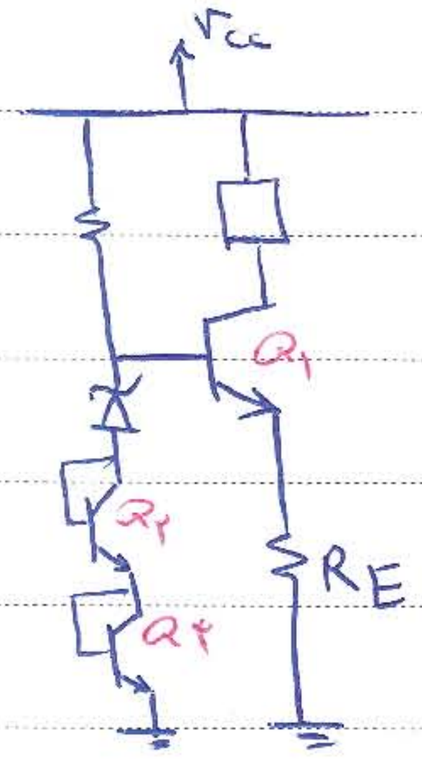



همانطور که دیدیم در $V_{BE}$ ثابت با افزایش دما جریان ترانزیستور زیاد می‌شود.
اما در دیود زنر ولتاژ با افزایش دما زیاد شده و در نتیجه با افزایش دما ولتاژ زنر زیاد شده ولتاژ بیس ثابت شده و در نتیجه ولتاژ روی $R_E$ با شدت زیاد می‌شود.

$$I_C = \frac{V_Z - V_{BE}}{R_E} \qquad \frac{dI_C}{d} = \frac{1}{R_E}\left(\frac{dV_Z}{dT} - \frac{dV_{BE}}{dT}\right)$$

بنابراین با افزایش دیود زنر پایداری نسبت به $V_{CC}$ زیاد شده اما پایداری دمایی کم می‌شود.

اگر از ساختار متقابل استفاده کنیم:



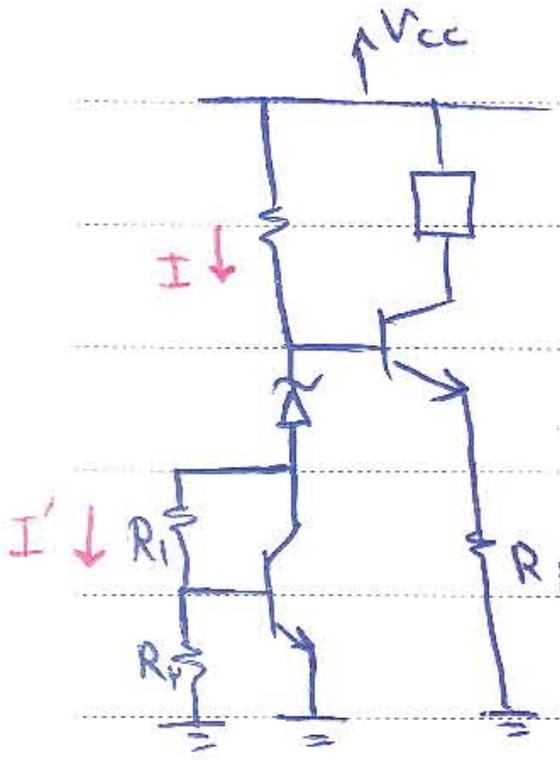

$$I_C = \frac{V_Z + V_{BE2} + V_{BE3} - V_{BE1}}{R_E}$$

$$\frac{\partial I_C}{\partial T} = \frac{1}{R_E}\left(\frac{\partial V_Z}{\partial T} + 2\frac{\partial V_{BE}}{\partial T} - \frac{\partial V_{BE1}}{\partial T}\right)$$

($\frac{\partial V_Z}{\partial T} \approx 2.10 \frac{mV}{K}$ ، $\frac{\partial V_{BE1}}{\partial T} \simeq -2 \frac{mV}{K}$)

اگر ترانزیستورها مشابه باشند $\frac{1}{R_E}\left(\frac{\partial V_Z}{\partial T} + \frac{\partial V_{BE}}{\partial T}\right)$

دو مشتق مختلف العلامه هستند $\left(\frac{\partial V_{BE}}{\partial T} < 0 \;,\; \frac{\partial V_Z}{\partial T} > 0\right)$ پس پایداری بیشتری کرد.




$$V_B = V_Z + \frac{R_1 + R_2}{R_2} V_{BE} = V_{BE_1} + R_E I_C$$

با انتخاب مناسب ضریب $\left(1 + \frac{R_1}{R_2}\right)$ می‌توانیم حساسیت را طوری کنترل کنیم.

ترانزیستورهای مشابهم

$$I_C = \frac{1}{R_E}\left(V_Z + \left(1 + \frac{R_1}{R_2}\right)V_{BE} - V_{BE}\right)$$

$$\Rightarrow \frac{\partial I_C}{\partial T} = \frac{1}{R_E}\left(\frac{\partial V_Z}{\partial T} + \frac{R_1}{R_2}\frac{\partial V_{BE}}{\partial T}\right)$$

اگر زنر با تغییرات $2.5 \frac{mV}{K}$ و بیس امیتر با تغییرات $-2 \frac{mV}{K}$

تغییر کند آنگاه با انتخاب $\frac{R}{R_2} = \frac{2.5}{2} = \frac{5}{4}$ می‌توانیم حساسیت را از بین ببریم.

$I' < I \Rightarrow$ برای روشن شدن ترانزیستور

Subject :

Year . Month . Date . ( )

اگر حذفی $R_E$ را زیاد کنیم آنگاه ولتاژ کلکتور بالا رفته و در نتیجه ماکزیمم ولتاژ روی بار را تغییر می دهد ما همواره می خواهیم ولتاژ کلکتور در حداقل مقدار خود را داشته باشیم.

$R_L$ محدود ← $V_{o,min} \gtrless IR_E + V_{CE,sat}$ با توجه به رابطه $R_L = \frac{V_{cc} - V_o}{I_c}$ اگر $V_{o,min}$ بزرگ شود آنگاه

می شود.

در BJT علت افزایش جریان به دلیل افزایش دما عبارتست از:

BJT $T \uparrow \quad V_{BE} \downarrow \quad I_c \uparrow$

$T \uparrow \quad \beta \uparrow \quad I_c \uparrow$

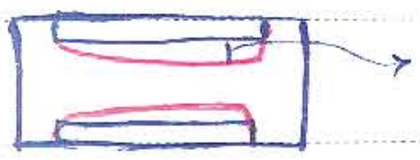
در هر حبسی با افزایش دما مقاومت زیاد می شود. →

بنابراین در FET ها دو عامل همگرایی را داریم که

MOSFET $T \uparrow \quad R_{ch} \uparrow \quad I_D \downarrow$

JFET $T \uparrow \quad Space_charge \downarrow \quad I_D \uparrow$

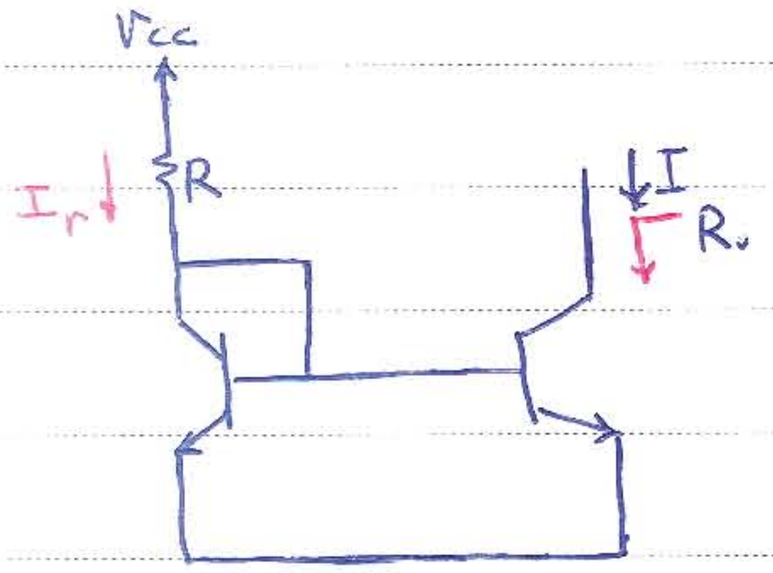
می کند.



عرض

Space - charge

نمی توانیم برای هر منبع جریان کارهای فوق را انجام دهیم. معمولاً یک منبع به صورت فوق ساخته شده و سایر ترانزیستورها از آن استفاده می کنند.

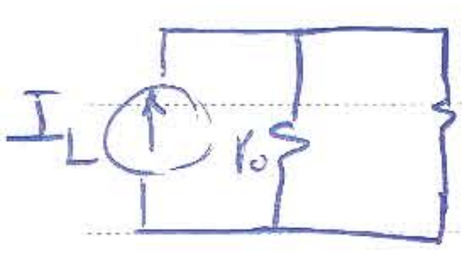



$$I_{C1} = I_S\left(e^{\frac{V_{BE}}{V_T}} - 1\right)\left(1 + \frac{V_{CE,1}}{V_A}\right) \xrightarrow{=\infty} I_{CC}$$

اما در مورد $I_{C2}$ ، $\frac{V_{CE2}}{V_A}$ دیگر قابل صرف نظر کردن نمی باشد.

$$R_o = r_o = \frac{V_A}{I_{CQ}}$$

مقدار $R_o$ معمولاً در حد $4\,k\Omega$ است. این مقدار برای بارهای بزرگتر از $4\,k\Omega$ دیگر مناسب نیست. مثلاً اگر $R_L$ بین $1\,k\Omega$ تا $10\,k\Omega$ تغییر کند، تقریباً $I_L$ نیز تغییر خواهد کرد.

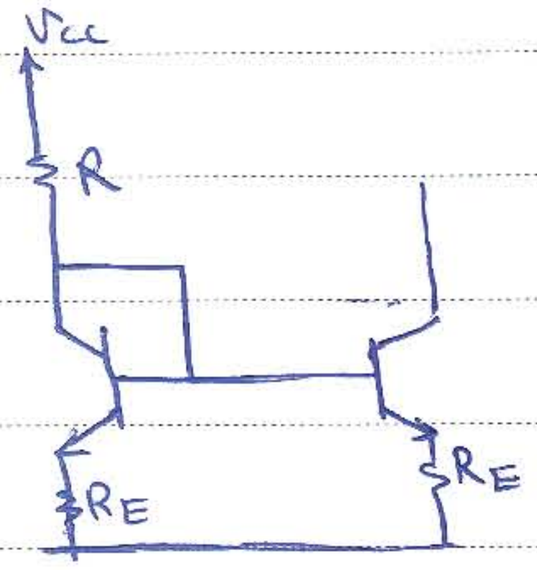



اگر : $10\,\Omega < R_L < 1^k \Rightarrow I_L \simeq I_C$



www.iran-ieee.com

بنابراین منبع نوق تقطه برای بارهای مناسب است که با نسبت ۲۰ کوچک باشد.




$$I_L = I_C = \frac{V_{CC} - V_{BE}}{R + R_E}$$

$$R_o = r_o + R_E \frac{g_m r_o}{1 + \frac{g_m r_c}{\beta}}$$

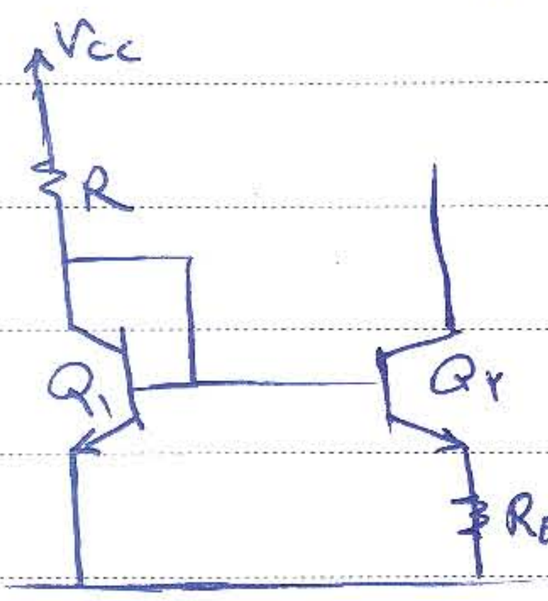
با این تنسیر کوچک در مقدار مقاومت خروجی چندبرابر شد

$R_E$ را نمی‌توانیم خیلی زیاد کنیم زیرا در اینصورت $V_{o,min}$ کم خواهد شد و باعث محدود شدن بازه می‌گردد

$$V_{o,min} \geq R_E I_L + V_{CE,sat}$$

اگر بخواهیم جریان بار کوچک باشد باید $R$ را بزرگ کنیم.

یک راه برای ایجاد جریان های کم این است که $R_E$ مربوط به ترانزیستور 1 را حذف کنیم.




$$V_{BE1} = V_{BE2} + R_E I_L$$

$$I_{C1} = I_{S1}\left(e^{\frac{V_{BE1}}{V_T}} - 1\right)$$

$$I_C = I_{S2}\left(e^{\frac{V_{BE2}}{V_T}} - 1\right)$$

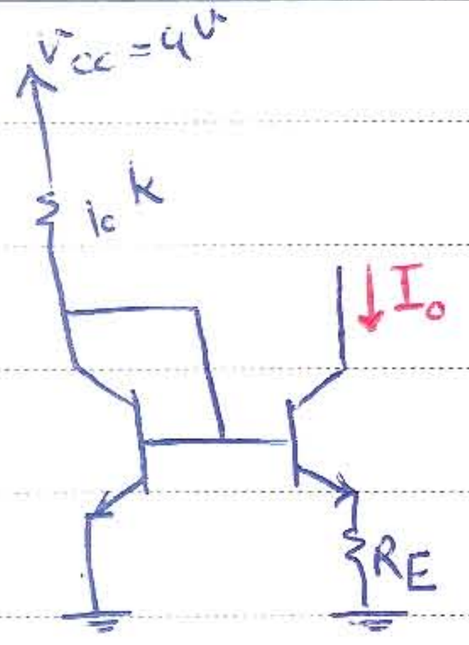
$$\Rightarrow \frac{I_{C2}}{I_{C1}} = \frac{e^{\frac{V_{BE2}}{V_T}}}{e^{\frac{V_{BE1}}{V_T}}} = e^{\frac{V_{BE2} - V_{BE1}}{V_T}}$$

$$\frac{V_{BE2} - V_{BE2} - R_E I_L}{V_T} \qquad -\frac{R_E I_L}{V_T}$$

$$\Rightarrow \frac{I_{C2}}{I_{C1}} = e \qquad = e$$

حال با انتخاب مناسب $R_E$ می‌توانیم هر جریان کوچکتری از جریان ref را تولید کنیم.

چون $R_E$ در توان است با $R_E$ کوچکی می‌توان جریان‌های بسیار کوچکی ایجاد کرد




$$V_{BE1} = V_{BE2} + R_E I_o$$

$$I_{C1} = I_{S1} e^{\frac{V_{BE1}}{V_T}} \quad , I_{C2} = I_{S2} e^{\frac{V_{BE2}}{V_T}}$$

$$V_T \ln \frac{I_{C1}}{I_{S1}} - V_T \ln \frac{I_{C2}}{I_{S2}} = R_E I_{C2}$$

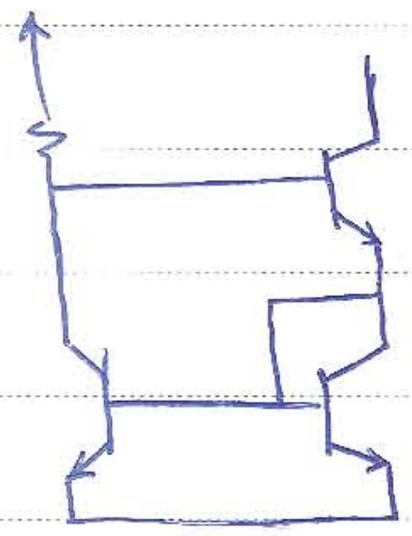
$$I_{C1} = 0{,}92 \text{ mA}$$

$$V_T \ln \frac{I_{C1}}{I_{S1}} \times \frac{I_{S2}}{I_{C2}} = R_E I_{C2}$$

اشکال مدار:

با توجه به اینکه گفتیم $R_E$ کوچک است پس مقاومت خروجی نیز کوچک خواهد بود.

اصلاح مدار: مقاومت خروجی مدار مقابل بسیار بالاتر از مدار بالاست و همچنین حداقل ولتاژ خروجی خیلی تغییر نمی‌کند.



$$V_{O,min} = 2V_{BE} - 0{,}5 \simeq 1$$

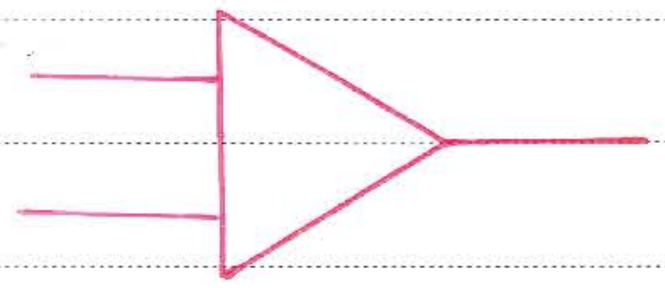
بنابراین محدوده مقاومت خروجی نیز تغییر زیادی نکرده و محدودیت در بار ایجاد نمی‌شود.


www.iran-ieee.com

Subject:

Year. Month. Date. ( )

## تقویت کننده های تفاضلی:



این تقویت کننده ها تفاضل سیگنال های ورودی را تقویت می کند.

درصورتی که تفاضل سیگنال های ورودی صفر باشد، آنگاه خروجی صفر است.

این تقویت کننده در جاهایی که منبع نویز دسترسی داریم قابل استفاده می باشد. مثلاً در مهندسی پزشکی منابع نویز قابل دسترسی است.

درهمای تقویت کننده ها بهره ی نویز بیشتر است زیرا خود تقویت کننده نیز نویز ایجاد می کند. اگر یک تقویت کننده ی تفاضلی قرار دهیم که یکی روی قلب برود، و $V_S + V_n$ را بگیرد و دیگری را در محیط قرار دهیم تا $V_n$ را احساس کند، اختلاف را تقویت کنیم، آنگاه در خروجی نویزها همدیگر را از بین برده، و سیگنال اصلی را خواهیم داشت.

درصورتی که منبع نویز مشخص نباشد آنگاه استفاده از تقویت کننده ی تفاضلی امکان دارد نویز را در خروجی افزایش دهد.

به طور کلی می توان یک تقویت کننده ی اختلاف را به صورت زیر تحلیل کرد:

* همه تقویت کننده های اختلاف با مجموع دو سیگنال نیز حساسند

یعنی در دو حالت (۱۰۰۰۱، ۱۰۰۰) و (۱، ۰) خروجی ها اندکی متفاوت هستند

$$V_o = A(V_1 - V_2) + A'(V_1 + V_2)$$

$$\Rightarrow V_o = A_d \underbrace{(V_1 - V_2)}_{V_d} + A_c \underbrace{(V_1 + V_2)}_{V_c}$$

$A_d$: differential mode, $A_c$: common mode

درهمه تقویت کننده های تفاضل می خواهیم $A_d$ بیشترین مقدار و $A_c$ نیز کمترین مقدار ممکن را داشته باشد.

ضریب شایستگی برای این تقویت کننده ها به صورت

$$CMRR = FOM = \frac{A_d}{A_c}$$

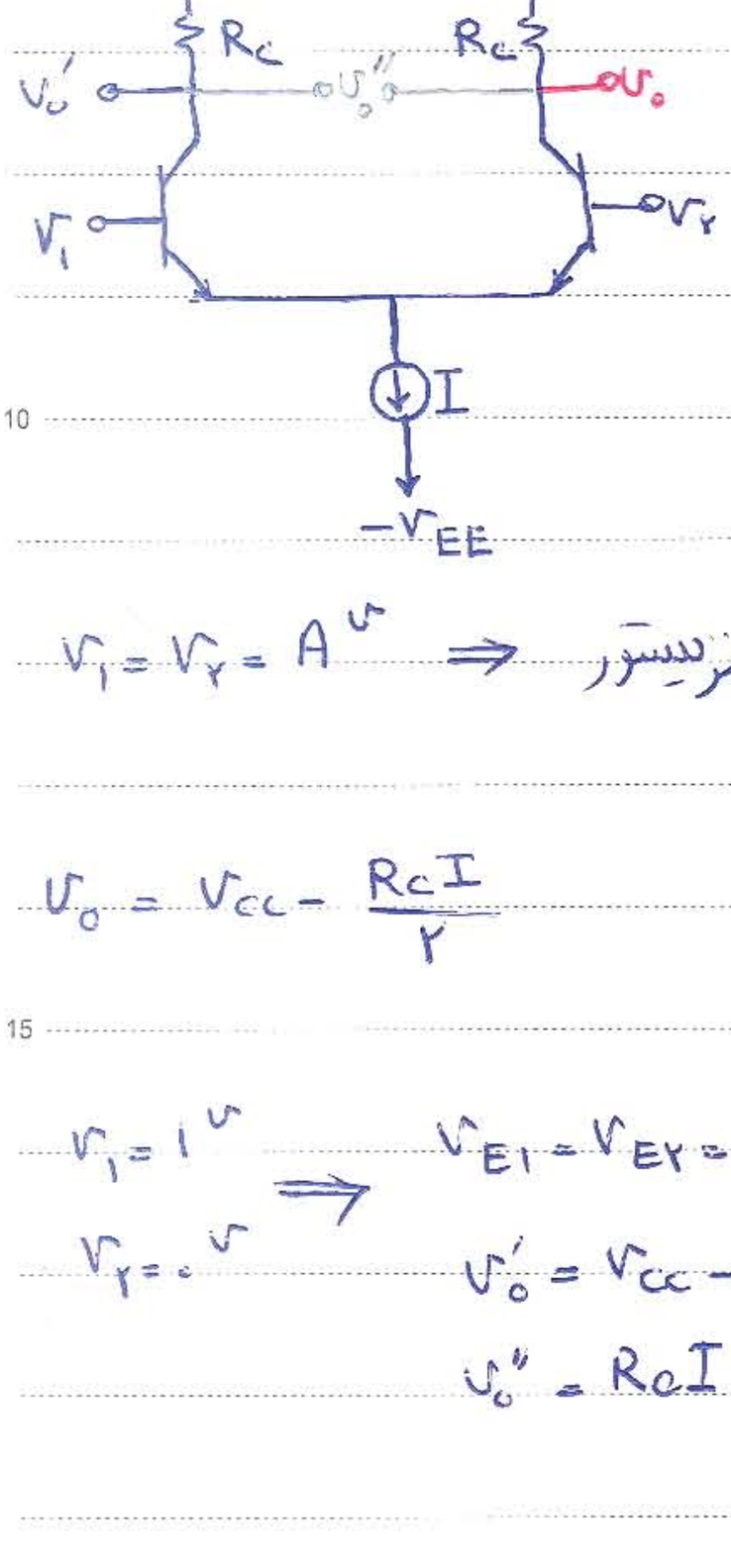
www.iran-ieee.com

$\begin{cases} V_1 = 1\ mV \\ V_2 = -1\ mV \end{cases} \Rightarrow A_d = \frac{V_o}{2}$ $\qquad$ $\begin{cases} V_1 = 1\ mV \\ V_2 = 1\ mV \end{cases} \Rightarrow A_c = V_o$

بنابراین با ورودی های خاصی می توان بهره های $A_c$ , $A_d$ را بدست آورد.

## مدارهای تقویت‌کننده‌ی اختلاف :

$I$ را با استفاده از یک ترانزیستور دیگر ساخته ایم.




$V_1 = V_2 = A^\circ \Rightarrow$ جریان هردو ترانزیستور $\xrightarrow[R_C \text{های مساوی}]{\text{با فرض ترانزیستورهای}} I/2$

بنابراین خروجی به مقادیر $V_1$ و $V_2$ بستگی ندارد

$V_o = V_{CC} - \frac{R_C I}{2}$

$\begin{cases} V_1 = 1^\circ \\ V_2 = 0^\circ \end{cases} \Rightarrow$ $V_{E1} = V_{E2} = 0.3^\circ \Rightarrow Q_2$ قطع $\Rightarrow V_o = V_{CC}$

چون در این حالت کل $I$ از سمت چپ عبور کرده است

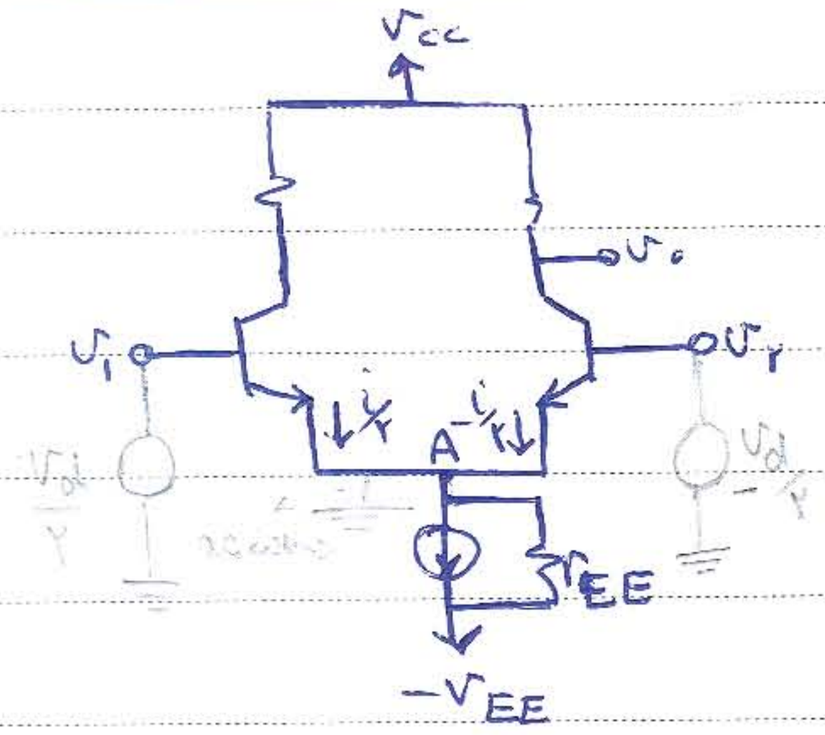
$V_o' = V_{CC} - R_C I$

$V_o'' = R_C I \quad (V_o'' = V_1 - V_o' = V_{CC} - (V_{CC} - R_C I) = R_C I)$

بنابراین در حالت فوق با فرض ترانزیستورهای مساوا خروجی مستقل از مجموع دو ورودی است.

روابط فوق با فرض عدم خروج از ناحیه‌ی خطی برقرار است.


www.iran-ieee.com



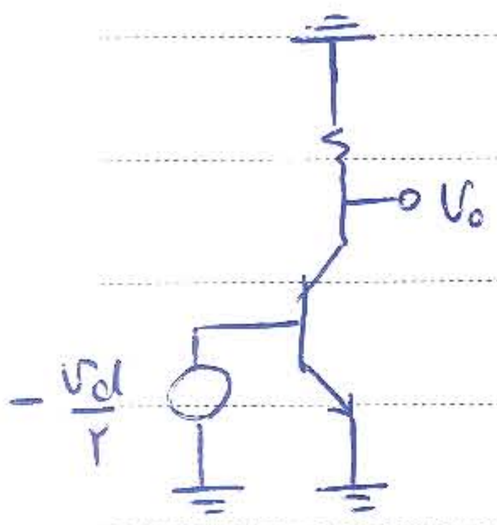

یکی راه تحلیل استفاده از مدار معادل دیفرانسیل کوچک است.

راه های دیگری نیز برای تحلیل این نوع مدارها استفاده کرد.

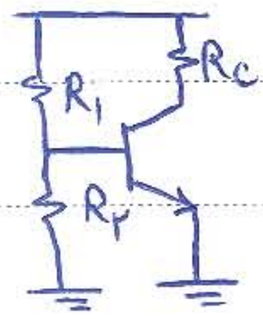
یکی از مدل ها مدل نیم می باشد. یکبار فرض می کنیم بین دو ورودی اختلاف $V_1$ و $V_2$ را داریم، و $A_d$ را بدست آوریم سپس $\frac{V_1+V_2}{2}$ را بین دو ورودی قرار داد، و $A_c$ را بدست آوریم.

← اگر مدل را تحلیل کنیم آنگاه می توان $A_d$ را بدست آورد

با KCL در نقطه A می بینیم که در حالت $a_c$ هیچ جریانی از $2I_{EE}$ عبور نمی کند و در نتیجه ولتاژ ac امپدانس صفر خواهد بود بنابراین امپدانس را در حالت $a_c$ زمین می کنیم.




$$\frac{V_o}{-\frac{V_d}{2}} = -g_m R_c \Rightarrow \frac{V_o}{V_d} = \frac{g_m R_c}{2} = A_d$$




* در ساختار مقابل حداکثر ولتاژ ورودی برابر با $V_{I,max} = \frac{V_T}{2} = 13^{mV}$ می باشد.
مقدار فوق با قبول 10٪ احتیاج می باشد.

اگر بخواهیم $V_o$ را از سمت چپ بگیریم آنگاه $A_d$ منفی خواهد بود.

$V_o$ : $V_1 \uparrow \; I_1 \uparrow \; I_2 \downarrow \; V_o = V_{cc} - R_c I_2 \uparrow \Rightarrow$

ولتاژ خروجی همفاز با $V_1$ است

ولتاژ خروجی $V_o'$ همفاز با $V_2$ است.

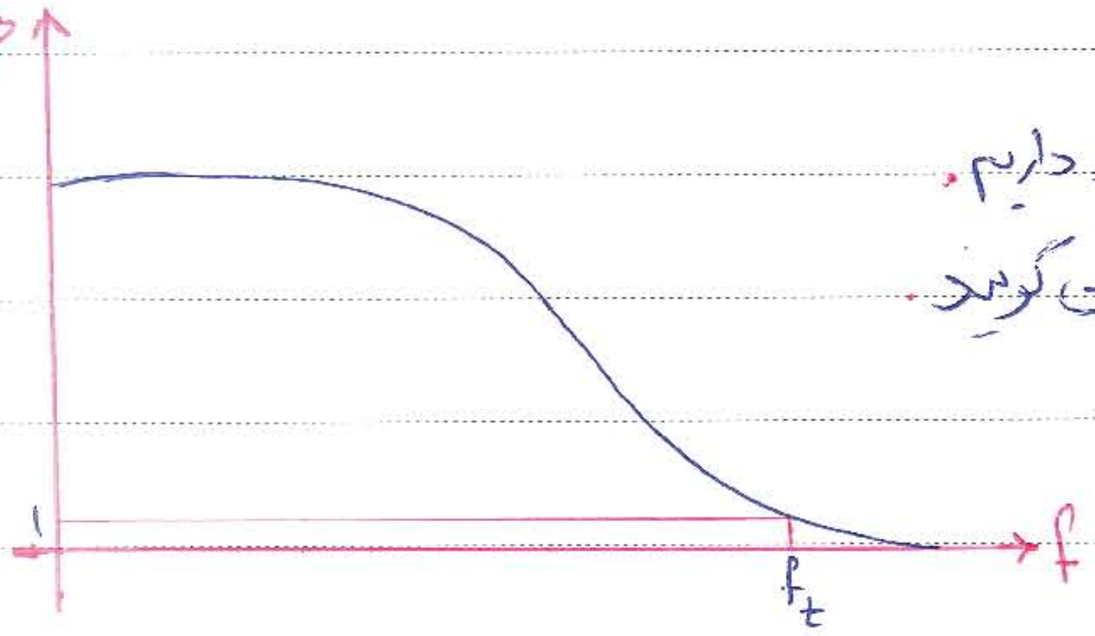
جریان های $I_1$ و $I_2$ به ولتاژهای ورودی بستگی دارند و اگر از اثر ارلی بگذریم، آنگاه با حذف $R_c$ در یک طرف جریان آن طرف عوض نمی شود اما اگر اثر ارلی داشته باشیم آنگاه:

$$I_1 = I_{S1} e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE}}{V_A}\right) \longrightarrow \begin{cases} V_{CE1} = V_{cc} & R_c \text{ حذف} \\ V_{CE2} = V_{cc} - \frac{R_c I}{2} \end{cases}$$

PAPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )




رفتار متابل را برای ترانزیستورهای مورداستفاده خود داریم.

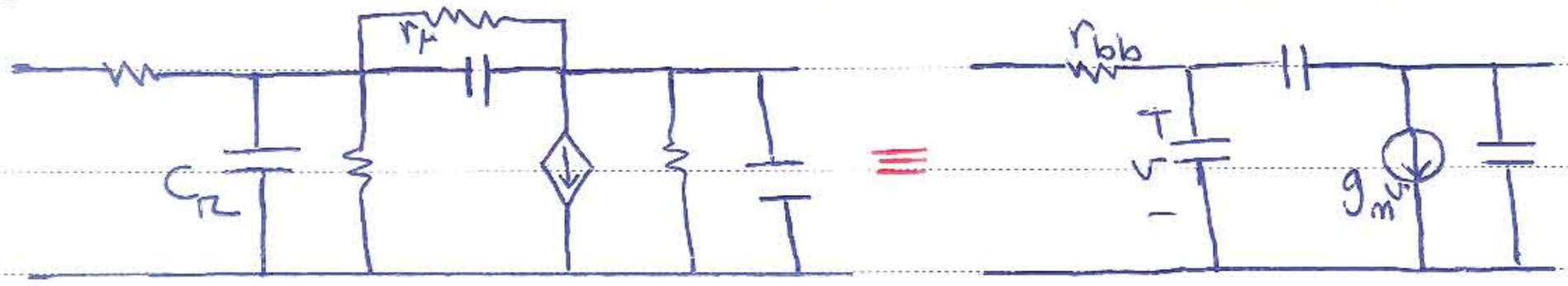
فرکانسی که در آن $\beta = 1$ می‌شود را فرکانس قطع می گویند.

تغییرات $\beta$ = $\begin{cases} 6\ \frac{dB}{oct} \\ 10\ \frac{dB}{dec} \end{cases}$

علت:

در ترانزیستور سه ناحیه داریم عرض ناحیه بیس خیلی کوچک است امیتر صد برابر بیس و کلکتور ده برابر امیتر است اما زمان عبور سیگنال بیش از همه عرض بیس بستگی دارد. زیرا در دو طرف بیس دو خازن داریم و این خازن ها اثر شارژ شدن بیس سیگنال عبور کند. همچنین در داخل بیس میدانی وجود ندارد که در بیس حامل ها را هدایت کند. این حامل ها با توجه به خاصیت نفوذ به ناحیه ای می روند که در آنجا از حامل های همنوع آنها نباشد و این یعنی به سمت کلکتور می روند. در کلکتور نیز میدانی این حامل ها را جمع می کند. با توجه به میدان موجود در امیتر کلکتور سرعت عبور در این دو ناحیه بسیار سریع است. بنابراین عوامل محدود کننده سرعت خازن بین بیس و امیتر ($C_\pi$) است.

حال اگر فرکانس بالا رود در نیم سیکل مثبت امکان دارد قبل از عبور سیگنال سیکل عوض شد و انتهای سیگنال نتواند عبور کند.




در فرکانس های بالا $C_\pi$ را اصولاً نمی توانیم نادیده بگیریم.

www.iran-ieee.com

یک تقویت‌کننده سلف است در کانس های مختلف بهره‌ی مختلف داشته و بهره نیز تغییرات وسیعی دارد
با تیدیک سعی می‌کنیم بهره را با اندیک تقریبا ثابت کنیم.

چون می‌خواهیم بهره را در بازه‌ی بسیار وسیعی از f نشان دهیم
باید از سیستمی استفاده کنیم که بتوان این بازه‌ی وسیع را در ابعاد کوچک
نشان داد.

همچنین در مورد توان نیز این مشکل را داریم.
پس گذاشتیم می‌گیریم تا بتوان در رنج وسیعی از تغییرات فرمی را مشاهده کرد.

این گذاشتن گرفتن را با صورت مقابل انجام می‌دهیم:

$10 \log P^{(W)} = dBW$ ← آزمایشگاه بل

$10 \log P^{(mW)} = dB_m$

$P = 1\ mW \longrightarrow dB_m$ برحسب $= 0\ dBm$ ← واحد $dB_m$ مقدار دارد.

$P = 2\ mW \longrightarrow dB_m$ برحسب $= 3\ dB_m$

$P = 3\ mW \longrightarrow$ " $= 4{,}7\ dB_m$

$4\ mW$
$\log ab = \log a + \log b$
$\Rightarrow dBm$ برحسب $4\ mW = 10\log 2 + 10\log 3 = 7{,}7\ dB_m$

$50\ mW = \frac{100}{2}\ mW$
$\log \frac{a}{b} = \log a - \log b$
$\Rightarrow dBm$ برحسب $50\ mW = 10\log 100 - 10\log 2 = 17\ dBm$

بهره برحسب دسی بل $= 10\log$ (بهره) $\Rightarrow$ بهره برحسب $dB = 20\ dB$
بهره $= 100$

پس می‌توان هر مقداری را با تفکیک آن به اعداد یک رقمی و سپس تبدیل به حاصلضرب یا مجموع کاریتم‌ها
مقدار را برحسب dB بیان کنیم.

iran-ieee.com

در سیستم dB تقادیر منفی نیز معنی دارند

۰ dBW = ۳۰ dBm

$$G = \frac{P_o}{P_i} = \frac{\frac{V_o^2}{R_L}}{\frac{V_s^2}{R_s}} = \left(\frac{V_o}{V_s}\right)^2 \frac{R_s}{R_L}$$

در تقویت‌کننده‌های بالا معمولاً $R_s = R_L$ است اما اگر برابر نباشند باید مقادیر آنها را در رابطه‌ی فوق گذاشت

$$\xRightarrow{R_s=R_L} \log G = 2 \log \frac{V_o}{V_s} \Longrightarrow 10 \log G = 20 \log \frac{V_o}{V_s}$$

اگر $\frac{V_o}{V_s} = 2$ باشد آنگاه داریم:

$$10 \log G = 20 \log 2 = 6 \text{ dB}$$

یعنی اگر فرکانس دو برابر شود بهره نصف می‌شود.

$\frac{6dB}{oct} \rightarrow$

dB ۶ ۲F۰ بهره در = A = ۴۴ dB

dB ۶ f۰ بهره در = B = ۷۰ dB

oct ← دو برابر

dec ← ده برابر

$$V_o = V_i = 1\mu v \Rightarrow 10 \log G = 20 \log 1 = 0 \text{ dB}\mu$$

$1^v = 120 \text{ dB}\mu$

حالا بین مقادیر مقابل می‌توانیم معادل dB هر مقداری را حساب کنیم

$1^{mw} \equiv 0 \text{ dBm}$

$2^{mw} \equiv 3 \text{ dBm}$

$4^{mw} \equiv 6 \text{ dBm}$

$10^{mw} \equiv 10 \text{ dBm}$

PAPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )

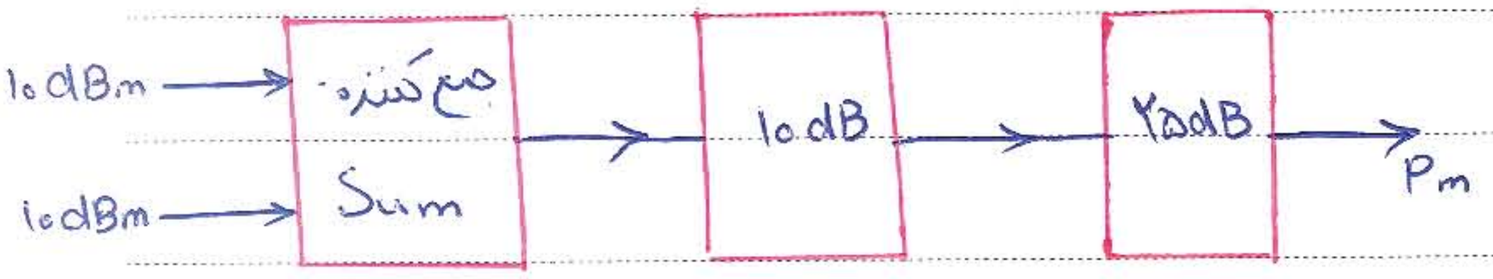
$1^{W} = ۳۰\ dBm$

$۵۰۰^{mW} = ۲۷\ dBm$ $\qquad \frac{۱۰۰^{mW}}{۲} = ۳۰ - ۳ = ۲۷$

$۱۰^{W} = ۴۰\ dBm$

$۱۶^{W} = ۴۲\ dBm = \quad ۴\log ۲ + ۳۰ = ۴۲\ dBm$

5

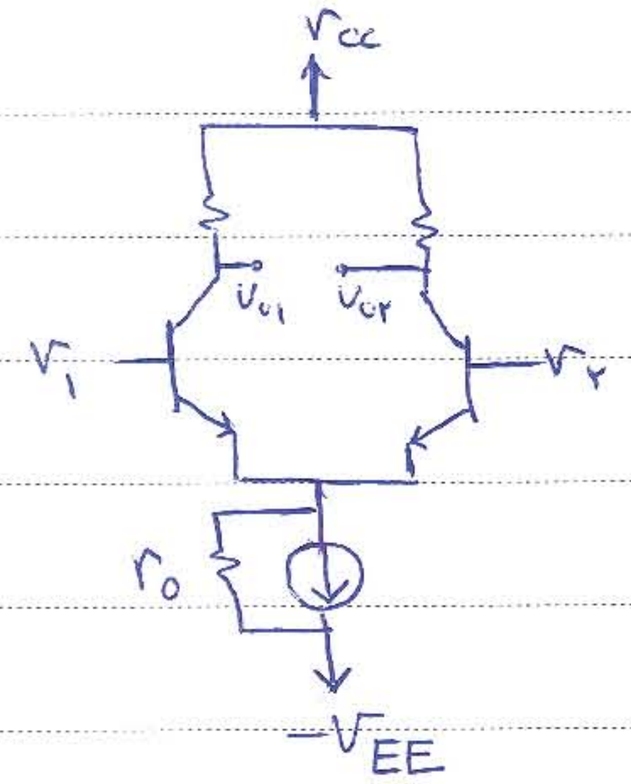



* $۱۰\ dBm + ۱۰\ dBm = ۱۳\ dBm$

$۱۰۰\ dBm + ۵\ dBm \simeq ۱۰۰\ dBm$

10

$P_o = P_i G_1 G_2 G_3 \Rightarrow ۱۰\ Log P_o = ۱۰ Log P_i + ۱۰\log G_1 + ۱۰ Log G_2 + ۱۰ Log G_3$

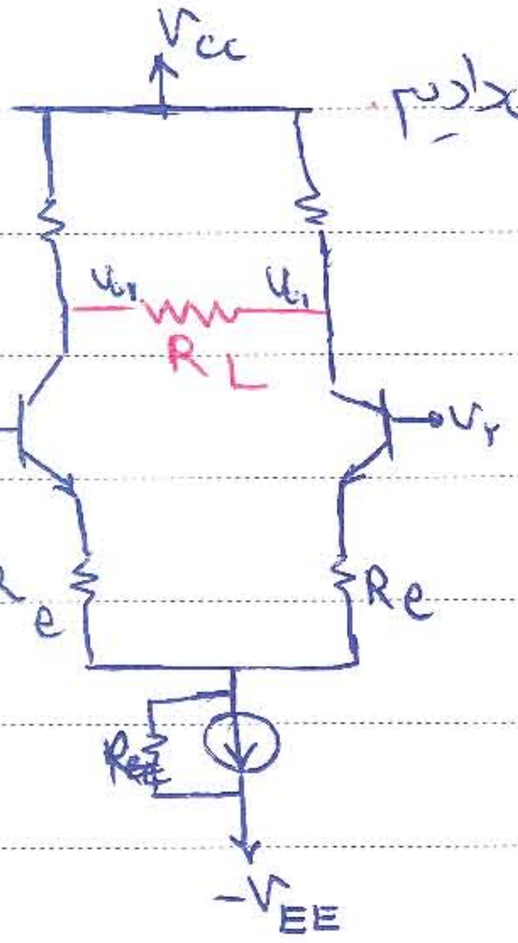



* dB با dB جمع نمی شود.

15 تقویت کننده های تفاضلی :

همانطور که دیدیم اگر ورودی را دو پایانه ای در نظر می گرفتیم ترانزیستورها و مقاومت ها نیز ایده آل می بودند، آنگاه $A_c = ۰$.

20 برای افزایش سیاهت رفتار تقویت کننده ها یک مقاومت در امیتر ترانزیستورها قرار می دادیم.




با اینکار مقداری بهره کم می شود که این کمبود بهره را با افزایش یک طبقه دیگر جبران می کنیم.

$R_L$ امپدانس ورودی تقویت کننده ای می تواند باشد که در طبقه بعد قرار گرفته است

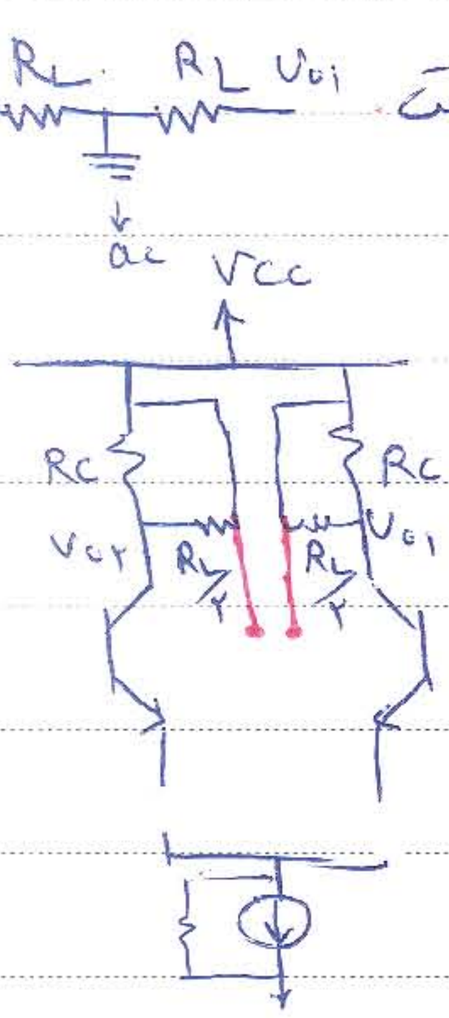
25

PqPCO
www.iran-ieee.com

برای تحلیل می توان از مدل نیم استفاده کرد

$V_{o1}$ و $V_{o2}$ ترینی هم می باشند ( این را برای ac می گوییم وگرنه در dc ولتاژ دو نقطه برابر است )

حال فرض کنیم $R_L$ را با دو تا تقسیم می کنیم وسط این دو مقاومت برای ac زمین است

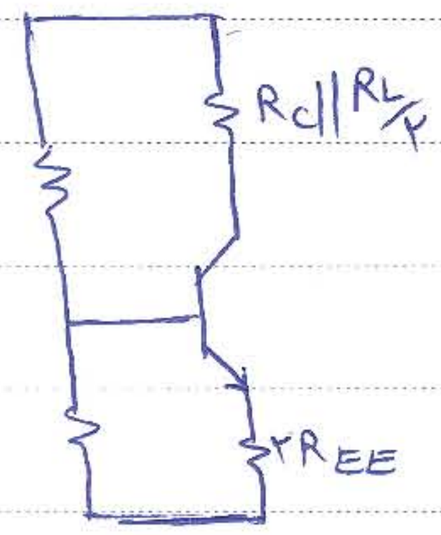



$$A_d = \frac{1}{2} g_m R_C || R_L/2$$

$$A_d = g_m R_C || R_L/2$$

$$A_{c=0}$$

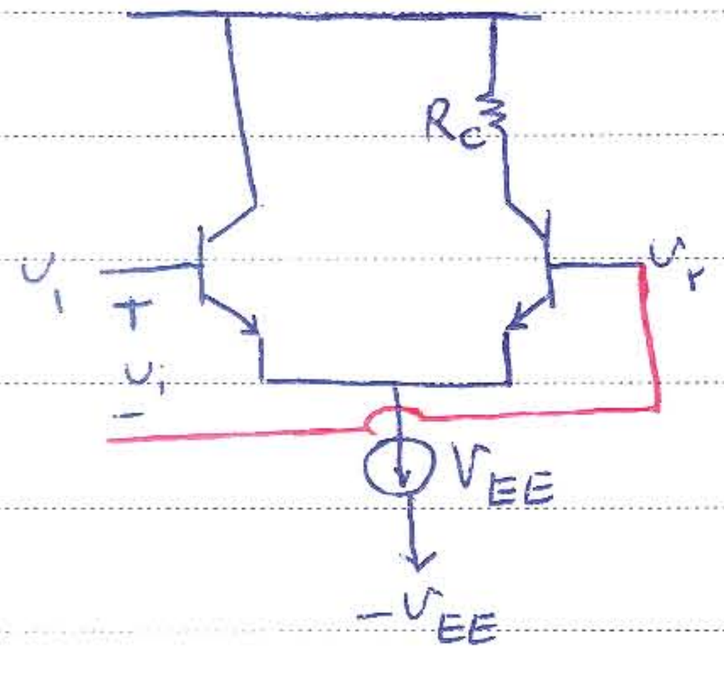
برای بهره ی حالت مشترک نیز داریم :




$$\Rightarrow A_C = \frac{-R_C || R_L/2}{2R_{EE}}$$



www.iran-ieee.com




حال با جای $v_i$ ، $v_d = v_1 - v_2$ می‌گذاریم و مقاومت ورودی $R_{id} = \frac{v_d}{i_d}$ را محاسبه می‌کنیم.

$$R_{id} = \frac{v_{be1} + v_{be2}}{i_{b1}} = \frac{v_{be1}}{i_{b1}} + \frac{v_{be2}}{i_{b1}}$$

$$= r_{\pi 1} + \frac{-v_{be2}}{-i_{b2}} = 2r_\pi$$

حال مقاومت‌های امیتر را در هر دو ست قرار می‌دهیم.

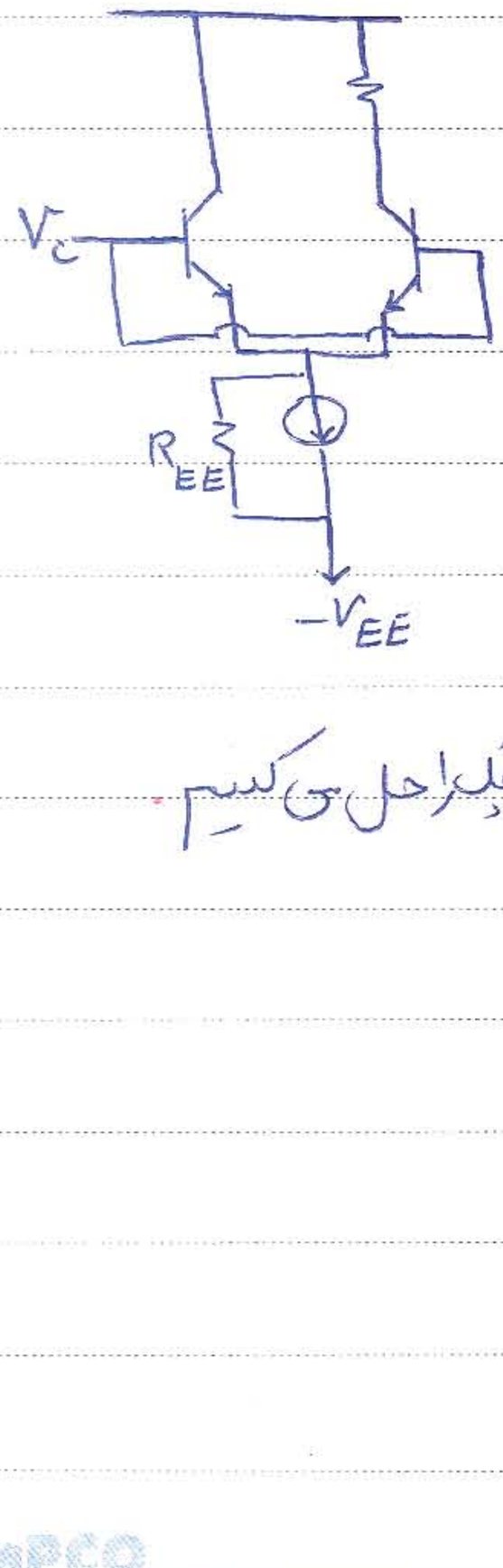
$$v_d = v_{be1} + R_e i_{e1} - i_{e2} R_e + v_{eb2}$$

$$Z_i = \frac{v_d}{i_{b1}} = r_{\pi 1} + (\beta+1) R_e + (\beta+1) R_e + r_{\pi 2} \Rightarrow Z_i = 2r_\pi + 2(\beta+1) R_e$$

اگر یکی از Re ها باشد، آنگاه خواهیم داشت:

$$Z_i = 2r_\pi + (\beta+1) R_e$$

حال درحالتی که Common mode امپدانس ورودی را بررسی می‌کنیم:



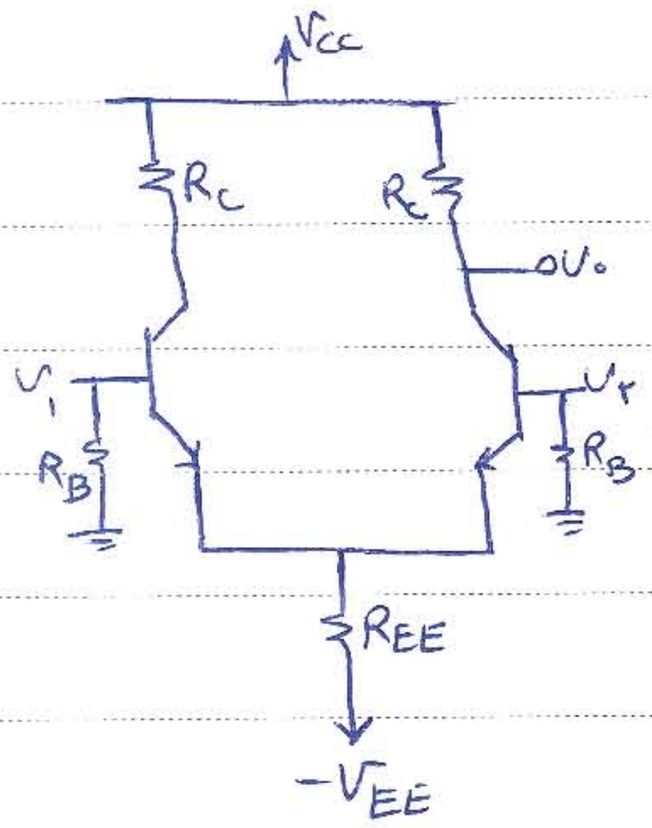

$$Z_{ic} = \frac{V_c}{2i_b} = \frac{2r_\pi i_b + 2i_c R_{EE}}{2i_b} = \frac{r_\pi}{2} + (\beta+1) R_{EE}$$

اگر منبع جریان ایدآل باشد آنگاه امپدانس ورودی در حالت Common mode بینهایت می‌شود.

امپدانس ورودی مشابه سایر تقویت‌کننده‌ها به بار بستگی ندارد

اگر مقاومت خروجی ترانزیستور نیز داشتیم، آنگاه مدار معادل را گذاشته و سیگنال کوچک را حل می‌کنیم.

PqPCO
www.iran-ieee.com




$$A_d = \frac{V_o}{V_1 - V_2} = \frac{1}{2} g_m R_C$$

$$A_c = \frac{R_C}{2r_e + 2R_{EE}}$$

برای بزرگ شدن $A_d$ باید $R_C$ را بزرگ نیم اما محدودیتی در مدار $R_C$ داریم زیرا افزایش آن ترانزیستور را با سمت اشباع می برد.

$$V_{EE} = R_{EE} I + V_{EB} + \frac{I}{2\beta} R_B \Rightarrow I = \frac{V_{EE} - V_{EB}}{R_{EE} + \frac{I}{2\beta}}$$

برای افزایش بهره ی $A_d$ باید $I$ را زیاد کنیم

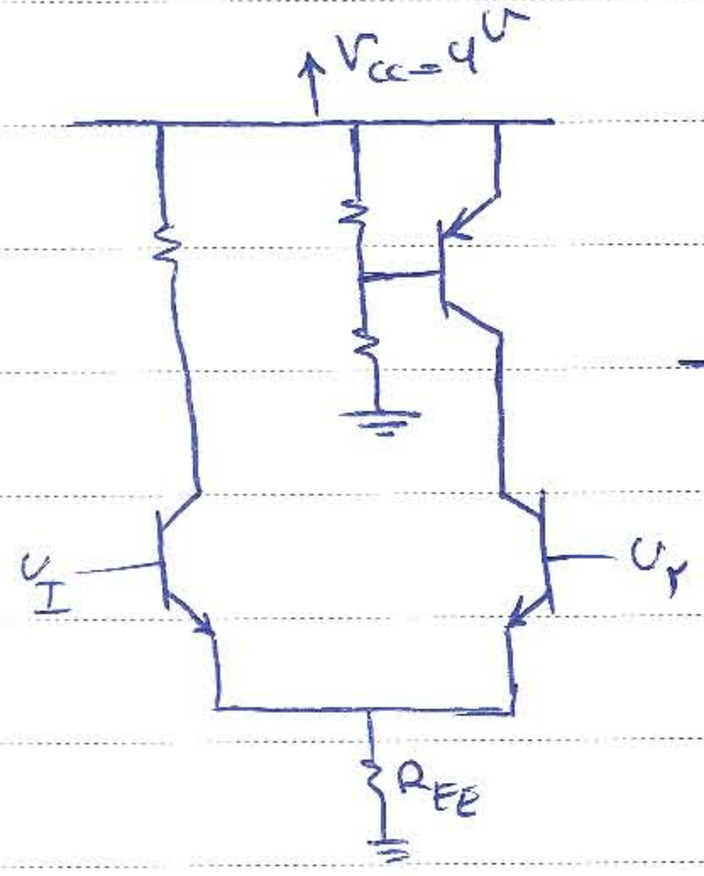
$$V_{CE} = V_{CC} - \frac{I}{2} R_C + 0.1V \Rightarrow$$

حال بر این با زیاد شدن $I$، باز هم با سمت اشباع ترانزیستوری رویم.

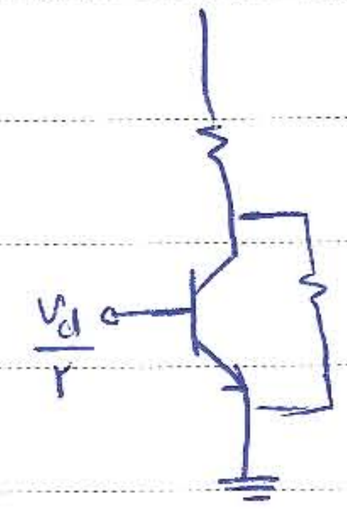
راه حل این است که ولتاژ باتری را بالا ببریم تا از اشباع شدن ترانزیستورها جلوگیری کنیم.

$$V_{CC} = 9V \quad I = 2mA \Rightarrow V_{CE} = 9 + 0.1 - R_C \Rightarrow R_{C\,max}\Big|_{V_{CE,Sat}=0.2} = 6.5\ k\Omega$$

برای رفع مشکل فوق از مقاومت کلکتور استفاده می کنیم.




مدل شده

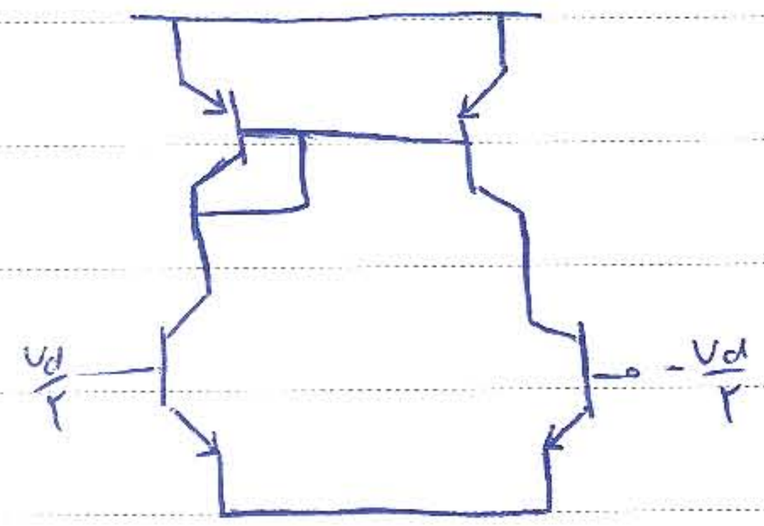



چون مقاومت کلکتور قرار داده شده دارای امپدانس بزرگی است باید امپدانس خروجی خود ترانزیستور را نیز در نظر بگیریم.

$$A_d = \frac{1}{2} \frac{r_{o4} \| r_{o2}}{2r_e} = \frac{\frac{1}{2} r_{o2}}{2 r_e} = \frac{r_{o2}}{4 r_e}$$

جریان کلکتور ترانزیستورهای $Q_1$ و $Q_2$ با توجه به روی های طرای $180^\circ$ اختلاف، $180^\circ$ اختلاف دارند.

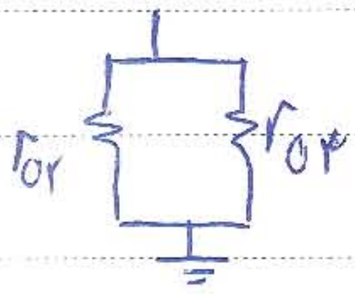
$Q_3$ و $Q_4$ تقارن آینه ای دارند و در نتیجه جریان های آن ها برابر دارند.




$$\left.\begin{aligned} i_{C2} &= -g_m \frac{v_d}{2} \\ i_{C1} &= g_m \frac{v_d}{2} \\ i_{C4} &= g_m \frac{v_d}{2} \\ i_{C3} &= g_m \frac{v_d}{2} \end{aligned}\right\} \Rightarrow i_{CL} = i_{C3} - i_{C2} = g_m v_d \Rightarrow v_L = g_m v_d R_L \Rightarrow \frac{v_L}{v_d} = g_m R_L$$

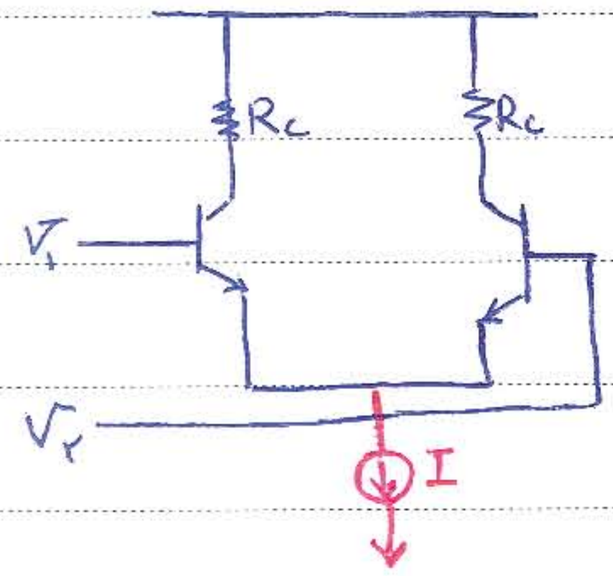
PqPCO
www.
iran-ieee
.com

اگر $R_L$ نباشد آنگاه ۲۵ ترانزیستورها به عنوان بار قرار می‌گیرند و بهره به صورت مقابل خواهیم داشت:




$$\Rightarrow A_d = \frac{v_o}{v_d} = g_m r_{o4} // r_{o2} = g_m \frac{r_o}{2}$$

این مقاومت‌ها همواره وجود دارند و اگر در حضور $R_L$ بزرگ بخواهیم مدار را بررسی کنیم باید بار را $r_{o2} // r_{o4} // R_L$ در نظر بگیریم.




$$I_{E1} = I_{S1} e^{\frac{V_{BE1}}{V_T}}$$

$$I_{E2} = I_{S2} e^{\frac{V_{BE2}}{V_T}}$$

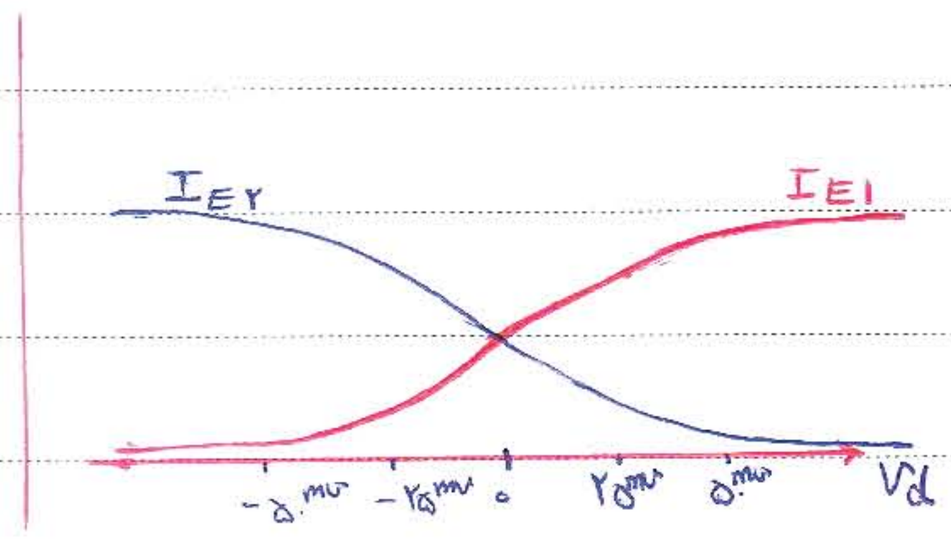
ترانزیستورها تکنولوژی مشترک دارند. $\Rightarrow \frac{I_{E1}}{I_{E2}} = e^{\frac{V_{BE1} - V_{BE2}}{V_T}}$

$$\Rightarrow \frac{I_{E1}}{I_{E1} + I_{E2}} = \frac{e^{\frac{V_{BE1} - V_{BE2}}{V_T}}}{1 + e^{\frac{V_{BE1} - V_{BE2}}{V_T}}}$$

$$\Rightarrow \frac{I_{E1}}{I} = \frac{e^{\frac{V_d}{V_T}}}{1 + e^{\frac{V_d}{V_T}}} = \frac{1}{e^{-\frac{V_d}{V_T}} + 1}$$

$$V_{BE1} - V_{BE2} = V_{B_1 E} - V_{B_2 E} = V_{B_1 B_2} = V_d$$

حال می‌خواهیم تغییرات $I_{E1}$ را نسبت به $V_d$ رسم کنیم.




$V_d = 0 \Rightarrow I_{E1} = \frac{I}{2} \Rightarrow I_{E2} = I - I_{E1} = \frac{I}{2}$

$V_d = 25^{mv} \Rightarrow I_{E1} = \frac{I}{1+e^{-1}} \simeq 0.7I$

$V_d = 50^{mv} \Rightarrow I_{E1} = 0.85I$

$V_d = 100^{mv} \Rightarrow I_{E1} = 0.98I$

$V_d = -25^{mv} \Rightarrow I_{E1} =$

در یک محدوده‌ی خاص رفتار تقریباً خطی است و آن بازه‌ی $-25^{mv} < V_d < 25^{mv}$ می‌باشد.

در یک ترانزیستور گفتیم که برای اینکه رفتار خطی داشته باشیم باید $|V_{BE}| < 13^{mv}$ باشد اما در حالت نوق کار دو ترانزیستور استفاده کردیم دیدیم $|V_d| < 25^{mv}$ باید برقرار باشد و این یعنی بازه‌ی تقریب خطی افزایش یافته است و لذا از تقویت کننده‌ی دیفرانسیل استفاده می‌کنیم حتماً در ناحیه خطی قرار داریم.

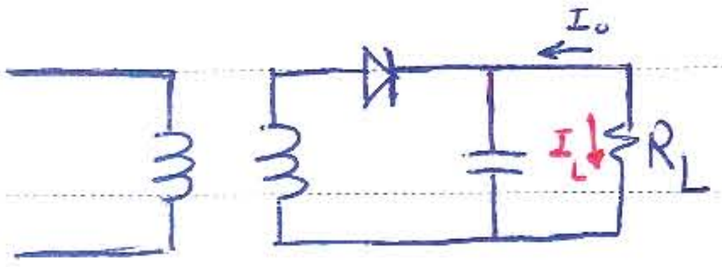


www.iran-ieee.com

Subject:

Year. Month. Date. ( )

# رگولاتورهای ولتاژ:




ولتاژ روی خازن به دلایل مختلفی امکان تغییر دارد

یکی از این دلایل تغییر ولتاژ برق شهر است و این در خیلی از دستگاه ها مضر است

یکی دیگر از دلایل مقاومتی است که با عنوان بار به مدار وارد می شود.

عامل دیگر تغییر ولتاژ dc ، دما است با افزایش دما مقاومت های اهمی زیاد شده و تلفات افزایش می یابد در نتیجا ولتاژ کم می شود.

هرچه $\frac{\partial V_o}{\partial V_i}$ کوچکتر باشد، حساسیت کمتر است و تأثیر $V_i$ کم می شود.

$$\Delta V_o = \overbrace{\frac{\partial V_o}{\partial V_i}}^{S_1} \Delta V_i$$

$$\Delta V_o = \overbrace{\frac{\partial V_o}{\partial T}}^{S_2} \Delta T$$

$$\Delta V_o = \underbrace{\frac{\partial V_o}{\partial I_L}}_{R_o} \Delta I_L$$

$$\Rightarrow \Delta V_o = S_1 \Delta V_i + S_2 \Delta T + R_o \Delta I_L$$

برای پایداری بیشتر مدار، از ساختار متقابل استفاده می کنیم.

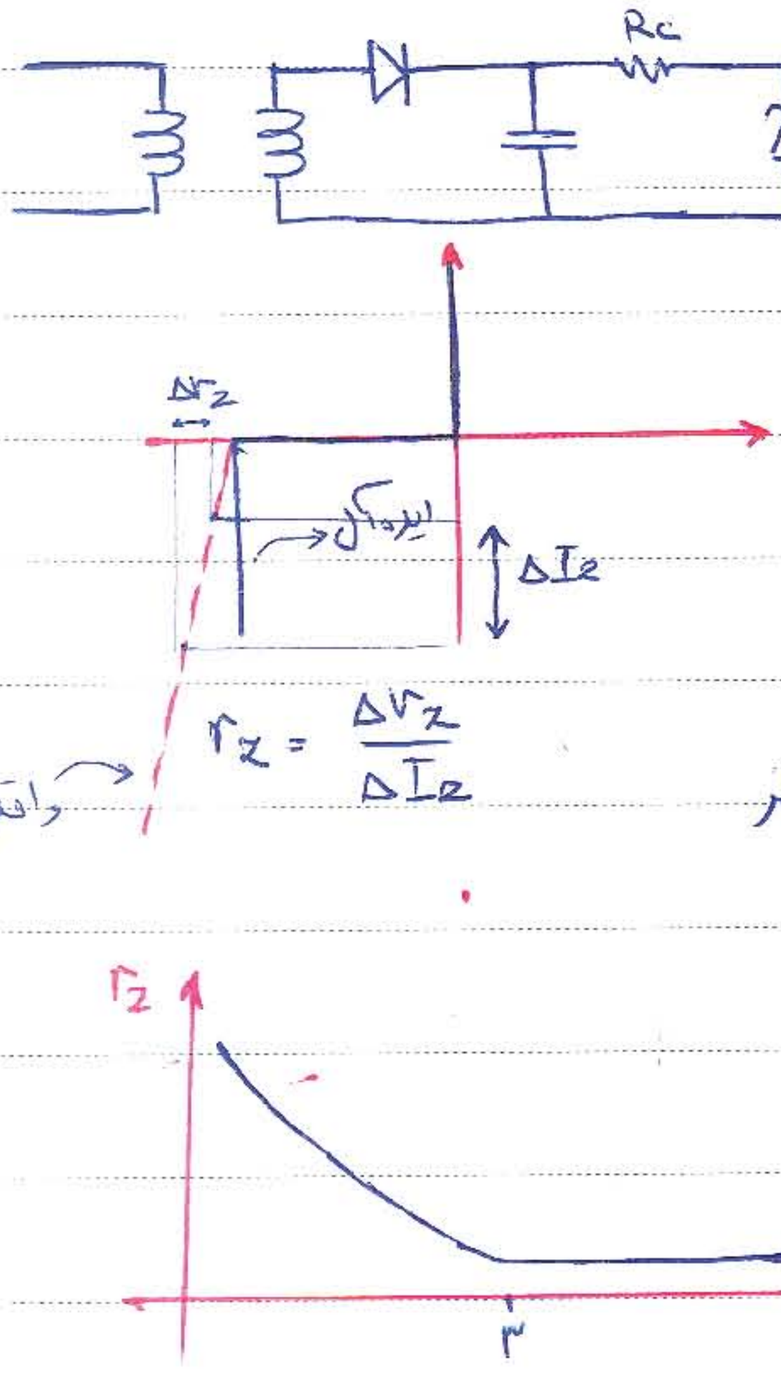
با تغییر $I_L$ مثلاً زیاد شدن آن جریان زنر کم می شود و برعکس

و باعث می گردد جریانی که از $R_c$ می گذرد ثابت بوده و به باریستگی

ندارد. اگر زیاده آن باشد یعنی مشخصه‌ای مشابه متقابل داشته باشد

می توانیم بگوییم ولتاژ کاملاً ثابت شده است. اما در عمل زنر مشخصه

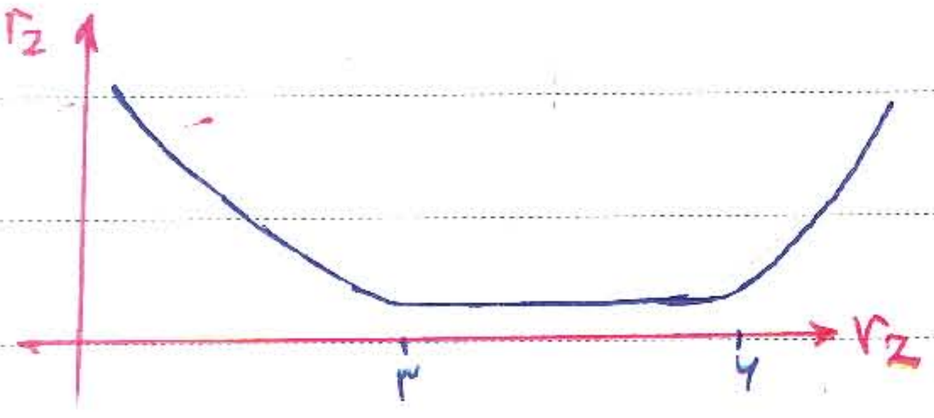
غیر ایده آل دارد




زنرها معمولاً در محدوده‌ی ۳-۶ ولت مقاومت کم و تقریباً ثابتی دارند.

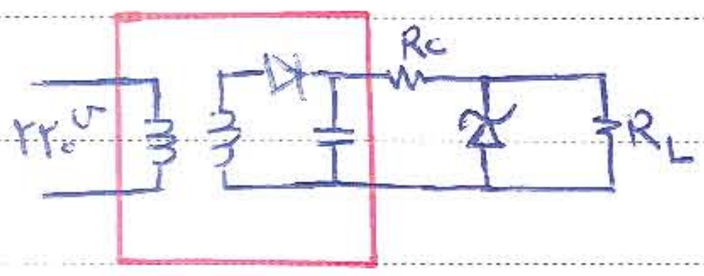
بنابراین ترجیح داده می شود برای تثبیت ولتاژ خارج از بازه‌ی ۳-۶ از چند زنر

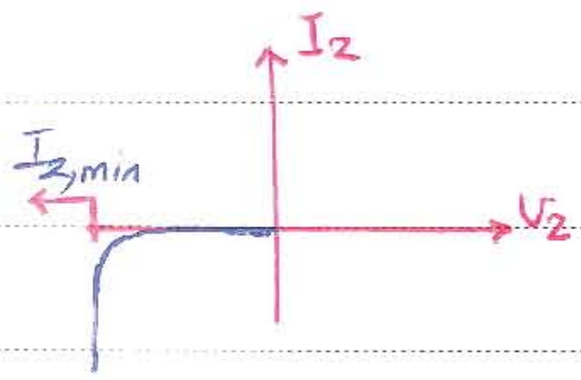
استفاده می شود اما برای کمتر از بازه کاری نمی توان کرد.




* مسأله $V_{BE}$ دو ترانزیستور سیلیسی مقدارهای ۰/۷ و ۰/۶۷۵ دارای جریان های برابرند. حال ولتاژی ۰/۸ ولتی در ورودی ترانزیستورها می گذاریم. برای اینکه اختلاف جریان بیشتر از ۰/۰۵ نباشد $R_e$ را حساب کنید؟

PAPCO
www.
iran-ieee
.com




انتخاب زنر با دو پارامتر بیان می گردد.

۱) $V_Z$

۲) $P_Z(I_Z)$

مثلاً اگر بخواهیم ولتاژ ۶ ولت $I_{Lmax}=1^A$ باشد باید $I_{L,min}=100^{mA}$ و

فرض می کنیم $I_{Zmin}=5^{mA}$

$I_{Lmax}=1^A$ و جریان زنر نباید از $5^{mA}$ کمتر گردد پس باید جریان $1005^{mA}$ بگذرد. وقتی ماکسیمم جریان از بار می گذرد باید از زنر $5^{mA}$ بگذرد و وقتی جریان می نیمی از بار می گذرد باز هم $1005^{mA}$ میلی آمپر از مقاومت $R_C$ می گذرد پس زنر باید بتواند $I_{Zmax}=I_C-I_{Lmin}=905^{mA}$ را تحمل کند.

$$R_C=\frac{1^V}{1005^{mA}}=1^\Omega \Rightarrow R_{RC}=1^W$$

با فرض اینکه مقاومت دینامیک زنر $r_Z=2.3^\Omega$ می خواهیم تغییرات ولتاژ خروجی را برای جریان های مختلف بار حساب کنیم.

$$I_{Zmax}=905^{mA} \Rightarrow V_0=V_Z+r_Z\times 905^{mA}\simeq 9.27^V$$

هرگاه جریان خروجی کم شود ولتاژ خروجی زیاد می شود وقتی جریان خروجی $1^A$ باشد داریم

$$I_Z=5^{mA} \Rightarrow V_0=V_Z+r_Z\times 5^{mA}\simeq 9^V$$

بنابراین وقتی حداکثر جریان بار را داریم ولتاژ روی $r_Z$ کمترین مقدار خود را دارد.

$$\Delta V_{out}=\Delta I_L\times R_Z$$

بنابراین برای داشتن ولتاژی پایدار باید زنری انتخاب کنیم که حداقل مقاومت دینامیک را داشته باشد و زنرهای بین ۶-۲ ولتی این خاصیت را دارند به همین دلیل برای تأمین ولتاژ ۱۲ ولتی بهتر است دو زنر ۶ ولتی را قرار دهیم تا مقاومت دینامیک کمتری داشته باشیم.

حال فرض کنیم جریان بار ثابت و ولتاژ ورودی تغییر کند.

در این حالت با فرض جریان بار ثابت $1^A$ آمپری اگر ۱/۸ تغییر در ورودی ۷ ولتی داشته باشیم داریم:

$$I'_C=\frac{7.7-9}{1^\Omega}=1.7^A$$

بنابراین ۷/۰ آمپر به داخل زنر می رود و تلفات ۲۱/۰ ولتی ایجاد کرده و خروجی ۹/۲۱ ولت می شود اگر ورودی کاهش پیدا کند می توان با حدی پرسید که جریان $R_C$ آنقدر کم شود که دیگر نتواند جریان مورد نیاز بار را تحویل بدهد.

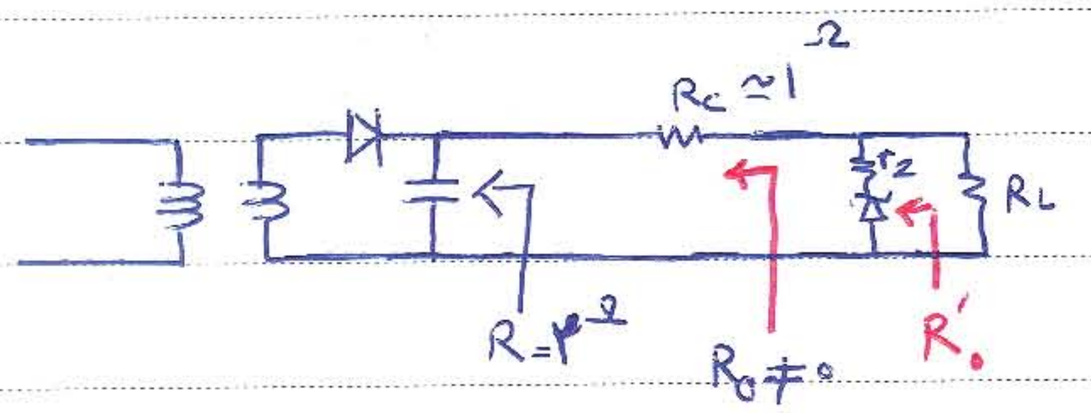


iran-ieee.com

جریان بار در حالت حداقلی صفر می شود و جریان زیر مکمل جریان بار است یعنی وقتی بار کلی ما کنسیم است دیگری می نیم است

عیب ها

زنری باید انتخاب کنیم که جریان ما کنسیم آن خیلی بالاست و در نتیجه تلفات ما در نیم روی زنر را خواهیم داشت و در نتیجه ولتاژ دو سر مجموعه زنر بالا می رود در حالیکه ما می خواهیم ولتاژ خروجی ثابت باشد هرچه تغییرات جریان زنر بیشتر باشد $\Delta V_o$ نیز بیشتر خواهد بود و تغییرات جریان زنر اندازه تغییرات جریان بار است.




منابع تغذیه رگوله شده مقاومت خروجی بزرگی دارند.

کار دیگری که زنر انجام داده این است که مقاومت خروجی را کم کرده است.

$R_o = 3\,\Omega$

$R'_o = r_z // 3\,\Omega \simeq r_z$

اگر $r_z = 0$ بود آنگاه منبع تغذیه ما کاملاً ایده آل بود یعنی هم با تغییر برق شهر و هم با تغییر جریان بار

مثال: یک رگولاتور زنری طراحی کنید که بتواند ولتاژ ۱۲ ولت را برای جریان حداکثر $1\,A$ تأمین نماید. همانجا مقاومت دینامیک زنر $5\,\Omega$ باشد تغییرات برق شهر $10\,\%$ باشد، و تغییر ولتاژ خروجی منبع تغذیه رگوله نشده $4\,\frac{mV}{^oC}$ باشد حداکثر تغییر ولتاژ خروجی را محاسبه کنید، حداکثر دمای قابل تحمل $200\,^oC$ است؟ جریان زنری نیم را $10\,mA$ در نظر بگیرید.



iran-ieee.com

Subject :

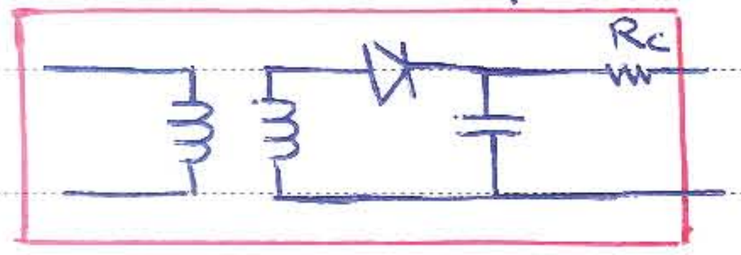
Year . Month . Date . ( )

اگر بتوانیم باز هم مقاومت خروجی را کمتر از حالتی کنیم که زنر استفاده کردیم می توانیم ولتاژ کاملاً رگوله شده ای بدست آوریم.

از طرف دیگر از این مدار تنها کم است زیرا هنگامی که بار کمترین جریان خود را می کشد از زنر حداکثر جریان عبور می کند و این جریان در $R_s$ تلفات ایجاد می کند

5

از اینجا بعد کل مجموعه‌ی مقابل را در داخل یک جعبه نشان می دهیم:




10

حال ساختار زیر را بررسی می کنیم:

چون جریان کلکتور تابعی از ولتاژ کلکتور-امیتر ترانزیستور فقط باید ترانزیستور در ناحیه فعال باشد پس تغییر ولتاژ کلکتور برای ما اهمیتی ندارد

در اینجا اصلاً به زنر نیروان نیازی نداریم. جریان زنر باید جریان بیس را تأمین کند در حالیکه جریان بیس $\frac{1}{\beta}$ جریان بار است پس $\Delta I$ زنر برابر $\frac{\Delta I_L}{\beta}$ می گردد.

$$R'_o = r_e + \frac{R_o}{\beta+1}$$

15

$r_e = \frac{25mv}{I_e}$ ⟶ مقاومتی بسیار کوچک

در این حالت اولاً ولتاژ خروجی را پایدار کردیم و ثانیاً چون توان ترانزیستور از توان زنر کمتر است پس حتیت را نیز کاهش داده ایم.

20

حال مدار فوق را به صورت زیر تغییر می دهیم:




ولتاژ منبع رگوله نشده بین ترانزیستور و خروجی تقسیم شده و یا عبارتی ترانزیستور بین ورودی و خروجی سری شده است

$$V_{unreg} = V_{CE} + V_o$$

اگر $I_L$ کم شود، $V_o$ کم خواهد شد و در نتیجه چون ولتاژ بیس ثابت است و ولتاژ بیس امیتر زیاد می شود پس ولتاژ امیتر زیاد می شود. از طرف دیگر نیز می توان گفت با افزایش جریان $V_{CE}$ کم می شود و با توجه به رابطه‌ی فوق $V_o$ زیاد می شود و در نتیجه اجازه‌ی تغییر با $V_o$ داده نمی شود. بنابراین مدار نسبت به تغییر $I_L$ عکس العمل نشان داده و نمی گذارد ولتاژ تغییر کند.

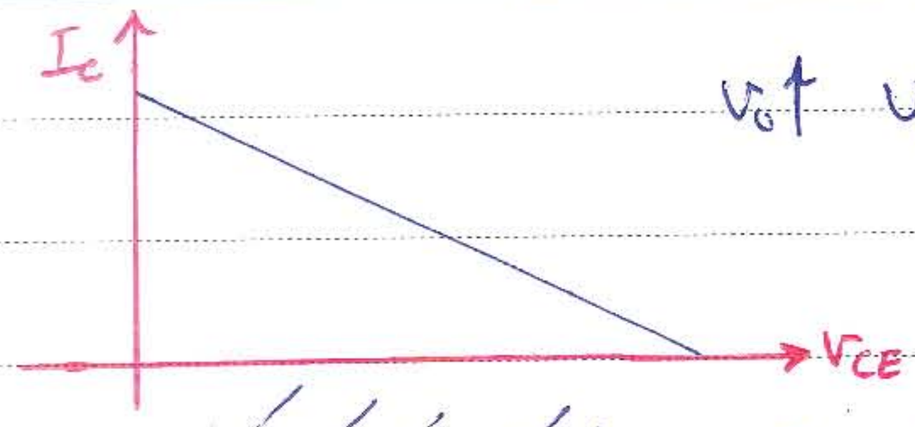
$I_L \downarrow \; V_o \downarrow \; V_{BE} \uparrow \; V_{CE} \downarrow \; V_o \uparrow$

25

PqPCO



www.iran-ieee.com




$V_o \uparrow \quad V_{BE} \downarrow \quad V_{CE} \uparrow \quad V_o \downarrow$

پس اجازه افزایش $V_o$ نمی‌دهد.

برابر با $V_{CE} \times I_c$ است و برای کاهش هزینه نیاز داریم که $P_{tr}$ را تا حد امکان کوچک کنیم.

چون نزدیک اسباع هستیم $\beta = 100$ و $V_o = 9^V$، همچنین $I_L = (0, 10^A)$ می‌خواهیم مدار را طراحی کنیم $I_{z,min} = 5^{mA}$ فرض کنید، $P_z = 0.5^W$ است.

$$V_z = V_o + V_{BE} = 9 + 0.7V = 9.7V$$

همان‌طور که می‌بینید $R_c$ هم بیس را تغذیه می‌کند هم زنر را تغذیه می‌کند.

وقتی جریان بار ماکزیمم است $I_z$ باید می‌نیمم باشد جریان عبوری از بیس در این حالت را بدست می‌آوریم.

$$I_{L\,max} = 10^A \longrightarrow I_{B,max} = \frac{10^A}{100} = 100\ mA$$

$$I_{z,max} = 100^{mA} + 5^{mA} = 105^{mA}$$

باید تار روی $R_c$ را فرض کنیم در اینجا $2^V$ در نظر می‌گیریم. در این صورت ولتاژ کلکتور و در نتیجه کلکتور امیتر را می‌توانیم بدست آوریم.

در بعضی موارد نیز ابتدا $V_{CE}$ را در نظر می‌گیریم و با این ترتیب ولتاژ روی $R_c$ را بدست می‌آوریم.

$$V_{CE} = 2^V \Rightarrow V_{R_c} = 1.3^V \Rightarrow R_c = \frac{1.3^V}{105\ mA} \cong 13^\Omega$$

$$I_{z\,max} = 105^{mA}$$

$$P_z = 9.7 \times 105^{mA} = 980\ mW$$

همان‌طور که می‌بینید زنر مورد استفاده در اینجا توان مصرفی بسیار کمتری از حالت قبل دارد.

حال $V_{unreg}$ را بدست می‌آوریم.

$$V_{unreg} = V_o + V_{CE} = 8^V$$

ولتاژ unreg حداقل باید ۸ ولت باشد.

$$P_{tr} = V_{CE} \times I_{L,max} = 2 \times 10 = 20^W$$

پس مدار را طراحی کردیم.

حال می‌خواهیم $P_{tr}$ را بدست آوریم.

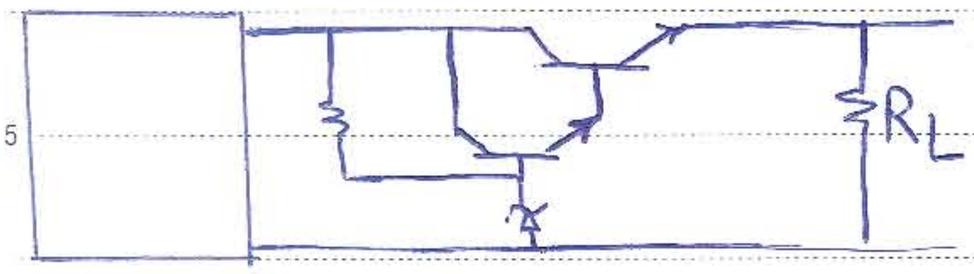


iran-ieee.com

$\Delta V_Z = I_{ZK}^{mA} \times 0.05 = 50\ mV$

$\Delta V_o = \Delta V_Z = 50\ mV$

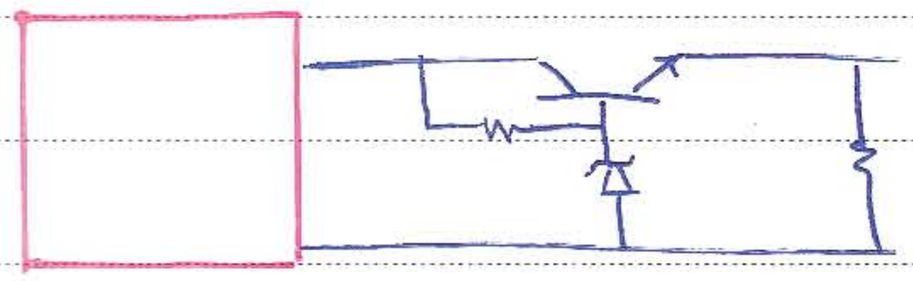
برای کم کردن تغییرات ولتاژ می‌توانیم یک طبقه دیگر اضافه کرده و زوج دارلینگتون را ببندیم:




$\Delta I_Z \xrightarrow{\beta_1=\beta_2=100} 1^{mA}$ $(6^{mA} \longrightarrow 5^{mA}) \Rightarrow \Delta V_Z = 1 \times 0.05 = 0.0005^{V} \simeq 0$

مدار را اگر $V_{unreg}$ دارای ۱۰٪ تغییر باشد مدار قبل را طراحی کنید.

PdPCO
iran-ieee .com



چه بار تغییر کند، چه ولتاژ کوله نشده در هر دو حالت ولتاژ خروجی ثابت است.

یکی از فاکتورهای اصلی تعیین توان ترانزیستور می باشد.

در این وضعیت ولتاژ خروجی ثابت است و این یکی از عیب های این مدار است.

اگر ولتاژ ورودی تغییر کند، $V_z$ ثابت است، در نتیجه جریان R تغییر می کند و این یعنی جریان زنر تغییر می کند و در نتیجه ولتاژ آن تغییر می کند و باعث تغییر ولتاژ خروجی می شود.

در اینجا تغییر جریان زنر $\frac{\beta}{1}$ تغییر جریان بار است، لذا تغییر ولتاژ دو سر زنر از حالت قبل بسیار کمتر است.

در این مدار ترانزیستور مهمترین عنصر است و باید از آن محافظت شود. در ادامه می خواهیم رگولاتور را بهتر بسازیم.

در مدار فوق اگر بخواهیم تغییرات جریان زنر را محدود کنیم از روش زیر استفاده می کنیم.

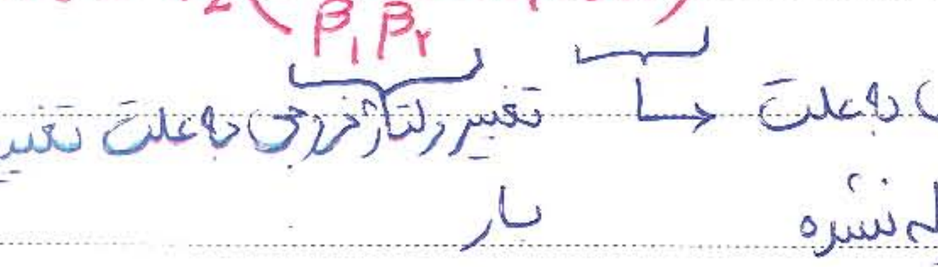
در اینجا فقط فرض می کنیم اثر بارگذاری را داریم. یعنی $I_L$ تغییر کند

با توجه به ثابت بودن ولتاژ زنر و ولتاژ ورودی پس ولتاژ مقاومت ثابت و جریان $I_R = I_B + I_Z$ آن ثابت می شود و تغییرات جریان بار باعث تغییر جریان زنر می شود یعنی هرچه $I_L$ کم شود و در نتیجه $I_B$ کم شده و در نتیجه $I_Z$ زیاد می شود.

$$I_B = \frac{I_L}{\beta+1} = \frac{I_L}{\beta} \Rightarrow \Delta I_Z = \frac{\Delta I_L}{\beta}$$

$$\Delta V_o = \Delta I_Z r_Z \Rightarrow \Delta V_o = r_Z \frac{\Delta I_L}{\beta}$$

برای کم کردن اثر بارگذاری از ساختار مقابل استفاده می کنیم.




$$I_{B_T} = \frac{I_L}{\beta_1 \beta_2}$$

در اینجا تغییرات ولتاژ خروجی را نسبت با تغییر جریان بار خیلی کم کردیم.

حال فرض کنیم ولتاژ ورودی تغییر کند. در این حالت با فرض ولتاژ ثابت، جریان R تغییر کرده و با توجه به کم بودن جریان بیس، این تغییرات با تمامی وارد زنر می شود. بنابراین داریم:

$$\Delta V_o = \Delta I \times r_Z$$

$$\Delta V_o = r_Z \left( \frac{\Delta I_L}{\beta_1 \beta_2} + \Delta I \right)$$

تغییر ولتاژ خروجی به علت تغییر جریان بار ← تغییر ولتاژ خروجی به علت تغییر ولتاژ کوله نشده

PqPCO
www.iran-ieee.com

Subject:

Year. Month. Date. ( )

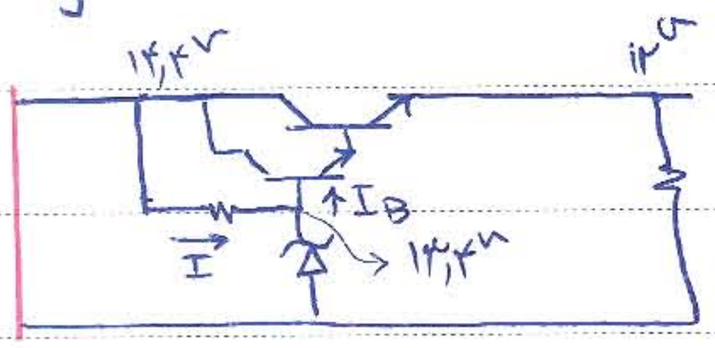
نرض کنید $\longrightarrow$ $100\ mA \longrightarrow 2^A$

$V_o = 12^V$

$\Delta V_{unreg} = 10\ \%$

$I_{Z,min} = 1\ mA$

$r_Z = 15^\Omega$




می خواهیم مداری برای مشخصات فوق طراحی کنیم

ترانزیستور $Q_1$ ترانزیستور قدرت است و $\beta$ آن کوچک است اما ترانزیستور $Q_2$، $\beta$ بزرگی دارد.

وقتی جریان ماکسیمم از بار عبوری کند جریان حداقل زنر باید تأمین شود پس

باید R را طوری تعیین کنیم که جریان $1.2^{mA}$ همواره از آن بگذرد $1^V$ ولت روی آن فرض می کنیم.

اگر ولتاژ روی R را زیاد بگیریم مشکلاتی دیگر خواهیم داشت

$$I_B = \frac{2^A}{50 \times 200} = 0.2\ mA$$

$$I = 0.2\ mA + 1\ mA = 1.2\ mA$$

$$V_{i,min} = V_{o,max} + V_{BE1} + V_{BE2} + V_R = 12 + 0.7 + 0.7 + 1 = 14.4^V$$

علت تقسیم بر 0.8 اینست که در صورت کم شدن 10 ٪ حداقل ولتاژ تأمین شود.

$$V_i = \frac{14.4}{0.8} = 15.7^V$$

$$V_{L\,max} = 15.7 \times 1.1 = 17.2$$

$$V_Z = 12 + 0.7 + 0.7 = 13.4^V$$

حال جریان ماکسیمم عبوری از زنر را محاسبه می کنیم.

اختلاف حداقل ولتاژ روی R و $1^V$ ولت است. پس:

$$R = \frac{1^V}{1.2\ mA} = 800^\Omega$$

انتخاب ترانزیستور:

$$\left.\begin{array}{l} Q_1: V_{CE,1,max} = 5.2^V \\ I_{Q_1,max} = I_{L,max} = 2^A \end{array}\right\} \Rightarrow P_{max,Q_1} = 5.2 \times 2 = 10.4^W$$

پس باید برای $Q_1$ حتماً ترانزیستوری انتخاب کنیم که باید ضریب اطمینان 0.20 یا 0.2 از مقدار $10.4^W$ بیشتر باشد

$$\left.\begin{array}{l} Q_2: V_{CE,2,max} = 4.5^V \\ I_{Q_2,max} = \frac{2^A}{\beta_1} = 20\ mA \end{array}\right\} \Rightarrow P = 4.5^V \times 20^{mA} = 180^{mW}$$

بنابراین $P_{Q_2} < 250^{mW}$ است پس جزو ترانزیستورهای Low power است.

توان زنر را به ازای جریان ماکسیمم زنر حساب می کنیم. این جریان وقتی اتفاق می افتد که جریان بار حداقل باشد

$$\left.\begin{array}{l} I_L = 100^{mA} \Rightarrow I_{B2} = 0.1\ mA \\ I_{R,max} = \frac{(17.2 - 13.4) = V_{R,max} = 3.8^V}{800^\Omega} = 4.5^{mA} \end{array}\right\} \Rightarrow \begin{array}{l} I_{Z,max} = 4.5^{mA} - 0.1^{mA} \cong 4.5^{mA} \\ P_Z = V_Z I_{Z,max} = 13.4 \times 4.5 = 65^{mW} \end{array}$$

PqPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )

زنر نیز Low power می باشد. درحالت قبل که ترانزیستور نداشتیم آنگاه توان زنر در حدود $24^{W}$ بود که تغییرات قیمتی فراوانی با کد گیر دارند.

$\Delta V_Z$ / تغییرات ولتاژ زنر به علت اثر بارگذاری $(100^{mA} \to 2^{A}) = (0.2 - 0.1) \times 2_\Omega \simeq 0.1^{mV}$

تغییرات ولتاژ فوق به علت اثر بارگذاری است که در $12^{V}$، $0.1^{mV}$ می باشد.

اثر ناشی از تغییرات برق شهر:

تغییر جریان زنر به علت تغییر ولتاژ برق شهر برابر است با:

$\Delta I_Z$ / تغییرات ولتاژ خط $= (4.5 - 1) = 3.5^{mA}$

$\Delta V_Z = 0.5 \times 3.5^{mA} = 1.75^{mV} \Rightarrow \Delta V_o = \underbrace{0.1^{mV}}_{\text{Loading Effect}} + \underbrace{1.75^{mV}}_{\text{pushing Effect}} = 1.85^{mV}$

به علت اثر بارگذاری — به علت تغییر برق شهر

در مدار فوق تغییرات دما را در نظر نگرفتیم زیرا ولتاژ بیس امیتر در اثر گرم شدن کم می شود. فرض کنیم درحداکثر جریان خروجی دما به حد سوختن برسد. علت رسیدن به حد سوختن در جریان بار حداکثری است که مدار را با حداقل هزینه بسازیم.

ترانزیستور $Q_1$ تقاضا گرم می شود زیرا توان آن بسیار بیشتر از $Q_2$ است و می توان گفت $Q_2$ دمایش ثابت است.

زنر نیز با افزایش دما ولتاژش زیاد می شود اما از آنجایی که زنر نیز جزو عناصر Low Power مدار است تغییر چندانی در دمای آن نداریم.

با افزایش دما ولتاژ بیس امیتر $Q_1$ کم می شود و با علت ثابت بودن مجموع $V_o + V_{BE,1} + V_{BE,2}$، ولتاژ خروجی زیاد می شود.

$\Delta V_o$ / تغییر دما $= (150 - 27) 2.2^{mV} \simeq 260^{mV}$

(150: دمای کار ترانزیستور، 27: دمای محیط)

$\Delta V_o = 0.1^{mV} + 1.75^{mV} + 260^{mV} = 262^{mV}$

تغییرات ولتاژ زنر در صورت وجود به علت دما، و ولتاژ $V_{BE,1}$ و $V_{BE,2}$ در جهت هم برای کاهش یا افزایش ولتاژ خروجی هستند.



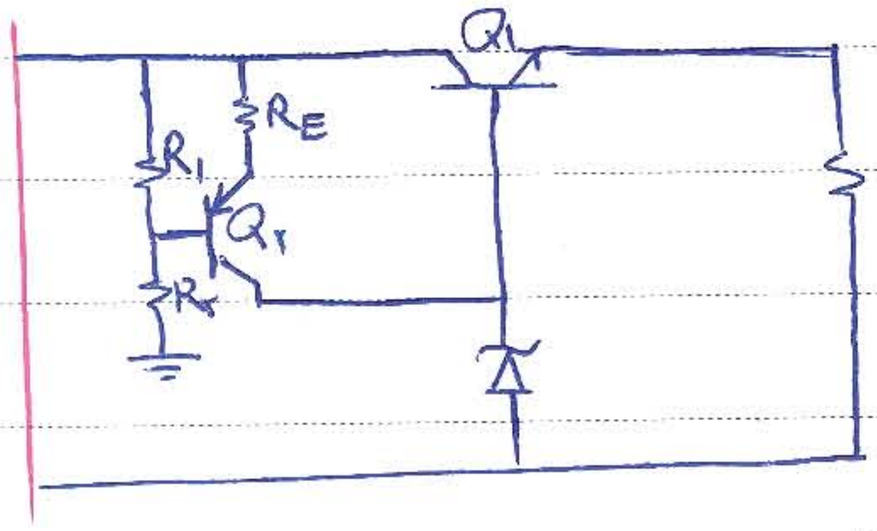
www.iran-ieee.com

Subject:

Year. Month. Date. ( )

اگر ولتاژ خازن‌ها کم بود اثر بارگذاری خیلی زیاد می‌شد.

با ثابت کردن جریان I می‌توان اثر Pushing را به طور کلی حذف کرد پس به جای مقاومت R از یک ترانزیستور استفاده می‌کنیم




اگر $Q_2$ را به گونه‌ای تنظیم کنیم که ترانزیستور همواره فعال باقی بماند می‌توانیم I را ثابت کنیم. ولتاژ امیتر کلکتور باید مثبت باشد پس $V_{EC,3} = 1^V$ در نظر می‌گیریم. ولتاژ دیود زنر برای $R_E$ در نظر می‌گیریم

$$V_{i,unreg,min} = V_2 + \underset{1^V}{V_{EC,3}} + \underset{0.5^V}{V_{RE}}$$

$$R_E = \frac{0.5}{I} = \frac{0.5}{\frac{I_{L,max}}{\beta_1} + I_{Z,min}}$$

شرط هادی بودن زنر در بدترین شرایط

حال $R_1$ و $R_2$ را محاسبه می‌کنیم:

$$V_{R_1} = V_{R_E} + V_{EC} = 0.5 + 0.7 = 1.2^V$$

$V_1$ می‌بینیم را داریم پس $V_{R_2}$ را محاسبه می‌کنیم:

می‌توان به جای $R_1$ از دو دیود معمولی استفاده کرد. در این صورت داریم:

$$2V_D = V_{EB} + V_{R_E} \Rightarrow 2 \times 0.7 = 0.7 + V_{R_E} \Rightarrow V_{R_E} = 0.7$$

همچنین می‌توان به جای $R_1$ از یک زنر استفاده کرد.

این را مسئله گفته که به زنر $1.5^V$ دسترسی داریم.

$$V_{Z2} = 1.5^V$$

$$V_{R_E} = V_{Z2} - 0.7 \Rightarrow V_{RE} = 0.8^V \Rightarrow R_E = \frac{0.8^V}{I}$$

اضافه کردن دیودها یا زنرها تغییرات قیمتی زیادی در مدار اعمال نمی‌کنند اما تغییر ولتاژ به دلیل تغییر ولتاژ خط به کلی از بین می‌رود.

PAPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )

پس با زوج دارلینگتون توانستیم اثر Loading را خنثی کنیم.
با استفاده از منبع جریان نیز توانستیم اثر Pushing را خنثی کنیم.

با توجه به اینکه زنر ولتاژ پایین مقاومت نسبتاً بالایی دارد، استفاده از دو دیود که مقاومت کمتری دارند بهتر است.

- توان و تپ ها به صورت نمایی ارتباط دارند

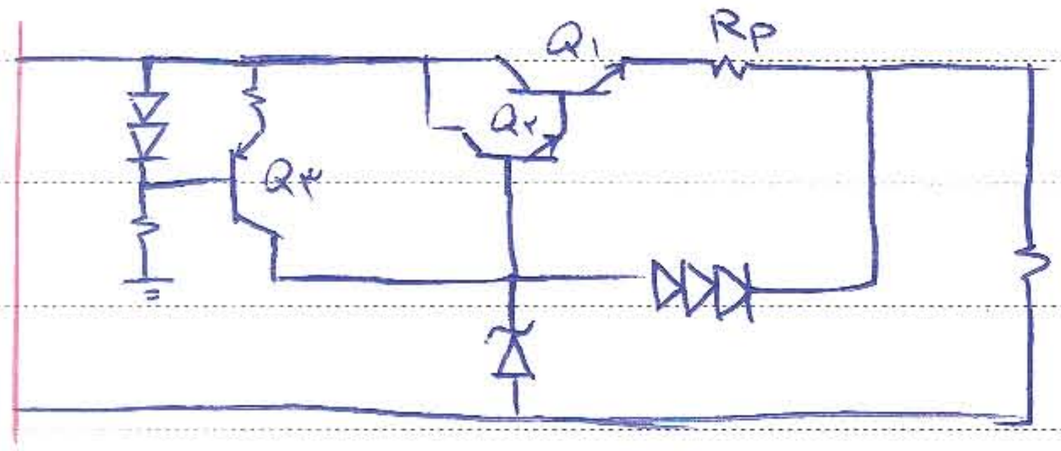
اگر خروجی زمین شود (اتصال کوتاه در خروجی) آنگاه $V_{CE,1} = V_{unreg,max}$ و با توجه به جریان عبوری احتمال سوختن $Q_1$ بسیار بالا می رود. پس باید اگر به هر دلیلی $I_L$ بالا رود، از ترانزیستور توان محافظت شود. یکی از این راهها استفاده از فیوز مکانیکی است. راه دیگر استفاده از فیوزهای الکترونیکی به صورت زیر است:

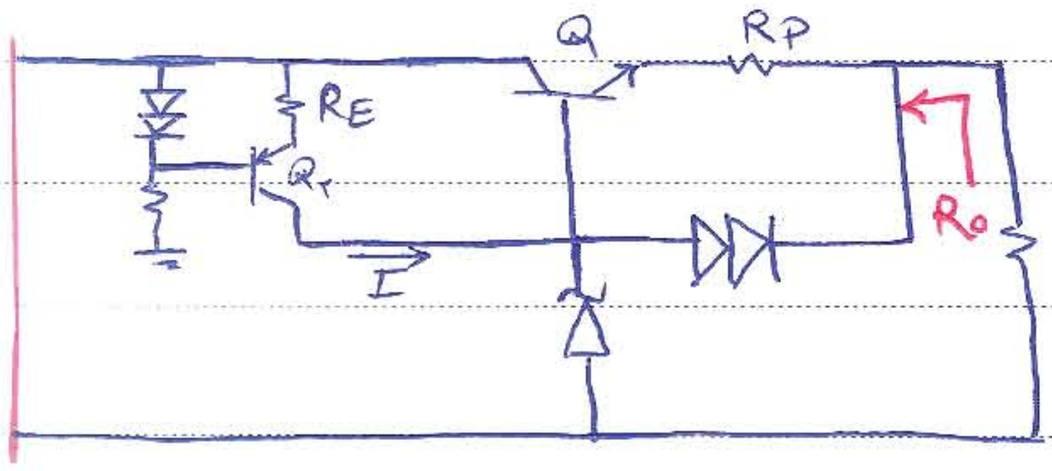
$R_P$ را به گونه‌ای انتخاب می‌کنیم که در محدوده درست جریان دیودها قطع هستند. با محض اینکه جریان از محدوده خود خارج شد باید دیودها عمل کنند.

$$3V_D = V_{BE2} + V_{BE1} + V_{R_P} \Rightarrow V_D = V_{R_P} = I_{L,max} \times R_P \Rightarrow R_P = \frac{0.7}{2} = 0.35\ \Omega$$

با افزایش جریان از $2^A$، دیودها هادی می‌شوند، ولتاژ را محدود می‌کنند، نمی‌گذارند جریانی بیش از $2^A$ از ترانزیستور توان عبور کند.

مقدار $R_P$ نباید خیلی زیاد شود زیرا امپدانس خروجی را زیاد می‌کند و این در یک رگولاتور مطلوب نمی‌باشد.




PAPCO
iran-ieee.com

$V_Z = V_{BE} + V_{R_p} + V_o = ۰/۷ + ۰/۳۵^{V} \times ۲^{A} + ۱۲ = ۱۳/۴^{V}$

وقتی حداکثر جریان می‌گذرد باید $V_Z$ را محاسبه کنیم

در این شرایط اگر جریان بار $۱۰۰^{mA}$ شود داریم $V_o = V_Z - V_{BE} - R_p \times ۱۰۰^{mA} = ۱۳/۴ - ۰/۷ - ۳۵^{mV} = ۱۲/۶^{V}$

پس $۰/۶^{V}$ اضافه ولتاژ پیدا کردیم.

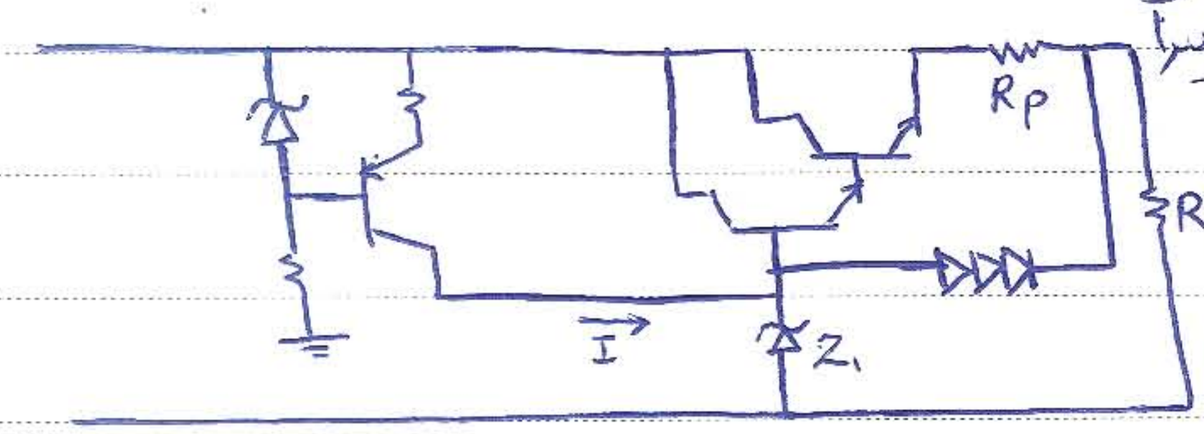
پس اضافه کردن مقاومت کوچکی جون تغییرات جریان آن تغییرات جریان بار است پس تغییراتی زیاد در ولتاژ خروجی ایجاد می‌شود.



www.iran-ieee.com

اگر یک ترانزیستور داشته باشیم معمولاً ترجیح داده می شود که دو دیود قرار دهیم تا مقدار $R_p$ زیاد نگردد زیرا $R_p$ مستقیماً امپدانس خروجی منبع تغذیه را تأمین می کند.

با گذاشتن زنر به جای $R_1$ ، آنگاه جریان تأمین کننده جریان بیس و زنر ثابت می شود پس $I_Z + I_B = cte$ با استفاده از زوج دارلینگتون حساسیت نسبت به تغییرات جریان بار را کم می کنیم.



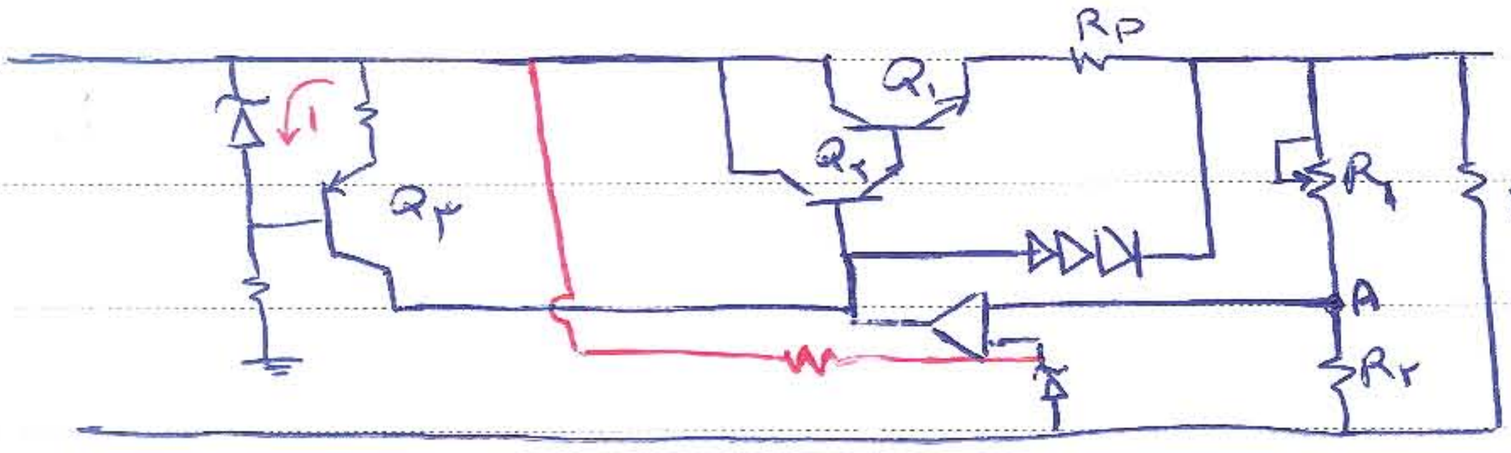

$$I = I_Z + I_B$$

$$V_o = V_Z + V_{BE1} + V_{BE2} + V_{R_p}$$

ولتاژ خروجی منبع تغذیه ثابت است درحالیکه ما می خواهیم یک منبع تغذیه با هر ولتاژی را ایجاد کنیم.

یک راه حل اینست که به جای $Z_1$ ، هیدرنز قرار داده و کدیری قرار دهیم که یکی از آنها را انتخاب کند، اما در اینجا نیز ولتاژ تنها می تواند به صورت پله ای تغییر کند و تغییرات پیوسته ندارد. اما آنچه ما می خواهیم تغییر ولتاژ به صورت پیوسته است.

از خروجی نیدبک گرفته و می توان آن را تقویت کرد.




$$V_o = V_A \left( \frac{R_1 + R_2}{R_2} \right)$$

$$= V_Z \left( 1 + \frac{R_1}{R_2} \right)$$

مشکل مدار فوق اینست که جریان $R_2$ و $R_1$ متفاوت است. برای رفع این مشکل از یک آپ امپ استفاده می کنیم.

P4PCO
www.iran-ieee.com

طراحی مدار برای $V_o=[3,15]$ و $I_L=[0,3]$

زنر مورد استفاده را سه ولتی در نظر می گیریم.

$R_1=0 \Rightarrow V_o=V_z \Rightarrow V_{o,min}=V_o\big|_{R_1=0}=V_z \Rightarrow$

$V_{o,max}=V_z\left(1+\frac{R_1}{R_2}\right)=15 \Rightarrow \frac{R_1}{R_2}=4 \Rightarrow R_1=4R_2$

چون آپ امپ جریان نمی کشد پس می توان جریان عبوری از $R_1$ و $R_2$ را برابر است مقرر مقداری می توانیم بگیریم اما مقدار جریان های خیلی کم باعث مقاومت های خیلی بزرگ می شود.

پس $I=1^{mA}$ در نظر می گیریم.

$R_2=\frac{V_z}{0.1^{mA}}=30^{k\Omega}$ $\quad R_1=120^{k\Omega}$

همانطور که دیدیم مقدار $R_1$ و $R_2$ خیلی بزرگ شد اگر برای $R$ محدودیتی نبود آنگاه می بایست برحسب $R$ ماکسیمم جریان را تعیین کنیم.

موقتی جریان ماکزیمم از منبع می کشیم باید ولتاژ روی $R_p$ $0.7$ باشد پس:

$R_p I_{L_{max}}=0.7 \Rightarrow R_p=0.35^{\Omega}$

زنر باید همواره هادی باشد. مثلاً گفته می شود $I_{2,min}=1^{mA}$ برای تأمین این جریان از ولتاژ ورودی استفاده می کنیم.

$V_{BT,max}=V_{BE4}+V_{BE1}+V_{Rp}+V_{out,max}=0.7+0.7+0.7+15=17.1$

با توجه به ولتاژ بوق ترانزیستور $Q_4$ باید تقال باشد باید $V_{EC}>0.2$

برای $Q_4$ ، $V_{EC}=1^{V}$ در نظر می گیریم.

KVL 1 $\Rightarrow V_{RE}=V_Z-V_{BE,4}$

حال باید ببینیم $Q_4$ باید چه جریانی را تأمین کند.

$\beta_1=20$ , $\beta_2=100$

$I_{B1,max}=\frac{2^{A}}{20\times 100}=1\,mA$

جریان خروجی آپ امپ را می توانیم صفر در نظر بگیریم پس منبع جریان باید $1^{mA}$ را تأمین کند.

فرض اینکه زنر $2^{mA}$ در اختیار داشته مقدار $R_E$ را بدست می آوریم.

$V_{RE}=1.3^{V} \Rightarrow R_E=1.3^{k\Omega}$

و نیز جریان خروجی صفر است، باز هم $1^{mA}$ وجود دارد و این جریان داخل آپ امپ می رود پس آپ امپ مورد نیاز آپ امپی Low Power است.

$V_{unreg,min}=17.1+1+1.3=19.4=V_{o,max}+V_{RP}+V_{BE2}+V_{BE1}+V_{EC}+V_{RE}$

پس ولتاژ ورودی نیاز مقدار بوق بیشتر باشد.

اگر برق شهر ۱۰٪ تغییرات داشته باشد آنگاه می بینیم را برابر ۱۹٫۴ ولت می دهیم.

$$V_{unreg} = \frac{19,4}{0,9} = 21,4\ V$$

$$V_{unreg,max} = 22,5\ V$$

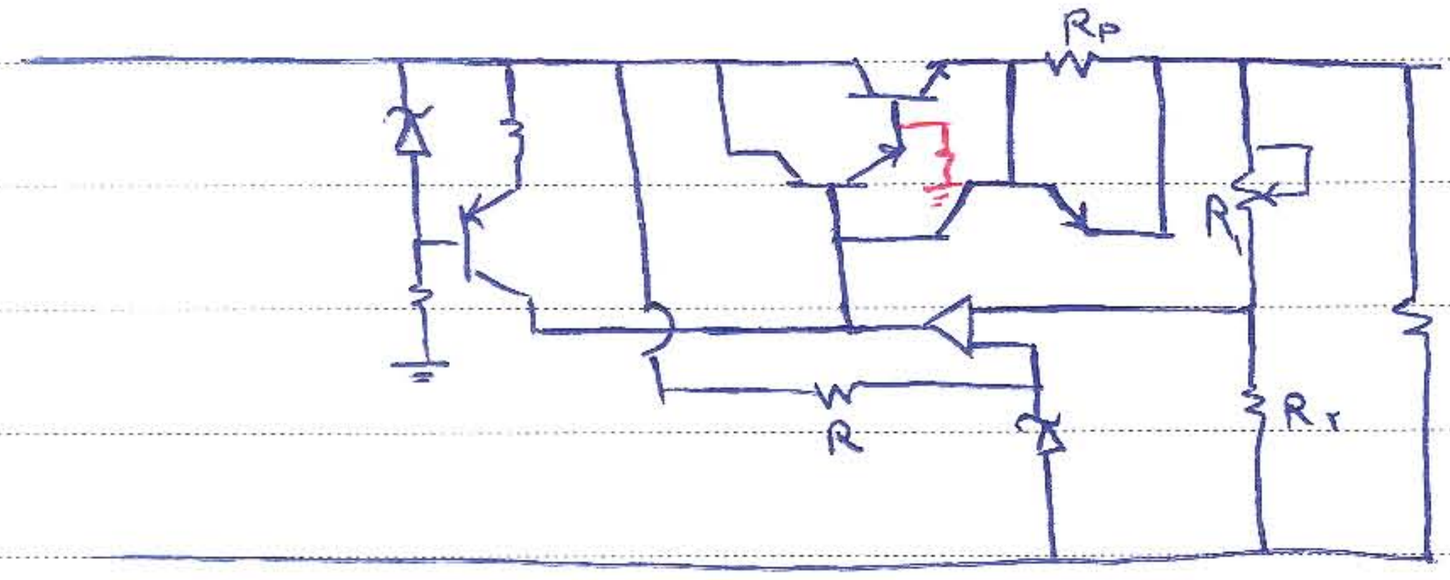
حال باید توان ترانزیستورها را بررسی کنیم.

$$P_{Q_1,max} \Rightarrow \begin{cases} V_{CE,max} = V_{unreg\ max} - V_{o,min} = 22,5 - (4 + 0,7) = 19,8 \\ I_{L\,max} = I_{Q_1,max} \end{cases} \Rightarrow P_{Q,max} \simeq 400\ W$$

از اینکه این نوع منبع تغذیه که با آن منبع تغذیه سری می گوییم این است که ترانزیستوری با توان بالایی خواهد.

مدار فوق را باز هم می توان بهبود داد. می توان مدار محافظت را مشابه تقویت کننده های توان در نظر گرفت و تنها جریان کمتر از دو آمپر بود ترانزیستور $Q_4$ باید قطع باشد و بیشتر از 2 آمپر باید ترانزیستور روشن شود. با همان مقدار $R_p$ برای $R_p$ باعث می شود اصلاً جریانی بیشتر از ۲ آمپر نمی گذرد.

$$P_{Q_4} = I_{Q_4,max} \times V_{Q_4} = 1^{mA} \times (2,1)^V \Rightarrow$$ $Q_4$ است Low Power




اشکال مدار فوق نیز اینست که در هنگام جریان حداکثری $Q_1$ تا مرز دمایی خود بالا می رود. حال جریان را ناگهان صفر می کنیم. این باعث می شود که $I_{co}$ زیاد شود یعنی باعث می شود حدود $1^{mA}$ جریان در جهت امیتر به کلکتور از $Q_1$ عبور می خواهد کند و این مجبور است از $R_2$ در جهت عکس عبور کند و باعث بسوزاندن $R_2$ شود.

برای محاسبه $R$ نیز باید از طریق متقابل استناد کنیم.

$$R = \frac{V_{unreg,min} - V_z}{1^{mA}}$$



www.iran-ieee.com

Subject:

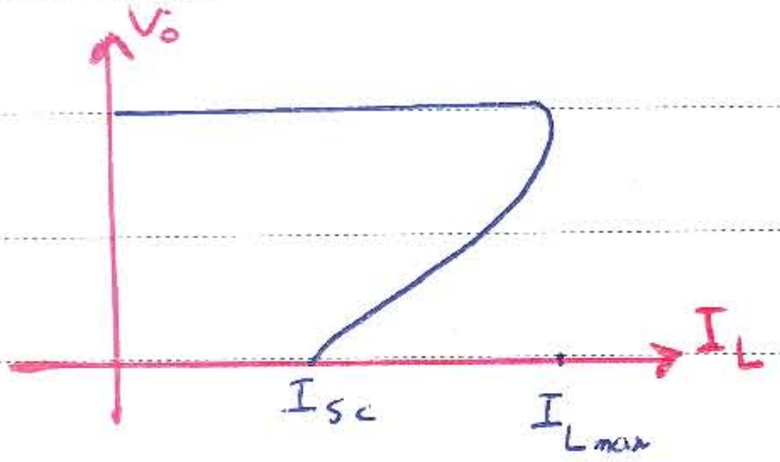
Year. Month. Date. ( )

$$P_{tr} = I_{Lmax}\,(V_{an,max} - V_o - ۰٫۷)$$

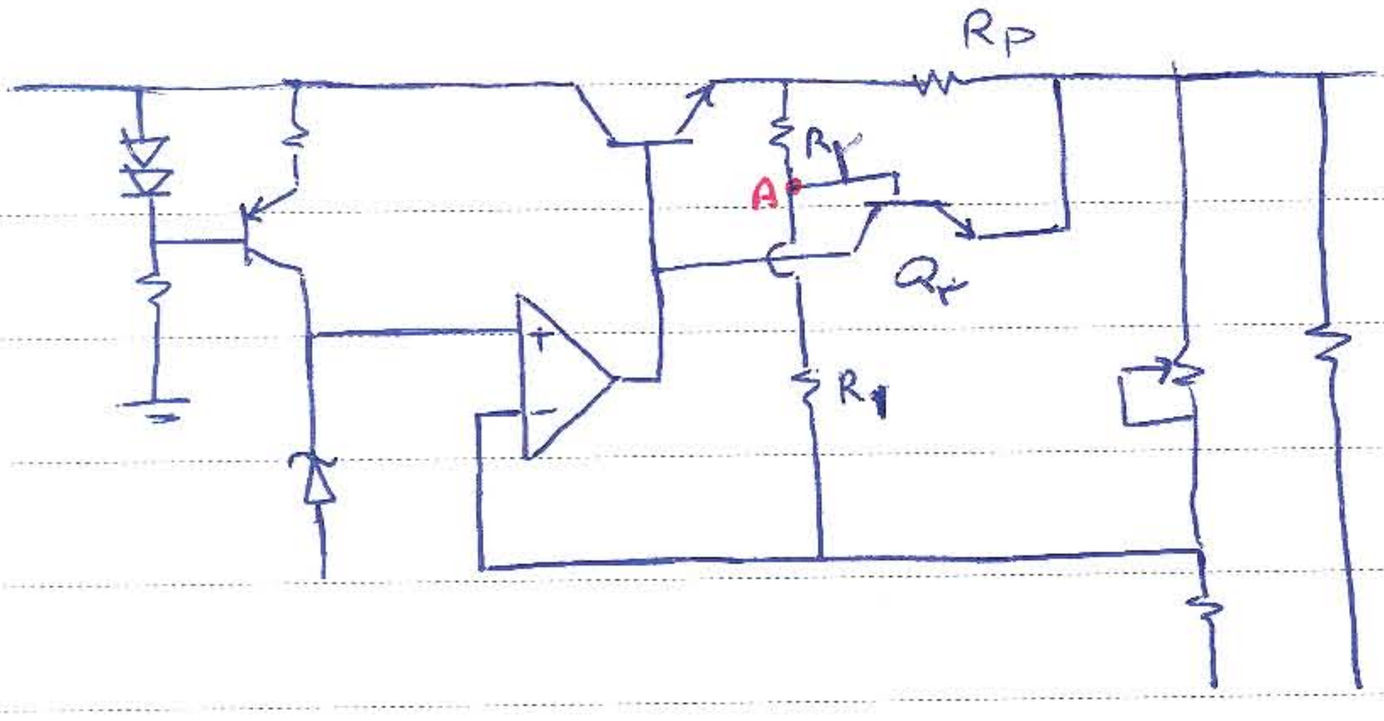
حال اگر در خروجی اتصال کوتاه داشته باشیم، آنگاه $P_{tr}$ خیلی بالای رود، یعنی $P_t = V_{un,reg,max} I_{Lmax}$ و این قیمت را خیلی بالا می‌برد. هرچه بتوانیم این توان را کم کنیم از قیمت مدار کاسته‌ایم.

در اینجا از محدود کننده خاصی استفاده می‌کنیم.

این محدودکننده Folded current limitter




در این نوع حفاظت، $I_{sc}$ کمتر از $I_{Lmax}$ خواهد بود.




فرض می‌کنیم $I_{Lmax}$ عبور کرده و ولتاژ خروجی $V_o$ است.

$Q_2$:

A: $V_B = (V_o + I_{Lm} R_P)\dfrac{R_1}{R_1+R_2}$

$V_E = V_o$

$\Rightarrow V_{BE} = (V_o + I_{Lmax} R_P)\dfrac{R_1}{R_1+R_2} - V_o = ۰٫۷$

← در زمان جریان حداکثری باید ۰٫۷ شکند.

$$I_{Lm} = \frac{V_o\left(\frac{R_2}{R_1+R_2}\right) + ۰٫۷}{\frac{R_P R_1}{R_1+R_2}}$$

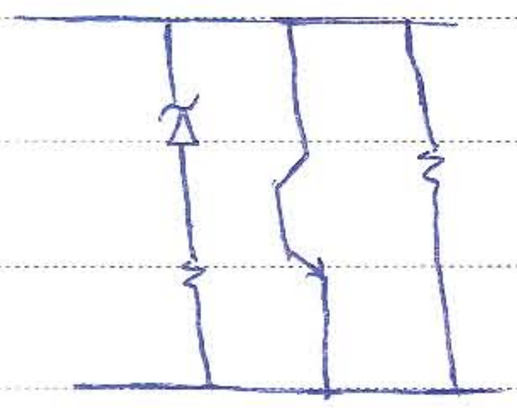
در این حالت فرض می‌کنیم خروجی اتصال کوتاه شود، داریم:

$$V_{BE} = \left(۰ + I_{sc} R_P \frac{R_1}{R_1+R_2}\right) - ۰ = ۰٫۷$$

$$I_{sc} = \frac{۰٫۷}{\frac{R_P R_1}{R_1+R_2}}$$

با این $I_{Lmax}$ به راحتی می‌توان از $I_{sc}$ کمتر شود حتی با انتخاب مناسب $R_1$ و $R_2$ با این کار می‌کنیم که توان در حالت اتصال کوتاه کمتر از توان در حالت بار ماکسیمم شود.

PqPCO
www.iran-ieee.com

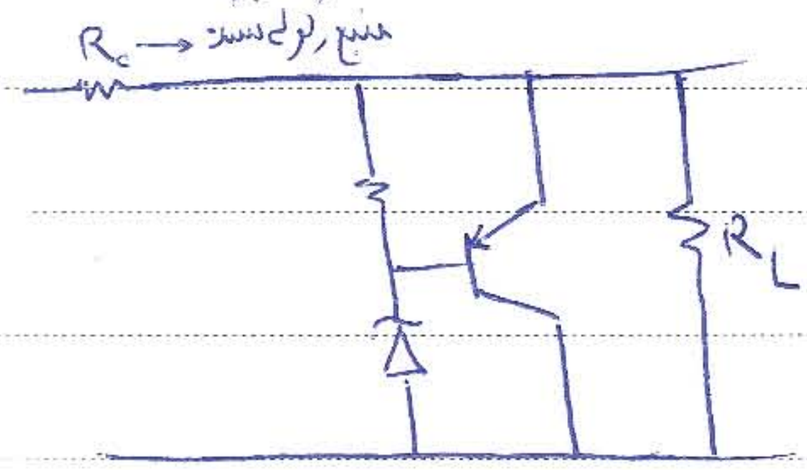


$$V_Z = V_o - V$$

$$\Delta I_Z = \frac{\Delta I_L}{\beta}$$

$$\Delta V_o = \Delta I_Z r_Z$$

5



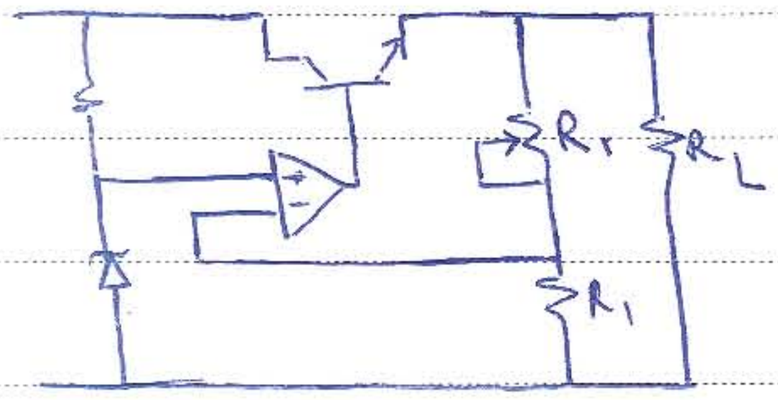

در مدار روبرو فقط نوع ترانزیستور عوض شده است.
ترانزیستور PNP از انتر فریده می شود.
ΔI_L را مقدار رگولاسیون ولتاژ خروجی می گوییم.

10

رگولاتور ساده برای تغییر ولتاژ خروجی

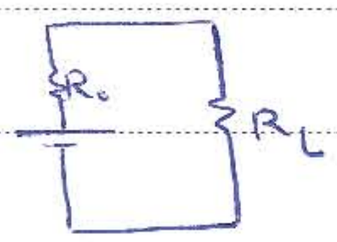
ولتاژ ورودی آپ امپ با اندازه‌ی $V_Z$ است پس $V_o = V_Z(1+\frac{R_2}{R_1})$

کوچکترین تغییرات خروجی با ورودی بدون فیدبک نشده، خروجی کنترل می شود.




15

$I_c \uparrow \Rightarrow$ ولتاژ منبع تغذیه را هم کم خواهد کرد زیرا $V_o$ کم می شود $\Rightarrow V_o \downarrow \Rightarrow V_{CE} \uparrow \Rightarrow$ خروجی می خواهد بزرگ شود.
$I_c \uparrow$

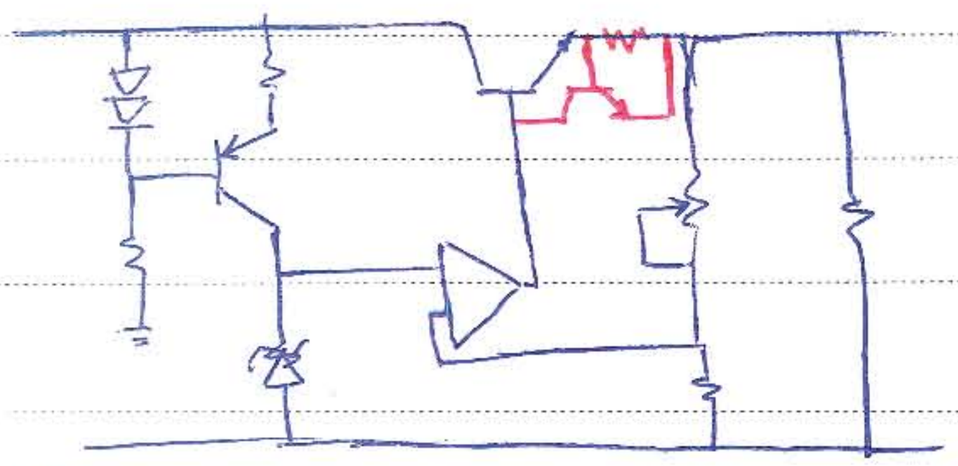



20

در مدار بدون اثر ولتاژ رگوله نشده تغییر کرده ولتاژ زنر نیز تغییر کرده و این تغییرات با خروجی منتقل می شود.
با این اثر Push on دلیل تغییر ولتاژ رگوله نشده را داریم $\Delta V_o = r_Z \frac{\Delta V_{in}}{R}$

برای حذف اثر فوق باجای R یک منبع جریان می گذاریم.
در مدار مقابل جریان زنر ثابت شده و اثر Push in حذف می شود.
برای حفاظت از ترانزیستور نیز یک محدود کننده جریان قرار

25 می دهیم



PqPco
www.iran-ieee.com

Subject:

Year. Month. Date. ( )

$\Rightarrow I = 10 + 1 = 11\ mA$

$I_{Cr,max} = 11\ mA \Rightarrow I_{Br,max} = \frac{11}{500} \simeq 0.02\ mA$

حال اگر $I'$ را ده برابر جریان بیس ۲ ماکزیمم قرار دهیم داریم:

$I' = 0.2\ mA \Rightarrow R_2 = \frac{10}{0.2} = 50\ k\Omega \qquad R_1 = 70\ k\Omega$ pot

$V_{i,unreg,min} = V_{o,max} + V_{BE1} + V_{R3} = 25 + 0.7 + 1 = 26.7\ V$

$R_3 = \frac{1\ V}{11\ mA} = 100\ \Omega$

$P_{tr} = (26.7 - 12)\ 1 = 14.7\ W$

برای کامل کردن مدار نوق، R3 را منبع جریان می‌گذاریم. دارلینگتون می‌گذاریم و برای ترانزیستورهای محافظت قرار می‌دهیم.

IC Regulator ها یا ولتاژ ثابت دارند مانند سری ۷۸ که ولتاژ مثبت ایجاد می‌کند.

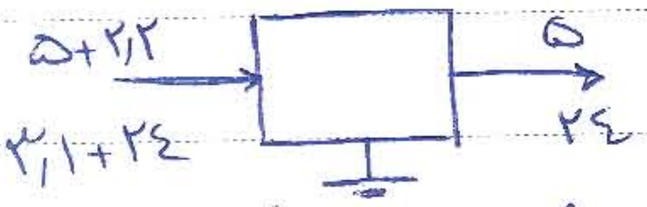
۷۸ ۰۵ ⟶ ۷۸ ۲۴

ولتاژ

یا سری ۷۹ که ولتاژهای منفی ایجاد می‌کند.

۷۹ ۰۵ ⟶ ۷۹ ۲۴

$-5\ V$




در سری ۷۸ برای داشتن ولتاژ پایدار، ولتاژ unreg حتماً باید از خروجی ثابت بیشتر باشد.

IC های نوق ثابت هستند و ولتاژ متغیر نمی‌دهند.

همیشه ولتاژ unreg را ۳ V از خروجی بیشتر می‌گیریم مشکلی ایجاد نمی‌کند.

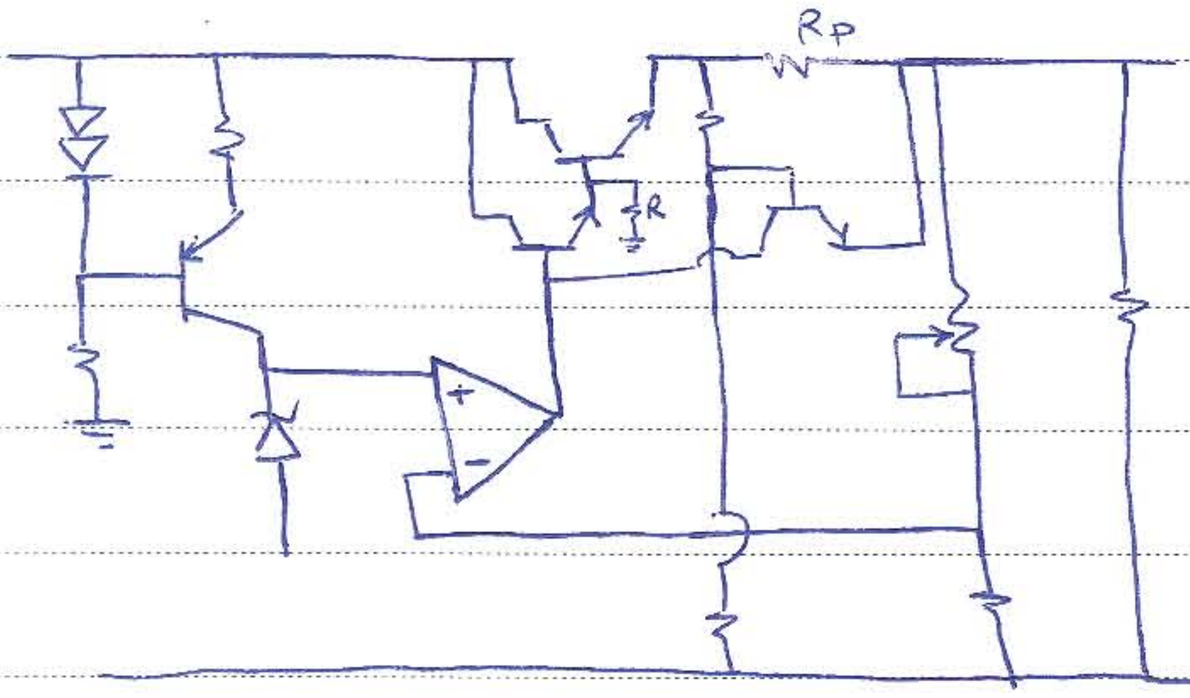
این IC ها حداکثر ۱٫۵ A جریان تحویل دارند. این مقدار به ولتاژ خروجی بستگی دارد.

اگر ورودی رگوله نشده برای خروجی ۵ V را ۱۰ V بگیریم، آنگاه دیگر جریان ۱٫۵ A را نخواهیم توانست بگیریم.

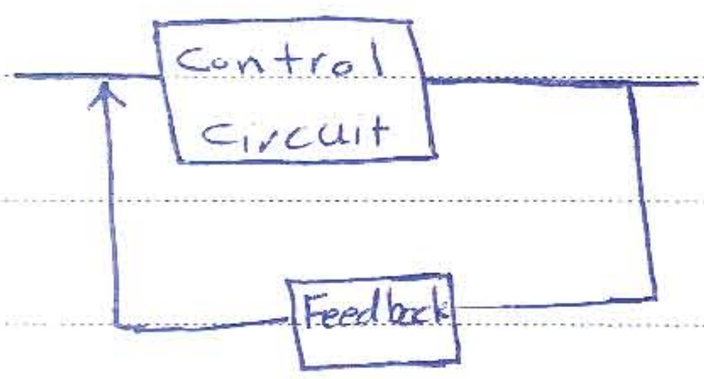
PAPCO

www.iran-ieee.com

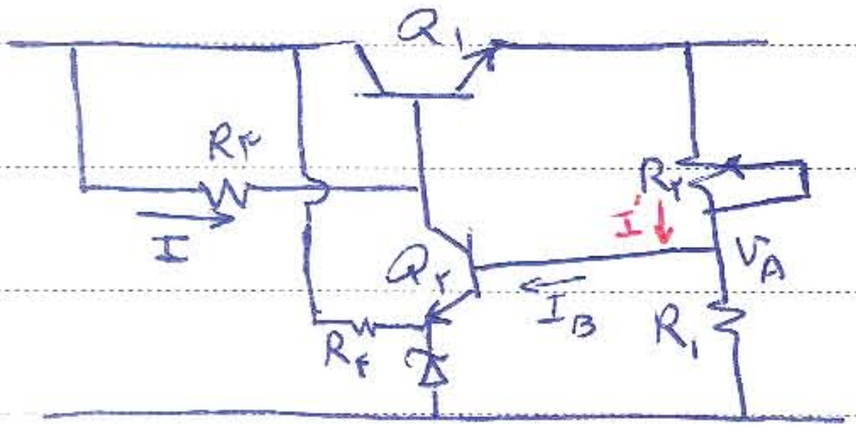
مدار قبل را می توان با دار لینگتون کردن ترانزیستور وهمچنین استفاده از یک مقاومت برای حفاظت در مقابل $I_{co}$ استفاده کرد.




در مدار فوق آپ امپ بهره ی فیدبک را زیاد می کند و بنابراین تغییرات ولتاژ را کاملا محدود می سازد.




در مدار بالا می توان به جای آپ امپ ترانزیستور قرار داد.




$$V_o = V_A\left(1+\frac{R_1}{R_2}\right)$$

$$V_o = (V_Z + 0{,}7)\left(1+\frac{R_1}{R_2}\right)$$

حداقل: $I_o = 25^{mA}$ ، $I_L = 0{-}1^{A}$ ، $\beta_{Q_1} = 100$ ، $\beta_{Q_2} = 50$

$V_o = V_Z + 0{,}7 \Rightarrow V_Z = 9{,}3^{V}$

$R_1$ موقتی که صفر باشد ولتاژ خروجی می نیمم است. پس

$$V_{omax} = 10\left(1+\frac{R_1}{R_2}\right) \Rightarrow \frac{R_1}{R_2} = 1{,}5$$

باید براساس حداکثر مربان $I_B$ مقدار $R_1$ و $R_2$ را تعیین کنیم.

$$I_{B1,max} = \frac{1^{A}}{100} = 10^{mA}$$

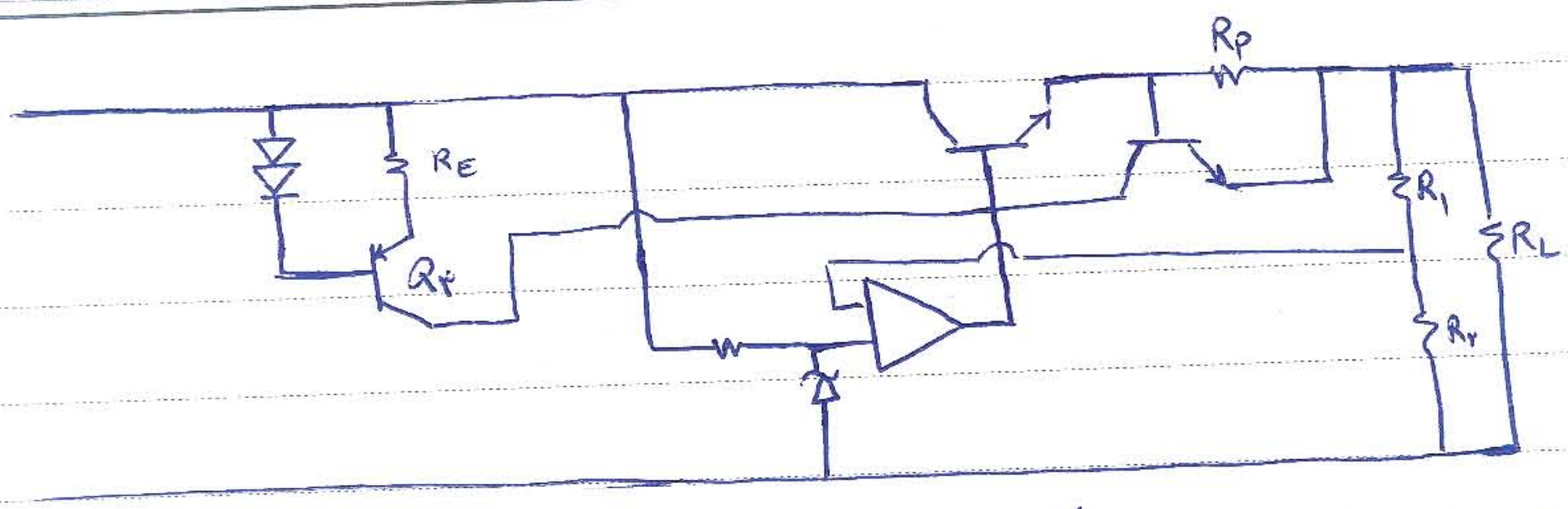
از مقاومت $R_3$ هم باید جریان $I_{B1}$ و هم $I_{C2}$ تأمین شود. موقعی که $I_{B1}$ ماکسیمم است $I_o$ را می نیمم گرفته و آن را $1^{mA}$ قرار می دهیم.

$$I_{C2,min} = 1^{mA}$$

PAPCO
www.iran-ieee.com

Subject :

Year . Month . Date . ( )




و ولتاژ EC مربوط به $Q_1$ را ۱ ولت در نظر می‌گیریم ( انتخاب ) و $V_{RE}$ حداکثر ۱ ولت

$$V_{unreg,min} = V_{out,max} + V_{R_P} + V_{BE1} + V_{EC,2} + V_{RE}$$

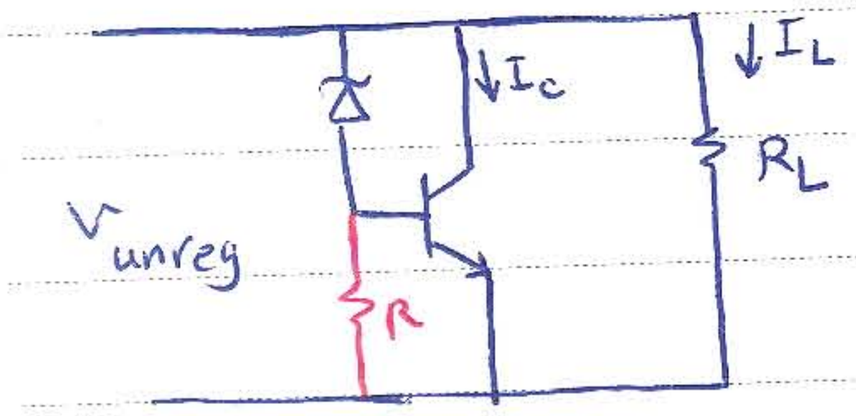
اینجا ۱ ولت اگر زنر بگذاریم $V_2 =$

$$V_{CE,1,max} = V_{unreg,max} - (V_{o,min} + V_{R_P})$$

$$V_o = V_z\left(1 + \frac{R_1}{R_2}\right) \qquad R_E = \frac{2V_D - V_{EB}}{I} \qquad R = \frac{V_{unreg,min} - V_2}{1\,mA}$$

$$I = I_{B1,max} = \frac{I_{L,max}}{\beta} \qquad P_{Q_1,max} = V_{CE,1,max} \times I_{L,max}$$

منبع تغذیه موازی :




$$V_o = V_z + V_{BE}$$ (۰٫۷)

جریان کلکتور ترانزیستور مکمل جریان بار است.

در اینجا تغییرات جریان زنر برابر با $\frac{I_L}{\beta}$ است.

اگر جریان کلکتور در مدار نوق ۱ mA باشد جریان زنر $\frac{1}{300}$ mA است و این یعنی زنر در منطقه زنری نیست

R را می‌گذاریم به طوری محاسبه می‌کنیم از زنر همواره $I_{Z,min}$ بگذرد

$$V_Z = V_o - V_{BE}$$

یعنی اگر رگولاتور ۶ ولتی بخواهیم زنری ۵٫۳ ولتی انتخاب می‌کنیم.

در مدار نوق با پتوان ترانزیستور را محاسبه کنیم.

$I_L \longrightarrow 0$ تا $100$ mA

$I_L = 100$ mA $\longrightarrow I_C = 1$ mA

$I_L = 0$ mA $\longrightarrow I_C = 101$ mA $= I_{Cmax} \cong I_{Lmax}$

$$P_t = V_o \times I_{Lmax}$$

R را باید طوری محاسبه کنیم که از آن همواره حداقل ۱ mA بگذرد.

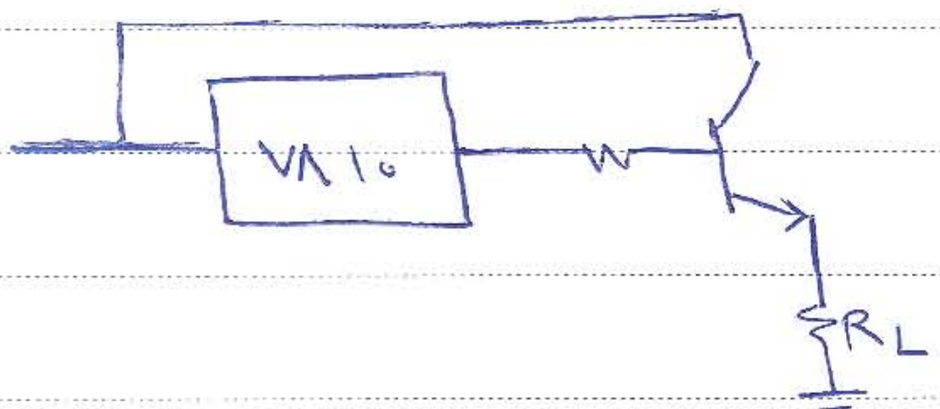
PqPCO
iran-ieee.com

| | |
|---|---|
| $V_o$ | ۵ |
| $\Delta V_o$ | ۱ |
| output regulation | ۴-۲۰ mv آنگاه تغیرات از ۲۰ mv بیشتر خواهد بود ۵٫۱۸ > ۵٫۲ > ۵٫۲۲ |
| $I_{L,max}$ | ۱٫۵ A |
| Dropout voltage | ۳ v |

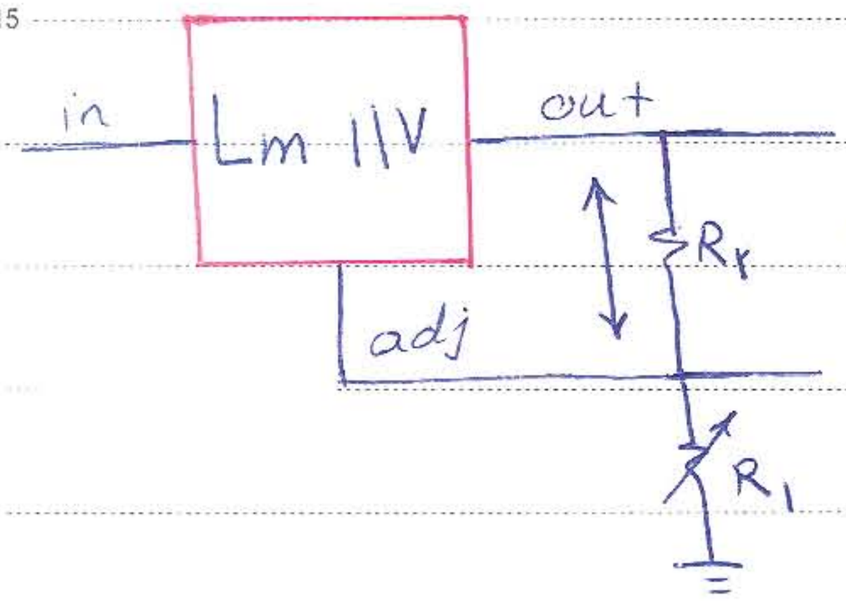
ولتاژ ورودی و خروجی

حال اگر بخواهیم جریان بیشتر بگیریم مثلاً ۷۸۱۰ را گرفتیم و خروجی ۱۰ v است. رگولاسیون بیشتر از ۲۰ mv خواهد بود. ولتاژ ورودی را نیز باید بیشتر از ۱۲٫۵ v بگیریم اگر ۱۵ v بگیریم آنگاه قابلیت اطمینان برای خروجی مناسب بیشتری میشود ولی جریان خروجی را محدود می کنیم. می توانیم خروجی را با یک ترانزیستور بدهیم.

در مدار مقابل می توانیم جریان بار را زیاد کنیم.




نوع دیگری از IC ها وجود دارد که ولتاژ متغیر تولید می کنند.




بنابراین با تنظیم $R_1$ می توان ولتاژ خروجی را تنظیم کرد. حداقل ولتاژ خروجی ۱٫۲ است.

از پایه adj جریانی در حدود ۱۰۰ μA می گذرد و درست تر این است که بنویسیم $V_o = \frac{R_1+R_2}{R_2} \times 1.2 + R_1 I_{adj}$

در اینجا ولتاژ ورودی باید حداقل ۳ v از حداکثر ولتاژ خروجی بیشتر باشد.

فرض کنید می خواهیم ولتاژی ۵ v بخواهیم تهیه کنیم برای این استاد حتماً از IC ها با ولتاژ ثابت استفاده می کنیم اگر خروجی بخواهد بین ۱۲-۵ v تغییر کند ما باید طوری مدار را طراحی کنیم که ۳۷ v را هم بتواند بدهد زیرا در این صورت تلفات خیلی بالا می رود.

iran-ieee.com

Subject :

Year . Month . Date . ( )

در منابع تجاری ولتاژ استخر تلفات خیلی بالاست زیرا مداری که برای بازه ۲۴-۵ طراحی شده گاهی از آن گرفته می‌شود. در این موارد از رگولاتورهای سوئیچینگ استفاده می‌شود. در این رگولاتورها ترانزیستور به عنوان سوئیچ استفاده می‌شود و یا روشن یا خاموش است. یعنی اگر خاموش باشد آنگاه تمام ولتاژ روی ترانزیستور است اما جریانی ندارد و وقتی وصل می‌شود نیز ولتاژ دو سر ترانزیستور صفر است. بنابراین در ترانزیستورهای با توان بالا نیاز نداریم اما این منابع ها رمولیک های مختلف و یا به عبارتی دیگر نویز ایجاد می‌کند. این مدارها برای کارهای قدرتی خوب است ولی در مدارهای الکتریکی از آنها استفاده نمی‌شود.

P4PCO

www.iran-ieee.com