

صفحه	عنوان
۸	بخش اول؛ بررسی ترانزیستور و مدارهای ساده آن
۱۵	① ترانزیستورهای Bipolar
۱۲	۱-۱ - مدل هیبریدیک ترانزیستور Bipolar
۱۴	۱-۲ - آرایش‌های مختلف
۲۲	② ترانزیستورهای اثر میدان «FET»
۲۳	۲-۱ - ساختمان و طرز کار «FET-N»
۲۴	۲-۲ - معیضه‌های «FET-N»
۲۸	۲-۳ - ساختمان و طرز کار «FET-MOS»
۲۹	۲-۴ - مایکروس کردن FET
۳۱	۲-۵ - مدارهای FET
۳۳	۲-۶ - آرایشهای مختلف FET
۳۹	③ روش‌های اندازه‌گیری
۳۹	۳-۱ - در مورد «BJT»
۴۲	۳-۲ - «FET»
۴۷	④ تقویت کننده‌های چند طبقه
۵۷	بخش دوم؛ بررسی مدارهای تقویت کننده‌ها
۵۹	① مدارهای بایاس
۵۹	۱-۱ - خازن bypass در امپتر
۶۲	۱-۲ - خازن کوپلار در کلکتور و بیس

صفحه	عنوان
۶۲	۱.۲. محاسبه تقریبی خازنهای کوپلازر و bypass
۷۰	۲. فرکانسهای میانی:
۷۰	۲.۱. مدل π ترانزیستور در فرکانسهای میانی پایین
۷۲	۳. فرکانسهای بالا:
۷۲	۳.۱. مدل ترانزیستورهای BJT و FET در فرکانسهای بالا
۷۴	۳.۲. قضیه میلر
۷۵	۳.۳. آرایش های مختلف ترانزیستور در فرکانسهای بالا
۸۷	بخش سوم: تقویت کننده های قدرت:
۸۹	۱. تقویت کننده کلاس A:
۹۰	۱.۱. بررسی بک تقویت کننده ساده کلاس A
۹۱	۱.۲. استفاده از سلف در تقویت کننده کلاس A
۹۲	۱.۳. بررسی محدودیتهای توان، جریان و ریساز بک ترانزیستور
۹۳	۱.۴. استفاده از ترانسفورماتور در تقویت کننده کلاس A
۱۰۱	۲. تقویت کننده کلاس B:
۱۰۱	۲.۱. تقویت کننده پوش بول کلاس B با ترانس
۱۰۸	۲.۲. تقویت کننده پوش بول کلاس B بدون ترانس
۱۰۸	۲.۲.۱. برداشتن ترانس خروجی
۱۰۹	۲.۲.۲. برداشتن ترانس ورودی
۱۰۹	۲.۲.۳. استفاده از ترانزیستورهای مکمل

صفحه	عنوان
۱۱۹	بخش چهارم : تقویت کننده های دینرانسیل
۱۲۰	۱- بررسی مدل ساده یک تقویت کننده دینرانسیل :
۱۲۰	۱-۱- حالت سینکال مشترک
۱۲۱	۱-۲- حالت سینکال دینرانسیل
۱۲۲	۱-۳- حالت کلی تقویت کننده دینرانسیل
۱۲۳	۲- منابع جریان در تقویت کننده دینرانسیل :
۱۲۴	۲-۱- محاسبه مقاومت دینامیکی یک منبع جریان
۱۲۵	۲-۲- انواع دیگر منابع جریان
۱۲۵	۲-۳- کاربرد منبع جریان در تقویت کننده دینرانسیل
۱۲۶	۳- تقویت کننده دینرانسیل نامنوارن :
۱۲۷	۳-۴- استفاده از طبقه دینرانسیل بعنوان تقویت کننده DC :
۱۲۸	بخش پنجم : تقویت کننده های عملیاتی :
۱۲۹	۱- طبقات مختلف یک OP.Amp :
۱۳۰	۱-۱- طبقه ورودی
۱۳۱	۱-۲- طبقه افزایش ضریب تقویت
۱۳۲	۱-۳- تغییر سطح دهانه
۱۳۳	۱-۴- طبقه نهایی
۱۳۴	۲- کاربردهای خطی OP.Amp :
۱۳۵	۲-۱- تقویت کننده معکوس کننده
۱۳۶	۲-۲- تقویت کننده معکوس کننده
۱۳۷	۲-۳- تقویت کننده اختلاط
۱۳۸	۲-۴- جمع کننده

صفحه عنوان

175 ۲.۵. تعریف کننده

176 ۲.۶. اشکال تیر

177 ۲.۷. متن گیر

178 ۲.۸. مدل امپدانس

179 ۲.۹. مدل رنژا به جریان

180 ۲.۱۰. مدل جریان بد و رنژا

181 ۲- کاربردهای غیر خطی OP.Amp :

182 ۲.۱- تقویت کننده نگارینی

183 ۲.۲- تقویت کننده آنتی نگارینی

184 ۲.۳- یکسوزها

185 ۲.۴- ضرب کننده آنالوگ

186 ۲.۵- مقایسه کننده

187 ۲.۶- ترنزیستور

188 ۴- مشخصات یک CP.Amp واقعی

بخش ششم: تقویت کننده های فیدبک:

189 ۱- بررسی خواص فیدبک منفی

190 ۱-۱- تثبیت بهره تقویت کننده

191 ۱-۲- کاهش نویز یا افزایش سبکالی به نویز

192 ۱-۳- کاهش نواخ

193 ۱-۴- برای این بهمان باشد

۲- انواع فیدبک ها:

۱-۱- فیدبک مثبت

عنوان _____ صفحه

۱۹۴ - ۲.۲ - فیدبک سری - سری

۱۰۰ - ۲.۳ - فیدبک سری - شنت

۱۹۶ - ۲.۴ - فیدبک شنت - سری

۱۹۸ - ۳ - انواع فیدبک‌های غیر ایده‌ال :

۱۹۸ - ۳.۱ - فیدبک شنت - شنت غیر ایده‌ال

۲۰۳ - ۳.۲ - فیدبک سری - سری غیر ایده‌ال

۲۰۷ - ۳.۳ - فیدبک سری - شنت غیر ایده‌ال

۲۱۱ - ۳.۴ - فیدبک شنت - سری غیر ایده‌ال

۲۱۵ - ۳.۵ - خلاصه

۲۲۱ بخش هفتم: منابع تغذیه تثبیت شده

۲۲۳ ۱- منابع رتاز :

۱۰۰۳ ۱.۱- یکسازیل

۱۱۵ ۱.۲- تثبیت رتاز با اسناده از دید رنر

۱۱۹ ۱.۳- مدار سری

۱۰۰۱ ۲- استفاده از فیدبک در منابع تغذیه :

۱۰۰۱ ۳- تثبیت کننده‌های رتاز به‌رورت مدارهای مجتمع

۱۰۴۷ ضمیمه (۱) : مدار دارلبنگتون

۲۰۴۹ ضمیمه (۲) : جدول مناسبت‌ها و خازنهای استاندارد

۱۰۵۲ ضمیمه (۳) : چند امتحان نهایی

بخش ۱

بررسی ترانزیستور و مدارهای ساده آن

ترانزیستور یکی از متداولترین المانهای است که در مدارهای الکترونیکی بکار می رود. با توجه به نحوه تغذیه آن می تواند بصورت خطی و یا غیر خطی در مدارها مورد استفاده قرار بگیرد. بطور کلی ترانزیستورها به دو گروه عمده تقسیم بندی می شوند.

۱- ترانزیستورهای Bipolar (BJT)

۲- ترانزیستورهای اثر میدان (FET)

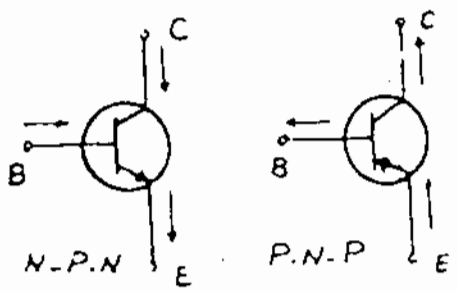
در این بخش ابتدا ترانزیستورهای Bipolar و آرایشهای مختلف آن، سپس ترانزیستورهای اثر میدان و آرایشهای مربوطه مورد مطالعه قرار گرفته و آنگاه روش های ابعاد در مورد BJT و FET معرفی میگردد، که آنالیز و بررسی مدارهای این دو المان بصورت خطی رفتار می نمایند را ساده می کند و بالاخره در این قسمت کته ای چند طبقه مورد بحث قرار خواهد گرفت.

1: Bipolar Junction Transistor

2. Field Effect Transistor

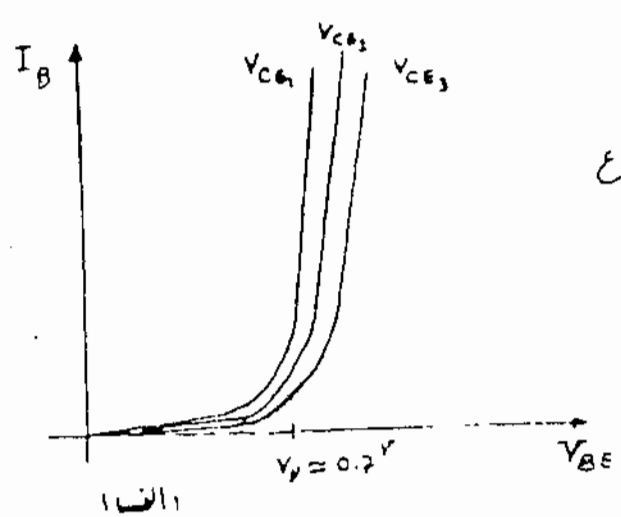
۱- ترانزیستورهای Bipolar

ترانزیستورهای Bipolar از سه لایه نیمه هادی P و N تشکیل شده اند که بسته به نحوه قرار گرفتن این لایه ها، آنها را P-N-P یا N-P-N می نامند. شکل (۱.۱) مدل شماتیکی ترانزیستورهای P-N-P، N-P-N را نمایش می دهد.

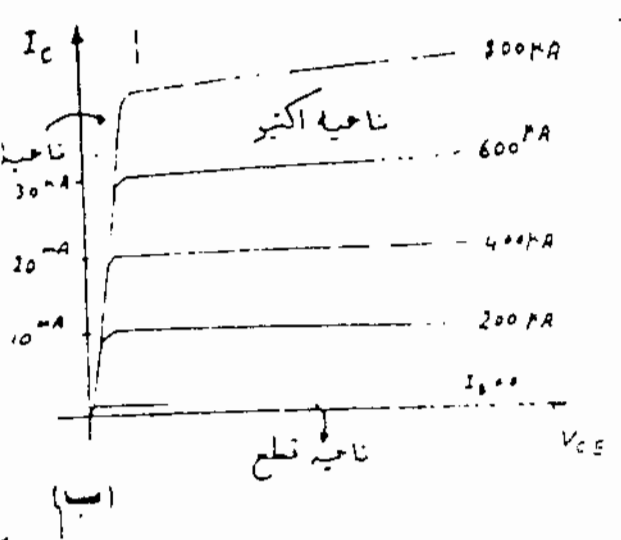


شکل (۱.۱)

بطور کلی دو مشخصه اصلی برای ترانزیستورها در نظری گیریم ۱) مشخصه ورودی [شکل ۱.۲-ا] ۲) مشخصه خروجی که بسته ناحیه تقسیم می شود: ناحیه آکتیو (فعال) - ناحیه قطع و ناحیه اشباع



الف)

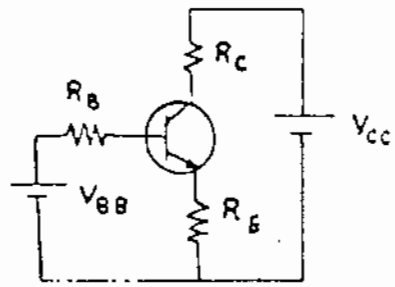


ب)

شکل (۱.۲)

از کاربردهای مهم ترانزیستور می توان انواع تقویت کننده ها را نام برد. ساده ترین نوع تقویت کننده حلقی است یعنی سبکسال ورودی بدون تغییر شکل و اعوجاج با دامنه ای مناسب با دامنه ورودی در خروجی ظاهر می شود.

معمولاً اینکه از ترانزیستور بعنوان تقویت کننده استفاده کنیم باید آنرا در نقطه کاری که در ناحیه مورد نظری باشد قرار دهیم.



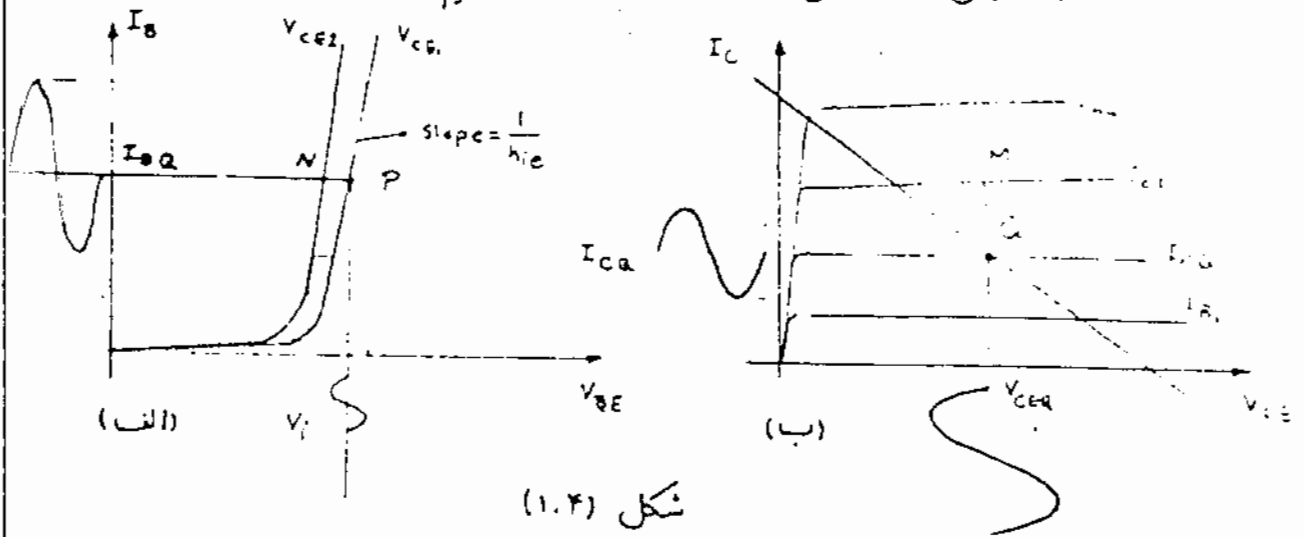
شکل (۱.۳)

نکته (۱.۳) مدل با بایاس ساده یک ترانزیستور می باشد.
از معادلات حلقه دردی و خروجی مدار، نقطه کار بدست می آید.

$$V_{BB} = [R_B + (1+\beta)R_E] I_{BQ} + V_{BEQ} \quad (\text{بافتض ایند ترانزیستور در ناحیه اکتیو باشد})$$

$$V_{CC} = (R_C + R_E) I_{CQ} + V_{CEQ} \quad (\text{مسارده خط بار})$$

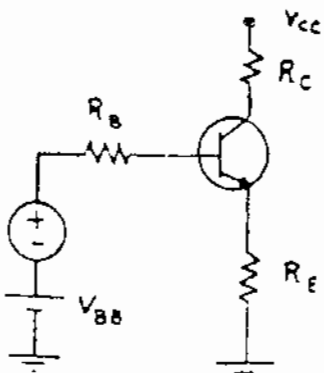
حالت مشخصه دردی و خروجی ترانزیستور را در نظریه میگیریم. [شکل ۱.۴]



شکل (۱.۴)

نقطه کار Q از تقاطع مشخصه $I_C - V_{CE}$ با خط بار بدست می آید اگر نقطه کار Q در ناحیه اکتیو قرار گرفته باشد ترانزیستور در حول نقطه کار Q بصورت خطی عمل می کند. (به نرط آنگد سبتال کوچک باشد)

در نقطه Q دردی مشخصه خروجی در نقطه P دردی مشخصه دردی مما سهایی بر



شکل (۱.۵)

ممنون لایسم می کنیم اگر سبتال سبتوس V_i به مدار اعمال شود [شکل ۱.۵] موج تغییرات I_B حول نقطه P خواهد شد.

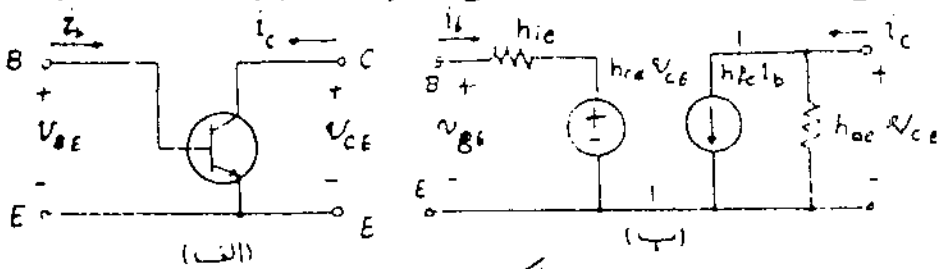
چنانچه دامنه V_i با اندازه کافی کوچک باشد می توان فرض کرد که این تغییرات دردی خط مماس در نقطه P صورت می گیرد بنا بر این V_i نیز یک موجان سبتوس خواهد بود.

تعبیر جریان ورودی موجب تغییر جریان خروجی می شود یعنی نقطه کار ترانزیستور حول نقطه Q روی خط بار تغییر خواهد کرد که با توجه به تزیب خطی بکار رفته شکل جریان i_c نیز یک سینوسی با دامنه ای برابر دامنه جریان i_b خواهد بود

۱.۱) مدل هیبرید یک ترانزیستور Bipolar

اگر نقطه کار ترانزیستور در ناحیه اکتیو قرار گیرد و دامنه دست زنی ورودی به اندازه کافی کوچک باشد در نتیجه ترانزیستور بصورت خطی عمل می کند بنابراین می توان در حول نقطه کار Q برای ترانزیستور یک مدل دینامیکی خطی تعریف کرد و مشخصات مختلف تعریف کننده (امپدانس ورودی، امپدانس خروجی، ضریب تقویت، ...) را توسط این مدل بدست آورد.

یکی از مدل های دینامیکی که برای ترانزیستور در نظر گرفته می شود مدل هیبرید مشترک نشان می دهد. شکل (۱.۶) مدل دینامیکی هیبرید را برای حالت امیتر



شکل (۱.۶)

با توجه به شکل (۱.۶) داریم:

$$\begin{cases} v_{be} = h_{ie} i_b + h_{re} v_{ce} \\ i_c = h_{fe} i_b + h_{oe} v_{ce} \end{cases}$$

که بار استرهای R_L از روابط زیر بدست می آید.

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0} = \left. \frac{\Delta V_{BE}}{\Delta I_B} \right|_{V_{CE} = ct}$$

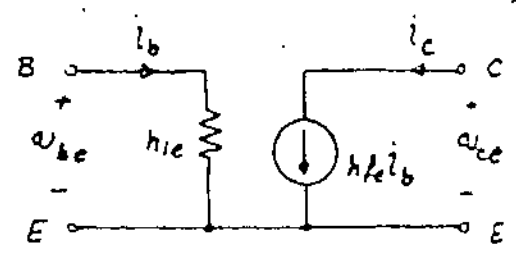
$$h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0} = \left. \frac{\Delta V_{BE}}{\Delta V_{CE}} \right|_{I_B = ct}$$

$$h_{fe} = \left. \frac{i_c}{i_b} \right|_{v_{ce}=0} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{V_{CE} = ct}$$

$$h_{oe} = \left. \frac{i_c}{v_{ce}} \right|_{i_b=0} = \left. \frac{\Delta I_C}{\Delta V_{CE}} \right|_{I_B = ct}$$

این پارامترها را می توان از مشخصه های ورودی و خروجی نیز بدست آورد با توجه به تعریف h_{oe} شب خط ماس در نقطه کار Q در مشخصه خروجی باشد. همین ترتیب h_{fe} طول پاره خط MQ به تغییرات جریان بیس است، همچنین h_{re} طول پاره - خط $P-N$ به تغییرات ولتاژ کلکتور-بیس و بالاخره h_{ie} عکس شب خط ماس بر مسن ورودی در نقطه P می باشند.

همانطوریکه از مشخصه های h_{oe} و h_{re} متادیر کوچکی هستند، همچنین در ساخت ترانزیستور نیز سعی می شود که تا حد امکان h_{oe} و h_{re} را کوچک نمایند در نتیجه می توان برای سادگی از h_{oe} و h_{re} صرف نظر کرد



که در این صورت مدل هیبرید به صورت شکل (۱.۷) ساده می شود.

$$\begin{cases} v_{be} = h_{ie} i_b \\ i_c = h_{fe} i_b \end{cases}$$

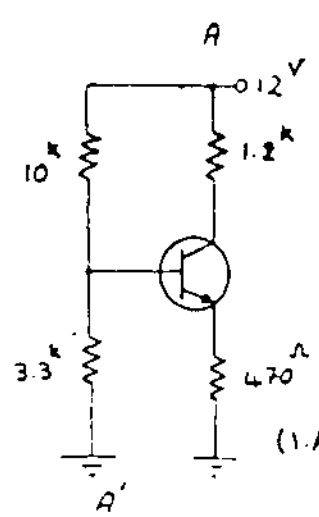
شکل (۱.۷)

که در این معادلات h_{fe} همان β و h_{ie} معادمت دیبا یکی بیس ایستری باشد.

$$I_b \approx I_s e^{\frac{V}{V_T}}$$

$$h_{ie} = \frac{\partial v}{\partial I_b} = \frac{V_T}{I_b} = \beta \frac{V_T}{I_c}$$

که معمولاً در درجه حرارت اطان ($T=20^\circ$) مقدار V_T تقریباً برابر 25^{mV} می باشد.



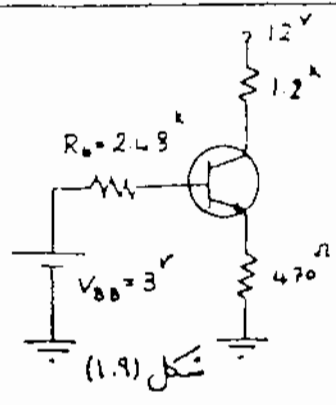
شکل (۱.۸)

مثال نقطه کار و h_{ie} را برای مدار شکل (۱.۸) بدست آورید ($V_{be} = 0.7$ $\beta = 50$)

حل: از برش AA' معادل تونن آنرا در مدار قرار می دهیم [شکل ۱.۹]

$$V_{38} = \frac{3.3}{10 + 3.3} \times 12 = 3^V$$

$$R_b = 10 || 3.3 = 2.48 \text{ k}\Omega$$



شکل (۱.۹)

$$3 = 2.48 \frac{I_C}{50} + 0.7 + 1.47 I_C \Rightarrow I_C = I_E = 4.4 \text{ mA}$$

$$V_{CE} = 12 - (1.2 + 0.47) \times 4.4 \text{ mA} = 4.65 \text{ V}$$

$$h_{ie} = \beta \frac{V_T}{I_C} = 50 \frac{25 \text{ mV}}{4.4 \text{ mA}} = 284.1 \Omega$$

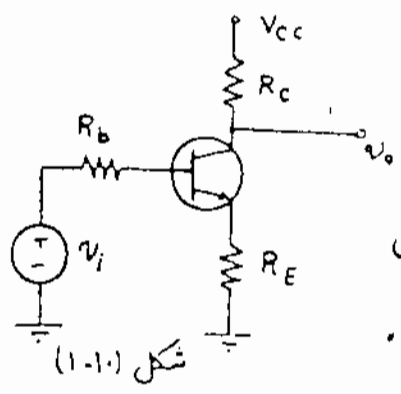
۱.۲ آرایشهای مختلف ترانزیستور Bipolar :

بسته به اینکه سیگنال ورودی به مدار بیس یا امیتر و سیگنال خروجی از مدار کلکتور یا امیتر گرفته شود سه آرایش مختلف در انورتی گفته می شود که ما در اینجا خواهیم داشت که عبارتند از:

- الف، آرایش امیتر مشترک (C.E)
- ب، آرایش کلکتور مشترک (C.C)
- ج، آرایش بیس مشترک (C.B)

در اینجا ما این آرایشها را از نظر امپدانس ورودی، امپدانس خروجی، ضریب تقویت جریان و ضریب تقویت ولتاژ بررسی می کنیم.

الف، آرایش امیتر مشترک (Common Emitter Configuration)



شکل (۱.۱۰)

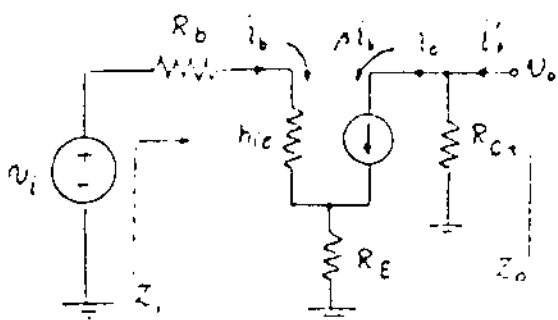
مدل ساده یک مدار C.E بدون بایاسینگ، بصورت شکل (۱.۱۰)

می باشد. ابتدا آنالیز DC انجام می دهیم بدین منظور کلیه منابع AC مدار را منفر کرده و نقطه کار ترانزیستور را بدست می آوریم. با استفاده از مشخصات نقطه کار، h_{ie} را محاسبه کرده

و سپس با فرار دادن مدل (Small-signal) بجای ترانزیستور در

این بار با منفر کردن کلیه منابع DC قادر خواهیم بود که مدار را آنالیز AC بنائیم.

شکل (۱.۱۱) مدار معادل AC مدار شکل (۱.۱۰) را نشان می دهد.



- امپدانس ورودی

$$V_o = -R_c \beta i_b$$

$$V_i = (R_b + h_{ie}) i_b + R_E (1 + \beta) i_b$$

شکل (۱-۱۱) $\Rightarrow i_b = \frac{v_i}{R_b + h_{ie} + R_E(1 + \beta)}$

$$Z_i = \frac{v_i}{i_b} = R_b + h_{ie} + (1 + \beta) R_E$$

- ضریب تقویت ولتاژ:

$$A_v = \frac{v_o}{v_i} = \frac{-\beta R_c i_b}{i_b (R_b + h_{ie} + (1 + \beta) R_E)} \Rightarrow A_v = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) R_E}$$

علامت منفی نشان دهنده اختلاف فاز 180° بین ورودی و خروجی این تقویت کننده است. باید در حل مسأله دقت نمود که R_c معادلت قرار گرفته شده در کلمبر و R_E معادلت قرار گرفته شده در ایستری باشد.

- ضریب تقویت جریان:

دیده می شود که

$$A_i = \frac{i_o}{i_i} = \frac{i_c}{i_b} = \beta$$

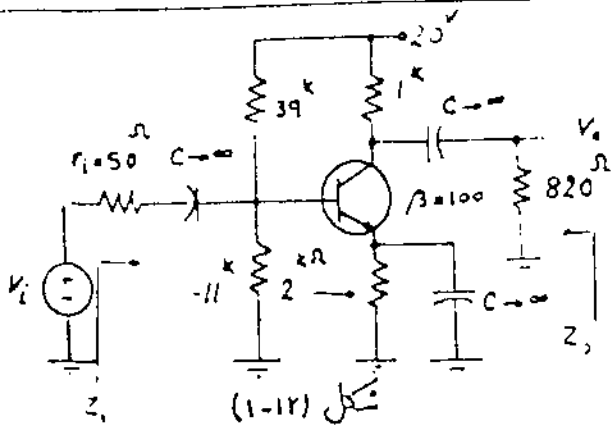
- امپدانس خروجی: برای محاسبه Z_o ابتدا v_i را صفر می کنیم. مشاهده می شود که v_o ها می شود در نتیجه:

$$Z_o = \frac{v_o}{i_o} = R_c$$

دیده می شود که با کاهش R_E مقدار A_v افزایش می یابد. در نتیجه می توان با اندازه گیری یک خازن با ظرفیت بسیار کم یا کاپاسیتور کوچک، R_E را فعال کرد. همین در ورودی و خروجی های ایندکس یعنی ابر الیها از نظر DC از مدار جدا باشند، می توان از خازن کوپلاژ استفاده کرد.

مثال) محسوست محاسبه نقطه کار ترانزیستور شکل (۱-۱۲) را امپدانس ورودی، امپدانس خروجی و بهره ولتاژ $A_v = \frac{v_o}{v_i}$ با فرض آنکه $V_{BE} = 0.7$ باشد.

حل ابتدا خازن‌ها را اتصال باز در نظر می‌گیریم و نقطه کار ترانزیستور را محاسبه می‌نماییم.



$$R_b = 4 \parallel 39 = 8.58 \text{ k}\Omega$$

$$V_{BE} = \frac{5}{11+39} \times 20 = 4.4 \text{ V}$$

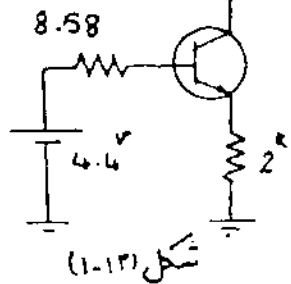
$$4.4 = 8.58 \times \frac{I_c}{100} + 0.7 + 2 \times I_c \Rightarrow I_c = 1.77 \text{ mA}$$

$$V_{CE} = 20 - (1+2) \times 1.77 = 14.68 \text{ V}$$

$$h_{ie} = \beta \frac{V_T}{I_c} = 100 \times \frac{25}{1.77} = 1412 \text{ k}\Omega$$

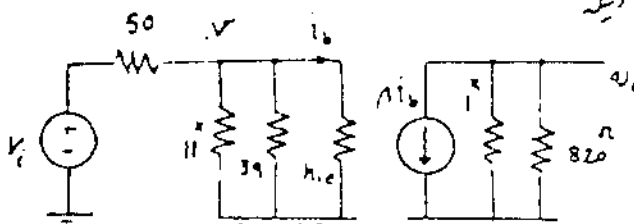
حال مدل small-signal مدار را با در نظر گرفتن اینک

خازن‌ها اتصال کوتاه می‌باشند بدست می‌آوریم.



شکل (1-13)

شکل (1-14)



شکل (1-13)

$$V = h_{ie} i_b$$

$$V = \frac{(11 \parallel 39 \parallel h_{ie})}{(11 \parallel 39 \parallel h_{ie}) + 50} V_i$$

$$\frac{V_o}{V} = \frac{-(1 \parallel 0.82) \beta}{h_{ie}}$$

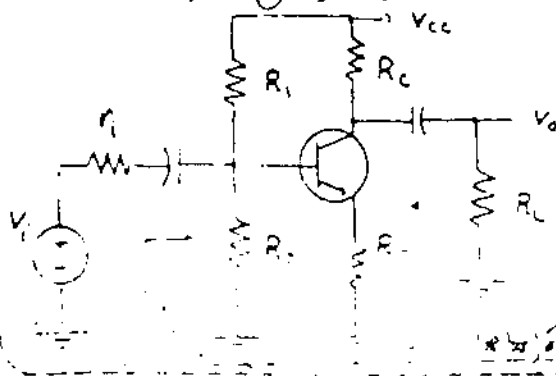
$$A_v = \frac{V_o}{V_i} = \frac{V_o}{V} \frac{V}{V_i}$$

$$A_v = \frac{-(1 \parallel 0.82) \beta}{h_{ie}} \times \frac{(4 \parallel 39 \parallel 1.41)}{(11 \parallel 39 \parallel 1.41) + 0.05} = -30.64$$

$$Z_i = (11 \parallel 39 \parallel 1.412) = 1.212 \text{ k}\Omega$$

$$Z_o = 1 \parallel 0.82 = 450.5 \Omega$$

بطور کلی می‌توان گفت که آرایش اینتر متونک دارای فریب ثنوبت رنناژ، جریان و توان زیاد است و همین جهت در ثنوبت کننده آرایش CE کاربرد زیادی دارد.

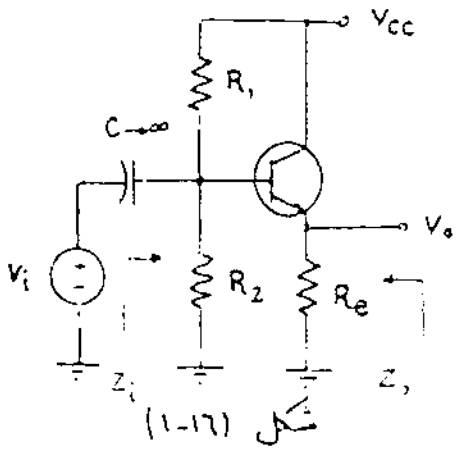


مطرحت محاسبه Z_o, Z_i, A_v

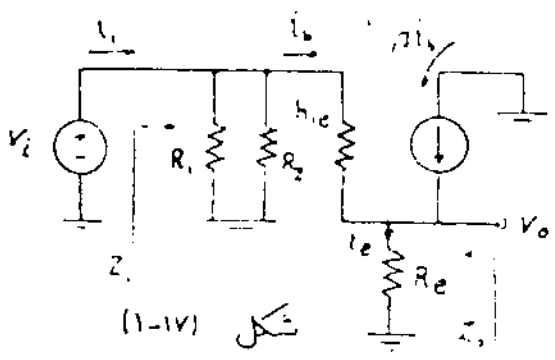
شکل (1-15) - [ثنوبت ترانزیستور (β, h_{ie})]

ب- آرایش کلکتور مشترک : (Common Collector Configuration)

یکی دیگر از ترکیب آرایش کلکتور مشترک یا (Emitter follower) می باشد، که در شکل (۱-۱۶) نشان داده شده است.



برای آنالیز DC منابع AC را منرا کرده و خازنهای کوپلاژ و bypass را اتصال باز در نظر می گیریم و بدین ترتیب با بدست آوردن نقطه کار، h_{ie} را محاسبه کرد. سپس مطابق شکل (۱-۱۷) مدل (small signal) آنرا رسم می کنیم.



- امپدانس ورودی :

$$V_o = (1+\beta) I_b R_e \quad (I)$$

$$(II) \quad V_i = h_{ie} I_b + (1+\beta) I_b R_e \Rightarrow I_b = \frac{V_i}{h_{ie} + (1+\beta) R_e}$$

$$R_1 \parallel R_2 = R_b \quad I_i = \frac{V_i}{R_b} + I_b = V_i \left(\frac{1}{R_b} + \frac{1}{h_{ie} + (1+\beta) R_e} \right)$$

$$Z_i = \frac{V_i}{I_i} \Rightarrow \boxed{Z_i = R_b \parallel (h_{ie} + (1+\beta) R_e)}$$

در حالت کلی R_b ضادست معادل در بیس، و R_e ضادست معادل در ابستر می باشد.

- ضریب تقویت ولتاژ :

با توجه به معادلات I, II داریم :

که اگر $R_e \gg h_{ie}$ شد - h_{ie} را می شود نادیده می نمود.

$$\boxed{A_{v,dc} = \frac{V_o}{V_i} = \frac{(1+\beta) R_e}{h_{ie} + (1+\beta) R_e}}$$

- ضرب تقویت جریان :
 اگر از رابطه تقسیم جریان استفاده کنیم

$$A_I = \frac{i_c}{i_i} = \frac{(1+\beta)i_b}{i_i} \quad (I)$$

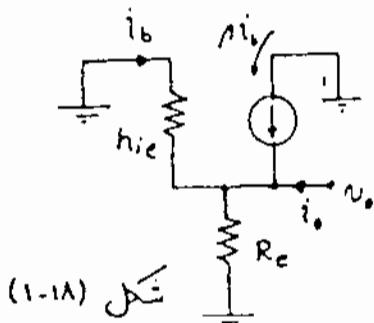
$$i_b = \frac{R_b}{R_b + h_{ie} + (1+\beta)R_c} i_i \quad (II)$$

$$A_I = \frac{(1+\beta)R_b}{R_b + h_{ie} + (1+\beta)R_c}$$

از روابط III و IV نتیجه می گیریم که

- امپدانس خروجی :

برای محاسبه امپدانس خروجی ابتدا V_o را منفی کنیم
 مطابق شکل (۱-۱۸) داریم :



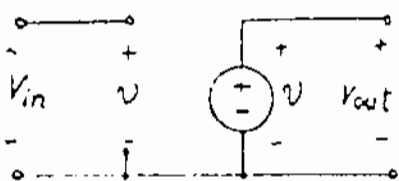
شکل (۱-۱۸)

$$Z_o = \frac{V_o}{i_o} \Big|_{V_i=0} \quad i_o = \frac{V_o}{R_c} - (1+\beta)i_b \quad i_b = -\frac{V_o}{h_{ie}}$$

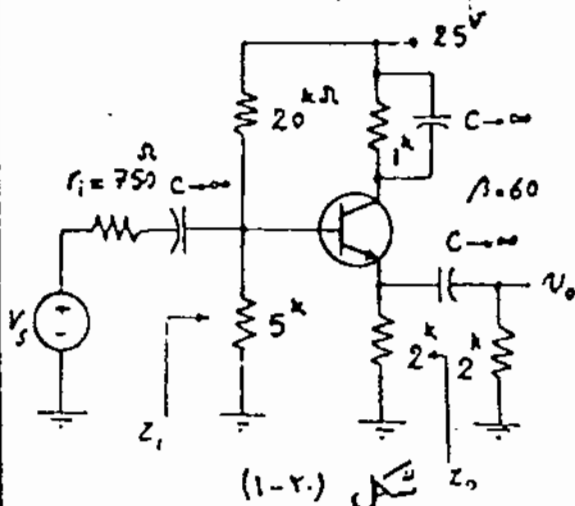
$$i_o = \frac{V_o}{R_c} + \frac{V_o(1+\beta)}{h_{ie}} \Rightarrow \frac{i_o}{V_o} = \left(\frac{1}{R_c} + \frac{1}{\left(\frac{h_{ie}}{1+\beta}\right)} \right) \Rightarrow Z_o = R_c \parallel \left(\frac{h_{ie}}{1+\beta} \right)$$

مانند به محاسبات، مشاهده می شود که مدار C.C. ولتاژ تقویت می کند،
 یعنی $A_v = 1$ ولی جریان را تقویت می کند و دارای امپدانس خروجی کوچک و امپدانس
 درونی بزرگ است، ما برای می توان از آن بعنوان مبدل امپدانس
 (Impedance Converter) استفاده کرد

[شکل (۱-۱۹)] در درونی و خروجی تقویت کننده می چند
 طبقه قرار داد، به علت اینکه در این مدار ولتاژ بسته
 عمل ولتاژ درونی را دنبال می کند به آن (Emitter follower)
 سیر می گویند.



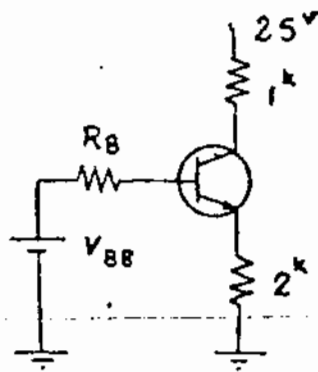
شکل (۱-۱۹)



شکل (۱-۲۰)

مطلوبست محاسبه $A_v = \frac{v_o}{v_i}$ و Z_i و Z_o برای مدار فوقت کشنده شکل (۱-۲۰).

حل: ابتدا برای بدست آوردن نقطه کار معادل نون مدار در بیس را بدست می آوریم [شکل ۱-۲۱]

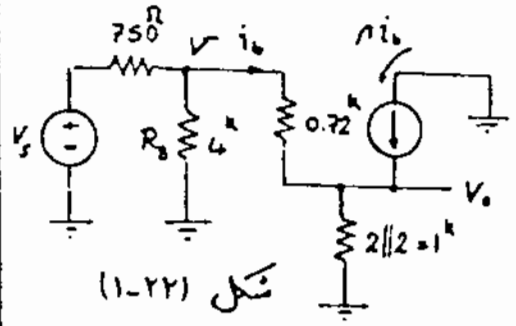


شکل (۱-۲۱)

$$R_B = 5 \parallel 20 = 4 \text{ k}$$

$$V_{BB} = \frac{5}{20+5} \times 25 = 5 \text{ V} \quad I_C \approx I_E = \frac{V_{BB} - 0.7}{R_E + \frac{R_B}{1+\beta}}$$

$$I_C = \frac{5 - 0.7}{2 + \frac{4}{1+60}} = 2.08 \text{ mA} \Rightarrow h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 60 \frac{25}{2.08} = 0.72 \text{ k}$$



شکل (۱-۲۲)

حال مدل دینالیکی مدار را رسم می کنیم [شکل ۱-۲۲]

۱- امپدانس ورودی:

$$Z_i = R_B \parallel (h_{ie} + (1+\beta)R'_e) = 4 \parallel (0.72 + 61 \times 1) = 3.76 \text{ k}$$

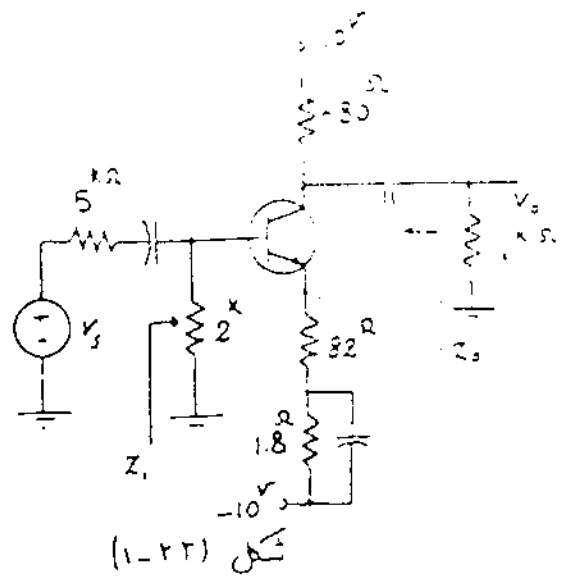
۱- امپدانس خروجی:

$$Z_o = \left. \frac{v_o}{i_o} \right|_{v_s=0} = R_e \parallel \left(\frac{h_{ie} + R_B \parallel r_i}{1+\beta} \right) = 2 \parallel \left(\frac{0.72 + 4 \parallel 0.075}{61} \right) = 12.8 \Omega$$

۱- مرتب نفویت ولتاژ:

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v} \frac{v}{v_s} \quad \frac{v_o}{v} = \frac{(1+\beta)R'_e}{h_{ie} + (1+\beta)R'_e} = \frac{(1+60) \times 1}{0.72 + (1+60) \times 1} = 0.988 \approx 1$$

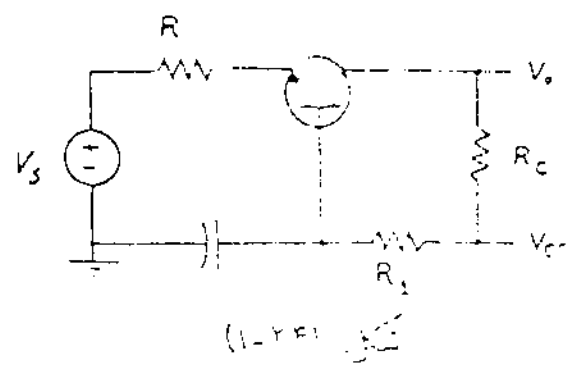
$$\frac{v}{v_s} = \frac{Z_i}{Z_i + r_i} = \frac{3.76}{3.76 + 0.75} = 0.83 \quad A_v = 0.988 \times 0.83 = 0.82$$



شکل (۱-۲۲)

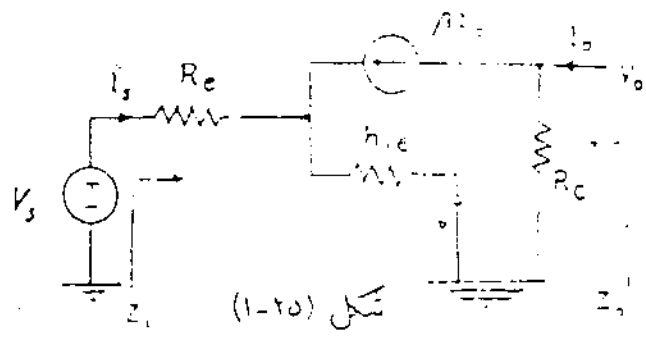
مطلوبت محاسبه امپدانس خروجی،
 امپدانس ورودی و مرتب تئریست و مدار
 برای مدار شکل (۱-۲۲) -
 ($V_{BE} = 0.7V$ $\beta = 50$)

ج: آرایش بیس مشترک (Common base Configuration):



شکل (۱-۲۴)

شکل (۱-۲۴) مدار یک تئریست کده
 بیس مشترک را نشان می دهد.
 پس از مدت آوردن h_{ie} مدل
 میرید را برای این ترانزیستور رسم می کنیم
 [شکل ۱-۲۵]



شکل (۱-۲۵)

- امپدانس ورودی:

$$V_s = R_e I_s - h_{ie} I_o \quad (I)$$

$$I_s = -(1+\beta) I_o \quad (II)$$

$$V_s = R_e I_s + \frac{I_s}{1+\beta} h_{ie} = \left(R_e + \frac{h_{ie}}{1+\beta} \right) I_s \Rightarrow \boxed{Z_i = R_e + \frac{h_{ie}}{1+\beta}}$$

- امپدانس خروجی:

$$Z_o = \frac{V_o}{I_o} \Big|_{V_s=0} = R_c$$

اگر $V_s = 0$ باشد $I_o = 0$ می شود در نتیجه:

$$A_v = \frac{v_o}{v_s} = \frac{-R_c \beta i_b}{(R_e + \frac{h_{ie}}{1+\beta}) i_s} = \frac{-R_c \beta \frac{-i_s}{1+\beta}}{(R_e + \frac{h_{ie}}{1+\beta}) i_s}$$

$$\Rightarrow A_v = \frac{\beta R_c}{h_{ie} + (1+\beta) R_e}$$

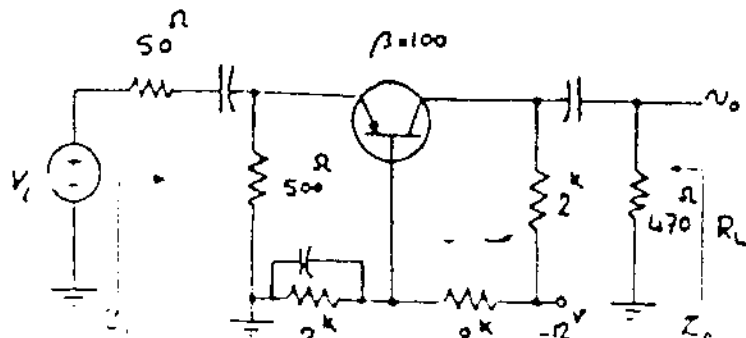
- ضریب تقویت ولتاژ:
 اگر از رابطه (II) استفاده کنیم:
 مشاهده می شود که خروجی این
 تقویت کننده اخلاف فازی با ورودی
 ندارد.

- ضریب تقویت جریان:

$$A_i = \frac{-i_c}{i_s} \Big|_{i_{o...}} = \frac{-\beta i_b}{i_s} = \frac{-\beta \frac{-i_s}{1+\beta}}{i_s} = \frac{\beta}{\beta+1} \approx 1$$

پدیده می شود که این افزایش دران $A_i \approx 1$ و ضریب تقویت ولتاژ آن تقریباً برابر
 ضریب تقویت ولتاژ امپدانس مشترک را امپدانس ورودی آن نسبتاً کمی باشد.

کاربرد عمده افزایش بیس مشترک در فرکانسهای بالای باشد که در بخش دوم
 آنرا مطالعه خواهیم کرد.



شکل (۱-۲۶)

تقریباً

مطلوبت محاسبه Z_o ، Z_i

$$A_i = \frac{i_o}{i_s} \quad A_v = \frac{v_o}{v_s}$$

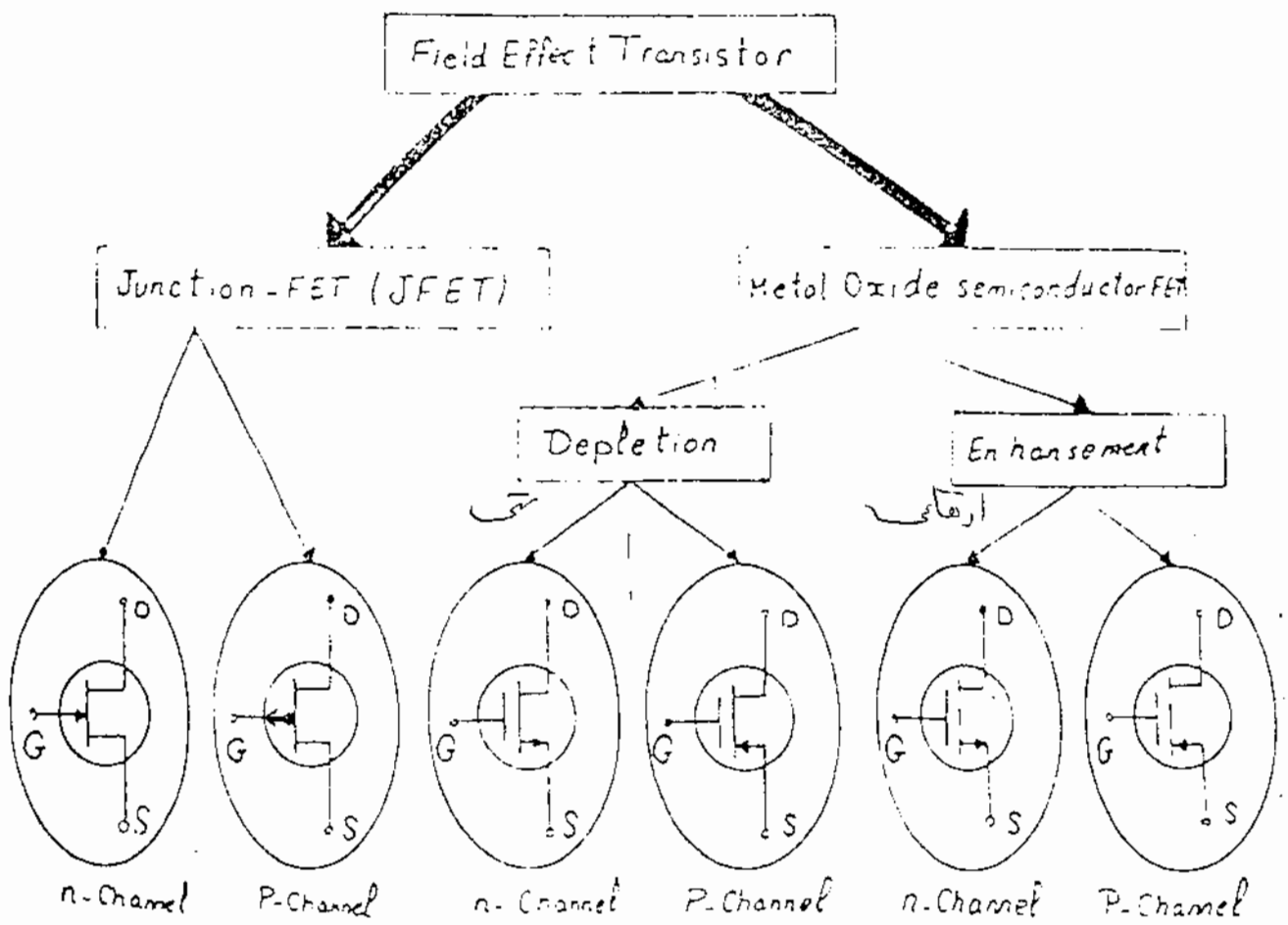
در تقویت کننده شکل (۱-۲۶)

توان تلفاتی در مقاومت R_L
 اگر دامنه ولتاژ ورودی 10^{mV} باشد.

۲. ترانزیستورهای اثر میدان Field Effect Transistors

در یک ترانزیستور PNP یا NPN معمولی جریان بیس، جریان کلکتور یا ایستره را کنترل می نماید در یک ترانزیستور نوع اثر میدان «FET» و ولتاژ درودی جریان خروجی را کنترل می نماید. مثالهایی از کاربرد FET عبارتند از تقویت کننده های ولتاژ، Chopper، مدارهای لاجیک و دستگاههای اندازه گیری با ابعاد بسیار دردی بزرگ.

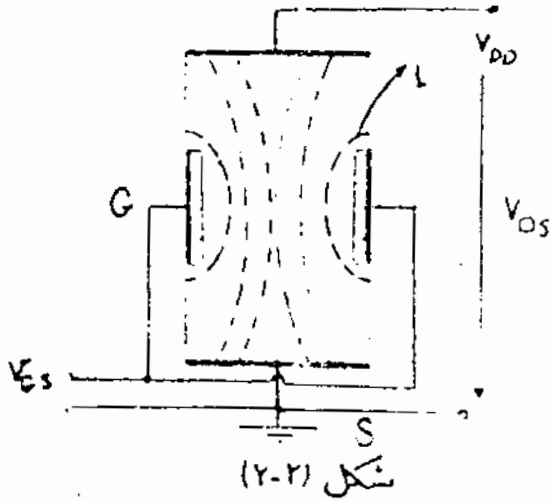
انواع معمول «FET» عبارتند از FET اتصال یا JFET (Junction-FET) و FET نیمه هادی - اکسید - فلزی یا «MOSFET» (Metal - Oxide - Semiconductor) شکل (۲-۱) انواع مختلف FET و علامت اختصاری آنها را نمایش می دهد.



شکل (۲-۱)

۲-۱ ساختمان و طرز کار J-FET

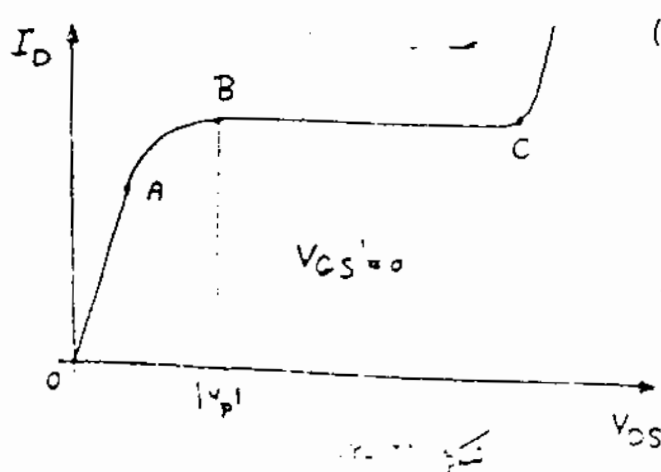
یک نیمه هادی، مثلاً از جنس سیلیسیم و از نوع n برای گیتیم و به دو سر آن دو اتصال فلزی وصل می‌کنیم هرگاه به این اتصالات ولتاژی اعمال شود جفت مفادست آهن که نیمه هادی دارد از آن جریانی می‌گذرد. [شکل ۲-۲]



الکترونی را که قطب مثبت منبع به آن وصل است (Drain-D)، الکتروند متصل به قطب منفی را (Source-S) یا منبع حاملها و نیمه هادی بین دو الکتروند را که حاملها از آن عبور می‌کنند (Channel) گویند. در اینجا چون نوع نیمه هادی n است ترانزیستور را n-Channel-FET می‌نامند.

حال اگر در دو طرف کانال مقداری ناخالصی P اضافه کنیم و هر دو را به هم وصل کنیم یک اتصال PN بوجود آورده ایم، به الکتروند جدیدی که بدین طریق بوجود آمده است (Gate-G) گفته می‌شود و این الکتروندی است که توسط آن جریان حاملها (I_D) کنترل می‌شود.

طرز کار الکترونیک در مرحله اول فرض کنیم G به S اتصال کوتاه شده باشد ($V_{GS} = 0$) تا زمانی که V_{DS} کوچک است مقدار I_D توسط مفادست آهن نیمه هادی که به ابعاد هندسی و میزان ناخالصی کانال بستگی دارد، تعیین می‌شود بنابراین رابطه I_D



و V_{DS} یک رابطه خطی است، [شکل ۲-۳] از A تا B که به این قسمت ناحیه آهن نیمه گفته می‌شود. با افزایش V_{DS} ، معادلت دیگر متن شدن گیت نسبت به درین یک میدان الکترونی ترانزیستور در حوالی اتصال P-N

وجودی آید [شکل ۲-۲ میدان ۱] که این میدان باعث انحنا و ننگ تر شدن مسیر آبرای گردد، یعنی سطح مقطع موثر بزرگتری کم می شود و شیب خط منحنی $V_{os} = I_D$ کمتری شود.

اگر باز هم V_{os} را افزایش دهیم این میدان شدیدتر شده و در نتیجه کانال ننگ تری شود و شیب منحنی باز هم کمتری شود [شکل ۲-۳ از A تا B].

در بعضی از موارد که از FET بعنوان معادمت اهمی استفاده می کنند آزاد ناحیه

می برند. بالاخره اگر باز هم V_{os} را افزایش دهیم سطح موثر کانال

مناسب با آن کم و معادمت کانال زیاد می شود بطوریکه جریان گذرنده از کانال

ثابت می ماند [شکل ۲-۳ از B تا C] که به این قسمت، ناحیه اشباع گفته می شود.

دشاری را که در آن FET در آستانه اشباع قرار می گیرد، دشار $Pinch-off$

می نامند [نقطه B در شکل ۲-۳] حال اگر V_{os} را از حدی بیشتر کنیم (نقطه C)

سطح کانال بسیار کوچک و میدانهای الکتریکی خیلی شدید خواهند شد بطوریکه ترانزیستور

وارد ناحیه شکست می شود و جریان I_D بطور ناگهانی زیاد می شود بطوریکه

ترانزیستور آسیب می بیند.

۲-۲) مشخصه های J-FET

بطور کلی برای در نظر گرفتن سه مشخصه اصلی وجود دارد

۱- مشخصه ورودی: که تغییرات جریان ورودی را بر حسب تغییرات دشار ورودی مشخص می کند.

۲- مشخصه خروجی: که تغییرات جریان خروجی را بر حسب تغییرات دشار خروجی نشان می دهد.

۳- مشخصه انتقالی: که معمولاً تغییرات جریان خروجی را بر حسب دشار (ربانندت جریان) ورودی بیان می کند.

Input Characteristic

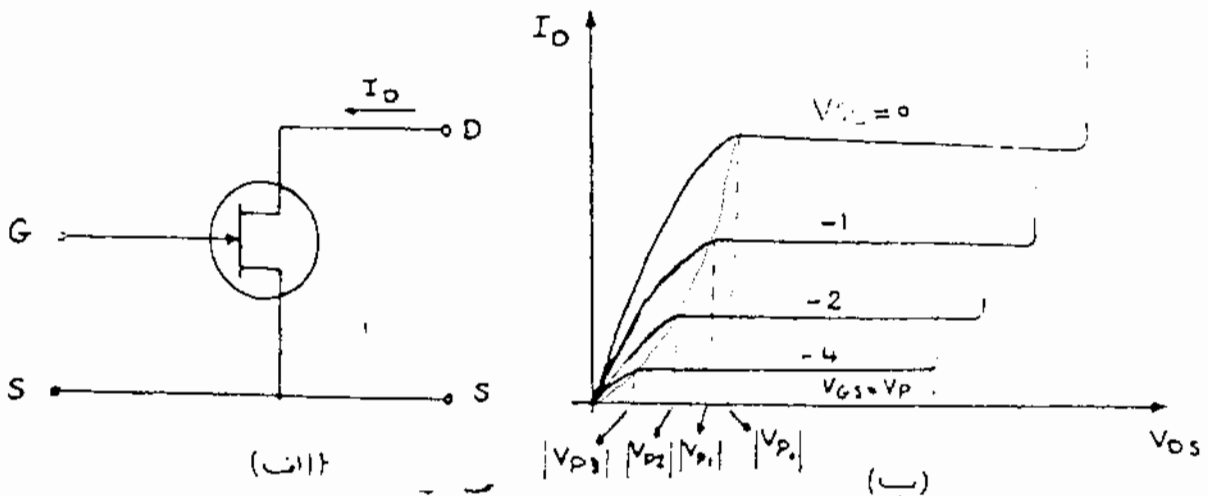
۱- مشخصه ورودی:

در مورد FET صحبت از مشخصه ورودی بی معنی است زیرا در ورودی اتصال GS در حالت عادی همواره در جهت معکوس بکار می رود و معادمت دیود در جهت معکوس خیلی بزرگ و جریان آن تقریباً منفرات بنا بر این معنی بر محور V_{GS} منطبق است.

Output Characteristic

۲- مشخصه خروجی:

شکل (۲-۴) الف) علاات اختصاری n-ch-FET را نشان می دهد. در شکل (۲-۳) رابطه جریان درناز خروجی برای $V_{GS}=0$ رسم شده است، اگر V_{GS} را منفی کنیم در عمل مثل آنتنه میدان الکتریکی بین درین دکت را بارها و دناز ثابت بین درین موردی، زیادتر کرده باشیم نتیجه آنتنه بارها $V_{GS} < 0$ جریان I_D برای دنازهای مشابه V_{GS} کمتر از موتی است که $V_{GS}=0$ باشد. این مطلب در شکل (۲-۴) ب) نشان داده شده است.



شکل (۲-۴)

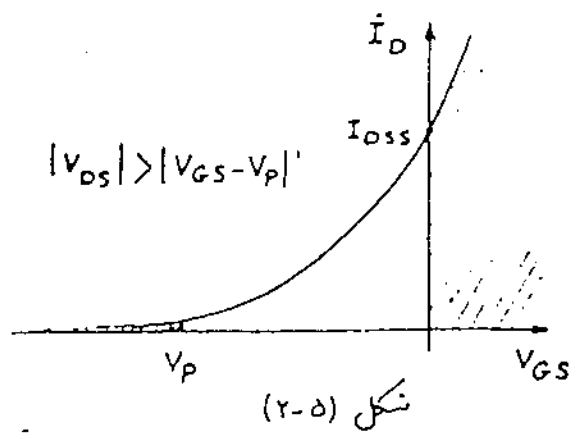
همانطوریکه ملاحظه می شود این مسی V_{GS} به ازای منفی رسم شده است

اگر $V_{GS}=0$ باشد I_D ماکزیم مقدار خود را دارد و اگر $V_{GS} \leq V_P$ شود $I_D=0$ خواهد شد.

رسم مشابه V_{GS} که در ابتدای نامب اشاع می باشند از رابطه $|V_{GS}| = |V_P - V_{GS}|$ بدست می آید.

۳. منحنی انتقالی : Transfer Characteristic

شکل (۲-۵) منحنی انتقالی یک J-FET n-ch را نمایش می دهد.



چون از FET موفقی می توان بهرمان منبع جریان استفاده کرد که

$$|V_{DS}| > |V_{GS} - V_p|$$

در ولتاژهای این مقادیر V_{DS} جریان I_{DS} ثابت می باشد، بنابراین برای این منحنی اغلب فقط یک منحنی رسم می گردد.

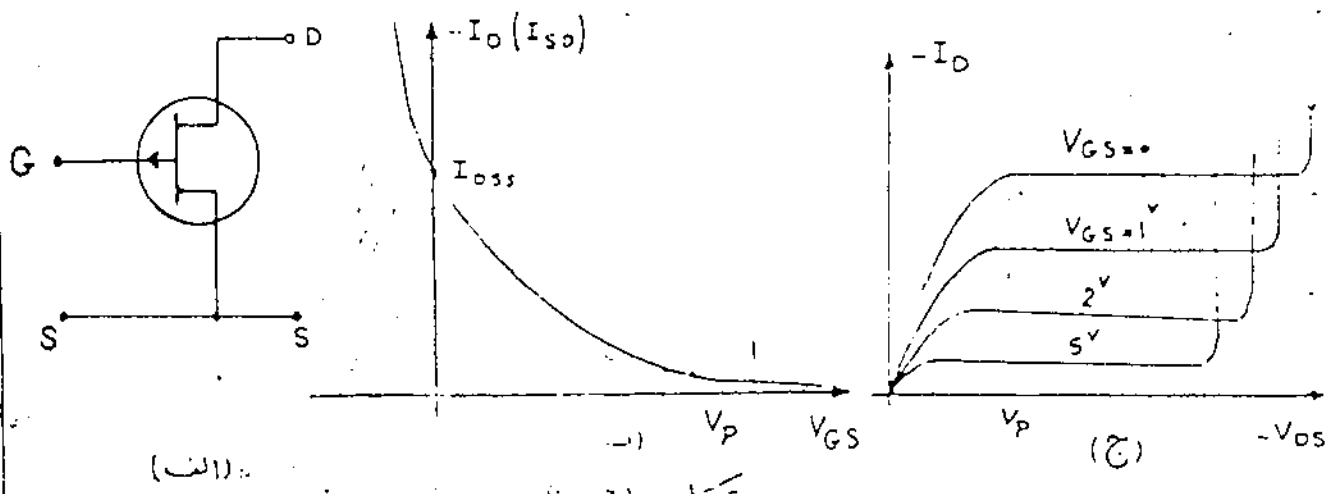
اگر ولتاژهای $|V_{GS}| \geq |V_p|$ جریان I_D را منفر در نظر بگیریم این منحنی را می توان بوسیله یک سهمی تزیب زد. وقتی که $|V_{GS}| < |V_p|$ داریم:

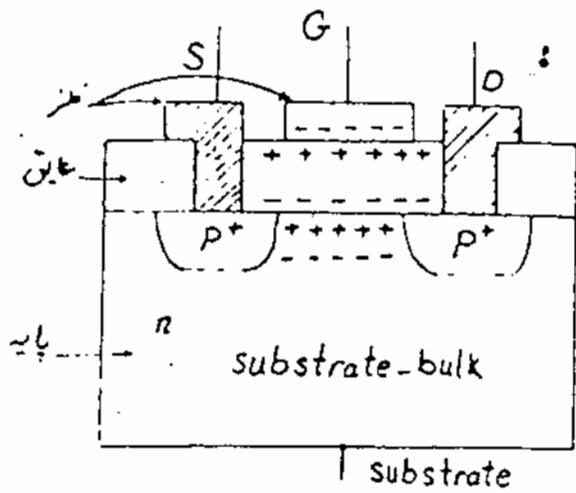
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2$$

«در ناحیه اشباع»

در ولتاژهای $|V_{GS}| \geq |V_p|$ FET به حالت قطع می رود. برای اغلب J-FET جریان I_{DSS} از 5^{mA} تا 30^{mA} و ولتاژ V_p از 2^V تا 10^V متغیر است.

شکل (۲-۶) مشخصات یک P-ch-FET را نمایش می دهد.





ساختمان و طرز کار Mos-FET (۲-۲)

نکله (۲-۷) مقطع یک

P-Channel-Enhancement-MOSFET

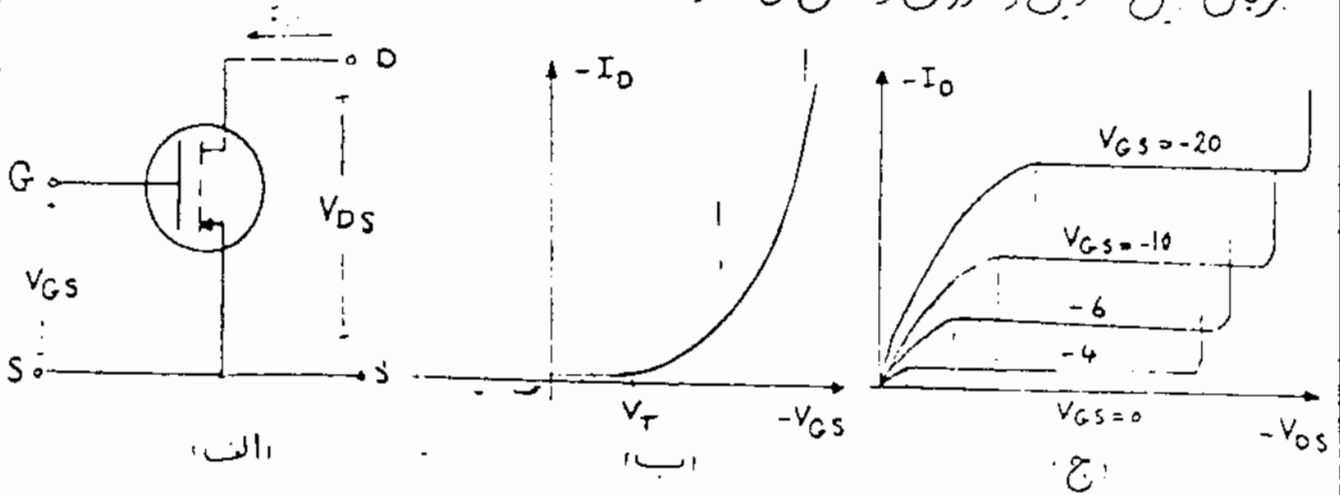
رئانش می دهد.

بر روی یک قطعه نیمه هادی اصلی (substrate)

شکل (۲-۷)

یا (BULK) در ناحیه با ناخالصی زیاد از نوع P ایجاد می کنند که یکی از این دو ناحیه درین و دیگری سورس را تشکیل می دهد. یک لایه نازک عایق (معمولاً SiO_2) که بر روی آن یک غشاء نقری (معمولاً Al) قرار می گیرد، گیت را تشکیل می دهد.

اگر درن از گیت نسبت به پایه منفر باشد بین دو ناحیه P^+ جریانی برقرار نخواهد شد $I_D = 0$ [شکل ۲-۸ ب]. اگر $V_{GS} < 0$ باشد بدلیل اتصال سورس و پایه $V_{GB} (gate-bulk) < 0$ است بنابراین مقداری حوز در محل اتصال پایه و گیت التا، خواهد شد و تشکیل یک کانال از نوع P را خواهد داد، تشکیل این کانال عبور جریان پس درین و سورس را ممکن می سازد.



شکل (۲-۸)

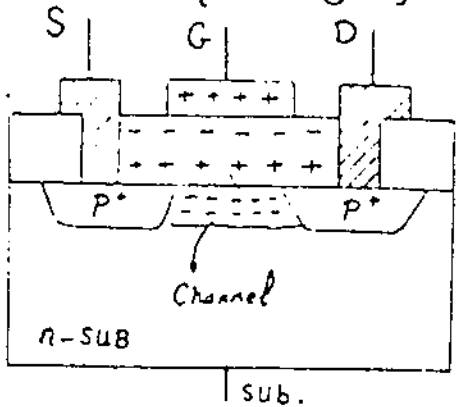
با افزایش $|V_{GS}|$ صفحات کانال بیشتر شده و در نتیجه جریان I_D افزایش پیدا می کند. در صورتیکه V_{GS} را ثابت نگه داریم با بالا رفتن $|V_{DS}|$ صفحات کانال بیشتر می شود تا آنکه I_D ثابت بماند.

شکل (۲.۸.ا) P.Ch-MOS FET ، شکل (۲.۸.ب) مشخصه انتقالی

و شکل (۲.۸.ج) مشخصه خروجی را نمایش می دهد. به V_T "Threshold Voltage" پادناز آستانه می گویند زیرا به ازای $|V_{GS}| > |V_T|$ جریان $I_D > 0$ می شود. باز مانند J-FET مشخصه انتقالی MOSFET را نیز به ازای $|V_{GS}| > |V_T|$ می توان یک هم در نظر گرفت که:

$$I_{DS} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

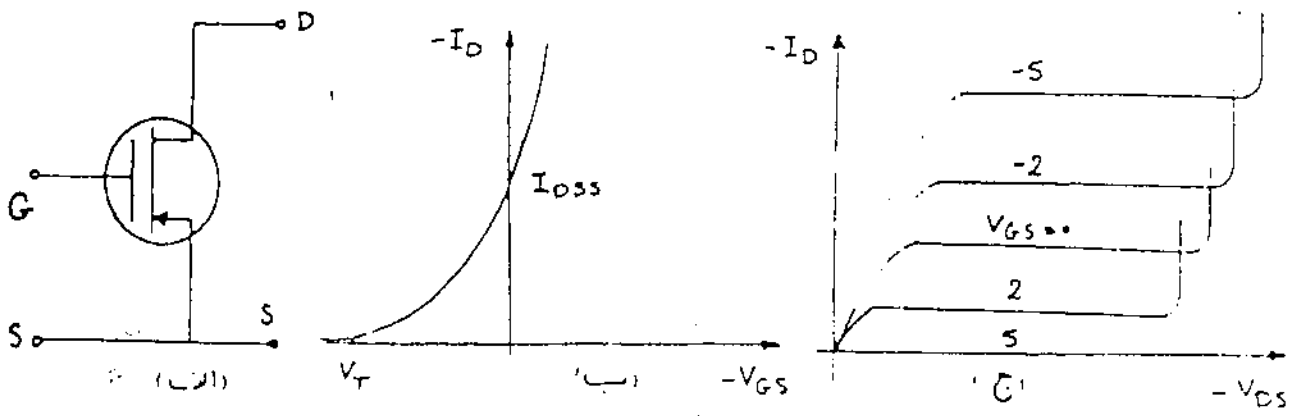
دیدیم که در حالت عادی بین درناحیه P^+ کانالی وجود ندارد حال اگر بین درناحیه P^+ مقدار کمی ناخالصی P وارد کنیم یک "P.Ch-Depletion-MOSFET" بدست می آید [شکل ۲-۹]



شکل (۲-۹)

در این FET اگر $V_{GS} = 0$ م باشد باعث وجود کانال بین درناحیه P^+ جریان بین درین دسورس برقرار می شود. اگر $V_{GS} > 0$ کنیم میدان بوجود می آید که باعث می شود که تعدادی الکترون در کانال ان شده و سطح مشرر کانال را کم نمایند و بالعکس اگر $V_{GS} < 0$ شود سطح مشرر کانال بیشتر شده و باعث از زیاد I_D می شود.

شکل (۲.۱۰.ا) "P.Ch-Depletion-MOS-FET" ، شکل (۲.۱۰.ب) مشخصه انتقالی و شکل (۲.۱۰.ج) مشخصه خروجی ترانزیستور را نشان می دهد.



شکل (۲-۱۰)

تذکره: مطالبی را که در مورد ترانزیستورهای n-ch گفته می شود در مورد ترانزیستورهای P-ch نیز صادق است و بالعکس.

۲.۴) بایاس کردن FET :

هائیکوریکه در مورد عناصر (Bipolar-Junction-Tr.) ملاحظه شد برای عملکرد

نویز کنتنگی FET، باید آنرا در نقطه کار مناسبی بایاس نمود (ناحیه اشباع). که انتخاب نقطه کار معمولاً بر اساس شرایط مداری خواسته شده می باشد که نتایج می توان بعضی از شرایط را بصورت زیر بیان کرد.

۱- رانشاز خروجی ماکزیمم

۲- بهره رانشاز ماکزیمم

۳- تلفات توان می نیمم

۴- بایاداری حرارتی

۵- منابع رانشاز در دسترس

پس از انتخاب نقطه کار با مراجعه به مشخصات FET (مشخصات انتقالی و خروجی) می توان المانهای مدار مورد نظر را محاسبه کرد.

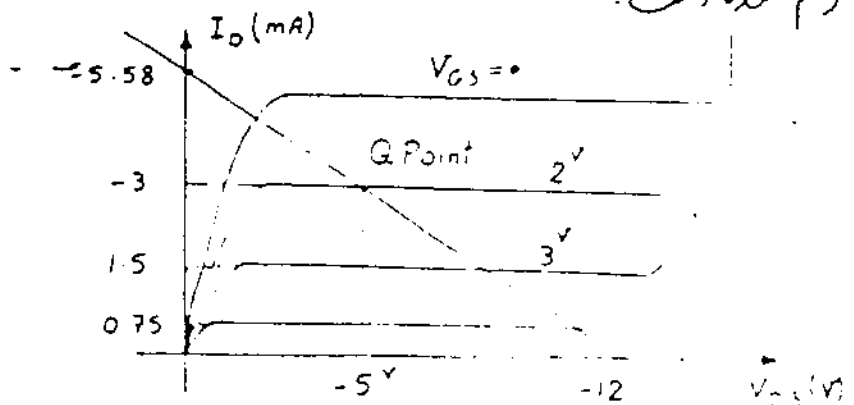
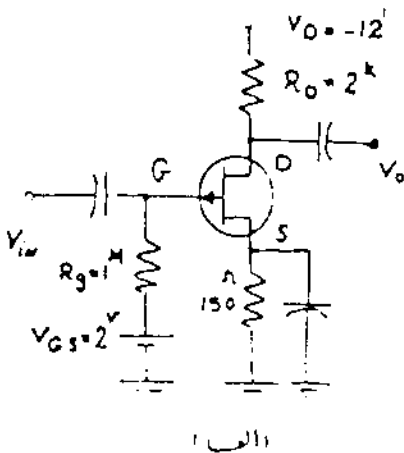
شکل (۲-۱۱-ا) مدار یک P-CH-J-FET را نشان می دهد. مدار

نشان داده شده توسط دو منبع رانشاز، یکی برای ایجاد رانشاز گیت و دیگری

برای ایجاد رانشاز درین-سورس و جریان درین، بایاس شده است. در شکل

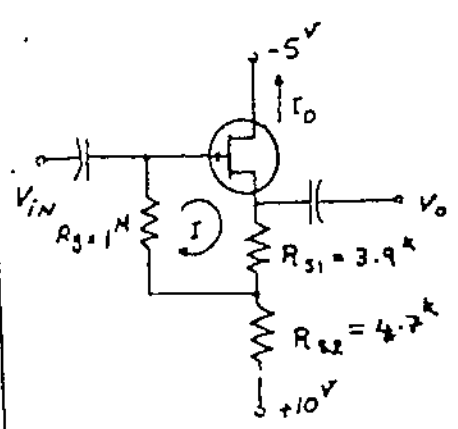
(۲-۱۱-ب) خط بار می که از KVL خروجی بدست آمده است روی مشخصه خروجی

رسم شده است.



شکل (۲-۱۱)

تذکره: چون از گیت جریان می‌گذرد مقدار R_D مهم نیست (R_D فقط ضار است در دین مدار را مشخص می‌کند) معمولاً R_D را در حدود $100\ \Omega$ انتخاب می‌کنند. R_S به نوعی انتخاب می‌شود که I_D مطلوب V_{GS} مورد نظر را بر روی FET ایجاد نماید.



شکل (۲-۱۲)

مثال) مطلوبست محاسبه نقطه کار مدار شکل (۲-۱۲) با فرض اینکه $I_{DSS} = 16\ mA$ $V_p = 6\ V$

حل: چونکه از ضار است $1\ M$ جریان میریزد در حلقه (I) داریم:

$$V_{GS} = R_{S1} I_D = 3.9 I_D$$

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2 \Rightarrow I_D = 16 \left(1 - \frac{3.9 I_D}{6}\right)^2$$

$$\Rightarrow 6.76 I_D^2 - 21.8 I_D + 16 = 0 \Rightarrow I_D = \begin{cases} 2.1\ mA \\ 1.13\ mA \end{cases}$$

جوابهای بدست آمده هر دو کوچکتر از I_{DSS} می‌باشند

حال باید شرایط دیگر را آزمایش کرد چونکه FET از نوع P-ch می‌باشد پس $V_{DS} < 0$ باید باشد. برای $I_D = 2.1\ mA$ داریم:

$$15 = (4.7 + 3.9) \times 2.1 - V_{DS} \Rightarrow V_{DS} = 3.06\ V > 0$$

پس $I_D = 2.1\ mA$ قابل قبول نمی‌باشد.

$$15 = (4.7 + 3.9) \times 1.13 - V_{DS} \Rightarrow V_{DS} = -5.282\ V < 0$$

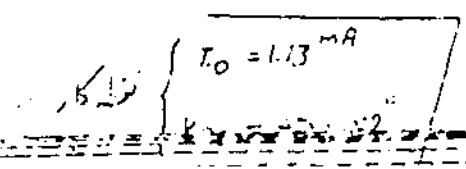
برای $I_D = 1.13\ mA$ داریم.

مشاهده می‌شود که $I_D = 1.13\ mA$ قابل قبول است.

$$|-5.282| > |3.9 \times 1.13 + (-6)| = 1.593$$

$$|V_{DS}| > |V_{GS} - V_p|$$

پس برقرار است.



۲-۵ مدار معادل FET :

پس از اینکه FET را در نقطه کار مناسبی قرار دادیم برای سبکتهای کوچک این ترانزیستور در حول نقطه کار تقریباً بصورت خطی عمل می کند وی توان به جای FET مدل دینامیکی آن را قرار داد. بطور کلی مدل در نظر گرفتن نوع FET می توان نوشت:

$$i_d = f(v_{GS}, v_{DS})$$

طبق سری تیلور برای توابع دو متغیره داریم:

$$\Delta i_d = \left. \frac{\partial i_d}{\partial v_{GS}} \right|_{v_{DS}} \cdot \Delta v_{GS} + \left. \frac{\partial i_d}{\partial v_{DS}} \right|_{v_{GS}} \cdot \Delta v_{DS}$$

حالا اگر $\Delta v_{GS} = v_{GS}$ $\Delta v_{DS} = v_{DS}$ $\Delta i_d = i_d$ بگیریم داریم:

$$\left. \frac{\partial i_d}{\partial v_{GS}} \right|_{v_{DS}} \approx \left. \frac{\Delta i_d}{\Delta v_{GS}} \right|_{v_{DS}} = \left. \frac{i_d}{v_{GS}} \right|_{v_{DS}} \equiv g_m$$

که g_m را هدایت متقابل یا انتقالی می نامند (mutual Transfer Conductance) دگامی نیز به آن Y_{fs} (Common Source forward transadmittance) گفته می شود.

$$\left. \frac{\partial i_d}{\partial v_{DS}} \right|_{v_{GS}} \approx \left. \frac{\Delta i_d}{\Delta v_{DS}} \right|_{v_{GS}} = \left. \frac{i_d}{v_{DS}} \right|_{v_{GS}} \equiv \frac{1}{r_d} \Rightarrow r_d = \left. \frac{v_{DS}}{i_d} \right|_{v_{GS}}$$

که r_d را (Output Drain Resistance) می گویند.

از روابط گفته شده می توان نتیجه گرفت:

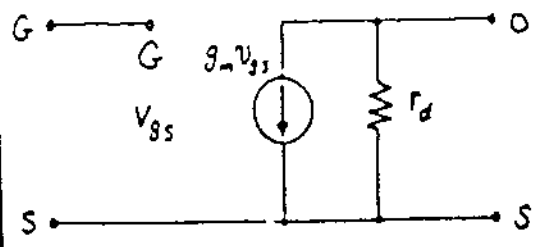
$$i_d = g_m v_{GS} + \frac{1}{r_d} v_{DS}$$

و با توجه به اینکه امپدانس درونی FET

در DC بین 10^8 تا 10^{10} اهم برای J-FET و بین 10^{10} تا 10^{14} اهم برای MOS-FET می باشد می توان بین گیت و سرس را اتصال باز در نظر گرفت.

این ترانزیستور بزرگ سرس نقطه کار و محدوده کوچک سیگنال را تعیین می کند.

بنابر این یکی از مدل‌هایی که برای انواع FET در فرکانس‌های پایین می‌توان رسم کرد در شکل (۲-۱۳) نشان داده شده است.



در تغییرات g_m و r_d برای J-FET و MOSFET در جدول (۲-۱) بیان شده است.

شکل (۲-۱۳)

	J-FET	MOS-FET
g_m	$0.1 - 100 \text{ mA/V}$	$0.1 - 100 \text{ mA/V}$
r_d	$20^k - 500^k \Omega$	$1^k - 100^k \Omega$

جدول (۲-۱)

در FET بطن ایند جریان ورودی خیلی کم است، خروجی، فقط توسط راناز ورودی کنترل می‌شود که نسبت

تغییرات راناز خروجی به ورودی را ضریب تقویت راناز FET گویند و به μ نمایش می‌دهند.

$$\mu \equiv - \left. \frac{\partial v_{ds}}{\partial v_{gs}} \right|_{I_D} \approx - \left. \frac{\Delta v_{ds}}{\Delta v_{gs}} \right|_{I_D} = - \left. \frac{v_{ds}}{v_{gs}} \right|_{i_d=0} \quad \mu = g_m r_d \quad \text{که}$$

تقویت می‌شود. در رنج تغییرات μ در حدود ۵ تا ۲۵۰ می‌باشد.

با توجه به اینکه $g_m = \left. \frac{\partial I_D}{\partial v_{gs}} \right|_{v_{ds}}$ می‌باشد داریم:

$$I_D = I_{DSS} \left(1 - \frac{v_{gs}}{V_p} \right)^2 \quad *$$

$$g_m = -2 \frac{I_{DSS}}{V_p} \left(1 - \frac{v_{gs}}{V_p} \right) = \frac{-2}{V_p} \sqrt{I_{DSS} I_{DSS} \left(1 - \frac{v_{gs}}{V_p} \right)^2}$$

$$g_m = \frac{2}{|V_p|} \sqrt{\frac{I_{DSS} I_D}{\psi}} \quad *$$

«هدایت متقابل»

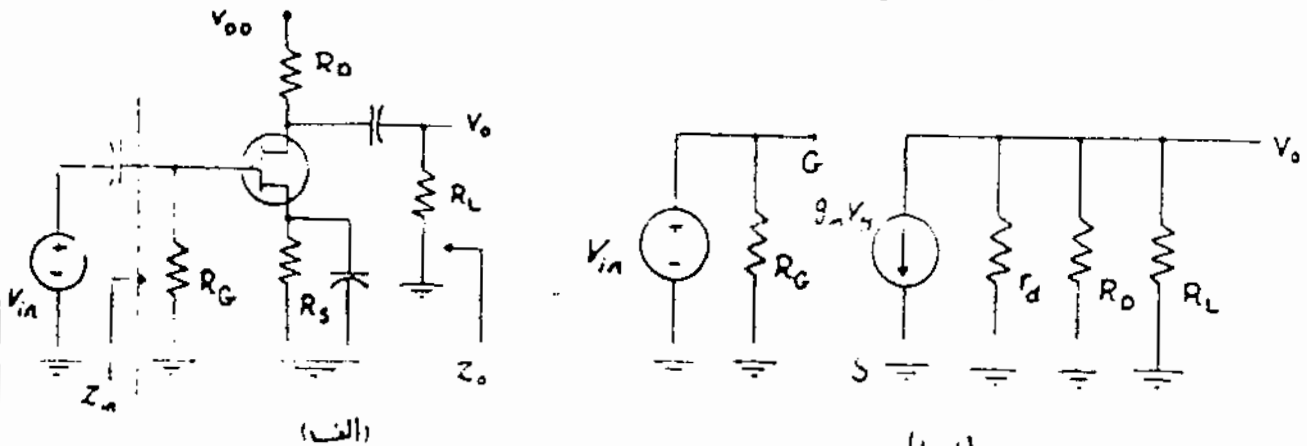
۲-۶) آرایشهای مختلف FET:

برای FET نیز مانند ترانزیستور معمولی بسته به اینکه کدام الکترود در خروجی و درودی مشترک باشد سه آرایش مختلف وجود دارد.

- الف: آرایش مورد مشترک
- ب: آرایش درین مشترک
- ج: آرایش گیت مشترک که در اینجا بطور خلاصه در مورد هر کدام بحث می‌کنیم:

الف: آرایش مورد مشترک:

مدار نشان داده شده در شکل (۲-۱۴-الف) یک تقویت کننده مورد مشترک FET است که مدار معادل دینامیکی آن در شکل (۲-۱۴-ب) نشان داده شده است.



شکل (۲-۱۴)

حال به بررسی گیت‌های اساسی مدار می‌کنیم که باید برای این ترکیب بدست آوریم. می‌پردازیم، به علت اینکه گیت جریان قابل ملاحظه‌ای ندارد بنابراین به استثنای جریان گیت که از R_G عبوری کند می‌توان گفت که منبع سیگنال جریانی به مدار نمی‌دهد. بنابراین A_i بحدت بی‌نهایت میل می‌کند. حال سایر کمیت‌های مدار را بصورت زیر کلاس می‌کنیم:

$$Z_i = R_G$$

- امپدانس درودی:

- امپدانس خروجی:

برای بدست آوردن امپدانس خروجی منبع درودی را باید منفر کنیم پس $g_{s1} = 0$

$$Z_o = r_d \parallel (R_o \parallel R_L)$$

$V_{o1} = 0$ می‌شود در نتیجه:

در علامت

- ضریب تقویت ولتاژ:

$$A_V = \frac{V_o}{V_i} = \frac{V_o}{V_{gs}}$$

برای بدست آوردن این کیت داریم:

$$V_o = -g_m V_{gs} (r_d \parallel R_o \parallel R_L)$$

$R_o \parallel R_L = R'_L$

$$A_V = \frac{V_o}{V_{gs}} = \frac{-g_m r_d R'_L}{r_d + R'_L}$$

اگر $r_d \gg R'_L \Rightarrow A_V = -g_m R'_L$

(مثال) برای مدار نشان داده شده در شکل (۲-۱۴) اگر $R_G = 10^{M\Omega}$
 $I_{DSS} = 5^{mA}$ ، $V_p = -6^V$ ، $r_d = 100^{k\Omega}$ ، $R_L = 15^{k\Omega}$ ، $R_o = 10^{k\Omega}$
 $I_{OS} = 4^{mA}$ باشد، مطلوبت محاسبه Z_i ، Z_o ، A_V .

$$Z_i = R_G = 10^{M\Omega}$$

حل: امپدانس ورودی:

$$Z_o = r_d \parallel R_o \parallel R_L = 100^k \parallel 10^k \parallel 15^k = 5.66^{k\Omega}$$

- امپدانس خروجی:

$$A_V = -g_m (r_d \parallel R_o \parallel R_L)$$

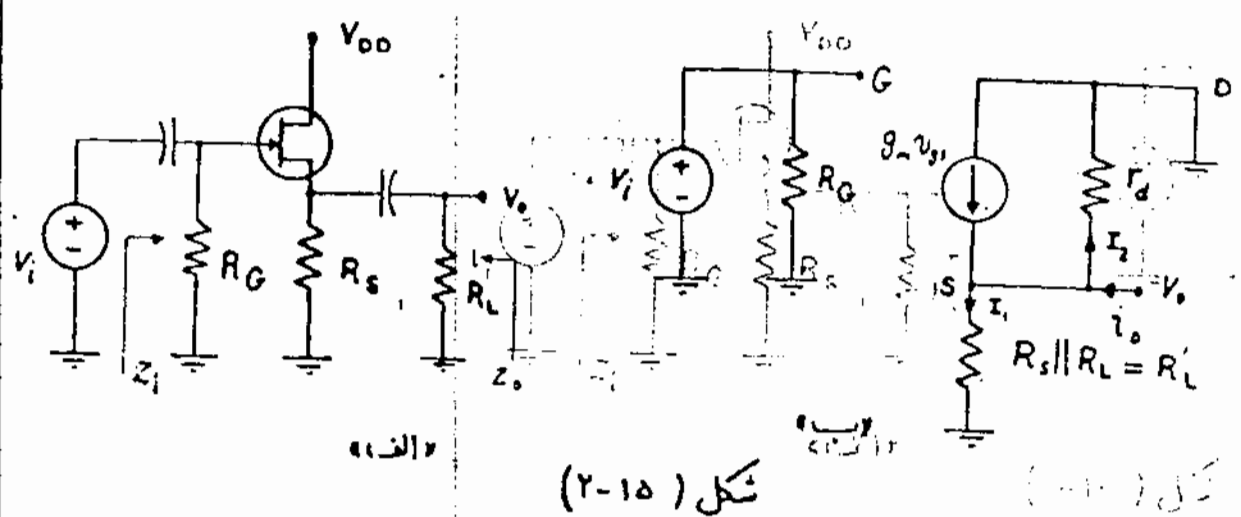
- ضریب تقویت ولتاژ:

$$g_m = \frac{2}{|V_p|} \sqrt{I_{DSS} I_O} = \frac{2}{6} \sqrt{4 \times 5} = 1.5^{mA/V}$$

$$A_V = -1.5 \times 5.66 \Rightarrow A_V = -8.44$$

ب: آرایش درین مشترک:

این آرایش که (Source Follower) نیز نامیده می شود شبیه مدار کلکتور مشترک است. شکل (۲-۱۵) مدار درین مشترک و مدار معادل دینامیک آنرا نمایش می دهد.



شکل (۲-۱۵)

در این حالت درین زمین شده و باعث می شود که $g_m v_{gs}$ باعث می شود که v_i مثبت است v_o مثبت باشد بنابراین در این مدار هیچ اختلاف فازی بین ولتاژهای ورودی و خروجی نخواهد بود و سگنالی اساسی این مدار را بصورت زیر میسب می کنیم:

$$Z_i = R_G$$

$$Z_o = R'_L$$

- امپدانس ورودی:
- امپدانس خروجی:

برای بدست آوردن امپدانس خروجی $v_i = 0$ می کنیم داریم:

$$Z_o = \left. \frac{v_o}{i_o} \right|_{v_i=0}$$

$$v_{gs} = -v_o = -R'_L I_1 \quad (I)$$

$$v_o = -v_{gs} = v_s \quad (II)$$

$$i_o = I_1 + I_2 - g_m v_{gs} \quad (III)$$

$$I_2 = \frac{v_o}{r_d} \quad (IV)$$

از روابط I, II, III, IV نتیجه می شود.

$$i_o = \frac{v_o}{R'_L} + \frac{v_o}{r_d} + g_m v_o$$

$$Z_o = \frac{v_o}{i_o} = \frac{1}{\left(\frac{1}{R'_L} + \frac{1}{r_d} + g_m\right)} = \frac{r_d \parallel R'_L}{1 + g_m r_d}$$

$$Z_o = \frac{R'_L}{1 + g_m R'_L}$$

چون اگر $r_d \gg R'_L$ باشد داریم:

- ضرب نفوذ وولتاژ:

$$A_v = \left. \frac{v_o}{v_i} \right|_{v_i=0}$$

$$v_i = v_o + v_{gs}$$

$$v_o = g_m v_{gs} (r_d \parallel R'_L)$$

$$A_v = \frac{v_o}{v_o + v_{gs}} = \frac{g_m v_{gs} (r_d \parallel R'_L)}{g_m R'_L r_d v_{gs} + v_{gs}} \Rightarrow A_v = \frac{g_m (r_d \parallel R'_L)}{g_m R'_L r_d + R'_L + r_d} = \frac{\mu R'_L}{(1 + \mu) R'_L + r_d}$$

دیده می شود که A_v مثبت بوده و کمتر از واحد است.

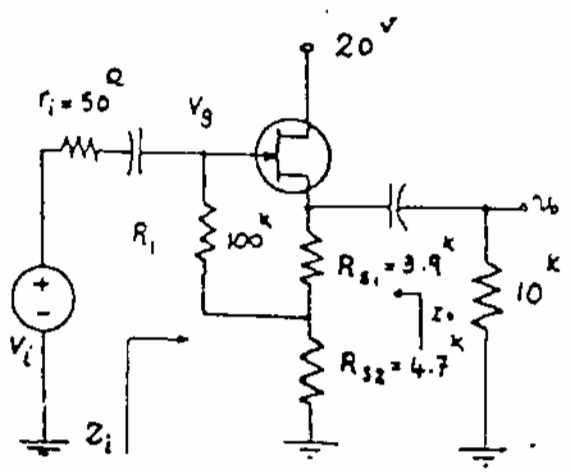
مثال برای مدار نشان داده شده در شکل (۲-۱۵) اگر $R_G = 100 \text{ k}\Omega$ ، $R_S = 10 \text{ k}\Omega$ ، $R_L = 10 \text{ k}\Omega$ ، $g_m = 4 \text{ mS}$ ، $r_d = 200 \text{ k}\Omega$ ، Z_i ، Z_o ، A_v را بدست آورید.

حل: چونکه $r_d \gg R'_L$ پس

$$Z_i = R_G = 100 \text{ k}\Omega$$

$$R'_L = R_S \parallel R_L = 5 \text{ k}\Omega \Rightarrow Z_o = \frac{R'_L}{1 + g_m R'_L} = \frac{5}{1 + 4 \times 5} = 238 \Omega$$

$$A_v = \frac{g_m R'_L}{1 + g_m R'_L} = \frac{1}{1 + \frac{1}{g_m R'_L}} = \frac{1}{1 + \frac{1}{4 \times 5}} = 0.95$$

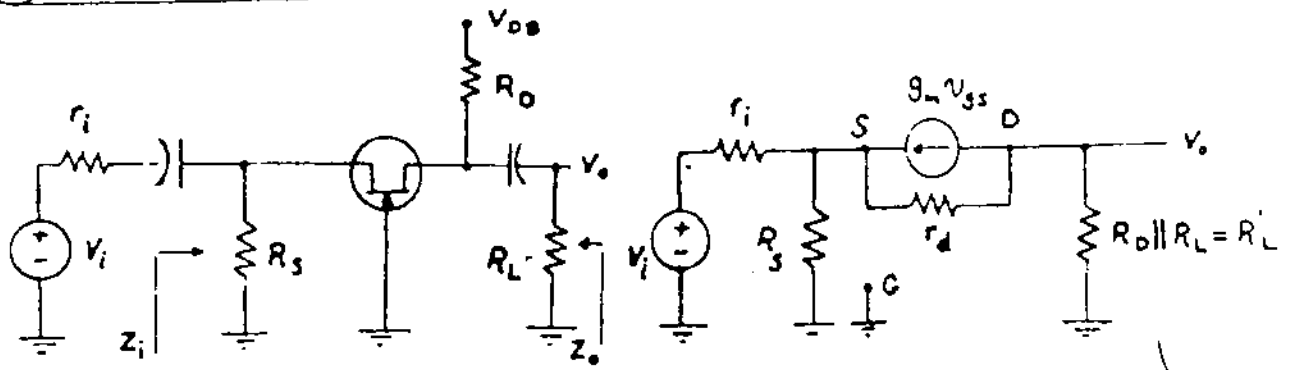


شکل (۲-۱۶)

تقریباً ؟
 مطلوبیت محاسبه Z_o ، Z_i ، A_v برای مدار شکل (۲-۱۶) .
 ($I_{DSS} = 16 \text{ mA}$ ، $V_P = -6 \text{ V}$ ، $r_d = 100 \text{ k}\Omega$)
 (امپدانس ورودی بدست آورده را با R_i مقایسه کنید و علت را بیان کنید)

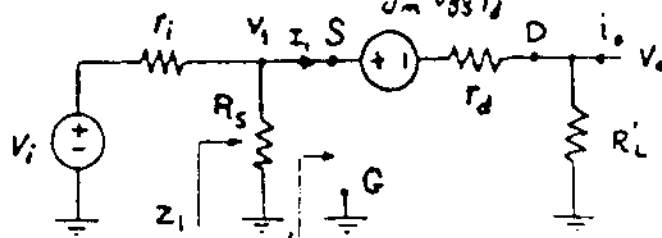
ج: آرایش گیت مشترک:

امپدانس ورودی این آرایش نظیر مدار بیس مشترک در ترانزیستورهای (BJT) ، مندرک است. یک مدار نمونه از این آرایش در شکل (۲-۱۷) نشان داده شده است و مدار معادل دینا یکی و ساده شده آن را در قسمتهای ب و ج این شکل دیده می شود.



(الف)

(ب)



شکل (۲-۱۷)

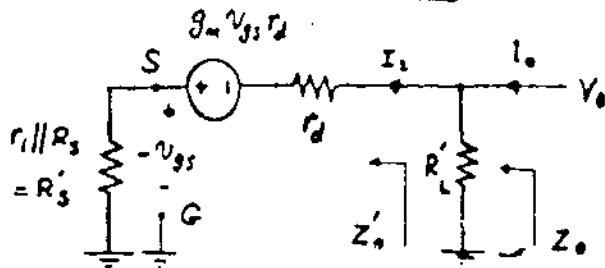
- امپدانس ورودی:

$$Z_i = R_s \parallel Z'_i \quad Z'_i = \left. \frac{-V_{gs}}{I_1} \right|_{i_o=0}$$

$$-V_{gs} = g_m V_{gs} r_d + (r_d + R'_L) I_1 \Rightarrow \left. \frac{-V_{gs}}{I_1} \right|_{i_o=0} = \frac{r_d + R'_L}{1 + g_m r_d} = \frac{r_d + R'_L}{1 + \mu}$$

$$Z_i = R_s \parallel \left(\frac{r_d + R'_L}{1 + \mu} \right)$$

- امپدانس خروجی:



شکل (۲-۱۸)

برای محاسبه امپدانس خروجی منبع ورودی را صفر می‌کنیم [شکل ۲-۱۸] آنوقت داریم:

$$Z_o = R'_L \parallel Z'_o \quad Z'_o = \frac{V_o}{I_2}$$

$$V_o = (R'_s + r_d) I_2 - g_m V_{gs} r_d \quad (I) \quad -V_{gs} = R'_s I_2 \quad (II)$$

$$(I), (II) \Rightarrow V_o = (R'_s + r_d) I_2 + g_m r_d R'_s I_2$$

$$\frac{V_o}{I_s} = r_d + (1 + g_m r_d) R'_s = r_d + (1 + \mu)(r_i \parallel R_s)$$

$$Z_o = R'_L \parallel [r_d + (1 + \mu)(r_i \parallel R_s)]$$

- ضرب تقویت ولتاژ:
 بازجه به شکل (ج-۲-۱۷)

$$R'_N = \frac{V_o}{V_i}$$

$$V_o = R'_L I_i$$

$$V_i = -V_{gs} = g_m V_{gs} r_d + (r_d + R'_L) I_i \Rightarrow V_i = \frac{r_d + R'_L}{1 + \mu} I_i$$

$$R'_N = \frac{R'_L I_i}{\frac{r_d + R'_L}{1 + \mu} I_i} = \frac{(1 + \mu) R'_L}{r_d + R'_L}$$

$$A_{V_i} = \frac{V_o}{V_i} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_i} = \frac{(1 + \mu) R'_L}{r_d + R'_L} \cdot \frac{Z_i}{Z_i + r_i}$$

$$\Rightarrow A_{V_i} = \frac{(1 + \mu) R'_L}{r_d + R'_L} \cdot \frac{R_s \parallel \frac{r_d + R'_L}{1 + \mu}}{R_s \parallel \frac{r_d + R'_L}{1 + \mu} + r_i}$$

از این نوع آرایش بیشتر در
 ترانزیستورهای بالا استفاده می شود.

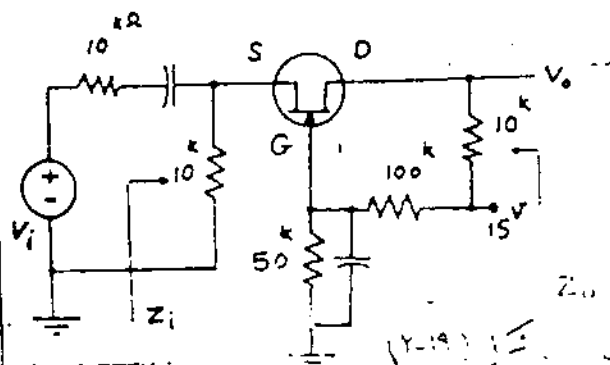
مثال برای مدار نشان داده شده در شکل (ج-۲-۱۷) اگر $r_i = 0$ ، $R_o = 2 \text{ k}\Omega$ ، Z_i مطلوب است کاسه $r_d = 100 \text{ k}\Omega$ ، $g_m = 4 \text{ mV}$ ، $R_L = 4 \text{ k}\Omega$ ، $R_s = 10 \text{ k}\Omega$

$$A_{V_i} = \frac{V_o}{V_i} \cdot Z_o$$

$$R'_L = 2 \parallel 4 = 1.33 \text{ k} \quad \mu = g_m r_d = 100 \times 4 = 400$$

$$Z_i = R_s \parallel \frac{r_d + R'_L}{1 + \mu} = 10 \text{ k} \parallel \frac{100 \text{ k} + 1.33 \text{ k}}{401} \Rightarrow Z_i = 246 \Omega \quad Z_o = 1.33 \parallel [100 + 401 \times 101] = 1.31$$

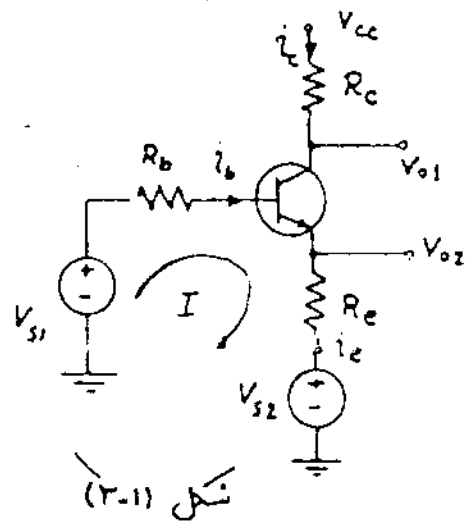
$$r_i = 0 \Rightarrow A_{V_i} = \frac{(1 + \mu) R'_L}{r_d + R'_L} = \frac{401 \times 1.33}{100 + 1.33} = 5.26$$



تشریح
 برای تقویت کننده شکل (ج-۲-۱۹) Z_i
 A_{V_i} را بدست آورید.
 $(r_d = 20 \text{ k}\Omega, I_{DSS} = 1 \text{ mA}, V_p = -1 \text{ V})$

۳- روش انعکاس امپدانس = Impedance Reflection Methode

تاکنون آرایشهای مختلف در مورد ترانزیستورهای BJT و FET را بیان کرده و در مورد هر کدام نیز محاسباتی انجام دادیم. می دانیم که یادگیری فرمولهای بدست آمده برای هر کدام از آرایشها تا اندازه ای مشکل می باشد در اینجا ماسعی می کنیم که روشی ارائه دهیم تا با کمک آن بتوانیم این روابط را به سادگی بدست بیاوریم.



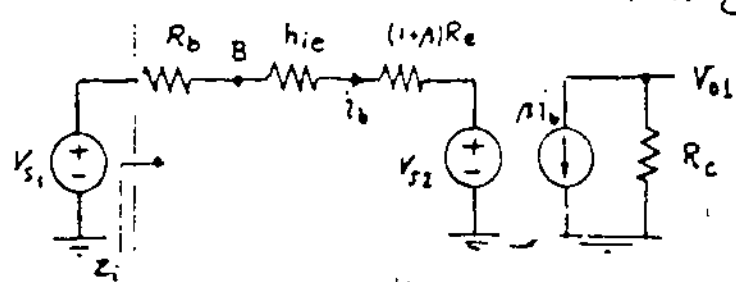
شکل (۳-۱) یک ترانزیستور BJT را نمایش می دهد. روش انعکاس امپدانس در مورد (BJT):

در اینجا R_b ، R_c و R_e مقاومت معادل دیده شده از بیس و کلکتور را بسته می باشند. و V_{S1} و V_{S2} منابع سینکهای کوچک و I در برابری آنها هستند.

از KVL در حلقه (I):

$$I \begin{cases} V_{S1} - V_{S2} = R_b i_b + h_{ie} i_b + R_c (1 + \beta) i_b \\ i_c = \beta i_b \end{cases}$$

که مدل مداری معادلات (I) در شکل (۳-۲) نمایش داده شده است.



در این نمایش تمام عناصر بسته به بیس انتقال داده شده است. داریم:

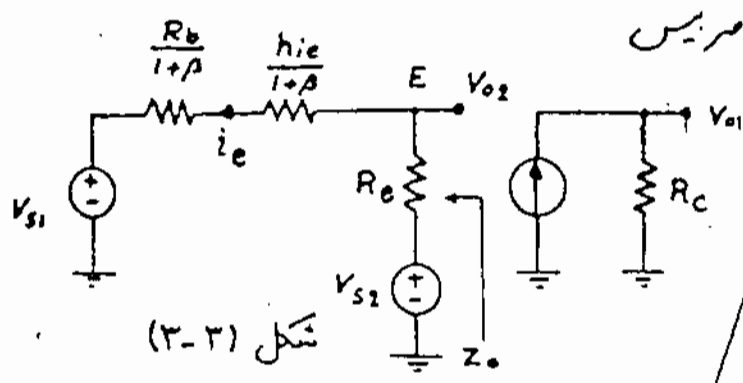
$$Z_i = \left. \frac{V_{S1}}{i_b} \right|_{V_{S2} = 0} = R_b + h_{ie} + (1 + \beta) R_c$$

$$R_o = \left. \frac{V_c}{V_{S1}} \right|_{V_{S2} = 0} = \frac{-\beta i_b R_c}{Z_i i_b} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) R_c}$$

اگر ایندفعه در kVL حلقه I جریان i_e را در نظر بگیریم.

$$I \begin{cases} v_{s2} - v_{s1} = R_e i_e + R_b \frac{i_e}{1+\beta} + h_{ie} \frac{i_e}{1+\beta} \\ i_c = -i_e \end{cases}$$

شکل (۳-۳) مدل مدارى معادلات (II) را نشان می دهد. در این نمایش تمام عناصر بیس به امیتر منتقل شده اند.



شکل (۳-۳)

$$Z_o = R_c \parallel \left(\frac{h_{ie} + R_b}{1 + \beta} \right)$$

در اینجا $A_v = \frac{v_{o2}}{v_{s1}}$ یک تقسیم ولتاژ مقاومتی است که

$$A_v = \frac{v_{o2}}{v_{s1}} \Big|_{v_{s2} = \infty} = \frac{R_e}{R_c + \left(\frac{h_{ie}}{1 + \beta} \right) + \left(\frac{R_b}{1 + \beta} \right)}$$

$$\Rightarrow A_v = \frac{(1 - \beta) R_e}{R_b + h_{ie} + (1 + \beta) R_e}$$

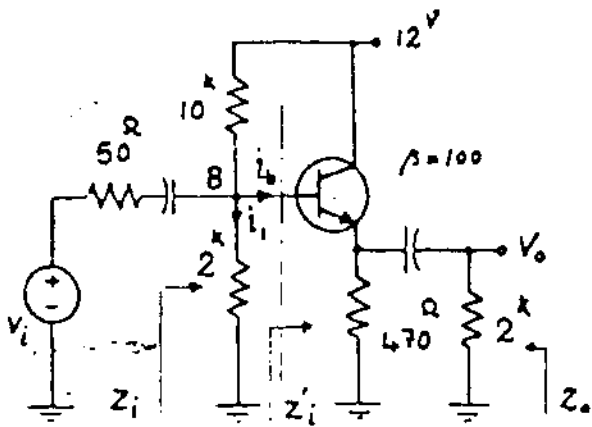
مطاب گفته شده رای توان بصورت منظم زیر بیان کرد.
- قاعده کلی:

الف - از دید بیس

- ۱- المانهای در بیس بدون تغییر باقی می مانند.
 - ۲- مقاومت های امیتر در $(1 + \beta)$ ضرب می شوند.
 - ۳- منابع ولتاژ در امیتر بدون تغییر انتقال می یابند.
- ب - از دید امیتر:

- ۱- المانهای در امیتر بدون تغییر باقی می مانند.
- ۲- مقاومت های در بیس بر $(1 + \beta)$ تقسیم می شوند.
- ۳- منابع ولتاژ در بیس بدون تغییر انتقال می یابند.

با فهمیدن این مطلب دیگر لازم نیست که روابط محاسبه شده در مورد آرایشهای مختلف را حفظ کرد.
 حال به یک مثال در این مورد توجه می کنیم:

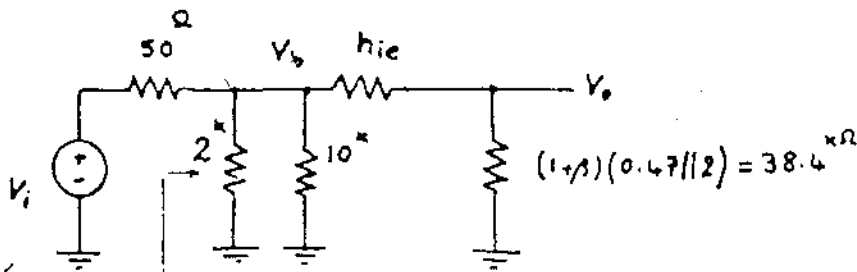


مثال) مطلوبست A_v , Z_o , Z_i برای مدار شکل (۲-۴).

حل: ابتدا نقطه کار را پیدا می کنیم
 اگر از جریان ها در مقابل Z_i صورت نظر

شکل (۲-۴)

$$V_B = \frac{2}{2+10} \times 12 = 2^V \quad I_C = \frac{2-0.7}{0.47} = 2.76^{mA} \quad h_{ie} = \beta \frac{25^{mV}}{I_C} = 0.9^{k\Omega}$$



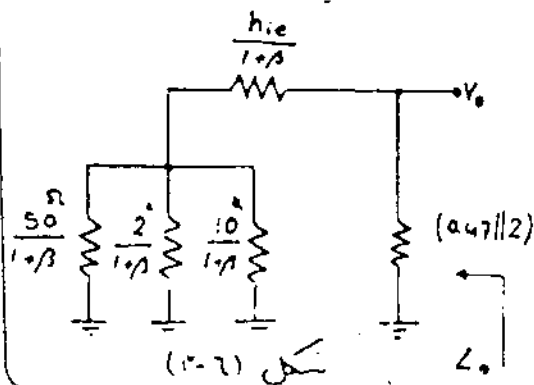
لبن شکل (۲-۵) داریم:

شکل (۲-۵)

$$Z_i = (2||10) || Z_i' = (2||10) || (h_{ie} + (1+\beta)R_e)$$

$$Z_i = (2||10) || [0.9 + 101 \times (0.47||2)] = 1.6^{k\Omega}$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_b} \cdot \frac{v_b}{v_i} = \frac{38.4}{38.4 + 0.9} \cdot \frac{Z_i}{Z_i + 0.05} = \frac{38.4}{38.4 + 0.9} \cdot \frac{1.6}{1.6 + 0.05} \approx 0.98$$



شکل (۲-۶) اتصال عناصر به امپدانس نشان

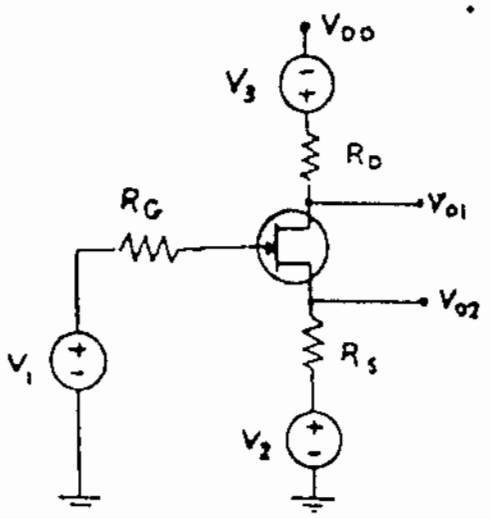
می دهد.

$$Z_o = (0.47||2) || \frac{h_{ie} + 0.05 || 2 || 10}{1+\beta} = 9.1^{\Omega}$$

شکل (۲-۶)

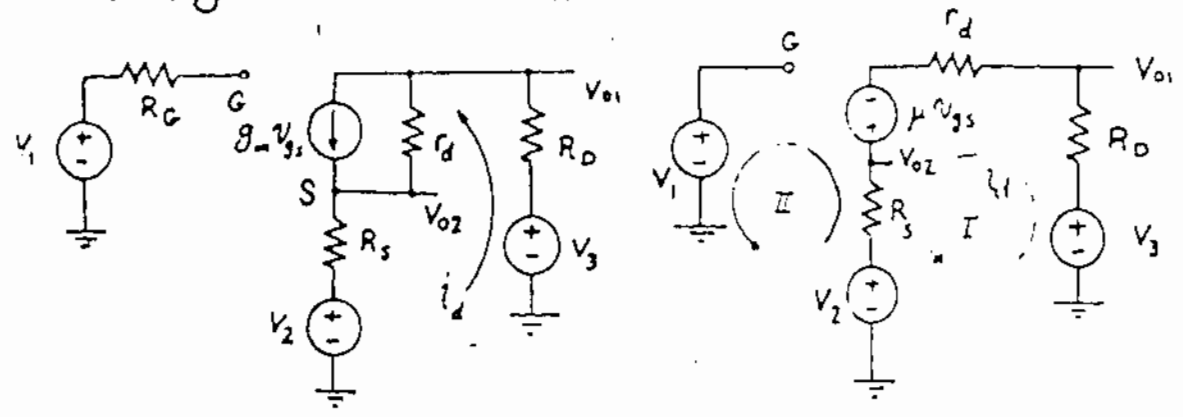
دیده می شود که این روش راه حل را چند ساده می کند.
 دانشجویان عزیز با کمی تمرین خواهند دید که حتی دیگر احتیاجی به کشیدن مدار معادل نیمة ندارند و اهمیت این روش در این است که بدین ترتیب منابع رانش یا جریان وابسته در مدار حذف می گردند.

(۳-۲) روش انعکاس امپدانس در مورد FET :



شکل (۳-۷)

شکل (۳-۷) یک مدار FET بعنوان تقویت کننده نشان می دهد. که V_1 ، V_2 و V_3 منابع رانش سبکهای کوچک هستند. ابتدا مدار معادل AC تقویت کننده را در نظری بگیریم. [شکل ۳-۸]



(الف) مدار معادل AC (ب) مدار معادل AC ساده شده

شکل (۳-۸)

از KVL در حلقه (I) :

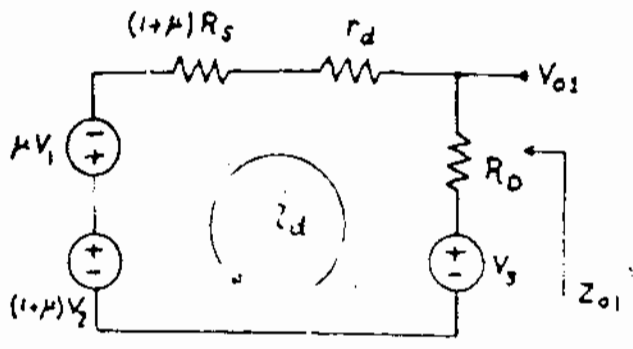
$$V_3 + \mu V_{gs} - V_2 = i_d (R_s + r_d + R_o) \Rightarrow i_d = \frac{V_3 + \mu V_{gs} - V_2}{R_s + r_d + R_o} \quad (1)$$

از KVL در حلقه (II) :

$$V_1 = V_{gs} + R_s i_d + V_2 \Rightarrow V_{gs} = V_1 - R_s i_d - V_2 \quad (2)$$

اگر رابطه ② را در ① قرار دهیم:

$$i_d = \frac{V_3 + \mu(V_1 - R_S i_d - V_2) - V_2}{r_d + R_S + R_O} \Rightarrow i_d = \frac{V_3 + \mu V_1 - (1 + \mu)V_2}{r_d + R_O + (1 + \mu)R_S} \quad (3)$$



شکل (۳-۹) مدار معادل رابطه ③ را نشان می دهد.
با داشتن این مدار کمیت A_{V1} و Z_{O1} به راحتی محاسبه می شوند.

شکل (۳-۹) مدار از دید درین

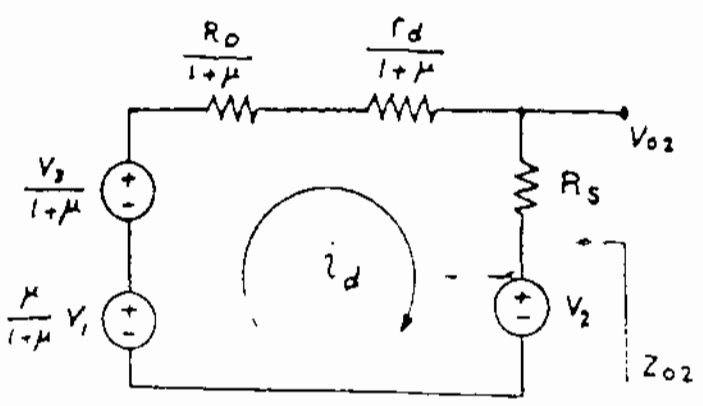
$$Z_{O1} = R_O \parallel (r_d + (1 + \mu)R_S)$$

$$A_{V1} = \left. \frac{V_{O1}}{V_1} \right|_{V_2=V_3=0} = \mu \left. \frac{V_{O1}}{V_1} \right|_{V_2=V_3=0} = \mu \frac{R_O}{R_O + r_d + (1 + \mu)R_S} = \frac{\mu R_O}{r_d + R_O + (1 + \mu)R_S}$$

اگر صورت در مخرج رابطه ③ را بر $(1 + \mu)$ تقسیم کنیم:

$$i_d = \frac{\frac{V_3}{1 + \mu} + \frac{\mu}{1 + \mu} V_1 - V_2}{\frac{r_d + R_O}{1 + \mu} + R_S} \quad (4)$$

شکل (۳-۱۰) مدار معادل رابطه ④ را نشان می دهد.



برای این شکل نیز داریم:

$$Z_{O2} = R_S \parallel \left(\frac{R_O + r_d}{1 + \mu} \right)$$

$$A_{V2} = \left. \frac{V_{O2}}{V_1} \right|_{V_2=V_3=0} = \frac{\mu}{1 + \mu} \frac{V_{O2}}{\frac{\mu}{1 + \mu} V_1}$$

شکل (۳-۱۰) مدار از دید سورس

$$A_{V2} = \frac{\mu}{1 + \mu} \frac{R_S}{R_S + \frac{R_O + r_d}{1 + \mu}} = \frac{\mu R_S}{R_O + r_d + (1 + \mu)R_S}$$

دیده می شود که در مدارهای معادل از دید درین دسورس R_G هیچ تأثیر ندارد و به درین دسورس انتقال نمی یابد، نتایج گرفته شده را می توان بصورت قاعده کلی زیر بیان کرد.

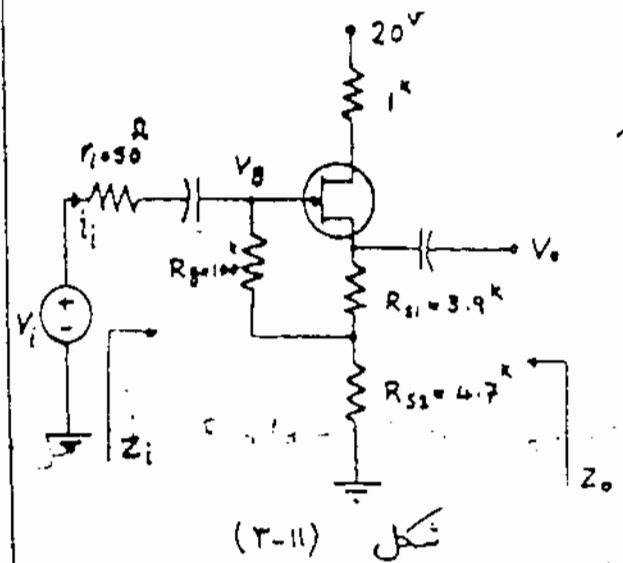
قاعده کلی: - -

الف - از دید درین:

- ۱- المانهای در درین بدون تغییر باقی می مانند.
- ۲- المانهای در سورس در $(1+\mu)$ ضرب می شوند.
- ۳- منابع و شاژ در گیت در μ ضرب می شوند.

ب - از دید سوس:

- ۱- المانهای در سوس بدون تغییر باقی می مانند.
- ۲- المانهای در درین در $\frac{1}{1+\mu}$ ضرب می شوند.
- ۳- منابع و شاژ در گیت در $\frac{\mu}{1+\mu}$ ضرب می شوند. (دیده می شود که اگر ابتدا منبع و شاژ گیت به درین انتقال بدهد در μ ضرب می شود و در المان در درین وقتی که به سوس انتقال بدهد بر $(1+\mu)$ تقسیم می شود پس المان در گیت با در انتقال به سوس رفته و در $\frac{\mu}{1+\mu}$ ضرب می شود)



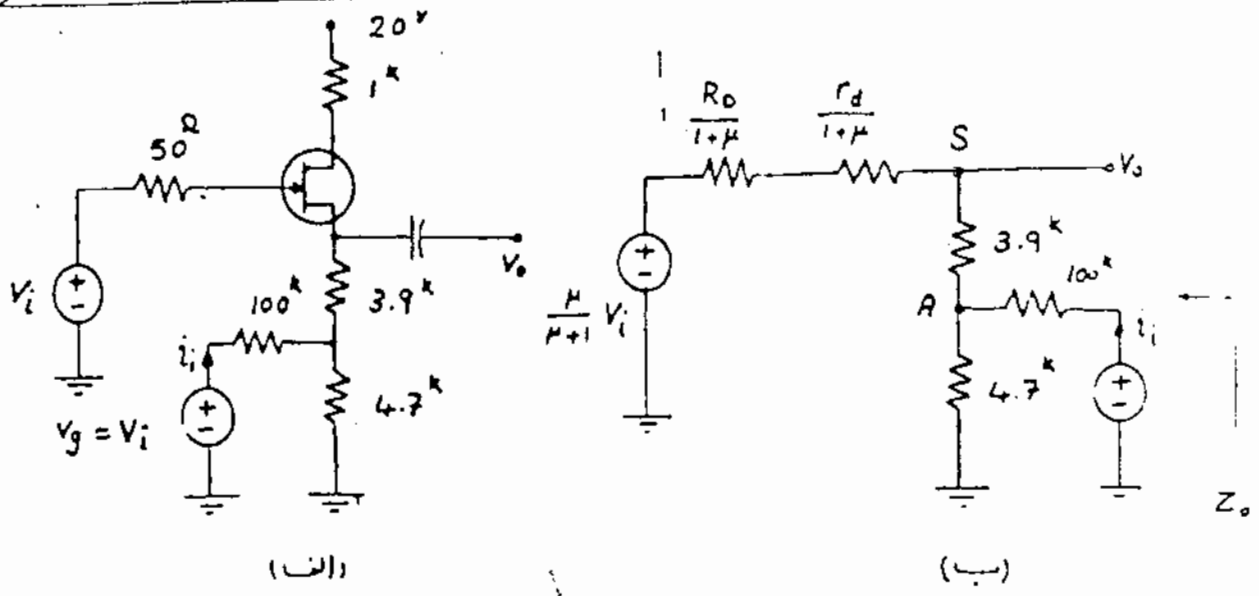
شکل (۳-۱۱)

مثال) مطلوبست محاسبه Z_o ، Z_i و A_v بر تزیوت کننده شکل (۳-۱۱).
 $(g_m = 3.5 \text{ mA/V}, r_d = 100 \text{ k})$

حل: چونکه گیت FET جریان نمی کشد و $R_G \gg R_i$ است می توان $V_g = V_i$

فرس کرد و مدار را بصورت شکل (۳-۱۲-الف)

ساده کرد. شکل (۳-۱۲-ب) دار معادل در دید سوس را نشان می دهد.



شکل (۳-۱۲)

- امپدانس خروجی:

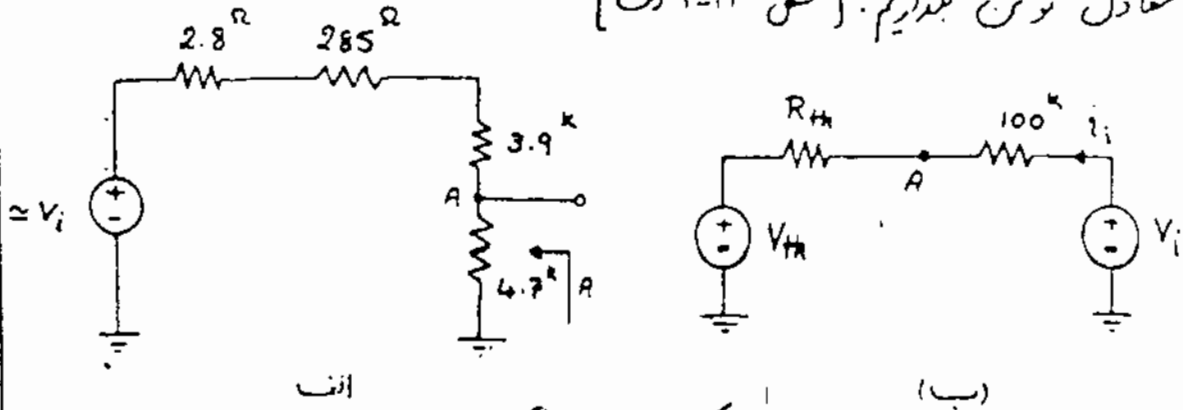
$$Z_o = [3.9 + (4.7 \parallel 100)] \parallel \left(\frac{R_D}{1+\mu} + \frac{r_d}{1+\mu} \right) \quad \mu = g_m r_d = 3.5 \times 100 = 350$$

$$Z_o = [3.9 + (4.7 \parallel 100)] \parallel \left(\frac{1}{351} + \frac{100}{351} \right) = 277 \Omega$$

- امپدانس ورودی:

برای بدست آوردن امپدانس ورودی باید نسبت $\frac{V_i}{i_i}$ را بدست آوریم. اگر در

نقطه A معادل تونن بگیریم. [شکل ۳-۱۳ الف]



شکل (۳-۱۳)

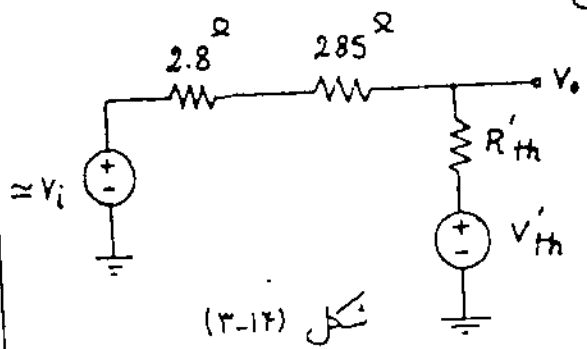
$$R_{th} = 4.7 \parallel (3.9 + 285 + 2.8) = 2.21 \text{ k} \quad V_{th} = \frac{4.7 \times V_i}{4.7 + 3.9 + 285 + 2.8} = 0.53 V_i$$

$$V_i - V_{th} = (100 + R_{th}) i_i \Rightarrow V_i - 0.53 V_i = (100 + 2.21) i_i$$

$i_i = \frac{0.47}{102.21} V_i \Rightarrow Z_i = \frac{V_i}{i_i} = 217.46 \text{ k}\Omega$

دیده می شود که
امپدانس ورودی بالا رفته است.

- ضرب ثنویت ولتاژ: یا توجه به شکل (۳-۱۲) آگر در نقطه S برای منبع V_i معادل نون می گذاریم شکل (۳-۱۴) بدست می آید.



$R'_{th} = 3.9 + 100 \parallel 4.7 = 8.4 \text{ k}\Omega$

$V'_{th} = \frac{4.7}{4.7 + 100} V_i = 0.045 V_i$

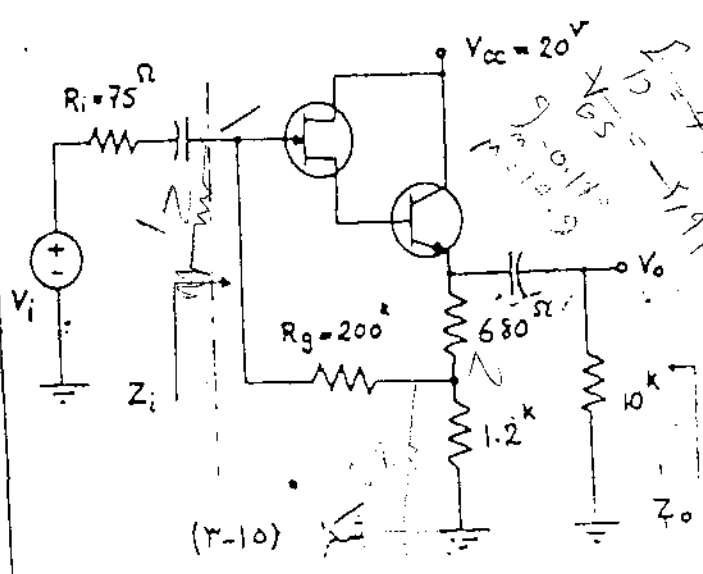
شکل (۳-۱۴)

حال اگر از اصل جمع آثار استاد کنیم:

$$V_o = \frac{R'_{th}}{R'_{th} + 285 + 2.8} V_i + \frac{2.8 + 285}{2.8 + 285 + R'_{th}} V'_{th}$$

$$V_o = \frac{8.4 \text{ k}}{8.4 \text{ k} + 287.8 \text{ k}} V_i + \frac{287.8 \text{ k}}{287.8 \text{ k} + 8.4 \text{ k}} \cdot 0.045 V_i \Rightarrow A_v = 0.968$$

مشاهده می شود که حل این سند بطور مستقیم دشوار خواهد بود.



شکل (۳-۱۵)

تشریح: Z_i و Z_o محاسبه
و A_v برای مدار شکل (۳-۱۵)

$I_{DSS} = 14 \text{ mA}, V_p = -5 \text{ V}, \beta = 100$
($r_d = 100 \text{ k}$)

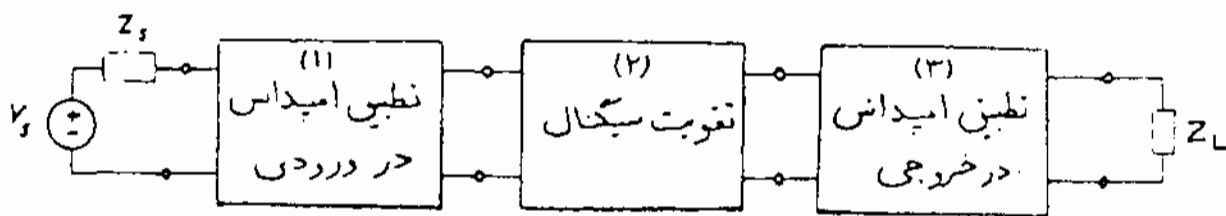
۴- تقویت کننده های چند طبقه Multistage Amplifiers

در اغلب موارد دیده می شود که مشخصات یک تقویت کننده خواسته شده نظیر، ضریب تقویت، توان خروجی، امپدانس درونی، امپدانس خروجی و پهنای باند را نمی توان بوسیله یک ترانزیستور بدست آورد، برای بدست آوردن مشخصات مورد نظر می توان از یک تقویت کننده چند طبقه استفاده کرد.

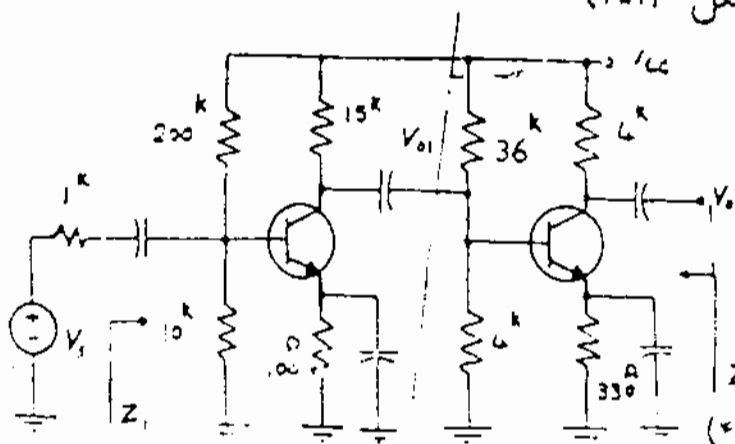
طبقات مختلف می توانند به سه طریق به یکدیگر متصل شوند.

- ۱- اتصال مستقیم
 - ۲- اتصال بوسیله خازن کوپلاژ
 - ۳- اتصال بوسیله ترانسفورماتور
- در اتصال مستقیم تقویت کننده در فرکانسهای پایین و مضر قادر به کار خودی باشد در صورتیکه در اتصال با خازن و یا ترانس فرکانس باید از حد معینی کمتر نشود.

شکل (۴-۱) مراحل کلی یک نمونه از تقویت کننده را نمایش می دهد که هر مرحله می تواند شامل چندین طبقه از ترانزیستور باشد و یا اینکه چند مرحله می تواند در یک طبقه ادغام شود.



شکل (۴-۱)



حال به ذکر چند مثال می پردازیم.

مثال ۱

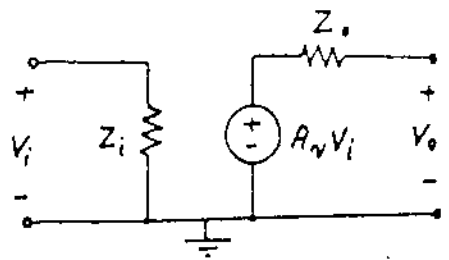
برای مدار شکل (۴-۲) A_v ، Z_o و

Z_i را بدست آورید.

$(h_{ie} = 1.1 k\Omega, \beta = 50)$

شکل (۴-۲)

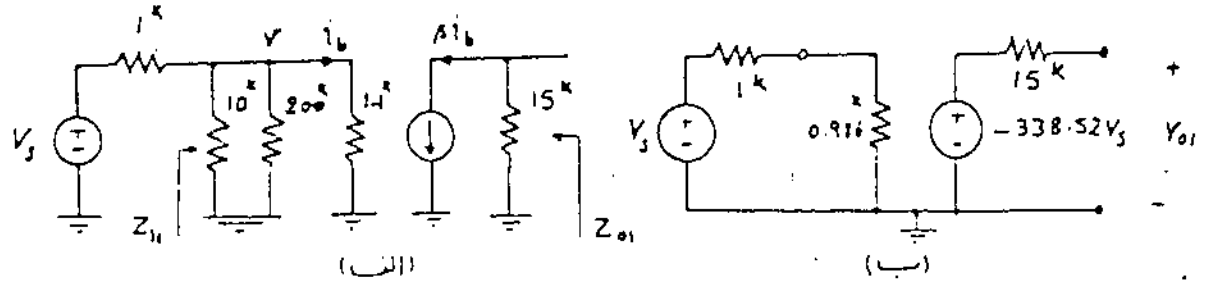
حل: این مسأله را می توان به در روش حل کرد یکی اینکه طبقات را از یکدیگر جدا فرض کرد. و اثر بارگذاری را در نظر بگیریم و هر طبقه را مانند شکل (۴-۳) مدل کنیم و سپس اینها را به دنبال هم بگذاریم و مسأله را حل کنیم، روش دوم اینکه اثر بارگذاری طبقات روی یکدیگر را در نظر گرفته و مسأله را یکجا حل نمائیم.



شکل (۴-۳)

- روش اول:

شکل (۴-۴ الف) مدل دینامیکی طبقه اول را نشان می دهد.



شکل (۴-۴)

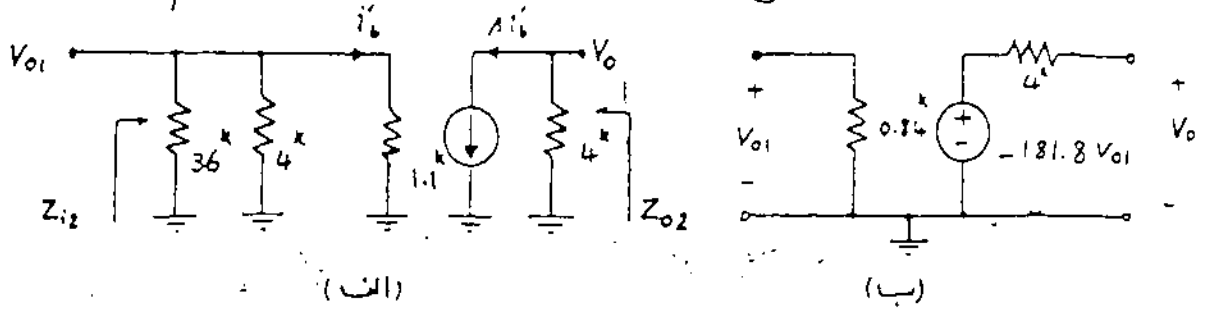
$$Z_{i1} = 10 \parallel 200 \parallel 1.1 = 0.986 \text{ k}\Omega$$

$$A'_{v1} = \frac{v_{o1}}{v_s} = \frac{v_{o1}}{v} \cdot \frac{v}{v_s} = \frac{-\beta \times 15}{h_{fe}} \times \frac{Z_i}{Z_i + 1k}$$

$$A'_{v1} = \frac{-50 \times 15}{1.1} \times \frac{0.986}{0.986 + 1} = -338.52$$

شکل (۴-۴ ب) مدل ساده

طبقه اول را نشان می دهد. شکل (۴-۵ الف) مدل دینامیکی طبقه دوم است.



شکل (۴-۵)

$$Z_{i2} = 36 \parallel 4 \parallel 1.1 = 0.84 \text{ k}\Omega$$

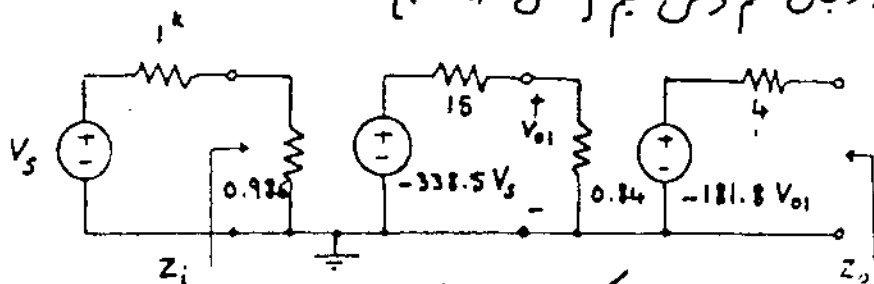
$$Z_{o1} = 4 \text{ k}\Omega$$

شکل (۴-۵ ب) مدل ساده

$$A'_{v2} = \frac{v_o}{v_o1} = \frac{-\beta \times 4}{1.1} = -181.8$$

مدار ساده شده طبقه دوم را نشان می دهد.

حال اگر این دو طبقه را به دنبال هم وصل کنیم [شکل (۴-۶)].



شکل (۴-۶)

در این حالت داریم:

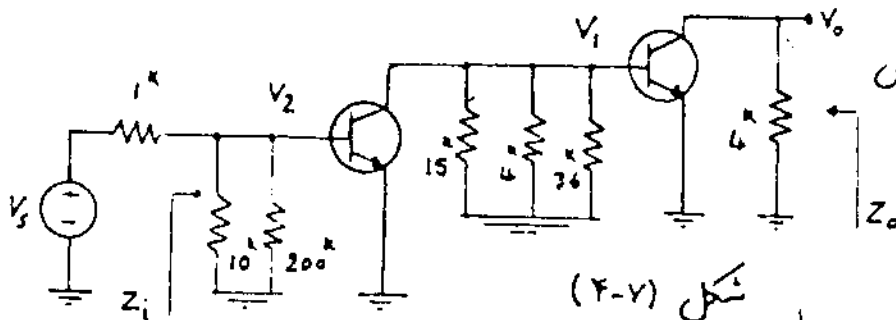
$$Z_i = 986 \Omega$$

$$Z_o = 4 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_{o1}} \times \frac{v_{o1}}{v_s} = \frac{-181.8 v_{o1}}{v_{o1}} \times \frac{0.84}{0.84 + 15} \times (-338.5) \frac{v_s}{v_s} = 3273.2$$

- روش دوم:

شکل (۴-۷) مدل دینائیک



شکل (۴-۷)

مدار اصلی است.

با توجه به اثر بارگذاری

لطفاً ورودی بگردد

داریم؟

$$Z_i = 10 \parallel 200 \parallel 1.1 = 0.986 \text{ k}\Omega$$

$$Z_o = 4 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_i} \times \frac{v_i}{v_2} \times \frac{v_2}{v_s} = \frac{-\beta \times 4}{1.1} \times \frac{-\beta (15 \parallel 4 \parallel 36 \parallel 1.1)}{1.1} \times \frac{Z_i}{Z_i + 1}$$

⇒

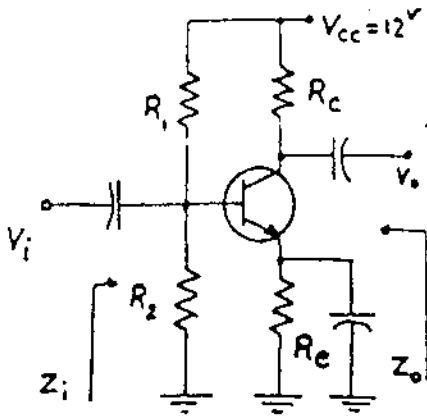
$$A_v = 3273.2$$

در این مثال دیده می شود که ورودی نتایج یکسانی می دهند ولی ما

هفته در حل مسائل برای سرعت از روش دوم استفاده می کنیم

$Z_i \geq 10^4 \Omega$

$|A_{v1}| \geq 100$



شکل (۴-۸)

می خواهیم مداری باین مشخصات طرح کنیم
 $Z_o \leq 100 \Omega$ و $V_{cc} = 12V$ و دامنه خروجی ماکزیمم باشد.
 مشخصات ترانزیستورهای موجود $V_{BE} = 0.6V$ ، $\beta_{min} = 200$

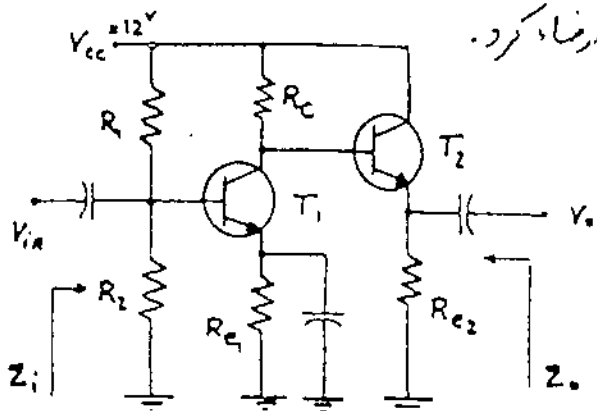
حل: چون $|A_{v1}| > 1$ پس باید از مدار CE یا C.B. استفاده کرد و بدلیل اینکه مقاومت ورودی نسبتاً زیاد باید باشد، پس از مدار C.E. استفاده می کنیم [شکل ۴-۸]

$Z_i = R_1 || R_2 || h_{ie} \Rightarrow h_{ie} > Z_i$

در این مدار:

$|A_v| = \frac{\beta R_c}{h_{ie}} \Rightarrow R_c = \frac{|A_v| h_{ie}}{\beta} \Rightarrow R_c > \frac{|A_v| Z_i}{\beta_{min}} \Rightarrow R_c > \frac{100 \times 10^4}{200} = 5 \text{ k}\Omega$

چونکه $R_c > 5 \text{ k}\Omega$ پس شرط $Z_o < 100 \Omega$ نقض می شود. در چنین مواردی می توان با اضافه کردن یک طبقه دیگر به مدار شرایط را ارضا کرد. بدلیل اینکه در اینجا فقط شرط امپدانس



شکل (۴-۹)

خروجی ارضا نشده است می توان از یک C.C. در طبقه های استفاده کرد [شکل ۴-۹]

اگر ارزش انعکاس امپدانس استفاده کنیم

داریم:

$Z_o = R_{e2} || \frac{R_{c2} + h_{ie2}}{1 + \beta}$ $A_{v1} = \frac{-\beta [R_{c2} || (h_{ie2} + (1 + \beta) R_{e2})]}{h_{ie1}}$

در این مدار مقاومت دینامیکی که در کلکتور T_1 دیده می شود باید بزرگتر از $5 \text{ k}\Omega$

باشد یعنی:

$R_c || (h_{ie2} + (1 + \beta) R_{e2}) > 5 \text{ k}\Omega$

$$(h_{ie2} + (1+\beta)R_{e2}) \gg R_c$$

در چون معمولاً:

$$R_c = 10^k \Omega$$

پس مثلاً اگر

$$|A_v| \approx \frac{\beta R_c}{h_{ie1}} \Rightarrow h_{ie1} < \frac{\beta R_c}{|A_v|} = \frac{200 \times 10}{100} = 20^k \Omega$$

$$h_{ie1} > Z_i = 10^k \Omega$$

دار طرفین:

اگر $h_{ie1} = 15^k \Omega$ انتخاب شود داریم:

$$h_{ie1} = \beta \frac{V_T}{I_{c1}} \Rightarrow I_{c1} = \frac{200 \times 25}{15^k} = 0.33^k \text{ mA}$$

$$V_{Rc} = I_{c1} \cdot R_c = 0.33 \times 10^k = 3.3^k \text{ V}$$

بدلیل اینکه $V_{cc} = 12^k \text{ V}$ است برای

انتخاب R_{e1} آگرادی عمل بیشتری داریم زیرا فرکانس f_E بعبارت دیگر R_e بزرگتر باشد، پایداری مدار بیشتر خواهد شد.

چونکه ما کمترین حالت بار را در نظر می‌گیریم پس نقطه کار باید در وسط باشد.

AC باشد یعنی $V_{CE1} = V_{Rc}$ انتخاب می‌شود.

$$V_{E1} = V_{cc} - V_{Rc} - V_{CE1} = 12 - 2 \times 3.33 = 5.34^k \text{ V}$$

$$R_{e1} = \frac{V_{E1}}{I_{c1}} = \frac{5.34}{0.333} \approx 16^k \Omega \Rightarrow$$

$$R_{e1} = 15^k \Omega$$

مقاومت استاندارد

حال مقدار R_1 و R_2 را محاسبه می‌نمایم

$$Z_i = R_1 \parallel R_2 \parallel 15^k \Omega \geq 10^k \Omega \Rightarrow R_1 \parallel R_2 \geq 30^k \Omega$$

$$I_{B1} = \frac{0.333}{200} = 1.67^k \text{ mA}$$

اگر $I_{R2} \gg I_{B1}$ در جریان I_{B1} می‌توان

در مقابل جریان مقاومت R_1 و R_2 منظر کرد.

$$V_{E1} = \beta I_{B1} + I_{c1} + 0.6 = 15 \times 0.333 + 0.6 = 5.4^k \text{ V}$$

در این محاسبات «جمله نزدیکتر» را ۱۰ برابر در نظر می‌گیریم.

$$I_{R_2} \gg I_{B_1} \Rightarrow I_{R_2} \geq 10 I_{B_1} = 16.7 \mu A \quad R_2 = \frac{5.6}{16.7 \mu A} = 335.3 \text{ k}\Omega$$

$$R_2 = 330 \text{ k}\Omega$$

مقاومت استاندارد

$$I_{R_2} = I_{R_1} = \frac{5.6}{330} = 16.96 \mu A$$

$$R_1 = \frac{12 - 5.6}{16.9 \mu A} = 377.1 \text{ k}\Omega \Rightarrow$$

$$R_1 = 390 \text{ k}\Omega$$

استاندارد

$$R_1 \parallel R_2 = 178.75 \text{ k}\Omega > 30 \text{ k}\Omega$$

مشاهده می شود که :

- برای محاسبه R_{e2}

$$Z_o = \frac{R_c + h_{ie2}}{1 + \beta} \parallel R_{e2} \leq 100 \Omega$$

$$\frac{R_c + h_{ie2}}{1 + \beta} \ll R_{e2} \Rightarrow (R_c + h_{ie2}) \leq 100 \Omega (1 + \beta) = 20 \text{ k}\Omega$$

اگر :

$$\Rightarrow h_{ie2} \leq 20 - 10 \text{ k}\Omega = 10 \text{ k}\Omega \quad I_{C_2} = \frac{\beta I_{B_2}}{h_{ie2}} \geq 0.5 \text{ mA} \Rightarrow I_{B_2} \geq 2.5 \mu A$$

$$I_{B_2} \ll I_{C_1} \Rightarrow V_{B_2} = 12 - 10 \times 0.333 = 8.67$$

$$R_{e2} = \frac{8.67 - 0.6}{0.5} = 16.4 \text{ k}\Omega \Rightarrow$$

$$R_{e2} = 16 \text{ k}\Omega$$

باز توجه
لا نهایی که مناسبه کردیم

$$Z_o = 16 \parallel \left(\frac{10 \text{ k}\Omega + 10}{201} \right) = 99 \Omega$$

$$Z_i = 330 \text{ k}\Omega \parallel 390 \text{ k}\Omega \parallel 15 = 13.83 \text{ k}\Omega$$

$$A_v = \frac{-\beta [R_c \parallel (h_{ie2} + (1 + \beta) R_{e2})]}{15} \Rightarrow$$

$$A_v = -133$$

مثال ۳ مدار می باشد با مشخصات $|A_v| \geq 100$ ، $Z_i \geq 100 \text{ k}\Omega$ ، $Z_o \leq 1 \text{ k}\Omega$ ، $V_{CE} = 6 \text{ V}$ ، $V_{CC} = 12 \text{ V}$ طرح کنید ($V_{BE} = 0.7 \text{ V}$ ، $\beta \geq 200$) .

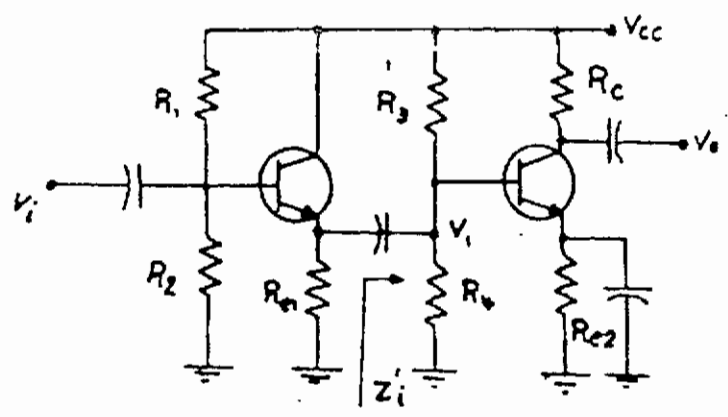
حل: این مثال را هم می توان از راه مثال قبل حل کرد. راه دیگر این است که ابتدا امپدانس خروجی را محاسبه کنیم، مثلاً اگر یک C.E در نظر بگیریم:

$$Z_o \leq 1 \text{ k}\Omega , Z_o = R_c \Rightarrow R_c = 1 \text{ k}\Omega \quad |A_v| = \frac{\beta R_c}{h_{ie}}$$

$$h_{ie} = \frac{200 \times 1}{100} = 2 \text{ k}\Omega \quad Z_i = R_1 \parallel R_2 \parallel h_{ie} < 2 \text{ k}\Omega$$

پس شرط $Z_i \geq 100 \text{ k}\Omega$

نقض شده است. بدین منظور برای بالا بردن امپدانس می توان از C.C در طبقه اول استفاده کرد. [شکل ۳-۱۰]



شکل (۳-۱۰)

برای امپدانس خروجی:

$$Z_o \leq 1 \text{ k}\Omega \Rightarrow R_c = 1 \text{ k}\Omega$$

بدلیل اینکه ضریب تقویت دینامیک در طبقه اول تقریباً برابر واحد است در نتیجه برای طبقه دوم:

$$|A_v| = \frac{\beta R_c}{h_{ie2}} \geq 100 \Rightarrow h_{ie2} \geq \frac{200 \times 1}{100} = 2 \text{ k}\Omega$$

$$I_{C2} \geq \frac{\beta_{min} I_{B2}}{h_{ie2}} = \frac{200 \times 25 \mu\text{A}}{2 \text{ k}\Omega} = 2.5 \text{ mA} \Rightarrow I_{C2} = 3 \text{ mA} \quad h_{ie2} = \frac{200 \times 25 \mu\text{A}}{3} = 1.67 \text{ k}\Omega$$

$$V_{E2} = 12 - R_c I_{C2} - V_{CE2} = 12 - 1 \times 3 - 6 = 3 \text{ V} \Rightarrow R_{E2} = \frac{3}{3 \text{ mA}} = 1 \text{ k}\Omega$$

$$I_{B2} = \frac{3^{mA}}{200} = 15^{mA} \Rightarrow I_{R4} \gg I_{B2} \Rightarrow I_{R4} = 101.5^{mA} = 0.15^{mA}$$

$$V_{B2} = 3^V + 0.7 = 3.7^V \quad R_4 = \frac{3.7}{0.15} = 24.67^k \Rightarrow \underline{R_4 = 22^k\Omega}$$

$$\Rightarrow I_{R4} = \frac{3.7}{22} = 0.168^{mA} \quad R_3 = \frac{12 - 3.7}{0.168} = 49.4^k \Rightarrow \underline{R_3 = 47^k + 2.2^k}$$

$Z_i = R_1 \parallel R_2 \parallel (h_{ie1} + (1+\beta)(R_{e1} \parallel Z'_i)) \geq 100^k\Omega$ برای طبقه اول داریم:

$$Z'_i = R_3 \parallel R_4 \parallel h_{ie2} = 49.2 \parallel 22 \parallel 1.67^k = 1.5^k\Omega$$

با فرض اینکه:

$$(h_{ie1} + 201(R_{e1} \parallel 1.5^k)) > 200^k\Omega \Rightarrow \begin{cases} R_{e1} \parallel 1.5^k > 1^k \\ R_1 \parallel R_2 > 200^k \Rightarrow R_{e1} > 3^k \end{cases}$$

$$\Rightarrow \underline{R_{e1} = 3.3^k\Omega}$$

چونکه ولتاژ V_{CE} برابر 6^V در نظر گرفته شده است، داریم:

$$V_{E1} = 12 - 6 = 6^V \quad I_{C1} = \frac{6}{3.3} = 1.8^{mA} \quad h_{ie2} = \frac{200 \times 25}{1.8^{mA}} = 2.75^k\Omega$$

$$I_{B1} = \frac{1.8^{mA}}{201} = 9^{mA} \Rightarrow I_{R2} = 90^{mA}$$

برای بایپداری مدار نسبت به β و حرارت،

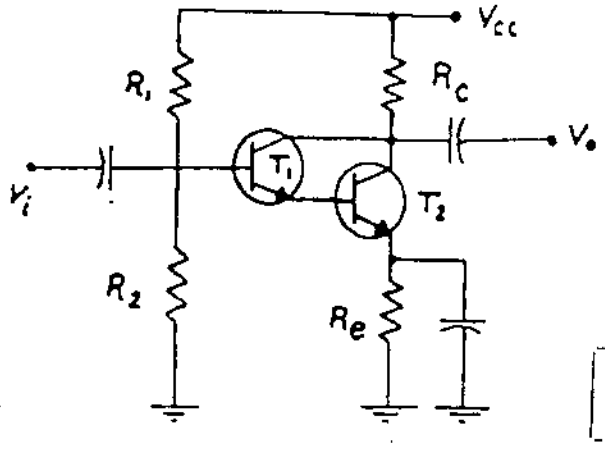
جریان منازت R_1 و R_2 را 10 برابر جریان بیس ترانزیستور T_1 می گیریم.

$$\Rightarrow V_{B1} = 6 + 0.7 = 6.7^V$$

$$R_2 = \frac{6.7}{90^{mA}} = 74.4^k\Omega \Rightarrow R_1 \parallel R_2 < 200^k\Omega$$

دیدنی شود که شرط $Z_i \geq 100^k\Omega$ نقض می شود.

چونکه امپدانس ورودی بالا و ضریب تقویت و نشان نسبتاً بالا می خواهیم می توانیم از زوج دار لیکتون * استفاده کنیم. [شکل ۱۱-۴].



به جای فرکانس‌سنجی T_1 در T_2 می‌توان
 یک فرکانس‌سنجی با مشخصات
 $\beta' = \beta \cdot \beta$
 $h_{ie} = 2h_{ie1}$
 قرار دهیم.
 برای این حالت داریم:

$R_c = 1 \text{ k}\Omega$

شکل (۴-۱۱)

$|A_v| = \frac{\beta' R_c}{h_{ie}} = \frac{\beta^2 R_c}{2h_{ie1}} > 100 \Rightarrow h_{ie1} = \frac{200^2 \times 1}{200} = 200 \text{ k}\Omega$

$I_{C1} = \frac{\beta \times 25}{200 \text{ k}\Omega} = 0.025 \text{ mA}$ $I_{B1} = \frac{0.025}{200} = 0.125 \text{ mA}$

$I_{R2} = 10 \times 0.125 \text{ mA} = 1.25 \text{ mA}$ $I_{C2} = \beta \times 0.025 = 5 \text{ mA}$

$V_{E2} = 12 - V_{CE2} - R_c I_{C2} = 12 - 6 - 1 \times 5 = 1 \text{ V}$

برای شارژت R_e داریم:

$R_e = \frac{1 \text{ V}}{5 \text{ mA}} = 200 \Omega \Rightarrow R_e = 220 \Omega$

$V_{B1} = 2V_{BE} + R_e I_{C2} = 2 \times 0.7 + 0.22 \times 5 = 2.5 \text{ V}$ $R_2 \leq \frac{2.5}{1.25 \text{ mA}} = 2 \text{ k}\Omega$

$R_2 = 470 \text{ k}\Omega$

$I_{R2} = \frac{2.5}{470} = 5.3 \text{ mA}$

$R_1 = \frac{12 - 2.5}{5.3 \text{ mA}} = 1792 \text{ k}\Omega$

$R_1 = 1.8 \text{ M}\Omega$

با توجه به المانهای محاسبه شده داریم:

$Z_i = R_1 \parallel R_2 \parallel 2h_{ie1} = 1.8 \text{ M} \parallel 470 \text{ k} \parallel (2 \times 200 \text{ k}) = 193 \text{ k}\Omega$

$Z_o = 1 \text{ k}\Omega$

$A_v = \frac{-200 \times 1}{2 \times 200} = -100$

تمرین ۳

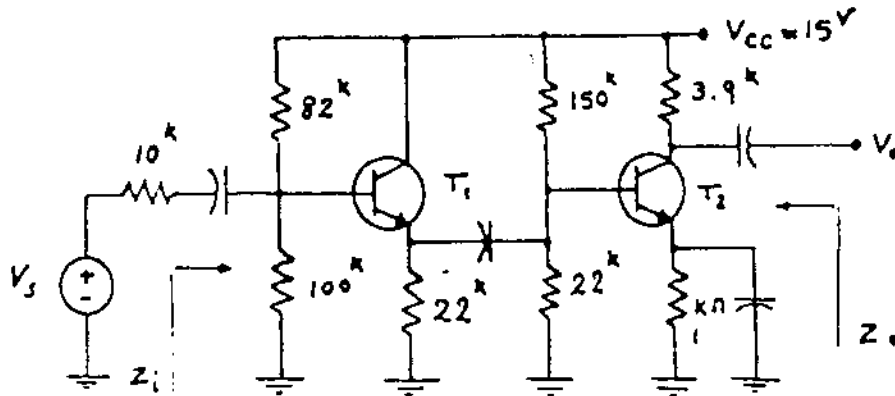
$Z_o = 50 \Omega$, $Z_i = 100 \text{ k}\Omega$, $A_v \approx 250$

۱- مطلوبت طرح تنویت کننده ای با

ترازبستورهای موجود ($V_{BE} = 0.7V$, $\beta_{min} = 100$)

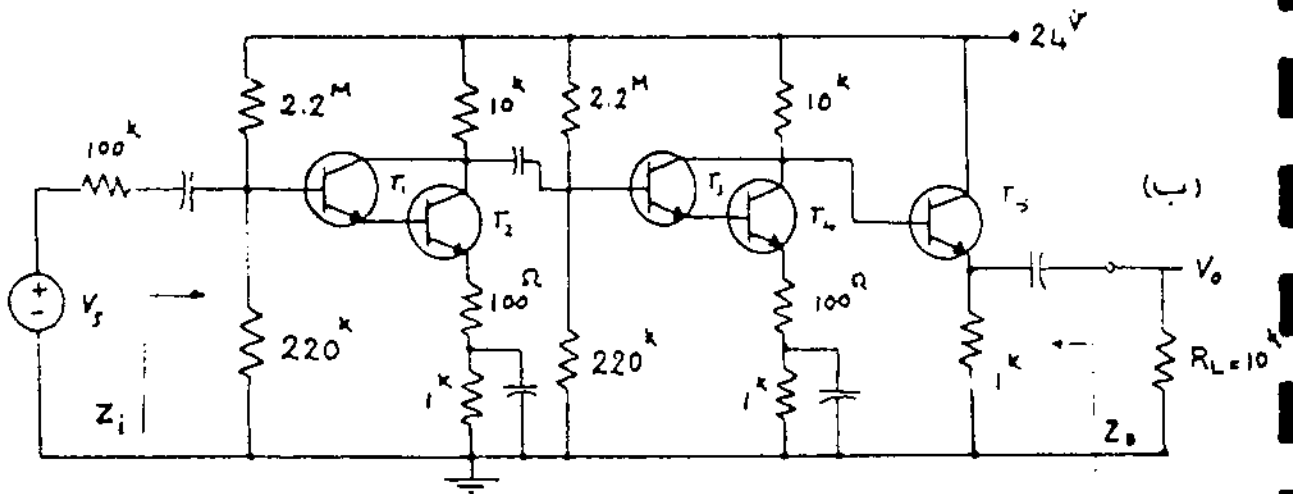
۲- مطلوبت مناسبه A_v , Z_o و Z_i برای مدارهای شکل (۴-۱۲)

مشخصات ترازبستور ($V_{BE} = 0.7V$, $\beta = 100$)

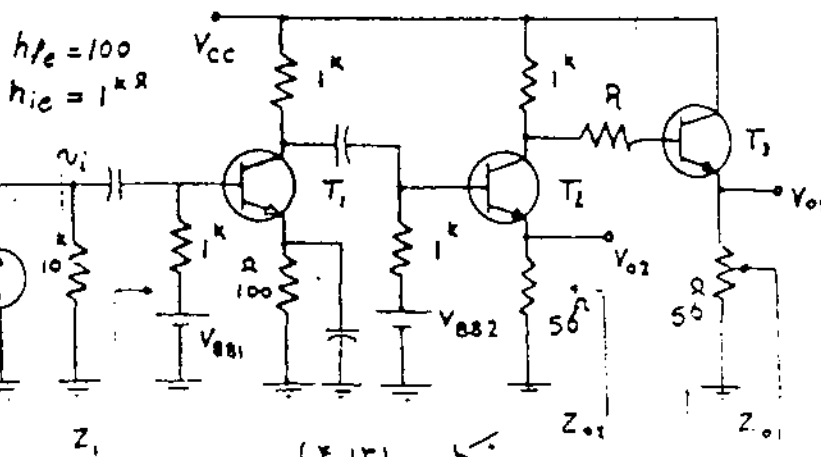


(الف)

شکل (۴-۱۲)



(ب)



شکل (۴-۱۳)

۳- معادلت R را در مدار

شکل (۴-۱۳) طوری پیدا کنی

$$\frac{v_{o1}}{Z_i} = -\frac{v_{o2}}{Z_i}$$

شود پس Z_{o1} , Z_{o2} , Z_{o1}

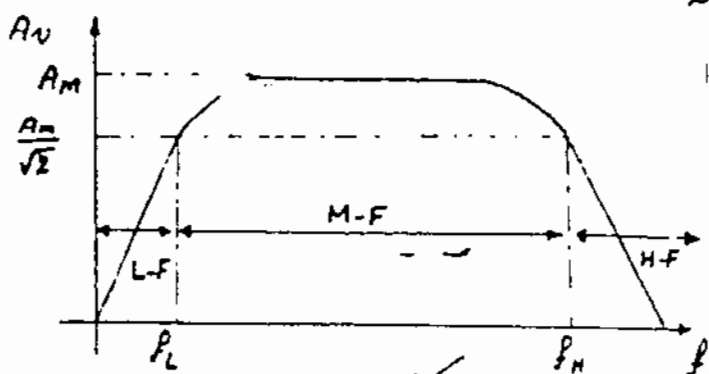
$$A_v = \frac{v_{o1}}{v_i}$$

بخش ۲

بررسی فرکانسی تقویت کننده‌ها

در فصلهای قبلی دیدیم که بر سید خازن کوپلاز طبقات مختلف یک مدار را به یکدیگر متصل، و یا در تقویت کننده امپدانس مشترک بر سید خازن "bypass" مناد است امپدانس را اتصال کوتاه می‌کردیم و در محاسباتمان این خازنها را اتصال کوتاه در نظری گرفتیم در صورتیکه در فرکانسهای پایین، امپدانس این خازنها زیاد می‌شود و باعث کاهش ضریب تقویت می‌گردد.

شکل (۱۱) تغییرات ضریب تقویت و ساز یا جریان یک مدار نمونه که از خازنهای کوپلاز و "bypass" در آن استفاده شده است را نسبت به فرکانس نشان می‌دهد، که f_H و f_L فرکانسهای هستند که



شکل (۱۱)

ضریب تقویت به $\frac{1}{\sqrt{2}}$ برابر مقدار ماکزیمم کاهش می‌یابد.

$$B = f_H - f_L$$

تقویت کننده می‌نامند.

کاهش ضریب تقویت در فرکانسهای پایین را خازنهای کوپلاز و "bypass" سب می‌شوند.

از آنجا که اتصال لمی داخلی، امپدانس بیس - کلکتور، خازنهای کوچکی را

نشیلی می دهند که امید است آنها در فرکانسهای بالا مطرح می شود، کاهش ضریب
تثبیت در فرکانسهای بالا ناشی از تأثیر این گازهاست.

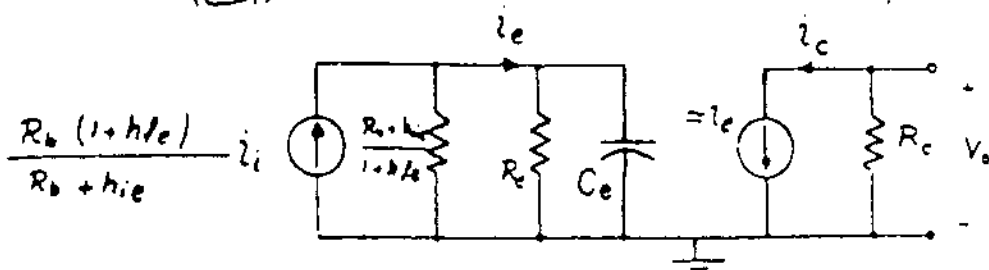
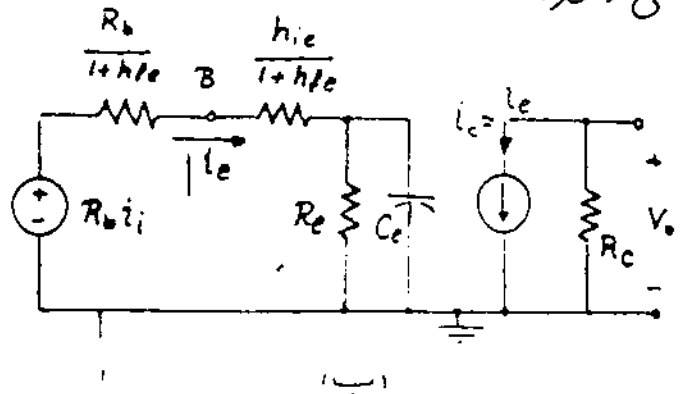
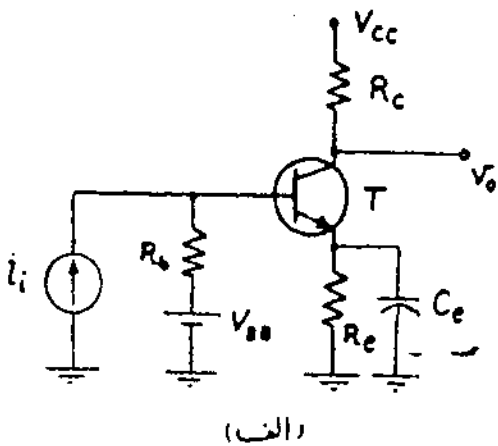
با توجه به این مطالب می توان در هر نامیه ای از فرکانس، یک مدل مداری
برای تثبیت کننده در نظر گرفت. در فرکانسهای پایین ($f < f_n$) گازهای داخلی
ترازبستور، اتصال باز و گازهای کوپلاژ در "bypass" در مدل گنجانده می شود،
در فرکانسهای میانی ($f_n < f < f_n$) تمامی گازهای داخلی ترازبستور
اتصال باز و گازهای کوپلاژ در "bypass" اتصال کوتاه در نظر گرفته می شود
و در فرکانسهای بالا ($f > f_n$) فقط گازهای داخلی ترازبستور مطرح
می شود و بقیه گازهای کوپلاژ در "bypass" اتصال کوتاه می باشند.

۱- فرکانسهای پایین Low Frequency Range

با توجه به کار بردهای مختلف یک تقویت کننده می دانیم که فرکانس قطع پایین آن نقش بس در طراحی ما ایفا می کند، در اینجا ما از محاسبات زیاد برهمنیز کرده و مدار تقویت کننده خود را شامل ترانزیستور، خازن و مقاومت در نظر می گیریم و فرکانس قطع پایین را برای این مدار در نظر گرفته و خازنهای کوپلاژ و "bypass" را بطور تقریبی محاسبه می کنیم.

۱-۱) خازن bypass در امیتر: The Emitter bypass Capacitor:

شکل (۱-۱-الف) یک تقویت کننده یک طبقه را نشان می دهد، در اینجا خازنهای کوپلاژ حذف شده و خازن در امیتر را مورد بررسی قرار می دهیم، شکل (۱-۱-ب) مدل AC مدار، که طبق روش انعکاس امپدانس، ولتاژهای در بیس به امیتر انتقال داده شدند و شکل (۱-۱-ج) مدار ساده شده آنرا نمایش می دهد.



شکل (۱-۱)

با توجه به شکل (1-1 ج) داریم:

$$A_i = \frac{i_c}{i_i} = \frac{i_e}{i_i} = \left(\frac{R_b(1+h_{fe})}{R_b+h_{ie}} \right) \left(\frac{\frac{R_b+h_{ie}}{1+h_{fe}}}{\frac{R_b+h_{ie}}{1+h_{fe}} + \frac{1}{\frac{1}{R_e} + C_e S}} \right)$$

$A_i \approx \left[\frac{R_b(1+h_{fe})}{R_b+h_{ie}} \right] \left(\frac{S + \frac{1}{R_e C_e}}{S + \frac{1}{[R_e \parallel \left(\frac{R_b+h_{ie}}{1+h_{fe}} \right)] C_e}} \right)$
 رهن که ω خیلی بزرگ باشد
 A_i به سمت A_{im} که همان فریب
 ثبوت در فرکانسهای بانی است بل می‌کند.

$$A_{im} = \left| \frac{i_c}{i_i} \right|_{\omega \rightarrow \infty} \approx \frac{(1+h_{fe})R_b}{R_b+h_{ie}}$$

دید می‌شود که A_i دلرایی یک منر در

فرکانس $\omega_1 = \frac{1}{R_e C_e}$ و یک قطب در فرکانس
 $\omega_2 = \frac{1}{[R_e \parallel \left(\frac{R_b+h_{ie}}{1+h_{fe}} \right)] C_e}$ می‌باشد.

اگر بخواهیم که نامنه این قطب دمنر از یکدیگر زیاد باشد یعنی $\omega_2 \gg \omega_1$ شود
 باید:

$$R_e \gg \frac{R_b+h_{ie}}{1+h_{fe}} \quad (I)$$

با در نظر گرفتن شرط (I) داریم:

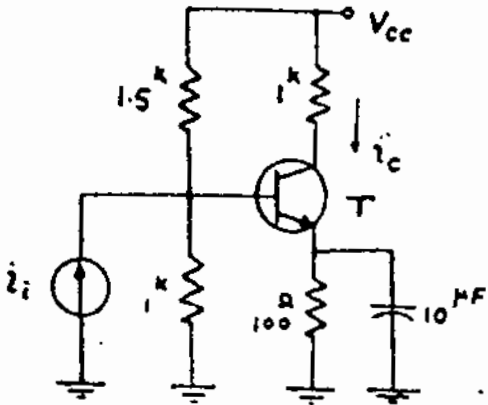
$$|A_i| = A_{im} \left| \frac{j\omega + \omega_1}{j\omega + \omega_2} \right| \approx \frac{A_{im}\omega}{\sqrt{\omega^2 + \omega_2^2}} \quad \omega > \omega_1$$

برای بدست آوردن فرکانس $f = f_L$ که در این فرکانس فریب ثبوت
 جریان 3dB کاهش میدادی کند داریم،

$$|A_i| = \frac{A_{im}}{\sqrt{2}} \approx A_{im} \left(\frac{\omega_L}{\sqrt{\omega_L^2 + \omega_2^2}} \right) \Rightarrow \boxed{f_L = f_2}$$

نجه می گیریم که خازن bypass در امپتریک ترانس قطع پایین در

$f_2 = \frac{1}{2\pi R_e' C_e}$ (که R_e' مقاومت معادل در سر C_e است) بوجود می آید.



شکل (۱-۲)

بازجه به شکل (۱-۲) مطلوبت رسم

$|A_{i1}| = \left| \frac{i_c}{i_i} \right|$

($h_{ie} = 1k\Omega$; $h_{fe} = 200$)

$R_b = 1k \parallel 1.5k = 0.6k\Omega$

حل:

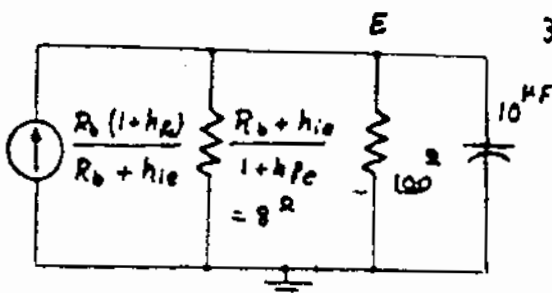
مطابن رابطه بدست آید. در درس:

$$A_i = \frac{i_c}{i_i} = \left[\frac{(1+200)20.6}{1+0.6} \right] \left(\frac{j\omega + \frac{1}{100 \times 10^{-6}}}{j\omega + \frac{1}{[100 \parallel \left(\frac{1+0.6}{201} \right)] \times 10^{-6}}}} \right)$$

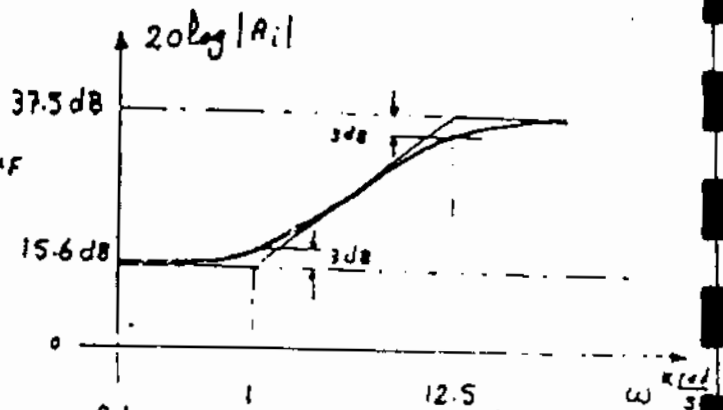
$\Rightarrow A_i = 6 \left(\frac{1 + j10^{-3}\omega}{1 + j80 \times 10^{-6}\omega} \right)$

شکل (۱-۳-الف) مدار معادل AC و

شکل (۱-۳-ب) $|A_{i1}|$ را نمایش می دهد.



(الف)



(ب)

شکل (۱-۳)

$f_L = \frac{12.5 \frac{rad}{s}}{2\pi} = 2 \text{ kHz}$

ترانس قطع پایین : $\omega > 10\omega_c$ در نجه

۱-۲) خازن کوپلاژ در کلکتور دیس :

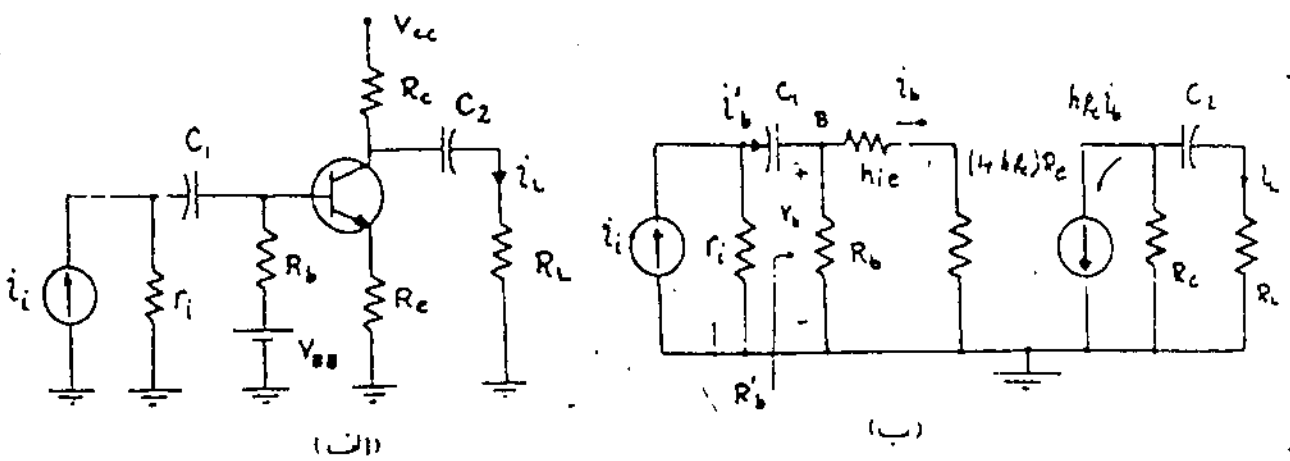
The Base and Collector Coupling Capacitor:

حال دو خازن یکی در ورودی و یکی در خروجی قرار می دهیم و اثر آنرا در

فرکانسهای پایین بررسی می کنیم

شکل (۱-۲-ا) مدار با دو خازن کوپلاژ را نمایش می دهد، و شکل (۱-۲-ب)

مدار معادل AC، که از آنجا میسر انتقال یافته اند را نمایش می دهد.



شکل (۱-۲)

مطابق شکل (۲-۲):

$$R'_b = R_b \parallel [h_{ie} + (1+h_{fe})R_e]$$

$$A_i = \frac{i_L}{i_i} = \left(\frac{i_L}{i_b} \right) \left(\frac{i_b}{i'_b} \right) \left(\frac{i'_b}{i_i} \right) = -h_{fe} \left(\frac{R_c}{R_c + R_L + \frac{1}{sC_2}} \right) \left[\frac{R_b}{R_b + h_{ie} + (1+h_{fe})R_e} \right]$$

$$\times \left(\frac{r_i}{r_i + R'_b + \frac{1}{sC_1}} \right) \Rightarrow A_i \approx - \left(\frac{R_c}{R_c + R_L} \right) \left(\frac{r_i \parallel R'_b}{\frac{h_{ie}}{1+h_{fe}} + R_e} \right) \left[\frac{s}{s + \frac{1}{(r_i + R'_b)C_1}} \right]$$

$$\times \left[\frac{s}{s + \frac{1}{(R_c + R_L)C_2}} \right] \quad (II)$$

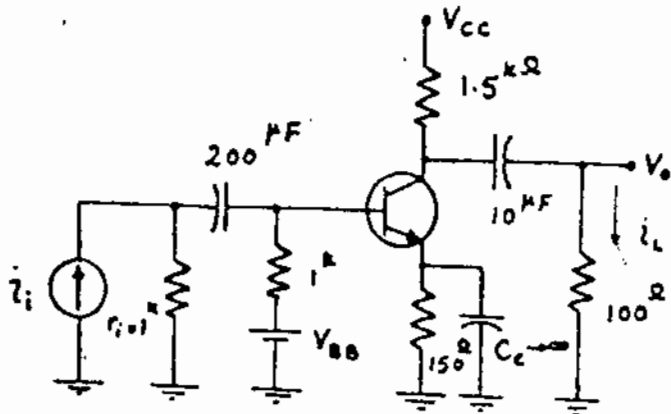
از معادله (II) و شکل (۱-۲-ب)

نتیجه گرفته می شود که در مدار ورودی و خروجی روی هم تأثیر ندارند و در اینجا ما در نظر در فرکانسهای

پایین

$$\omega_1 = \frac{1}{R_1' C_1} \quad \omega_2 = \frac{1}{R_2' C_2}$$

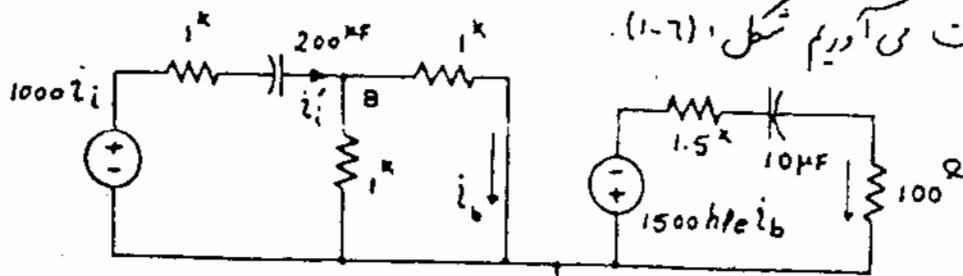
که R_1' و R_2' مدارهای معادل قرار گرفته در دو سر خازنهای C_1 و C_2 می باشند.



شکل (1-5)

مثال (مطلوبت رسم A_{i1} برای تزئین کننده شکل (1-5) ($h_{ie} = 1k\Omega$, $h_{fe} = 100$)

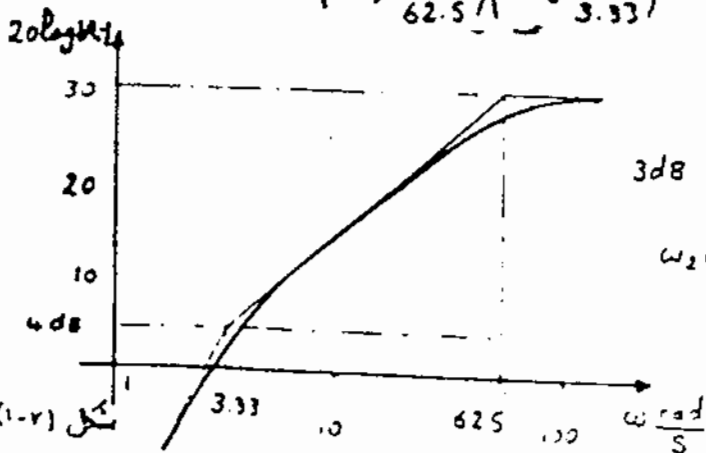
حل: ابتدا مدار معادل AC را برای فرکانسهای پایین بدست می آوریم شکل (1-6)



شکل (1-6)

$$A_i = \frac{z_L}{z_i} = \left(\frac{z_L}{z_b} \right) \left(\frac{z_b}{z_i'} \right) \left(\frac{z_i'}{z_i} \right) = \left(\frac{-1500 h_{fe}}{1600 + 1/j\omega 10^{-5}} \right) \left[\frac{1}{2} \right] \left[\frac{1000}{1500 + 1/j\omega 2 \times 10^{-4}} \right]$$

$$\Rightarrow A_i = (-75 \times 10^6) \frac{(j\omega 10^{-5})(j\omega 2 \times 10^{-4})}{(1 + j \frac{\omega}{62.5})(1 + j \frac{\omega}{3.33})} \Rightarrow \omega_1 = 62.5 \quad \omega_2 = 3.33$$



شکل (1-7)

شکل (1-7) اندازه A_i را بر حسب فرکانس نشان می دهد.

در اینجا دیگر کاهش ضرب تزئین به اندازه 3dB

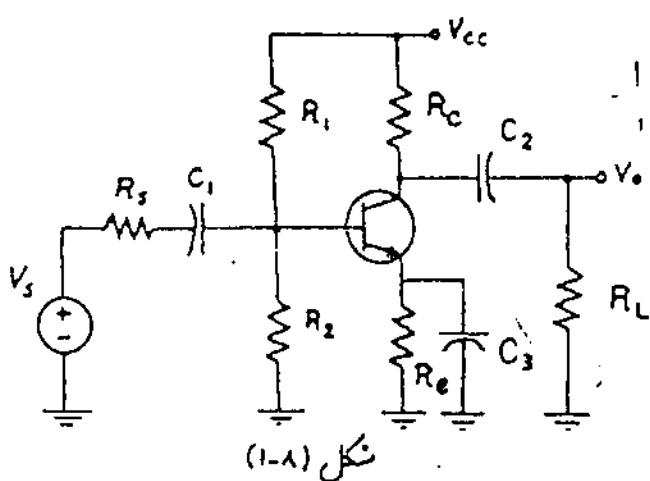
دقیقاً در 62.5 می باشد ولی چونکه $\omega_2 \ll \omega_1$

است. $\omega = 62.5$ فریب حوی

فرکانس قطع پایین می باشد.

۱-۳) محاسبه تقریبی خازنهای کوپلاژ و bypass

در رسمتهای قبلی دیدیم که هر خازن بطور جداگانه تشکیل یک قطب در تابع شبکه (System Function) می دهد و اگر سعی نمود که این قطبها از هم دور واقع شوند فرکانس قطع 3dB را می توان با تقریب خوبی به یکی از آنها نسبت داد و فرکانس بای قطب خازنها را خیلی کمتر از آن فرکانس در نظر گرفت.



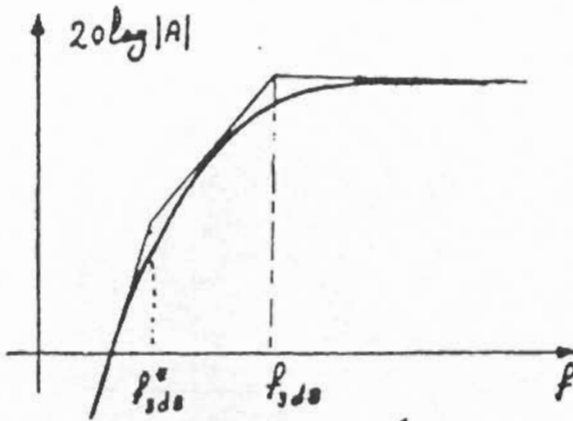
شکل (۱-۸)

شکل (۱-۸) یک مدار C.E. معمولی را نشان می دهد. ابتدا فرض می کنیم f_{3dB} داده شده باشد پس:

$$f_{3dB} = \frac{1}{2\pi RC}$$

که در آن

R معادلت معادل فرار گرفته در در سر C است. (C خازن است که فرکانس قطع بایس به آن نسبت داده می شود) دیده می شود که هر چه R کوچکتر باشد خازن C باید بزرگتر شود، بدلیل اینکه ما می خواهیم قطبهای تابع شبکه از هم دور باشند پس باید خازنهای C_1 و C_2 و C_3 را بگونه ای محاسبه کنیم که فرکانس بای قطب آنها با یکدیگر متن باشند. از نظر اقتصادی بهترین است که f_{3dB} داده شده را به خازنی که معادلت معادل دیده شده از در سر آن کمترین است اختصاص دهیم. می توان دید که اغلب خازن در امیتر، کمترین مقدار معادلت معادل در در سر آن فرار گرفته است در نتیجه f_{3dB} را به خازن در امیتر اختصاص می دهیم و $f_{3dB}^* = \frac{1}{10} f_{3dB}$ را به خازنهای C_1 و C_2 اختصاص می دهیم [شکل ۱-۹]. در نتیجه موقع محاسبه معادلت معادل در سر امیتر، خازنهای C_1 و C_2 اتصال کوتاه می باشند و در موقع محاسبه خازنهای C_1 و C_2 خازن C_3 اتصال باز می باشد.



شکل (1-9)

اگر R'_1 ، R'_2 و R'_3 مقادیرهای

معادل دو سر خازنهای C_1 و C_2 و C_3 باشند، داریم:

$$R'_1 = R_s + R_1 \parallel R_2 \parallel [h_{ie} + (1+\beta)R_e]$$

$$R'_2 = R_L + R_C$$

$$R'_3 = R_e \parallel \left(\frac{h_{ie} + R_s \parallel R_1 \parallel R_2}{1+\beta} \right)$$

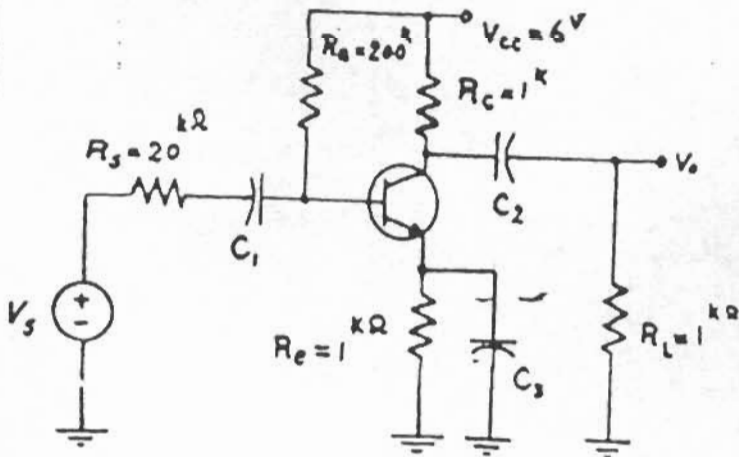
$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1}$$

$$C_2 = \frac{1}{2\pi f_{3dB} R'_2}$$

$$C_3 = \frac{1}{2\pi f_{3dB} R'_3}$$

روش پیشنهادی روشی است کاملاً عملی که با تقریب بسیار خوبی خازنهای مورد نظر را می توان مناسب کرد. این روش را می توان در مورد تقویت کننده های مشکی از FET نیز بکار برد.

مثال 11) برای تقویت کننده شکل (1-10) خازنهای C_1 ، C_2 و C_3 را چنان تعیین کنید که فرکانس قطع پایین از 10Hz کمتر باشد. ($\beta = 200$ ، $V_{BE} = 0.7$)



شکل (1-10)

حل: ابتدا نقطه کار را مناسبی می یابیم:

$$I_C = \frac{6 - 0.7}{1 + \frac{200}{1+\beta}} = 2.66 \text{ mA}$$

$$h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25 \text{ mV}}{2.66 \text{ mA}} = 1.88 \text{ k}\Omega$$

$$R'_1 = R_s + R_B \parallel (h_{ie} + (1+\beta)R_e) = 20 \text{ k} + 200 \text{ k} \parallel [1.88 \text{ k} + 201 \times 1] = 120.7 \text{ k}\Omega$$

$$R'_2 = R_L + R_C = 1 + 1 = 2 \text{ k}\Omega$$

$$R'_3 = R_e \parallel \left(\frac{h_{ie} + R_s \parallel R_B}{1 + \beta} \right) = 1 \parallel \left(\frac{1.0 + 20 \parallel 200}{201} \right) = 91 \Omega$$

اگر f_{3dB} را C_3 به اختصاص دهیم.

$$C_3 = \frac{1}{2\pi f_{3dB} R'_3} = \frac{1}{2\pi \times 10^4 \times 91} = 175 \mu\text{F} \Rightarrow \boxed{C_e = 180 \mu\text{F}} \text{ استاندارد}$$

$$f_{3dB}^* = \frac{1}{10} f_{3dB} = 1 \text{ Hz} \quad C_2 = \frac{1}{2\pi f_{3dB}^* R'_2} = \frac{1}{2\pi \times 1 \times 2000} = 80 \mu\text{F}$$

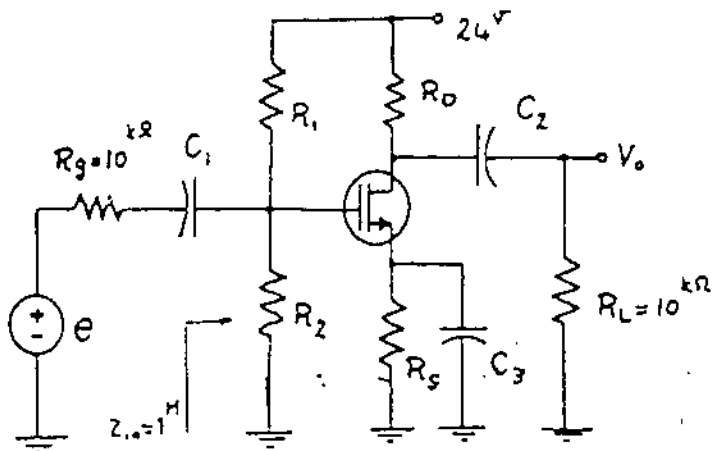
$$\Rightarrow \boxed{C_2 = 82 \mu\text{F}}$$

$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1} = \frac{1}{2\pi \times 1 \times 120.7 \times 10^3} = 1.32 \mu\text{F} \Rightarrow \boxed{C_1 = 1.5 \mu\text{F}}$$

مذکور: خازنهای انتخاب شده استاندارد می باشند.

شکل ۲) تئویت کننده شکل (۱-۱۱) را در نظر بگیرید. عناصر پارسرهای MOSFET

$$V_T = -1.4 \text{ V} \quad I_{DSS} = 4 \text{ mA} \quad r_{ds} = 20 \text{ k}\Omega \quad \text{عبارتنداز:}$$



- الف. مقادیر R_0, R_2, R_1 و R_s را چنان تعیین کنید که:
 - ۱- نقطه کار ترازیستور $(V_{DS} = 4 \text{ V}, I_D = 5 \text{ mA})$ باشد.
 - ۲- فریب تئویت در نظر در

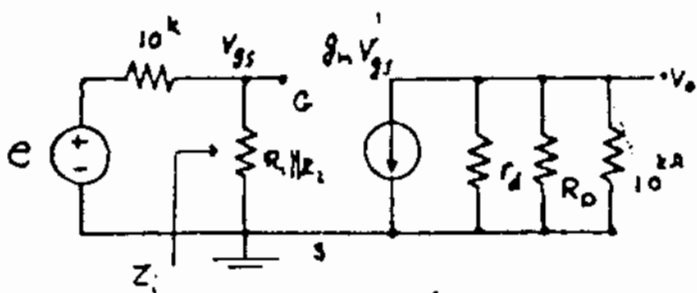
شکل (۱-۱۱) فرکانسهای متوسط $A_V = \frac{V_o}{e} = -10$ باشد. ب- خازنهای C_3, C_2, C_1 را چنان تعیین کنید که فرکانس قطع پایین تئویت کننده

اگر از 5Hz شود.

حل: الف: $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T}\right)^2 \Rightarrow 5 = 4 \left(1 - \frac{V_{GS}}{-1.4}\right)^2 \Rightarrow V_{GS} = 0.16V$

$g_m = \frac{2}{|V_T|} \sqrt{I_D I_{DSS}} = \frac{2}{1.4} \sqrt{5 \times 4} = 6.4 \text{ mS}$

حال اگر مدل دینامیکی را برای مدار شکل (1-11) رسم کنیم، شکل (1-12) بدست می آید



شکل (1-12)

- بازه تقریب نویز:

$Z_i = R_1 || R_2 \approx 1 \text{ M}\Omega$ $\frac{v_{GS}}{e} = \frac{Z_i}{Z_i + 10^4} \approx 1 \Rightarrow A_v = \frac{v_o}{v_{GS}}$

$A_v = -g_m (R_D || R_L) \Rightarrow -10 = -6.4 \times (20^k || R_D || 10^k)$

$\Rightarrow R_D = 2^k \Omega$ از KVL در حلقه سردی: $V_{DD} = V_{DS} + (R_S + R_D) I_D$

$\Rightarrow 24 = 4 + (R_S + 2^k) \times 5^{-A} \Rightarrow R_S = 2^k \Omega$

از KVL در حلقه ورودی:

$V_G = R_S I_D + V_{GS} = 2 \times 5 + 0.16 = 10.16$

$V_G = \frac{R_2}{R_1 + R_2} V_{DD} \Rightarrow 10.16 = \frac{R_2}{R_1 + R_2} 24$, $R_1 || R_2 = 1 \text{ M}\Omega$

$\Rightarrow \begin{cases} R_1 = 2.36 \text{ M}\Omega \\ R_2 = 1.73 \text{ M}\Omega \end{cases}$

ب. برای محاسبه حارنها اگر f_{3dB} را به خازن C_3 اختصاص دهیم و $f_{3dB}^* = 0.1 f_{3dB}$ را به خازنهای C_1 و C_2 اختصاص دهیم در این صورت با توجه به روش انعکاس امپدانس در FET داریم:

$$R'_1 = R_g + R_1 \parallel R_2 = 10^k + 1^M = 1^M \Omega$$

$$R'_2 = R_L + R_o \parallel (r_d + (1+\mu)R_s) = 10^k + 2^k \parallel (20^k + (1+6.4 \times 20)2^k) = 11.8^{k\Omega}$$

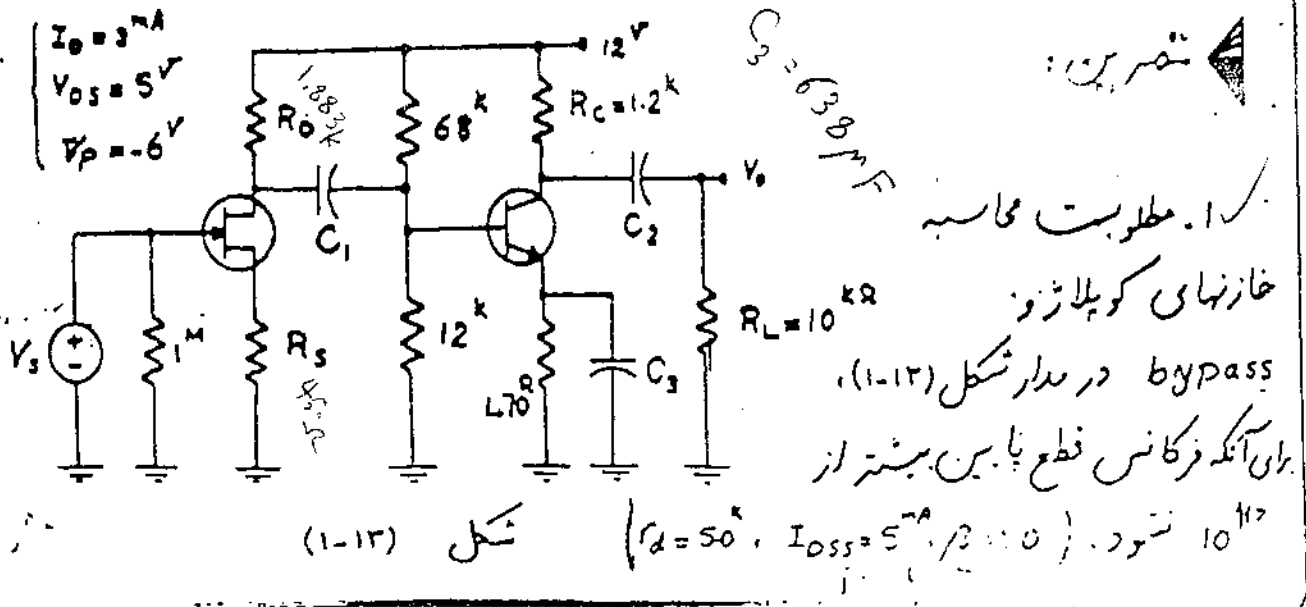
$$R'_3 = R_s \parallel \left(\frac{r_d + R_o \parallel R_L}{1+\mu} \right) = 2^k \parallel \left(\frac{2 + 20 \parallel 10}{1+6.4 \times 20} \right) = 150^{\Omega}$$

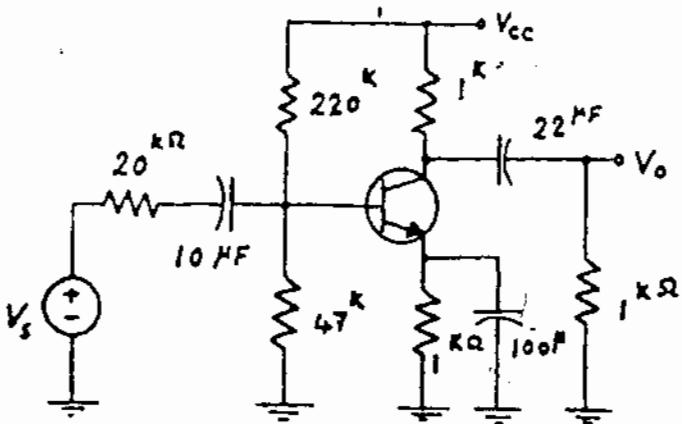
بدین ترتیب خازنهای C_1 ، C_2 و C_3 بدست می آید.

$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1} = \frac{1}{2\pi \times 0.5 \times 10^6} = 0.32 \mu F \Rightarrow C_1 = 330 \mu F$$

$$C_2 = \frac{1}{2\pi f_{3dB}^* R'_2} = \frac{1}{2\pi \times 0.5 \times 11.8 \times 10^3} = 27 \mu F \Rightarrow C_2 = 27 \mu F$$

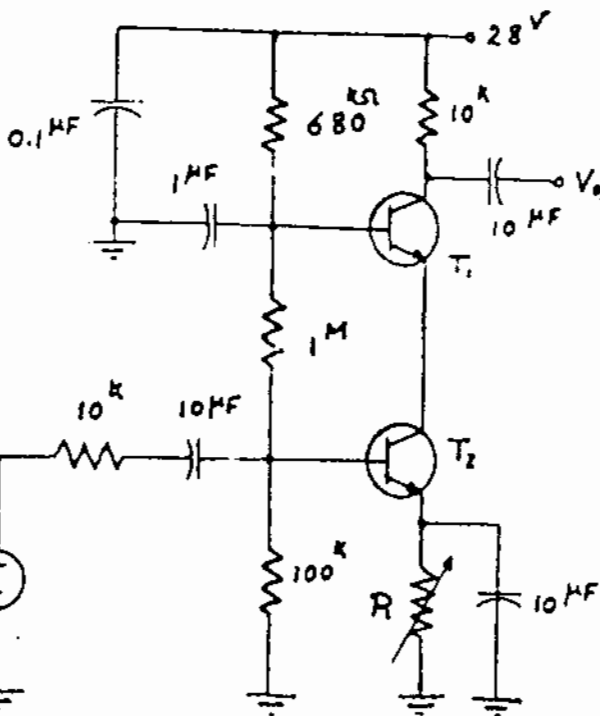
$$C_3 = \frac{1}{2\pi f_{3dB} R'_3} = \frac{1}{2\pi \times 5 \times 150} = 200 \mu F \Rightarrow C_3 = 220 \mu F$$





شکل (1-14)

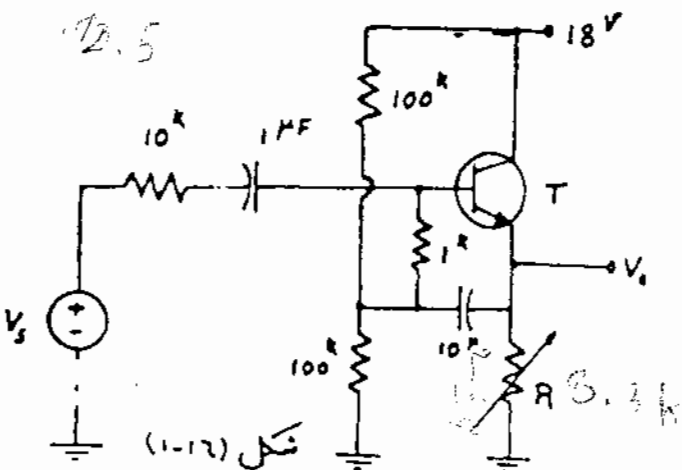
۲- مطلوبت رسم $|A_{v(iw)}|$ و محاسبه فرکانس قطع پایین برای تزویت کننده شکل (1-14).
 $(h_{ie} = 1k, h_{fe} = 200)$



شکل (1-15)

۳- تزویت کننده شکل (1-15) را در نظر بگیرید.

الف: معادلت R را طوری بدست آورید که جریان کلکتور ترازیستورهای برابر $0.1 mA$ شود.
 ب: $|A_{v(iw)}|$ را رسم کرده و فرکانس قطع پایین را محاسبه نمایید.
 $(V_{be(on)} = 0.7V, h_{fe} = 250)$



شکل (1-16)

۴- تزویت کننده شکل (1-16) را در نظر بگیرید.

الف: معادلت R را برای $I_c = 1 mA$ تعیین نمایید.
 ب: فرکانس قطع پایین را بطور تقریبی محاسبه کنید.
 $317 Hz$

۲- فرکانسهای میانی = Mid Frequency Range =

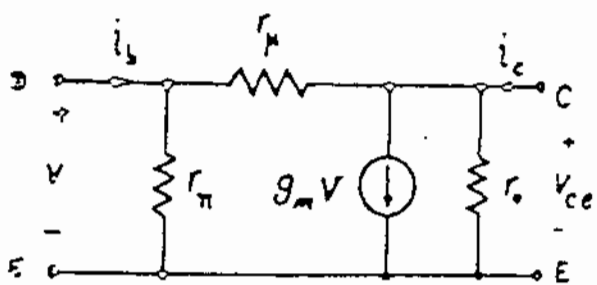
در فرکانسهای میانی همانطوریکه گفته شد تمام خازنهای bypass و کاپاسیتور اتصال کوتاه و خازنهای داخلی ترانزیستور اتصال باز در نظر گرفته می شود. تمامی محاسبات در حل مسائلی که قبلاً داشتیم در فرکانسهای میانی بوده است. لذا دانشجویان آشنایی کامل با این آنالیز داشته و دیگر بحثی در این مورد لازم نیست.

تا حال در فرکانسهای پایین و میانی مدل هیبرید را برای آنالیز سینالیهای کوچک بکار می بردیم حال بایکی دیگر از مدل های «small signal» که مدل « π » (PI) نامیده می شود آشنایی شویم.

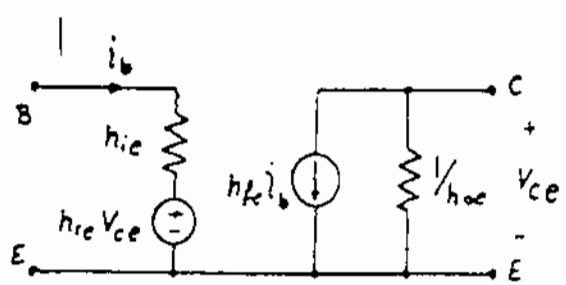
(۲-۱) مدل π ترانزیستور در فرکانسهای میانی و پایین:

The hybrid- π equivalent circuit in low and mid frequency:

شکل (۲-۱ ا) مدل π و شکل (۲-۱ ب) مدل هیبرید یک ترانزیستور را نشان می دهد.



(الف)



(ب)

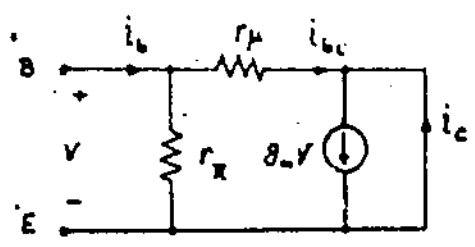
شکل (۲-۱)

$$\begin{cases} V_{be} = h_{ie} i_b + h_{re} V_{ce} \\ i_c = h_{fe} i_b + h_{oe} V_{ce} \end{cases}$$

حال پارامترهای مدل π را برسیه نمائیم

مدل π + h_{re} + h_{oe} + h_{fe} + h_{ie}

$$h_{ie} = \left. \frac{V_{be}}{i_b} \right|_{V_{ce}=0} = r_{\pi} \parallel r_{\mu} = \frac{r_{\pi} r_{\mu}}{r_{\pi} + r_{\mu}} \quad h_{fe} = \left. \frac{I_c}{i_b} \right|_{V_{ce}=0} = \frac{\beta r_{\pi}}{r_{\pi} + r_{\mu}}$$



شکل (۲-۲) مدل دینایکی، رفتی که $V_{ce}=0$ را نشان می دهد.

شکل (۲-۲)

$$i_c = \beta i_b - i_{bc} \quad (I)$$

$$i_{bc} = \frac{V}{r_{\mu}} \quad (II) \quad i_b = \frac{V}{r_{\pi}} + i_{bc} \quad (III) \quad h_{fe} = \left. \frac{i_c}{i_b} \right|_{V_{ce}=0}$$

$$(I), (II), (III) \Rightarrow h_{fe} = \frac{\beta V - \frac{V}{r_{\mu}}}{\frac{V}{r_{\pi}} + \frac{V}{r_{\mu}}} = \frac{r_{\pi} (\beta r_{\mu} - 1)}{r_{\pi} + r_{\mu}}$$

$$h_{oe} = \left. \frac{i_c}{V_{ce}} \right|_{i_b=0} \quad i_c = \frac{V_{ce}}{r_o} + \beta V + \frac{V_{ce}}{r_{\pi} + r_{\mu}} \quad V = \frac{r_{\pi}}{r_{\pi} + r_{\mu}} V_{ce}$$

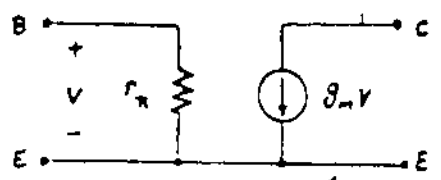
$$\Rightarrow h_{oe} = \frac{r_{\pi} + r_{\mu} + r_o + \beta r_{\pi} r_o}{r_o (r_{\pi} + r_{\mu})}$$

در عمل می شود که در مونتج ساخت ترازیستور r_{μ} خیلی بزرگ شود در

اینصورت :

$$r_{\mu} \rightarrow \infty \Rightarrow \begin{cases} V_{be} = r_{\pi} i_b \\ i_c = r_{\pi} \beta i_b + \frac{1}{r_o} V_{ce} \end{cases} \Rightarrow \begin{cases} h_{ie} = r_{\pi}, h_{re} = 0 \\ h_{fe} = \beta r_{\pi}, h_{oe} = \frac{1}{r_o} \end{cases}$$

$$r_{\pi} = h_{ie} = h_{fe} \frac{25mV}{I_c} \Rightarrow \beta = \frac{I_c}{25mV} \Rightarrow \beta = 40 I_c$$



شکل (۲-۳)

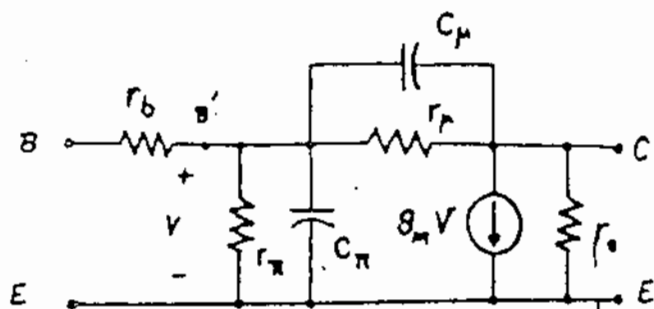
در بعضی از برانچ از r_o نیز هم تکراری شود و مدار بصورت شکل (۲-۳) ساده می شود.

۳- فرکانسهای بالا High frequency Range

دیدیم که در فرکانسهای پدین خازنهای کوپلاژ و bypass رفتار مدار تقویت کننده را تغییر می‌کند. ولی در فرکانسهای بالا محدودیت فرکانس را خازنهای داخلی ترانزیستور تغییر می‌کند در اینجا ما ابتدا مدل ترانزیستور در این فرکانسها را گفته و سپس به آرایشهای مختلف ترانزیستور در این فرکانسهای پردازیم.

(۳-۱) مدل ترانزیستورهای BJT و FET در فرکانسهای بالا :

شکل (۳-۱) مدل π ترانزیستور در فرکانسهای بالا را نشان می‌دهد.

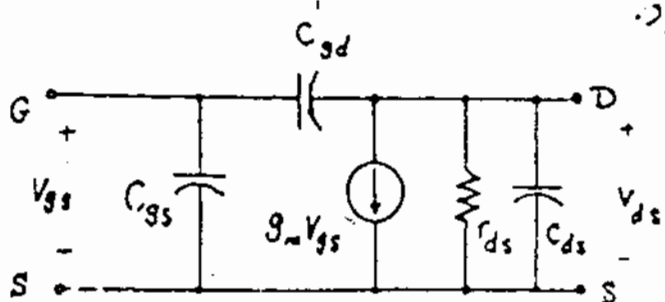


شکل (۳-۱)

که C_π خازن بین بیس را میسرند و C_μ خازن بین کلکتور و بیس هستند. معمولاً $C_\mu \ll C_\pi$ که

C_μ در حدود چندین پیکو فاراد و C_π در حدود چند صد پیکو فاراد می‌باشد.

r_b مقاومت کوچکی است که در فرکانسهای خیلی بالا که C_π بهرورت اتصال کوتاه عمل می‌کند مقاومت ورودی را تغییر می‌کند. در ضمن در اغلب مواقع بهت کوچک بودن r_b از آن صرف نظر می‌شود.



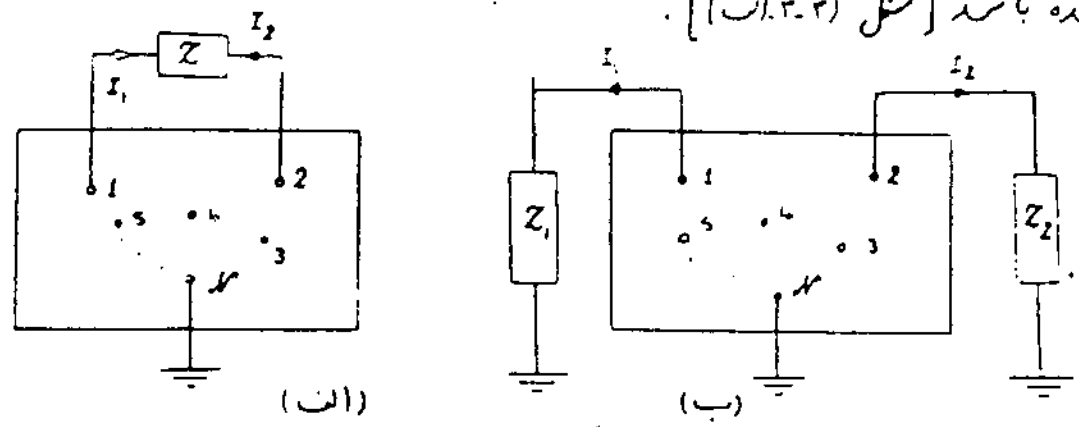
شکل (۳-۲)

شکل (۳-۲) مدل FET را در فرکانسهای بالا نمایش می‌دهد.

که C_{gs} خازن بین گیت و سورس و C_{gd} خازن بین گیت و درین و C_{ds} خازن بین درین و سورس می باشند.
 بدلیل اینکه امپدانس ورودی FET شامل قسمت مقاومتی نمی باشد در فرکانسهای بالا خازن معادل ورودی FET اهمیت فراوانی در فریب تقویت دارد.
 در مورد FET در فرکانسهای بالا بیشتر از این بحث نمی کنیم و تمامی نتایج مشابه ترانزیستورهای معمولی بدست می آیند.

قضیه میلر : Miller's Theorem: (۳-۲)

هرگاه یک شبکه دارای k گره باشد، اگر یکی از این گره ها بعنوان مرجع (زمین) در نظر گرفته شود و بین دو گره (1) ، (2) امپدانس Z درج شده باشد [شکل (۳-۳) (الف)].



شکل (۳-۳)

می توان بجای Z در امپدانس Z_1 ، Z_2 را از نقاط (1) ، (2) به زمین وصل کرد [شکل (۳-۳) (ب)] و تغییر در مدار رخ ندهد، در صورتیکه

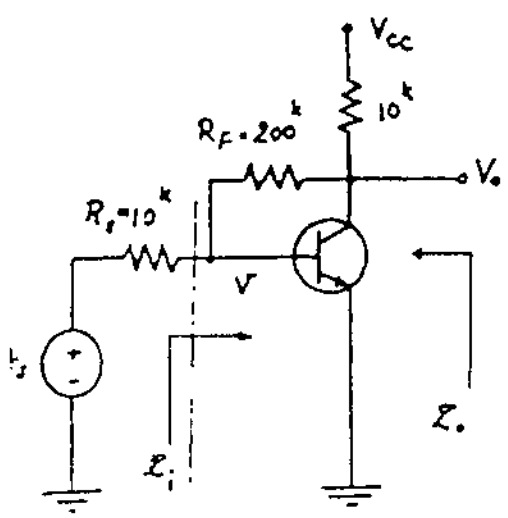
$$k = \frac{V_2}{V_1} \quad , \quad Z_2 = \frac{kZ}{k-1} \quad , \quad Z_1 = \frac{Z}{1-k}$$

$$Z_1 = \frac{V_1}{I_1} = \frac{V_1}{\frac{V_1 - V_2}{Z}} = \frac{Z}{1 - \frac{V_2}{V_1}} \Rightarrow \boxed{Z_1 = \frac{Z}{1-k}}$$

اثبات:

$$Z_2 = \frac{V_2}{I_2} = \frac{V_2}{\frac{V_2 - V_1}{Z}} = \frac{Z}{1 - 1/k} \Rightarrow \boxed{Z_2 = \frac{kZ}{k-1}}$$

توجه: در این روش مقدار تزیب k را باید داشته باشیم.



شکل (۲-۴)

مثال در تزیب کننده شکل (۲-۴)،

مطلوبت Z_i ، Z_o ، A_v
 $(r_x = 1.1 \text{ k}\Omega, g_m = 50 \text{ mS})$

حل: اگر بخواهیم از روش مستقیم استفاده را حل کنیم. محاسبات آن کمی پیچیده می باشد. دم نتیجه از قضیه میلر استفاده می کنیم.

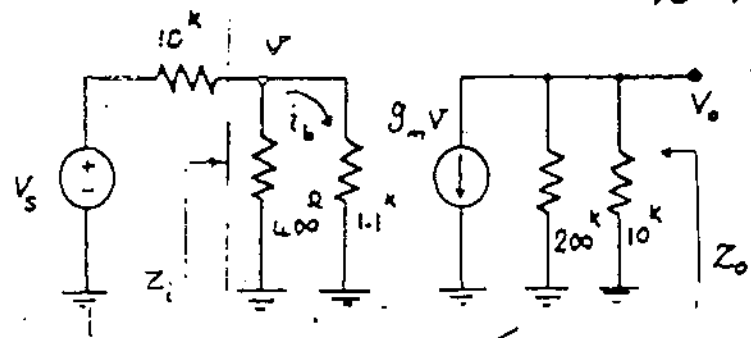
اگر ابتدا از مقاومت $R_F = 200 \text{ k}\Omega$ در خروجی مرتظر کنیم

$$k \approx \frac{v_o}{v} \approx -g_m R_C \quad k = -50 \times 10 = -500 \Rightarrow Z_1 = \frac{R_F}{1 - k} = \frac{200 \text{ k}}{1 - (-500)} = \boxed{400 \text{ }\Omega}$$

$$Z_2 = \frac{kZ}{k-1} \approx \boxed{200 \text{ k}\Omega}$$

شکل (۲-۵) مدار معادل ساده شده

توسط قضیه میلر نشان می دهد.



شکل (۲-۵)

$$Z_i = 400 \text{ }\Omega \parallel 1.1 \text{ k} = \boxed{293.3 \text{ }\Omega}$$

$$Z_o = 200 \text{ k} \parallel 10 \text{ k} = \boxed{9.52 \text{ k}\Omega}$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v} \frac{v}{v_s} = -g_m (200 \parallel 10) \frac{Z_i}{Z_i + 10} = -50 \times 9.52 \times \frac{293.3}{293.3 + 10^4} = \boxed{-13.56}$$

حال اگر دوباره مقدار k را بدست آوریم

$$k = -g_m (200 \parallel R_c) = -476.2$$

دیده می شود که $k \approx -500$ تقریب خوبی بوده است.

۳-۳ آرایشهای مختلف ترانزیستور در فرکانسهای بالا:

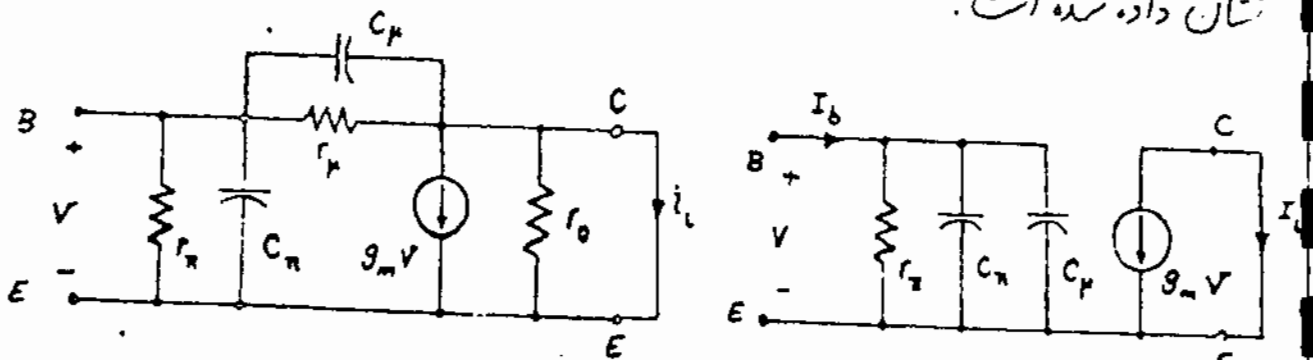
الف، آرایش امیتر مشترک: The Common Emitter Configuration:

این آرایش را در فرکانسهای پایین بررسی کردیم حال به خواص این آرایش در فرکانسهای بالای پردازیم.

- ضریب تقویت جریان اتصال کوتاه در C.E.

برای آرایش فرکانس ابتدا یک مدار تقویت کننده C.E. در نظر گرفته که کلتور -

امیتر اتصال کوتاه ($R_L = 0$) باشد. مدل دینامیکی این مدار در شکل (۳-۶-الف) نشان داده شده است.



شکل (الف) -

شکل (۳-۶)

(ب)

اگر r_o را به خاطر بزرگ بودن آن در نظر نگیریم و از جریان C_μ در متناهی $g_m v$ نیز نظر کنیم شکل نرس (۳-۶-ب) بدست می آید که I_c و I_b را می توانه جریانهای سیس می باشند.

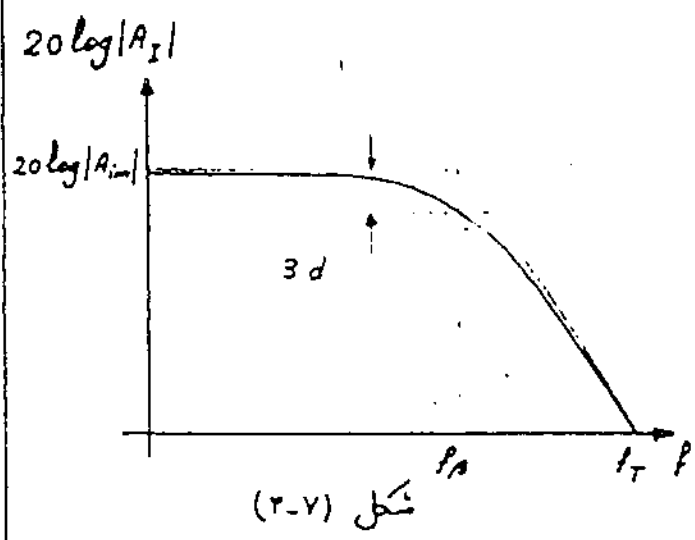
$$V = I_b \left[r_{\pi} \parallel (C_{\pi} + C_{\mu})^* \right] = \frac{\frac{r_{\pi}}{j\omega(C_{\pi} + C_{\mu})} I_b}{r_{\pi} + \frac{1}{j\omega(C_{\pi} + C_{\mu})}} \Rightarrow V = \frac{r_{\pi}}{1 + j\omega(C_{\pi} + C_{\mu})r_{\pi}} I_b$$

$$A_i = \frac{I_c}{I_b} = \frac{-g_m V}{I_b} = \frac{-g_m r_{\pi}}{1 + j\omega(C_{\pi} + C_{\mu})r_{\pi}} = \frac{-h_{fe}}{1 + j f / f_{\beta}} \Rightarrow f_{\beta} = \frac{1}{2\pi(C_{\pi} + C_{\mu})r_{\pi}}$$

فرکانس قطع 3dB مدار اتصال کوتاه C.E. را f_{β} می نامند.

(Cut of frequency)

در فرکانس که در آن ضریب تقویت جریان اتصال کوتاه مدار C.E. برابر واحد شود را فرکانس f_{β} می نامند. [شکل (۳-۷)]



$$|A_i| = 1 \Rightarrow f = f_{\beta}$$

$$1 = \frac{h_{fe}}{|1 + j f_{\beta} / f_{\beta}|}$$

$$\Rightarrow |1 + j f_{\beta} / f_{\beta}| = h_{fe} \quad h_{fe} \gg 1 \Rightarrow \frac{f_T}{f_{\beta}} = h_{fe} \Rightarrow f_T = h_{fe} f_{\beta}$$

f_T به حاصلضرب ضریب تقویت جریان اتصال کوتاه در پهنای باند شیبی می گویند.
(Short circuit current-gain-bandwidth product)

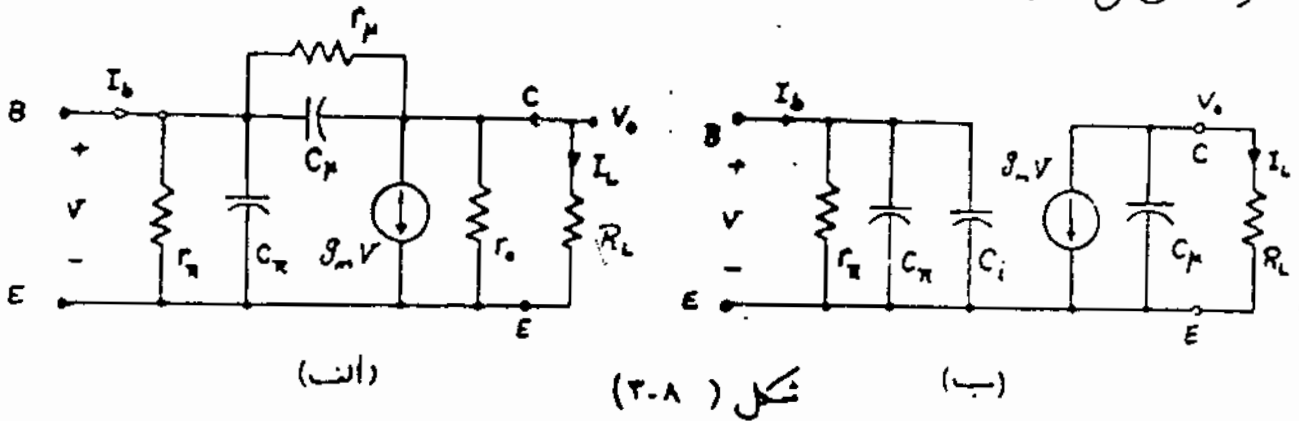
با فرض $C_{\mu} \ll C_{\pi}$ پس با داشتن f_{β} می توان C_{π} را محاسبه کرد.

$$f_T = h_{fe} f_{\beta} = \frac{h_{fe}}{2\pi(C_{\pi} + C_{\mu})r_{\pi}} = \frac{g_m r_{\pi}}{2\pi(C_{\pi} + C_{\mu})r_{\pi}} \approx \frac{g_m}{2\pi C_{\pi}}$$

فرکانس قطع 3dB مدار اتصال کوتاه C.E. را f_{β} می نامند.

- ضرب تقویت جریان با بار اهمی

شکل (۳-۸-ا) مدار معادل فرکانس بالا یک تقویت کننده C.E. با بار R_L را نشان می دهد.



از r_o و r_μ ناظر بزرگ بودنشان صرف نظر می کنیم. و از تقصیه میله برای خازن C_μ استفاده می کنیم.

$$k = \frac{v_o}{v_i} \approx \frac{-g_m R_L}{1} = -g_m R_L$$

$$Z_i = \frac{Z}{1-k} = \frac{\frac{1}{j\omega C_\mu}}{1+g_m R_L} = \frac{1}{j\omega (1+g_m R_L) C_\mu} \Rightarrow C_i = (1+g_m R_L) C_\mu$$

$$Z_o = \frac{kZ}{k-1} = \frac{g_m R_L \frac{1}{j\omega C_\mu}}{g_m R_L + 1} \Rightarrow C_o = \frac{1+g_m R_L}{g_m R_L} C_\mu$$

اگر $g_m R_L \gg 1$ آنگاه: $C_o \approx C_\mu$

شکل (۳-۸-ب) مدل دینامیکی ساده شده توسط تقصیه میله را نشان می دهد. چونکه ثابت زمانی که توسط C_μ در خروجی بوجود می آید $\tau_o = R_L C_\mu$ خیلی کوچک است. معمولاً می توان از آن در مقابل ثابت زمانی ورودی (۳-۸) صرف نظر کرد در این صورت خواهیم داشت:

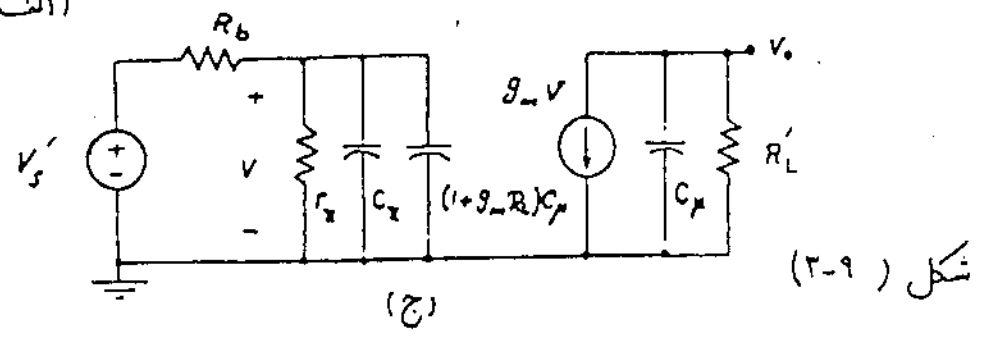
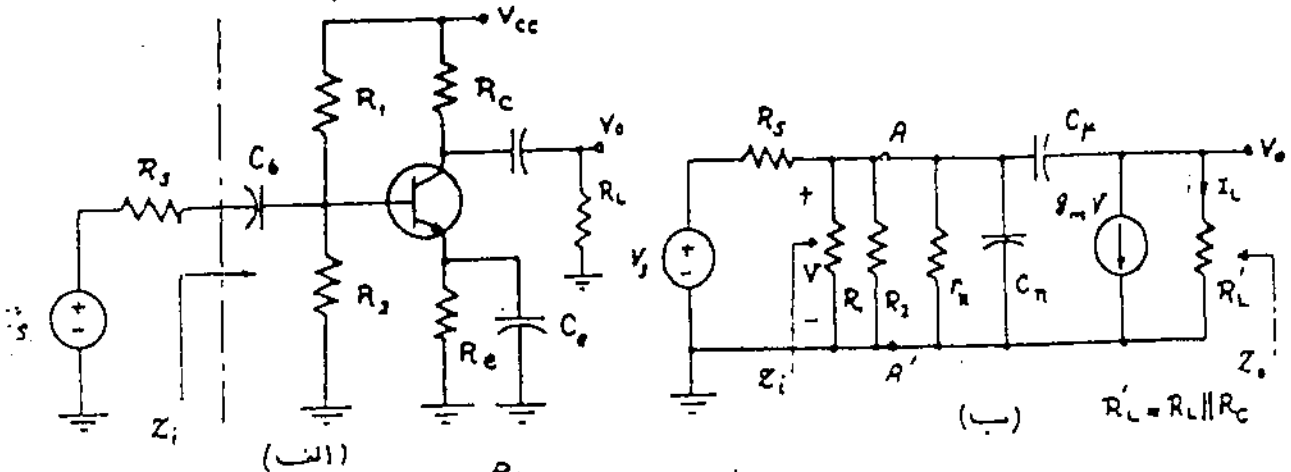
$$V = I_b \left\{ r_\pi \parallel [C_\pi + (1+g_m R_L) C_\mu] \right\}, A_i = \frac{I_L}{I_b} = \frac{-g_m V}{I_b} = \frac{-h_{fe}}{1+j\omega r_\pi [C_\pi + C_\mu(1+g_m R_L)]}$$

$$A_i = \frac{-hfe}{1 + j f/f_H} \Rightarrow f_H = \frac{1}{2\pi r_{\pi} [C_{\pi} + (1 + \beta_m R_L) C_{\mu}]} \Rightarrow f_H < f_B$$

که f_H فرکانس قطع 3dB برای این مدار می باشد.

- آنالیز یک مدار کامل C.E. :

شکل (۳-۹-ا) مدار یک تئویت کننده C.E. را نشان می دهد.



آر از مدار معادل تئویت کننده داریم:

$$R_b = R_1 || R_2 || R_s \quad V_s' = \frac{R_1 || R_2}{R_1 || R_2 + R_s} V_s$$

شکل (۳-۹-ب) مدل دینامیک در فرکانس بالا، شکل (۳-۹-ج) مدل ساده شده مدار را نشان می دهد، با توجه به شکل (۳-۹-ب) داریم:

- امپدانس ورودی:

$$Z_i = (R_1 || R_2 || r_{\pi}) || [C_{\pi} + (1 + \beta_m R_L) C_{\mu}]$$

- امپدانس خروجی:

$$Z_o = R_L || C_{\mu}$$

- ضریب تقویت و لنزاز:

با توجه به شکل (۲-۹-ج) ، اگر از اثر خازن C_μ در خروجی صرف نظر کنیم:

تقسیم ولتاژ در
فرکانس صفر

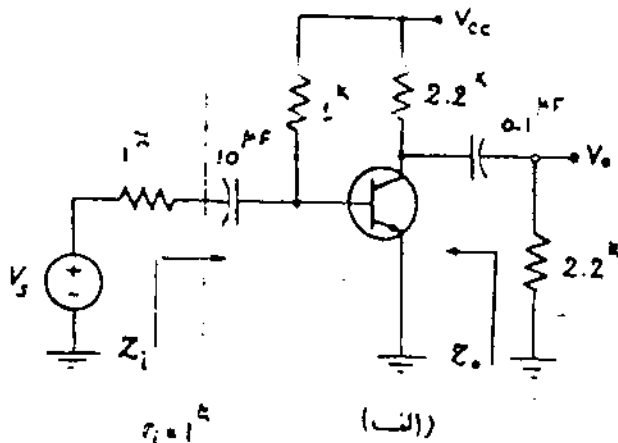
$$V = \frac{\frac{r_\pi}{r_\pi + R_b} V_s'}{1 + j\omega (R_b \parallel r_\pi) [C_\pi + C_\mu (1 + g_m R'_L)]} V_s'$$

ثابت زمانی ورودی مدار

$$A_V = \frac{V_o}{V_s} = \frac{-g_m R'_L V}{V_s} = \frac{-g_m R'_L V}{V_s'} \times \frac{V_s'}{V_s} = \frac{R_1 \parallel R_2}{R_1 \parallel R_2 + R_s} \times \frac{-g_m \frac{r_\pi}{r_\pi + R_b} R'_L}{1 + j\omega (R_b \parallel r_\pi) [C_\pi + C_\mu (1 + g_m R'_L)]}$$

$$\Rightarrow A_V = \frac{A_{V_0}}{1 + j f / f_H} \Rightarrow$$

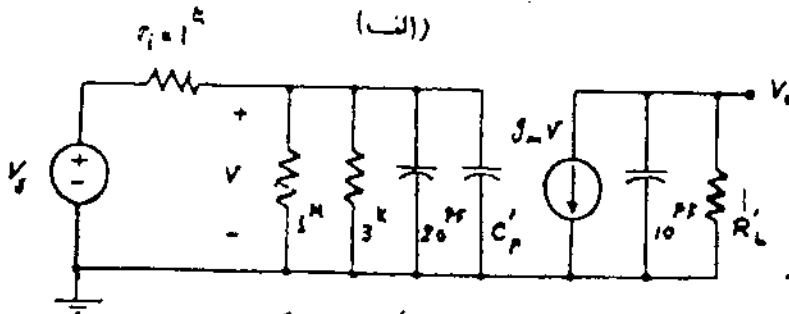
$$f_H = \frac{1}{2\pi (r_\pi \parallel R_b) [C_\pi + C_\mu (1 + g_m R'_L)]}$$



(مثال) مطلوبست فرکانس قطع بالا و Z_i ، Z_o برای مدار تقویت کننده شکل

(۲-۱۰-الف)

($r_\pi = 3 \text{ k}\Omega$ ، $C_\mu = 10 \text{ pF}$ ، $C_\pi = 20 \text{ pF}$ ، $\beta = 300$)



حل: شکل (۲-۱۰-ب) مدار

معادل دینامیکی تقویت کننده را

در فرکانسهای بالا تا بیش می دهد.

شکل (۲-۱۰) (ب)

$$g_m = \frac{\beta}{r_\pi} = \frac{300}{3} = 100 \text{ mS} \quad R'_L = 2.2 \parallel 2.2 = 1.1 \text{ k}\Omega$$

$$C'_\mu = C_\mu (1 + g_m R'_L) = 10 \text{ pF} (1 + 100 \times 1.1) = 1.1 \text{ nF}$$

$$= (1 \text{ M} \parallel 3 \text{ k}) \parallel (20 \text{ pF} + 1.1 \text{ nF}) = \frac{3 \times 10^3}{3 \times 10^3 + 1} \times \frac{1}{j\omega (1.13 \times 10^{-9})} = \frac{300}{j\omega (3.39 \times 10^{-6})}$$

$$Z_o = R_L \parallel C_\mu = \frac{2200}{1 + j\omega 2.2 \times 10^{-8}}$$

برای بدست آوردن A_v از اثر خازن C_μ در خروجی صرف نظر می کنیم:

$$A_v = \frac{\frac{r_\pi}{r_\pi + r_i} \times (-g_m R'_L)}{1 + j\omega (C'_\mu + C_\pi)(r_\pi \parallel r_i)}$$

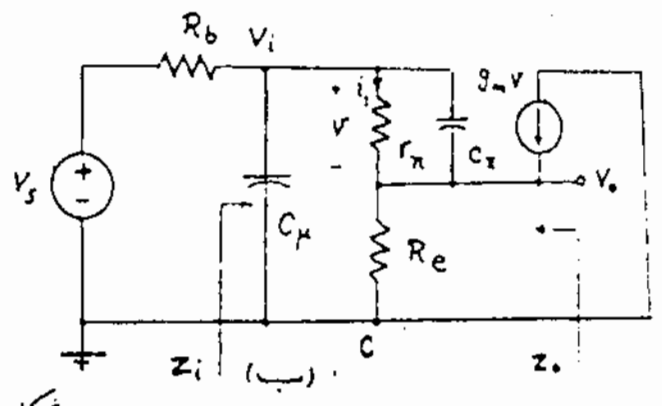
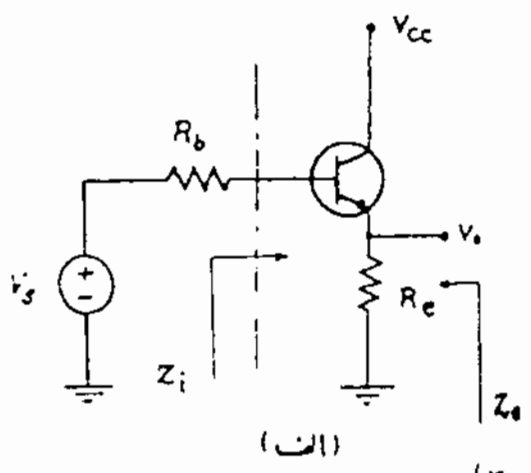
$$\Rightarrow A_v = \frac{\frac{3}{3+1} (-100 \times 1.1)}{1 + j\omega 1.13 \times 10^{-9} \times 0.75 \times 10^3} = \frac{-82.5}{1 + j\omega 8.475 \times 10^{-7}}$$

$$f_H = \frac{1}{2\pi \times 8.475 \times 10^{-7}} = 188 \text{ KH}$$

فرکانس قطع بالا

ب- آرایش کلکتور مشترک: The Common Collector configuration:

شکل (۳-۱۱) مدار یک تریوت کننده C.C. و شکل (۳-۱۲) مدار معادل آنرا در فرکانسهای بالا نشان می دهد.



از آنجا که بررسی دقیق این مدار مستلزم محاسبات زیادی است لذا بر سبب تناسبات تقریبی مدار را مورد بررسی قرار می دهیم.
در فرکانسهای مورد نظر جریان خازن C_π خیلی کمتر از جریان r_π می باشد در نتیجه جریان معادست R_e تقریباً برابر $i_b(1+\beta)$ می شود.
 $Z_\pi = C_\pi \parallel r_\pi$

$$\beta = g_m Z_{\pi} = g_m (C_\pi \parallel r_\pi) \approx g_m r_\pi$$

$$Z_i = C_p \parallel [r_n \parallel C_n + (1+\beta)R_e]$$

- امپدانس ورودی:

$$Z_o = R_e \parallel \left[\frac{(R_b \parallel C_p) + (r_n \parallel C_n)}{1+\beta} \right]$$

- امپدانس خروجی:

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_i} \frac{v_i}{v_s}$$

- ضریب تقویت ولتاژ:

$$\frac{v_o}{v_i} = \frac{(1+\beta)R_e}{(1+\beta)R_e + (r_n \parallel C_n)}$$

$$A_v = \frac{(1+\beta)R_e}{(1+\beta)R_e + (r_n \parallel C_n)} \times \frac{Z_i}{Z_i + R_b}$$

حالت بزرگ بودن اثر R_e نسبت به $(r_n \parallel C_n)$ می توان از اثر C_n در مقابل C_p صرف نظر کرد. در نتیجه داریم:

$$A_v = \frac{C_p \parallel (1+\beta)R_e}{C_p \parallel (1+\beta)R_e + R_b} = \frac{\frac{(1+\beta)R_e}{1 + j\omega C_n}}{(1+\beta)R_e + \frac{1}{j\omega C_p}} = \frac{(1+\beta)R_e \frac{1}{j\omega C_n}}{\frac{(1+\beta)R_e}{1 + j\omega C_n} + R_b} = \frac{(1+\beta)R_e}{R_b + (1+\beta)R_e} = \frac{A_{v0}}{1 + j\omega / f_H}$$

$$\Rightarrow f_H = \frac{1}{2\pi C_p [R_b \parallel (1+\beta)R_e]}$$

که f_H تفریب خوبی برای فرکانس قطع 3dB می باشد.

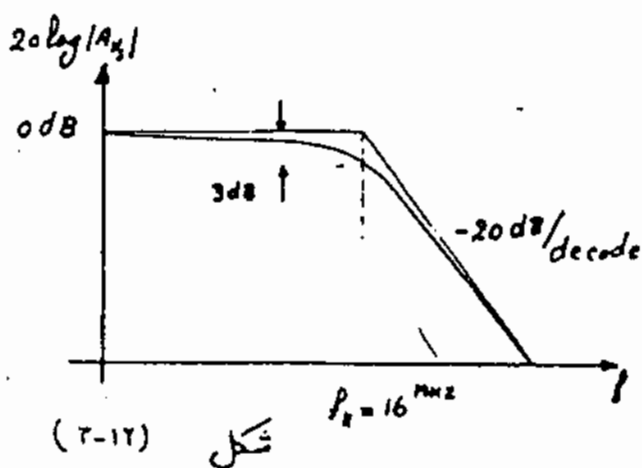
مثال) در صورتیکه در مدار شکل (۱۱-۲-۱۱) $r_n = 3 \text{ k}\Omega$ ، $R_e = 1 \text{ k}\Omega$ ، $R_b = 1 \text{ k}\Omega$ ، $C_p = 10 \text{ pF}$ ، $C_n = 20 \text{ pF}$ ، $\beta = 300$ باشد. مطلوب است رسم $|A_v|$ و f_H بر حسب فرکانس (هرتز).

حل: چون مدار خازن کربلاژد bypass ندارد در نتیجه فریب نویز و نشان مدار برای فرکانسهای پایین و فرکانسهای میان برابر است.

$$A_{v_0} = \frac{(1+\beta) R_e}{R_b + (1+\beta) R_e} = \frac{(1+300) \times 1^k}{3^k + 1^k + (1+300) \times 1^k} = 0.99$$

$$f_H = \frac{1}{2\pi \times 10^6 \times [1^k \parallel (1+300) \times 1] \times 1000} = 16 \text{ MHz}$$

فرکانس قطع بالا

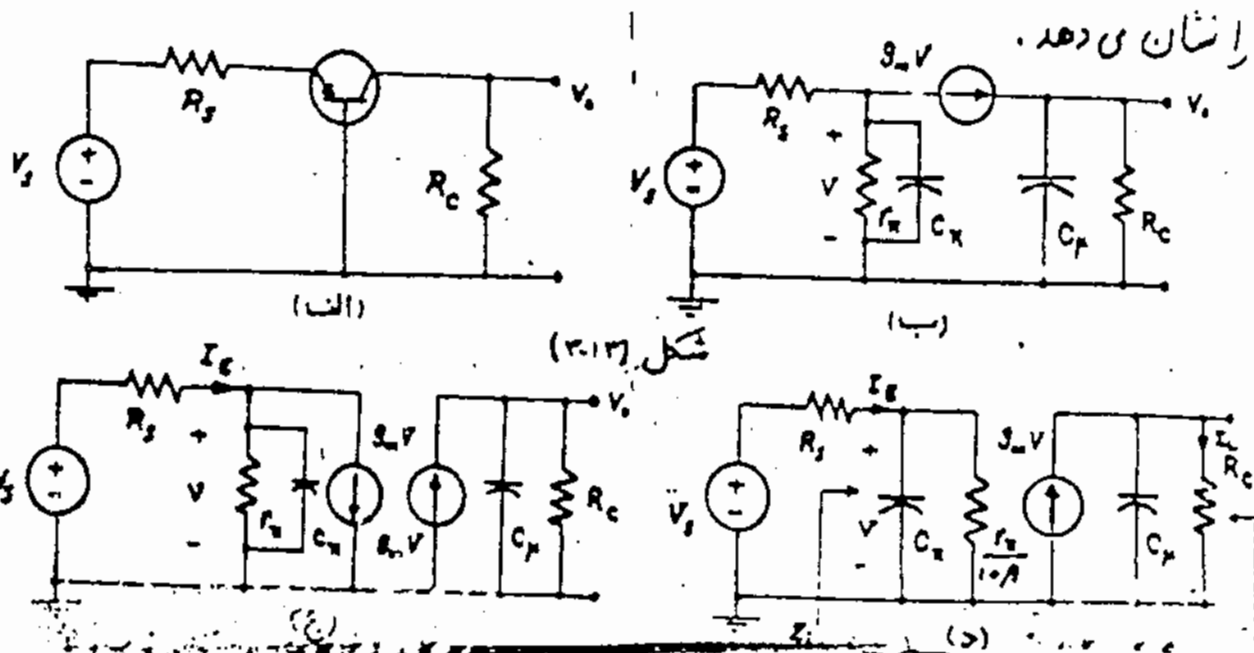


$$A_{v_f} = \frac{0.99}{1 + j f / 16 \times 10^6}$$

شکل (۳-۱۲) $20 \log |A_{v_f}|$ در ربع I نشان می دهد.

ج- مدار بیس مشترک: The common Base configuration:

شکل (۳-۱۳) مدار یک نویز کننده C.B. بدون در نظر گرفتن بایاسینگ



و شکلهای (۳-۱۴ ب و ج د) فریک مدار معادل ساده شده دیگری می باشند.
ابتدا فریب تقویت جریان اتصال کوتاه ($R_C = 0$) را بدست می آوریم:

$$V = I_E \left[C_{\pi} \parallel \left(\frac{r_{\pi}}{1+\beta} \right) \right] \quad A_I = \frac{I_L}{I_E} = \frac{g_m V}{I_E} = \frac{g_m \frac{r_{\pi}}{1+\beta}}{1 + j\omega C_{\pi} \frac{r_{\pi}}{1+\beta}}$$

$$A_I \approx \frac{\alpha}{1 + j\omega \frac{C_{\pi} r_{\pi}}{1+\beta}} = \frac{\alpha}{1 + j f / f_{\alpha}} \Rightarrow \boxed{f_{\alpha} = \frac{1+\beta}{2\pi C_{\pi} r_{\pi}}}$$

که f_{α} ، فرکانس قطع 3dB فریب تقویت جریان اتصال کوتاه مدار بیس مشترک می باشد.

$$\boxed{f_{\alpha} = (1+\beta) f_{\beta} = f_T}$$

دیده می شود که فرکانس قطع مدار

C.B. $(1+\beta)$ برابر فرکانس قطع مدار

C.E. است در نتیجه آرایش C.B. بهای باند بیشتری نسبت به C.E. دارد. زیرا

هیس دلیل اغلب مدار C.B. در فرکانسهای بالا استفاده می شود.

حال با توجه به شکل (۳-۱۴ د) و با فرض $(R_C \neq 0)$ داریم:

$$Z_i = \left(\frac{r_{\pi}}{1+\beta} \right) \parallel C_{\pi}$$

$$Z_o = C_{\mu} \parallel R_C$$

$$A_V = \frac{u_o}{v_s} = \frac{u_o}{V} \frac{V}{v_s} = g_m Z_o \times \frac{Z_i}{Z_i + R_s} = \frac{\beta R_C}{r_{\pi} + (1+\beta) R_s} \frac{1}{(1 + j\omega R_C C_{\mu}) \left[1 + j\omega C_{\pi} \left(R_s \parallel \frac{r_{\pi}}{1+\beta} \right) \right]}$$

$$A_V = \frac{A_{V_0}}{(1 + j f / f_{p_1}) (1 + j f / f_{p_2})}$$

که قطبهای تابع شبکه در مرکبهای f_{p_1} و f_{p_2} می باشند.

و فرکانس قطع 3dB

توجه به f_{p_1} و f_{p_2}

بدست می آید.

$$\boxed{f_{p_1} = \frac{1}{2\pi R_C C_{\mu}}}$$

$$\boxed{f_{p_2} = \frac{1}{2\pi C_{\pi} \left[R_s \parallel \left(\frac{r_{\pi}}{1+\beta} \right) \right]}}$$

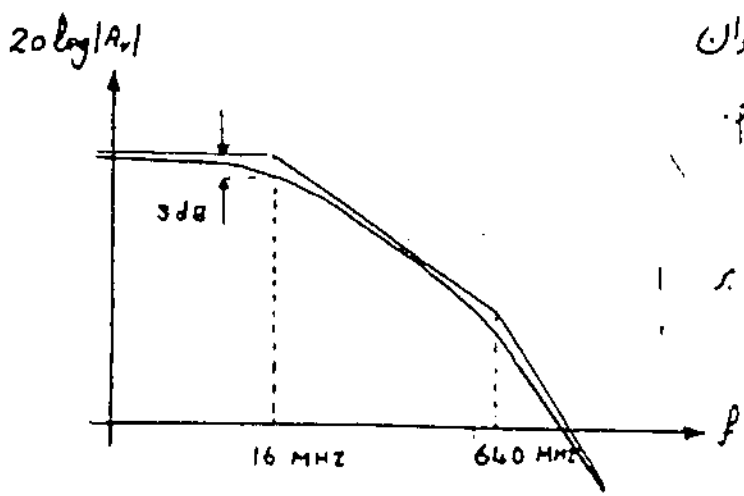
مثال) مطلوبت محاسب فرکانس قطع بالا برای مدار شکل (۳-۱۳) در مرتبه یک در مرتبه یک باشد.
 $\beta = 100$ ، $C_{\mu} = 10^{PF}$ ، $C_{\pi} = 20^{PF}$ ، $R_C = 1^{k\Omega}$ ، $r_{\pi} = 2.5^{k\Omega}$ ، $R_S = 25^{\Omega}$

حل:

$$f_1 = \frac{1}{2\pi R_C C_{\mu}} = \frac{1}{2\pi \times 1000 \times 10^{PF}} = 16 \text{ MHz}$$

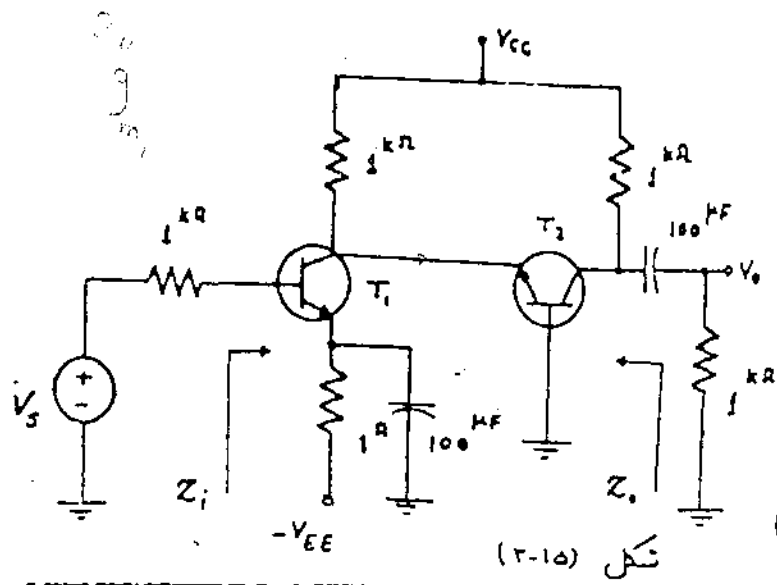
$$f_2 = \frac{1}{2\pi C_{\pi} (R_S \parallel \frac{r_{\pi}}{1+\beta})} = \frac{1}{2\pi \times 20^{PF} (25 \parallel \frac{2500}{101})} = 640 \text{ MHz}$$

بازجه به اینک $f_1 \ll f_2$ است در نتیجه تطبیق به اندازه کافی از هم دور هستند پس فرکانس قطع بالا را با تقریب بسیار خوبی می توان به $f_1 = 16 \text{ MHz}$ اختصاص داد.



شکل (۳-۱۴) $20 \log |A_v|$ را بر حسب f نشان می دهد.

شکل (۳-۱۴)



تشریح:

مطلوبت رسم $|A_v(j\omega)|$
 $|Z_i(j\omega)|$ ، $|Z_o(j\omega)|$ بر حسب f ، برای شکل (۳-۱۵)
 درست آوردن فرکانس قطع پایین در فرکانس قطع بالا.
 $(\mu = 20, r_{\pi} = 1^k, C_{\mu} = 5^{PF}, C_{\pi} = 50^{PF})$

شکل (۳-۱۵)

Cascode می گیرند که در فرکانسهای بالا از آن استفاده می کنند.

شهرین: « بررسی کلی مشخصه فرکانس یک تقویت کننده »

تقویت کننده شکل (۳-۱۶) را در نظر بگیرید. مقادیر المانهای این تقویت کننده عبارتند از:

$$V_{CC} = 8V \quad R_1 = 750\Omega \quad R_2 = 1k\Omega \quad R_3 = 1k\Omega \quad R_B = 370k\Omega$$

$$C_1 = 20\mu F \quad C_2 = 10\mu F \quad C_3 = 20pF$$

مقادیر المانهای مدار معادل π ترانزیستور در نقطه کار این تقویت کننده عبارتند از:

$$r_{\pi} = 1250\Omega \quad \beta = 100 \quad r_{\mu} = \infty \quad r_o = \infty \quad C_{\pi} = 200pF \quad C_{\mu} = 10pF$$

۱. نقطه کار ترانزیستور را بدست آورید. ($V_{BE} = 0.6$)

۲. ضریب تقویت $(A_{v_0} = \frac{v_o}{v_i}, A_{v_c} = \frac{v_o}{v_c})$ ، امپدانس ورودی (Z_i)

و امپدانس خروجی (Z_o) این تقویت کننده را برای فرکانسهای میانی بدست آورید.

۳. مدار معادل تقویت کننده را برای فرکانسهای پایین رسم کرده و عبارت

$A_v(s)$ را بدست آورید و منحنی $|A_v(s)|_{\omega}$ را بر حسب ω رسم کنید و فرکانس

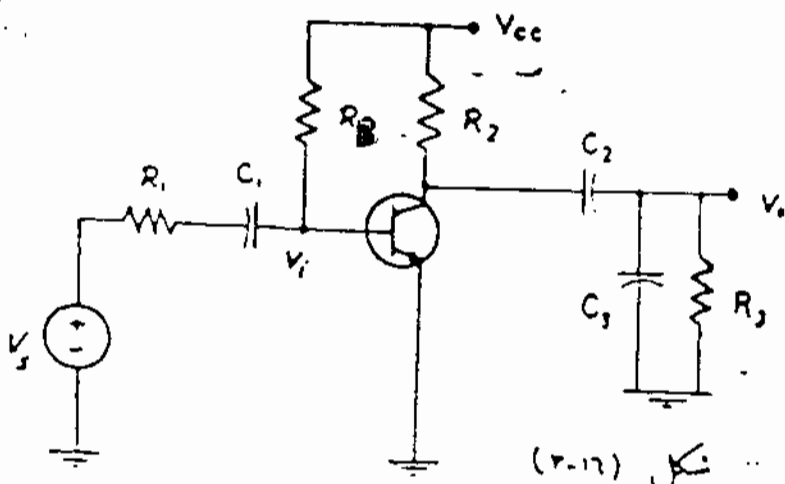
قطع پایین را محاسبه نمایید.

۴. مدار معادل تقویت کننده را برای فرکانسهای بالا رسم کرده و عبارت

$A_v(s)$ را بدست آورید و منحنی

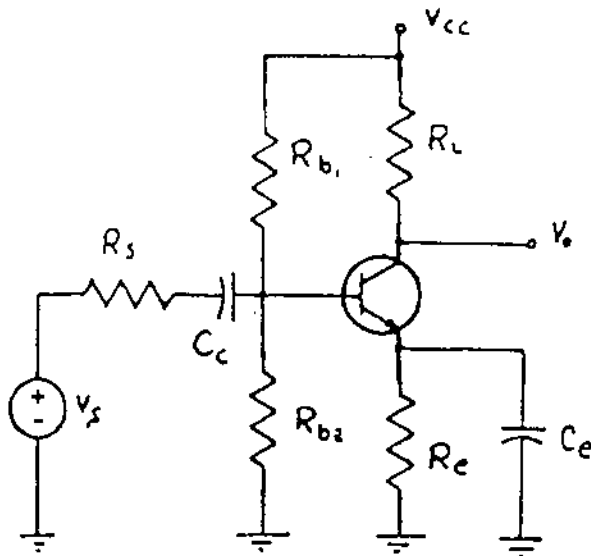
$|A_v(s)|_{\omega}$ را رسم نموده و فرکانس

قطع بالا را دقیقاً محاسبه نمایید.



شکل (۳-۱۶)

تقریب های مختلف :



شکل (۳-۱۷)

۱. مدار تقویت کننده شکل (۳-۱۷) را در نظر بگیرید. مقادیر الکترونیک مشخصات ترازیستور عبارتند از:

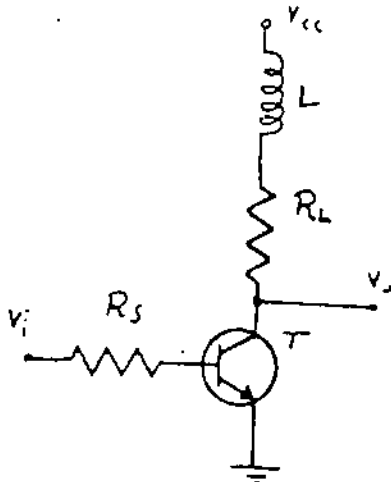
$$R_b = R_{b1} \parallel R_{b2} = 10^4 \Omega \quad R_c = 0.3^k \Omega$$

$$R_s = 1^k \Omega \quad C_{\mu} = 10^p F \quad f_T = 300^m Hz$$

$$\beta = 40 \quad I_c = 2.3 mA \quad V_{CE} = 5^V$$

خازنهای C_c و C_e و مقاومت R_c این تقویت کننده را طوری محاسبه نمایید که فرکانس قطع پایین برابر $f_c = 50^k Hz$ و فرکانس قطع بالا $f_h = 1^m Hz$ گردد.

۲. شکل (۳-۱۸) مدل ساده تقویت کننده امپدانس مشترک را نشان می دهد. برای آنکه بهای بار تقویت کننده را افزایش دهیم از یک سلف سری در مدار استفاده شده است.



شکل (۳-۱۸)

الف. بطور کیفی توضیح دهید که چگونه سلف سری اضافه شده بهاری تواند پاسخ فرکانس را بهبود دهد.

ب. تابع تبدیل $V_o = V_i$ را بطور دقیق بر حسب پارامترهای مدار محاسبه کنید.

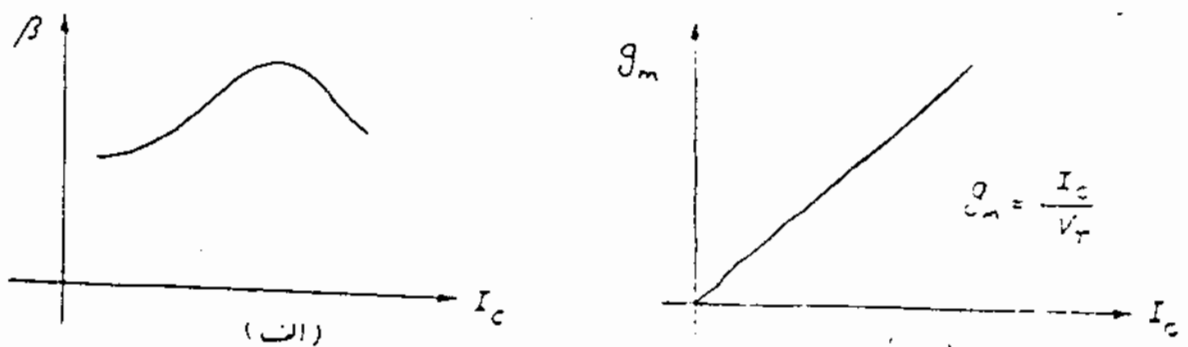
ج. فرکانس قطع پایین و فرکانس قطع بالا را با توجه به سلف و قطبهای تابع تبدیل تعیین کنید.

بخش ۳

تقویت کننده های (قدرت)

تمام تقویت کننده های که تاکنون بررسی شده اند، در اصل تقویت کننده توان هستند زیرا دلتا یا جریان دریا هر دو، دریا به عبارت دیگر توان را تقویت می کنند ولی منظور از تقویت کننده توان با تقویت کننده قدرت، تقویت کننده ای است که بر روی معادمت بار توان قابل ملاحظه ای مثل کند.

معمولاً اگر قدرت خروجی تقویت کننده ای بیش از چند ده میلی وات باشد خروجی تقویت کننده توان بحساب می آید. تقویت کننده های قدرت برای اینکه حداکثر توان ممکنه را مثل کند، باید دارای دلتا و جریان خروجی با دامنه ماکزیم باشند با بر این این تقویت کننده ها خروجی تقویت کننده ای سیگنال بزرگ (Large Signal) بنام می آید. از آنجا که در این حالت تغییرات جریان کلکتور نسبت به جریان نقطه کار قابل اغماض نیست در نتیجه مشخصات ترازیستور مورد نظر از نظر β و g_m با جریان مفروض تغییر می کنند. [شکل (۳-۱۱)].



اعوجاج طبقات ندرت امرولاً زیاد است که با در نهایی این اعوجاج را به حداقل می رسانند.

تقویت کننده های قدرت معمولاً در طبقه نهایی یک تقویت کننده قرار می گیرند و ضرب تقویت دهنده آنها معمولاً در حدود واحد است.

- خواصی که تقویت کننده های قدرت باید دارا باشند:

- ۱- اعوجاج کم
- ۲- امپدانس خروجی کوچک
- ۳- راندمان بالا
- ۴- مشخصه فرکانسی خوب

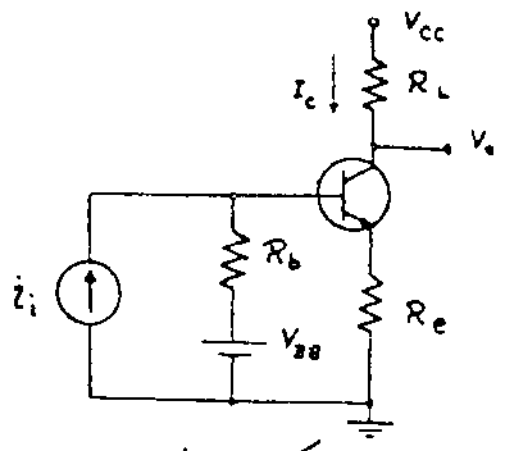
در این فصل ما تقویت کننده های کلاس A و کلاس B (PUSH-PULL) و کلاس AB را مورد بررسی قرار می دهیم.

۱- تقویت کننده کلاس A The class 'A' Power Amplifier

به تقویت کننده ای که تمام موج ورودی را به طور کامل عبور دهند و همواره در ناحیه آکتیو کار کنند. تقویت کننده ای کلاس 'A' گفته می شود این تقویت کننده ای توانمند بود که آرایشهای آن - امپدانس مشترک - ب - کلکتور مشترک و ج - بیس مشترک باشند.

(۱-۱) بررسی یک تقویت کننده ساده کلاس A :

شکل (۱-۱) یک مدار ساده امپدانس مشترک که بار R_L در کلکتور آن قرار



شکل (۱-۱)

گرفته است را نشان می دهد.

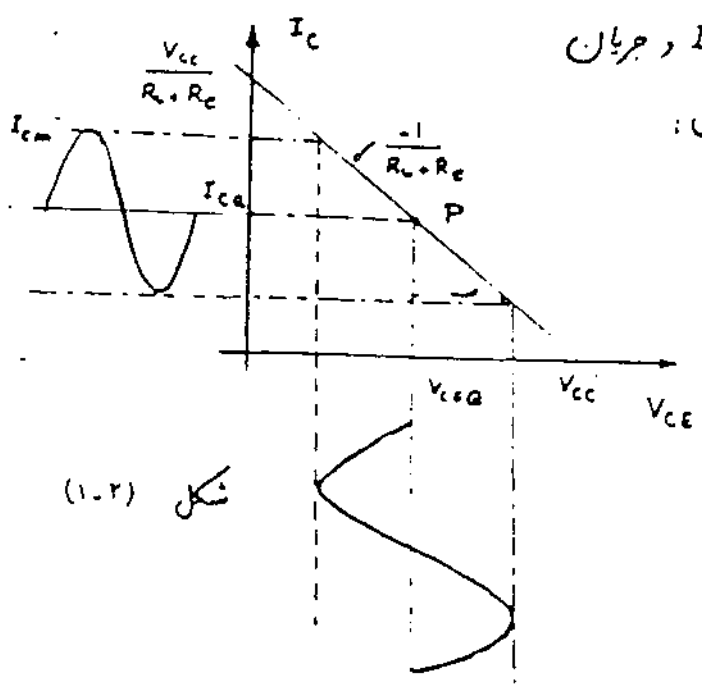
گذاشتن مقاومت R_e (هر چند هم کوچک باشد) به پایداری مدار کمک می کند و از طرفی می خواهیم که

توان مصرفی در R_L ما زیاد شود در نتیجه $R_e \ll R_L$ در نظر می گیریم. در بدلیل اینکه حداکثر دامنه دینامیک جریان در خروجی را می خواهیم نقطه کار ترازیستور را وسط

خط بار (AC) قرار می دهیم [شکل (۱-۲)].

اگر جریان نقطه کار را I_{ca} و جریان

بیش را I_c بایش دهیم، آنوقت:



شکل (۱-۲)

$$I_c = I_{ca} + i_c$$

$$i_c = I_{cm} \sin \omega t$$

$$V_{ceQ} = R_{ac} I_{ca}$$

$$V_{ceQ} = \frac{V_{cc}}{2} \Rightarrow I_{ca} = \frac{V_{cc}}{2(R_c + R_e)}$$

- توان AC مصرفی در بار را

$$P_{Lac} = \frac{1}{2} R_L I_{cm}^2 \quad I_{cm} \Big|_{\max} = I_{CQ} = \frac{V_{CC}}{2(R_L + R_E)}$$

$$(P_{Lac})_{\max} = \frac{1}{2} R_L I_{CQ}^2 = \frac{1}{2} R_L \left(\frac{V_{CC}}{2(R_L + R_E)} \right)^2 = \frac{1}{8} \frac{R_L V_{CC}^2}{(R_L + R_E)^2} \approx \frac{1}{8} \frac{V_{CC}^2}{R_L}$$

- توان داده شده توسط منبع؛

اگر توانی که منبع به شبکه تحویل می دهد را P_{CC} بنامیم، داریم:

$$P_{CC} = \frac{1}{T} \int_0^T V_{CC} (I_{CQ} + i_c) dt = V_{CC} I_{CQ}$$

دید می شود که توان تحویل داده

شده توسط منبع تغذیه ثابت می باشد و به دامنه و تناژ و جریان خروجی بستگی ندارد.

$$P_{CC} = \frac{V_{CC}^2}{2(R_L + R_E)} \approx \frac{V_{CC}^2}{2R_L}$$

- توان مصرفی در ترانزیستور؛

اگر از توان مصرفی در بیس ترانزیستور صرف نظر کنیم، آنوقت:

$$P_C = \frac{1}{T} \int_0^T V_{CC} \cdot I_C dt = \frac{1}{T} \int_0^T [V_{CC} - (R_L + R_E)(I_{CQ} + I_{cm} \sin t)] (I_{CQ} +$$

$$I_{cm} \sin t) dt = \frac{1}{T} \int_0^T V_{CC} I_{CQ} dt + \frac{1}{T} \int_0^T V_{CC} I_{cm} \sin t dt - \frac{1}{T} \int_0^T (R_L + R_E) I_{CQ}^2 dt$$

$$- \frac{2}{T} \int_0^T (R_L + R_E) I_{cm} I_{CQ} \cos t dt - \frac{1}{T} \int_0^T (R_L + R_E) I_{cm}^2 \sin^2 t dt$$

$$= V_{CC} I_{CQ} - (R_L + R_E) I_{CQ}^2 - (R_L + R_E) \frac{I_{cm}^2}{2}$$

توان مصرفی در ترانزیستور:

$$P_c = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)} - \frac{1}{2} (R_L + R_e) I_{cm}^2$$

$$P_{cmax} = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{1}{2} \frac{V_{cc}^2}{(R_L + R_e)} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{V_{cc}^2}{4R_L}$$

- راندمان:

$$\eta = \frac{\text{توان AC مصرفی در بار}}{\text{توان داده شده توسط منبع}} = \frac{P_{Lac}}{P_{cc}} = \frac{\frac{1}{2} R_L I_{cm}^2}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = \frac{R_L^2}{V_{cc}^2} I_{cm}^2$$

$$\eta_{max} = \eta \Big|_{I_{cm} = I_{ca}} = \frac{R_L^2}{V_{cc}^2} \times I_{ca}^2 = \frac{R_L^2}{V_{cc}^2} \left(\frac{V_{cc}}{2R_L} \right)^2 = 0.25$$

دیده می شود که راندمان این

مدار پایین است و از نظر عملی به صرفه نیست. در واقع برای یک دات توان منفی 4W توان مصرفی داریم.

- ضریب شایستگی:

ضریب شایستگی بهرت فون تعریف می شود.

$$\text{Figure of merit} = \frac{P_{cmax}}{P_{Lmax}}$$

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{1}{4} \frac{V_{cc}^2}{R_L}}{\frac{1}{8} \frac{V_{cc}^2}{R_L}} = 2$$

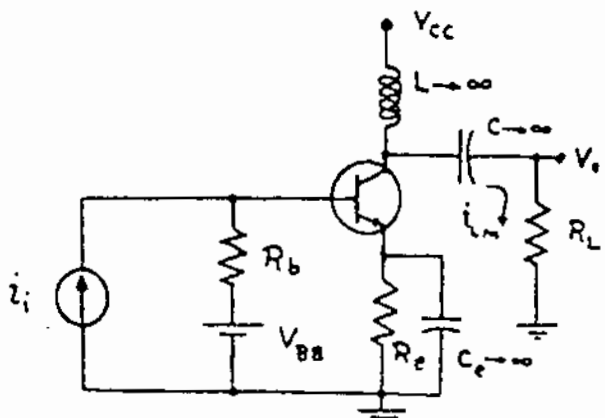
مشاهده می شود که به ازای یک دات توان

مصرفی در بار، 2W در ترانزیستور مصرف می شود که اگر توان مصرفی بار چند ده دات باشد، توان ترانزیستور قابل ملاحظه خواهد بود.

در صورتیکه محاسبات فون را برای تقویت کننده کلاس A مشترک و کلاس B مشترک در کلاس A مقرر کنیم به نتایج بدست آمده برای حالت امپدانس مشترک خواهیم رسید. فون نشان داد که در صورتیکه تقویت کننده کلاس A در حالت کلاس مشترک بکار رود نسبت به در حالت دیگر دارای ارجحیت بسیار کمتری در فون خواهد بود.

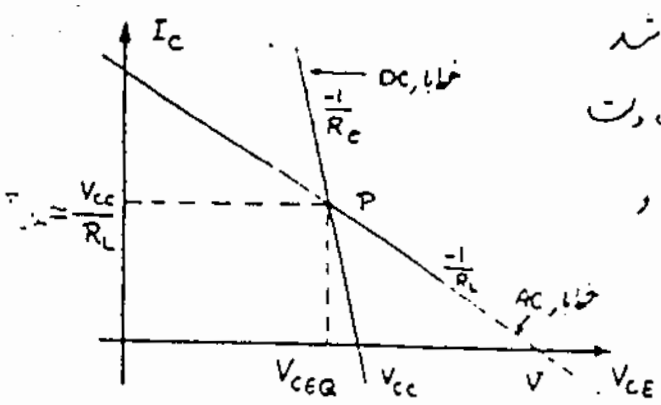
۱-۲) استفاذه از سلف در تقویت کنندگان کلاس A:

دیدیم که مدار قبلی دارای راندهای پایینی بود، حال برای بهبود بخشیدن به راندهای می توانیم در کلتکتور ترانزیستور یک سلف با اندکشانس زیاد قرار دهیم بطوریکه در فرکانسهای مورد نظر این سلف بصورت اتصال باز عمل کند. شکل (۱-۳) این مدار را نشان می دهد.



شکل (۱-۳)

بدلیل اینکه می خواهیم، دامنه ولتاژ و جریان خروجی ماکزیم شود بنابراین نقطه کار باید وسط خط بار AC قرار گیرد. [شکل (۱-۴)]



شکل (۱-۴)

معمولاً مقدار R_E خیلی کوچک می باشد و مدار را طوری طراحی می کنند که در حدود یک دت روی مقاومت R_E افت ولتاژ داشته باشیم و $R_E \ll R_L$

$$\frac{V_{CEQ}}{I_{CQ}} = R_L = R_{ac}$$

$$\frac{V_{CC} - V_{CEQ}}{I_{CQ}} = R_E = R_{dc}$$

$$\Rightarrow V_{CEQ} = \frac{R_L}{R_L + R_E} V_{CC} \approx V_{CC}$$

$$I_{CQ} = \frac{V_{CC}}{R_L + R_E} \approx \frac{V_{CC}}{R_L}$$

$$V = 2V_{CEQ} = 2V_{CC}$$

دیدنی شود که

ترانزیستور بکار رفته باید بتواند تا ولتاژ $2V_{CC}$ را تحمل کند.

- توان مصرفی در بار:

$$P_L = P_{Loc} = \frac{1}{2} R_L I_{Lm}^2 \quad P_{Lmax} = \frac{1}{2} R_L I_{CQ}^2 = \frac{1}{2} R_L \frac{V_{CC}^2}{R_L^2} = \frac{1}{2} \frac{V_{CC}^2}{R_L}$$

- توان داده شده توسط منبع، بدلیل اینکه سلف بزرگی در کلکتور ترانزیستور داریم پس جریان که منبع می دهد یک جریان ثابت I_{ca} می باشد.

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{ca} dt = V_{cc} I_{ca}$$

$$\Rightarrow P_{cc} = V_{cc} \frac{V_{cc}}{R_L + R_e} \approx \frac{V_{cc}^2}{R_L}$$

- توان مصرفی در ترانزیستور:

اگر از توان مصرفی در R_e صرف نظر کنیم داریم:

$$P_c = P_{cc} - P_L = \frac{V_{cc}^2}{R_L} - \frac{1}{2} R_L I_{cm}^2$$

$$P_{cmax} \Big|_{I_{cm} = I_{ca}} \approx \frac{V_{cc}^2}{R_L}$$

- راندمان:

$$\eta = \frac{P_L}{P_{cc}} = \frac{\frac{1}{2} R_L I_{cm}^2}{V_{cc} I_{ca}} \quad \eta_{max} \Big|_{I_{cm} = I_{ca}} = \frac{\frac{1}{2} R_L I_{ca}^2}{V_{cc} I_{ca}} = 50\%$$

مشاهده می شود که با استفاده از سلف راندمان مدار در برابر شده است.

- ضریب شایستگی:

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{V_{cc}^2}{R_L}}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = 2$$

تذکره: باید توجه کنید که در اینجا

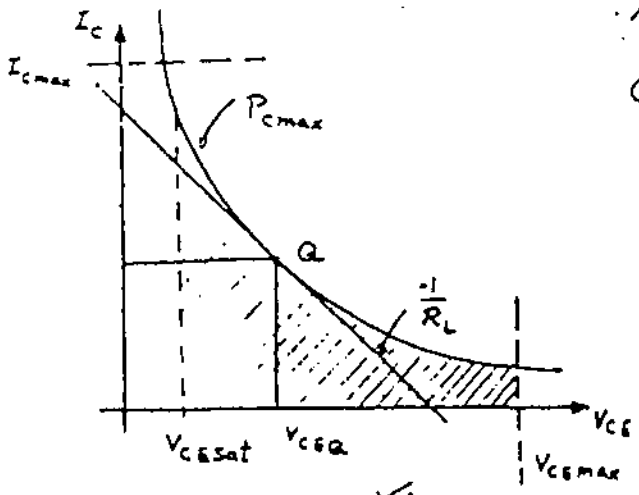
P_{Lmax} و P_{cmax} در یک جریان I_{cm} اتفاق می افتند.

(۱-۳) بررسی محدود بنهای توان، جریان و ولتاژ یک ترانزیستور:

می داریم که هر ترانزیستور دارای مشخصاتی است که این مشخصات توسط کارخانه سازنده داده می شود. وقتی که ما طراحی خود را پایان رسانیم، می توانیم جریان ماکزیم کلکتور، ولتاژ ماکزیم که بدون کلکتور-ایست می افتد و ماکزیم توان که در ترانزیستور

صرف می شود را محاسبه نمائیم. حال با توجه به این محاسبات - دنبال ترانزیستوری می رویم که بتواند این جریان و ولتاژ در زمان را تحمل کند.

شکل (۱-۵) ناحیه کار مجاز یک ترانزیستور را نشان می دهد.



مثلاً برای مدار شکل (۱-۳) داریم:

$$2I_{cQ} \leq I_{cmax}$$

$$V_{ce max} = 2V_{cc} \leq BV_{ce}$$

شکل (۱-۵)

معمولاً برای اینکه بتوانیم از حداکثر امکانات یک ترانزیستور استفاده کنیم $P_c = P_{cm}$ در نظر می گیریم. یعنی نقطه کار را دردی هندلی قرار می دهیم:

معادله هندلی (I) $P_{cm} = V_{ceQ} I_{cQ}$

اگر ماکزیم دامنه جریان و ولتاژ را در بار نخواهیم پس: $I_{cQ} = (1/R_L) V_{ceQ}$ (II)

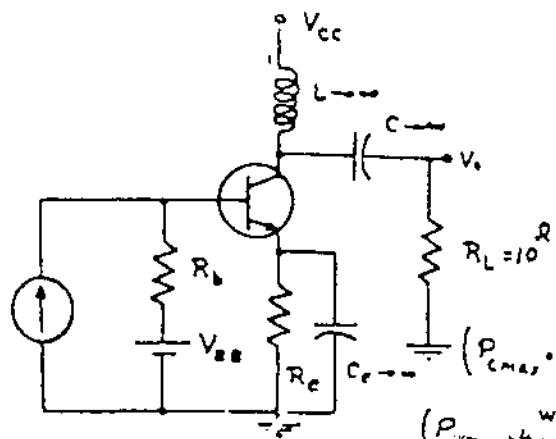
(I), (II) \Rightarrow $I_{cQ} = \sqrt{\frac{P_{cm}}{R_L}}$, $V_{ceQ} = \sqrt{P_{cm} R_L}$

آرئین معنی (II)

$I_{cQ} = \frac{P_{cm}}{V_{ceQ}} \Rightarrow \frac{\partial I_{cQ}}{\partial V_{ceQ}} = -\frac{I_{cQ}}{V_{ceQ}} = -\frac{1}{R_L}$

رادر نقطه Q بدست آوریم. داریم: پس هرگاه ماکزیم دامنه در فردی

را نخواهیم. فریب زاویه معنی در نقطه Q همان فریب زاویه خط بار AC است.



شکل (۱-۶)

مثال (۱-۶) مطلوبت نقطه کار برای مدار شکل (۱-۶)

بطوریکه حداکثر توان در بار R_L صرف شود. ($R_c \ll R_L$)

ان: مشخصات ترانزیستور ($P_{cm} = 4W, BV_{ce} = 40V, I_{cmax} = 2A$)
 و $(P_{cm} = 4W, BV_{ce} = 40V, I_{cmax} = 1A)$

حل الف: $P_{Cmax} = V_{CEQ} I_{CQ}$ $I_{CQ} = \frac{V_{CC}}{R_L} \Rightarrow I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}}$

$V_{CEQ} = \sqrt{R_L P_{Cmax}} \Rightarrow I_{CQ} = \sqrt{\frac{4}{10}} = 0.63^A$ $V_{CEQ} = \sqrt{4 \times 10} = 6.3^V$

حالا محدوده‌های دیگر را بررسی می‌کنیم:

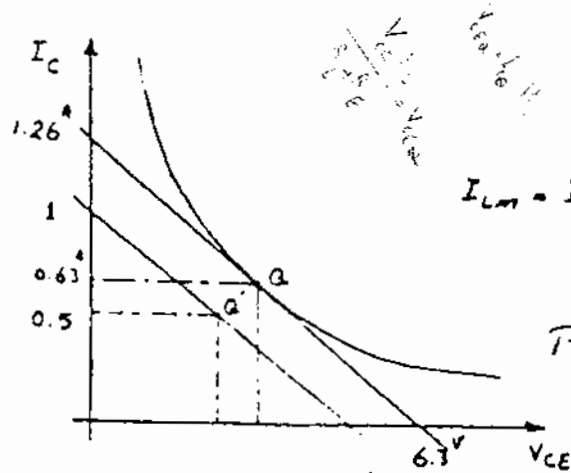
$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.63^2 = 2W$

$2I_{CQ} \leq I_{Cmax} \Rightarrow 2 \times 0.63 = 1.26^A < 2^A$

$2V_{CEQ} \leq BV_{CEO} \Rightarrow 2 \times 6.3^V = 12.6^V < 40^V$

$V_{CC} = V_{CEQ} = 6.3^V$

حل ب) - با توجه به نقطه کار در الف، اگر بخواهیم توان ماکزیم را در بابت کنیم دید می‌شود که محدودیت $2I_{CQ} \leq I_{Cmax}$ نقض می‌شود. یعنی دامنه جریان خروجی باید



$I_{Lm} = I_{Cmax} - I_{CQ} = 1 - 0.63^A = 0.37^A$

$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.37^2 = 0.68W$

شکل (۱-۷)

مشاهده می‌شود که این توان خیلی کم می‌باشد.

برای اینکه P_{Lmax} را افزایش دهیم باید نقطه کار تراژستور را تغییر دهیم به‌طوری‌که

$2I_{CQ} = 1^A$ شود.

$I_{CQ} = 0.5^A$

$V_{CEQ} = R_L I_{CQ} = 10 \times 0.5 = 5^V$

$V_{CC} = V_{CEQ} = 5^V$

$2V_{CEQ} \leq BV_{CEO} \Rightarrow 2 \times 5 = 10 < 40^V$

$P_{Lmax} = \frac{1}{2} R_L (I_{CQ})^2 = \frac{1}{2} \times 10 \times (0.5)^2 = 1.25W$

راه دیگری که می‌تواند حداکثر توان در خروجی را فراهم آورد، تغییر بار R_L از دید

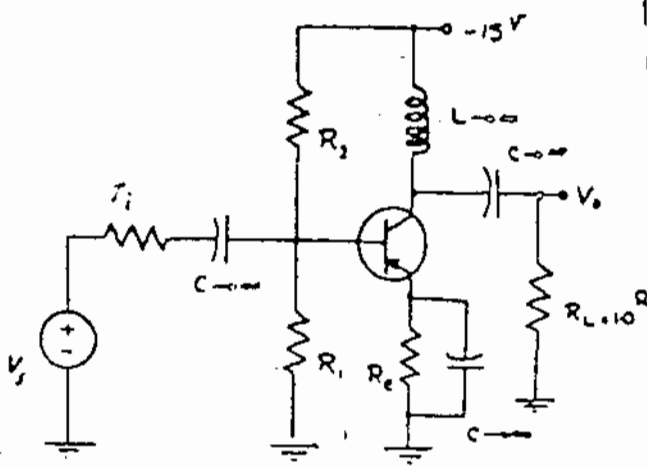
ترازیستوری باشد چونکه معمولاً بار R_L داده شده است. لذا با استفاده از ترازیستور مانور
می توانیم این معادمت را از دید ترازیستور تغییر دهیم. (تطبیق امپدانس)

شماره ۸

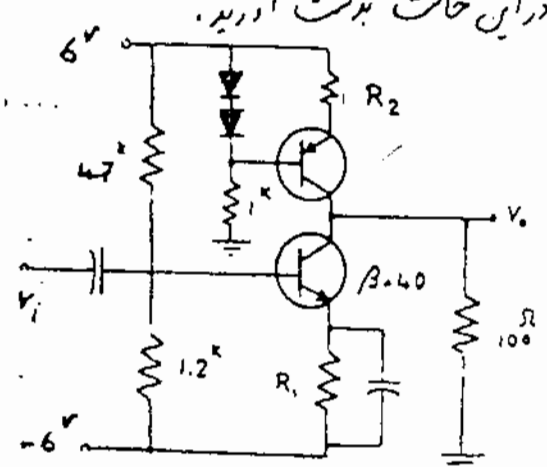
۱- مطلوبیت تعیین نقطه کار ترازیستور مدار شکل (۱-۸) از محاسبه P_{cc}

$P_c, P_{Lmax}, I_{cmax}, V_{ce0}$

۲- مفاد منهای مجهول مدار شکل (۱-۸) را طوری انتخاب کنید که
توان خروجی ماکزیم مندار ممکنه را داشته باشد و همچنین P_{Lmax} را داشته
در این حالت بدست آورید.



(الف)



(ب)

شکل (۱-۸)

استفاده از ترازیستور مانور در تقویت کننده کلاس A: (۱-۴)

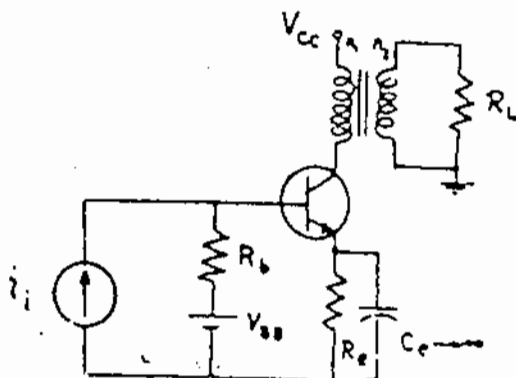
در بعضی از موارد برای تطبیق امپدانس لازم است که از ترازیستور مانور استفاده

کنیم. شکل (۱-۹) یک تقویت کننده کلاس A

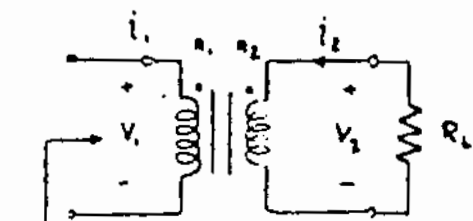
با کوبلاز ترازیستور مانور را نشان می دهد.

در محاسبات آن ترازیستور مانور را باید ال

نویس می کنیم [شکل (۱-۱۰)].



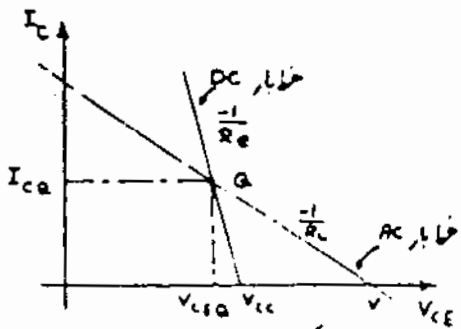
شکل (۱-۹)



شکل (1-1)

$$\frac{V_1}{V_2} = \frac{n_1}{n_2} \quad \frac{i_1}{i_2} = -\frac{n_2}{n_1} \quad R'_L = \left(\frac{n_1}{n_2}\right)^2 R_L$$

برای ماکزیم دانسته در خروجی توانیت کننده.



شکل (1-11)

$$\frac{I_{CQ}}{V_{CEQ}} = \frac{1}{R'_L} = \frac{1}{N^2 R_L}$$

در انتخاب $R_E \ll R'_L$

$$V_{CEQ} \approx V_{CC} \quad I_{CQ} = \frac{V_{CC}}{R'_L} = \frac{V_{CC}}{N^2 R_L}$$

می کنیم

- توان مصرفی در بار:

$$P_L = \frac{1}{2} R'_L I_{cm}^2 = \frac{1}{2} R_L (I'_{cm})^2 = \frac{1}{2} R_L N^2 I_{cm}^2$$

$$P_{Lmax} = \frac{1}{2} R'_L I_{CQ}^2 = \frac{V_{CC}^2}{2R'_L} = \frac{V_{CC}^2}{2N^2 R_L}$$

- توان داد. شده توسط منبع:

$$P_{CC} = V_{CC} I_{CQ} = \frac{V_{CC}^2}{R'_L} = \frac{V_{CC}^2}{N^2 R_L}$$

- توان مصرفی در ترانزیستور:

$$P_C = P_{CC} - P_L = \frac{V_{CC}^2}{R'_L} - \frac{1}{2} R'_L I_{cm}^2$$

$$P_{Cmax} = \frac{V_{CC}^2}{R'_L} = V_{CC} I_{CQ}$$

- راندمان:

$$\eta = \frac{P_L}{P_{CC}} = \frac{\frac{1}{2} R'_L (I_{cm})^2}{V_{CC}^2 / R'_L} = \frac{1}{2} \left(\frac{I_{cm}}{I_{CQ}}\right)^2 \Rightarrow \eta_{max} = 50\%$$

11V

- ضرب شایستگی:

$$\frac{P_{Cmax}}{P_{Lmax}} = \frac{\frac{V_{CC}^2}{R'_L}}{\frac{V_{CC}^2}{2R'_L}} = 2$$

30

$$23 = 100\%$$

همانطور که مشاهده می شود تمامی کاسبات مانند حالت قبل می باشد، فقط $R_L = R_L$ تبدیل شده است.

مثلاً با استفاده از ترانسفورماتور قسمت (ب) مثال قبل را حل نمایید.

حل:

$$V_{CEQ} = \sqrt{P_{Cmax} R_L} = N \sqrt{P_{Cmax} R_L} \quad | \quad I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}} = \frac{1}{N} \sqrt{\frac{P_{Cmax}}{R_L}}$$

$$I_{CQ} = \frac{1}{N} \sqrt{\frac{4}{10}} = \frac{0.63}{N} \quad V_{CEQ} = N \sqrt{4 \times 10} = 6.32 N$$

$$\begin{cases} 2I_{CQ} \leq I_{Cmax} = 1^A \\ 2V_{CEQ} \leq BV_{CE0} = 40^V \end{cases} \Rightarrow \begin{cases} \frac{1.26}{N} \leq 1 \\ 12.6N \leq 40^V \end{cases} \Rightarrow \begin{cases} N \leq 3.17 \\ N \geq 1.26 \end{cases} \Rightarrow 1.26 \leq N \leq 3.17$$

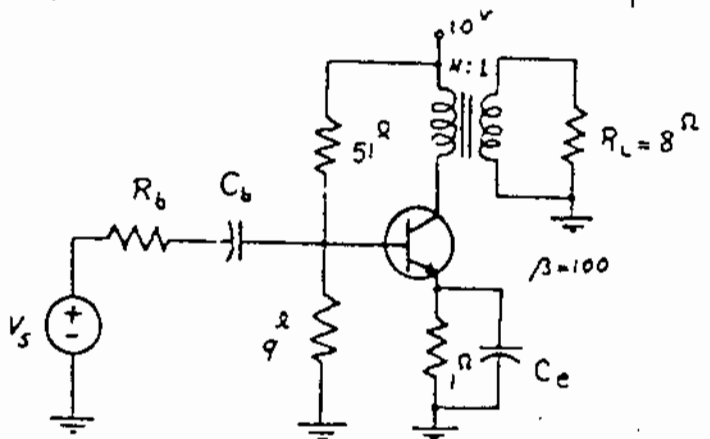
اگر $N=2$ بگیریم آنگاه:

$$V_{CEQ} = 12.6^V$$

$$V_{CC} = 12.6^V$$

$$P_{Lmax} = \frac{1}{2} \frac{V_{CC}^2}{N^2 R_L} = \frac{1}{2} \frac{12.6^2}{2^2 \times 10} = 2^W$$

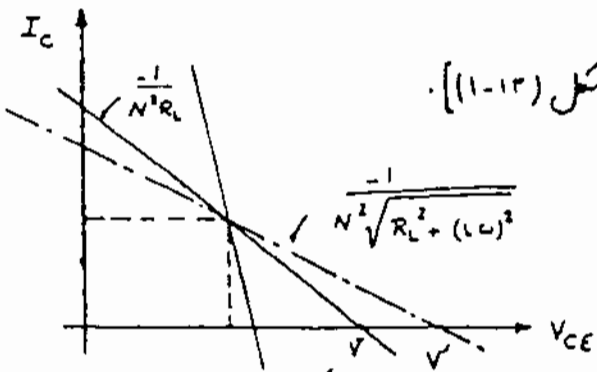
دید می شود که با استفاده از ترانس توانسیم حداکثر توان را به بار R_L انتقال دهیم.



شکل (۱-۱۲)

تشریح: مدار شکل (۱-۱۲) را طوری طرح کنید که حداکثر توان در بار مصرف شود.

در تقویت کننده این کلاس A اگر بار مایک بلندگو باشد در فرکانسهای بالا از خود خامت سلس نشان می دهد که باعث از یاد انداز R_L و در نتیجه R_L می شود. بنابراین سبب خطا بار AC کاهش V_{CEmax} افزایش می یابد که در این



شکل (۱-۱۳)

حالت ممکن است ترانزیستور آسیب ببینند. [شکل (۱-۱۳)].

برای برطرف کردن این اشکال می توان

از خازنی با ظرفیت چند ده (nF) که در

کلکتور ترانزیستور قرار می گیرد استفاده نمود.

این خازن نقش جبران کننده را داشته

و امیدانش دیده شده از کلکتور رادر فرکانسهای بالا تقریباً ثابت نگه می دارد.

مثال ۲) تقویت کننده کلاس A شکل (۱-۱۴) رادر نظر بگیرید. در صورتیکه حداکثر توان مصرفی

بار $2W$ باشد با صرف نظر از تلفات R_e و با باین مدار در بیس مطلوبیت:

ان. توان منبع تغذیه (P_{cc}) در صورتیکه تقویت

کننده برای راندمان ماکزیم طرح شده باشد.

ب. جریان نقطه کار (I_{ca})

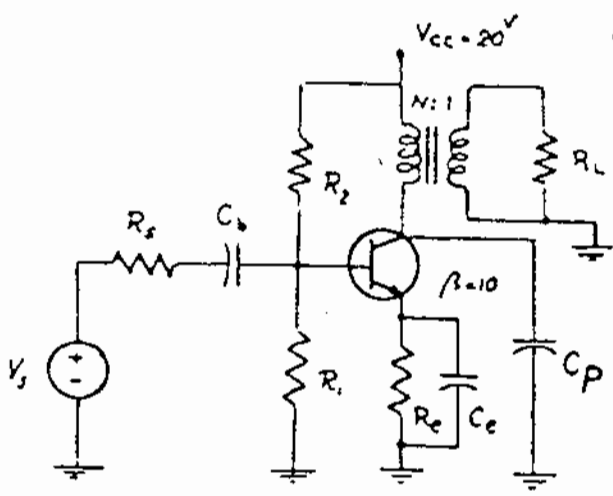
ج. مشخصات ترانزیستور

(I_{cmax} , $V_{ce max}$, P_{cmax})

د. مقدار N در صورتیکه $R_L = 6.25 \Omega$ باشد.

ه. تعیین C_p , R_1 , R_2 , R_e .

ی. بررسی کار مدار وقتی که $R_L \ll \infty$. تغییر کند.



شکل (۱-۱۴)

حل:

ان: $\eta_{max} = \frac{P_{Lmax}}{P_{ccmax}} = 50\% \Rightarrow P_{cc} = 2P_{Lmax} \Rightarrow \boxed{P_{cc} = 4W}$

ب: $P_{cc} = V_{ceQ} I_{cQ} \Rightarrow \boxed{I_{cQ} = 200 mA}$

ح: $I_{c} \leq 2 I_{cQ} = 2 \times 200 = 0.4 A$ $BV_{ce} \geq 2V_{cc} = 40 V$

$P_{cmax} \geq V_{ceQ} I_{cQ} = 4W$

$V_{CE} \approx V_{CC}$ $P_{Lmax} = \frac{1}{2} \frac{V_{CC}^2}{R_L} = 2W$ $R_L = 6.25 \Omega$ \therefore

$R'_L = \frac{1}{2} \frac{20^2}{2W} = 100 \Omega$ $R'_L = N^2 R_L \Rightarrow N = \sqrt{\frac{100}{6.25}} \Rightarrow \boxed{N=4}$

$R_e = \frac{1}{200} = 5 \Omega$

۱. برای اینکه پایداری حرارتی خوب باشد V_{Re} را یک دین در نظر می گیریم
 برای آنکه V_B تقریباً ثابت بماند $I_{R1} \gg I_{B1}$

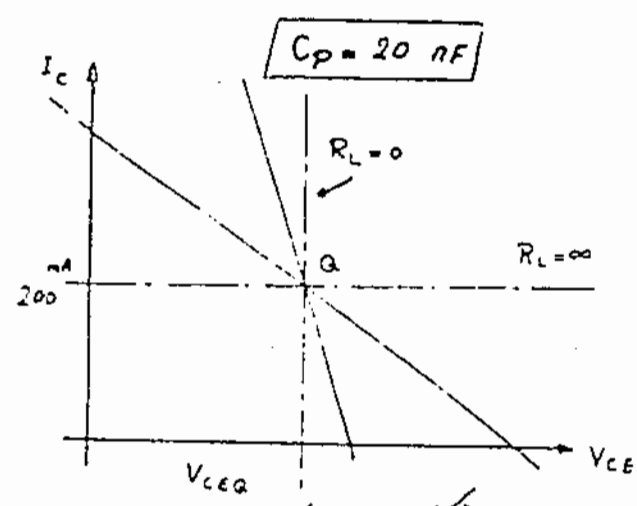
$I_{R1} \geq 10 I_B$ $V_B = V_{Re} + V_{BE} = 1 + 0.6 = 1.6V$ $I_{R1} = I_{R2} = 10 \frac{I_{CQ}}{\beta} = 200 \mu A$

$\rightarrow R_1 = \frac{V_B}{I_{R1}} = \frac{1.6}{0.2} = 8 \Omega$

$R_2 = \frac{V_{CC} - V_B}{I_{R2}} = \frac{20 - 1.6}{0.2} = 92 \Omega$

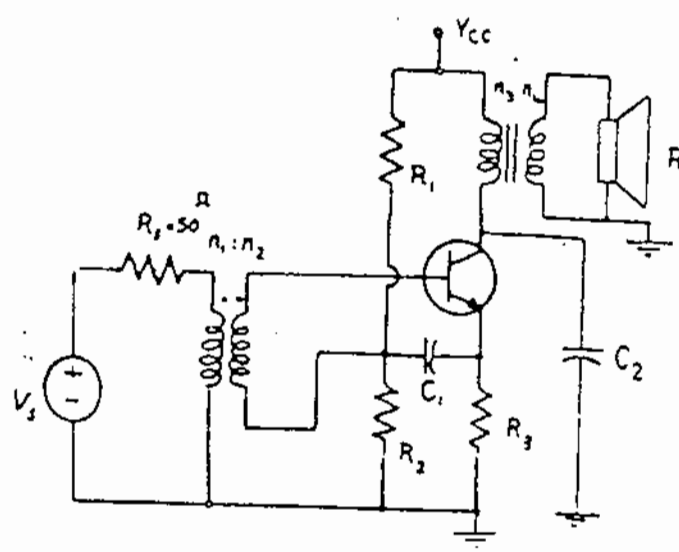
خازن C_P در خروجی

چند ده (nF) می گیریم. مثلاً



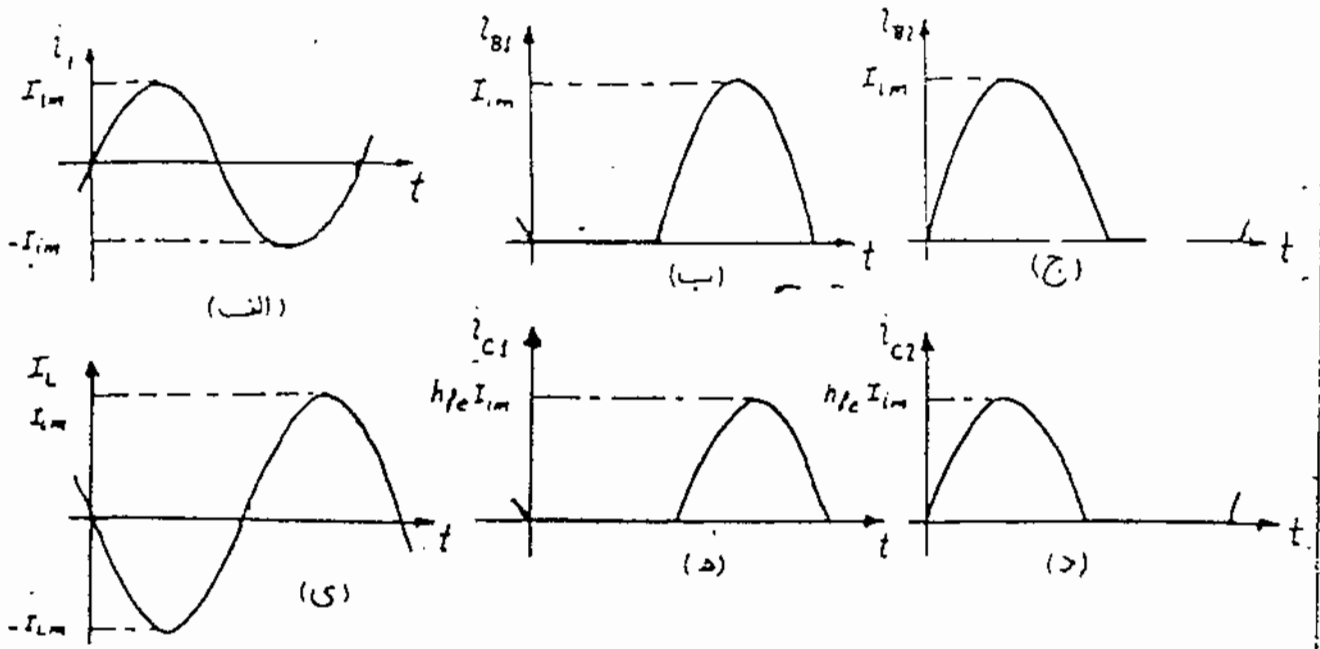
شکل (۱-۱۵)

ی:
 شکل (۱-۱۵) مدار را برای حالت های $R_L=0$ ، $R_L=\infty$ نشان می دهد.



شکل (۱-۱۶)

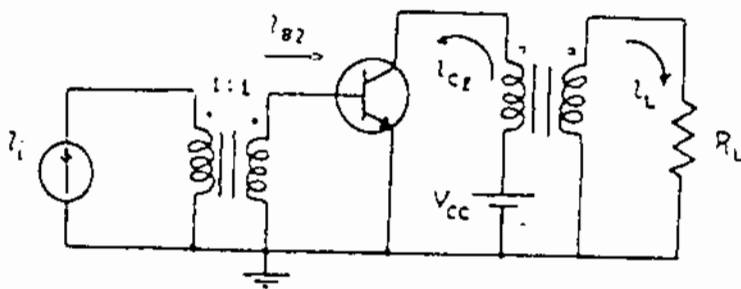
شماره ۲۲
 تقویت کننده قدرت کلاس A
 شکل (۱-۱۶) را برای $V_{CC} = 12V$
 طرح $P_{Lmax} = 1W$ ، $R_L = 8 \Omega$
 کنید. ($V_{CEsat} = 1V$ ، $\beta > 50$ ، $V_{R3} = 1V$)



شکل (۲-۲) $I_L = N (i_{c1} - i_{c2})$

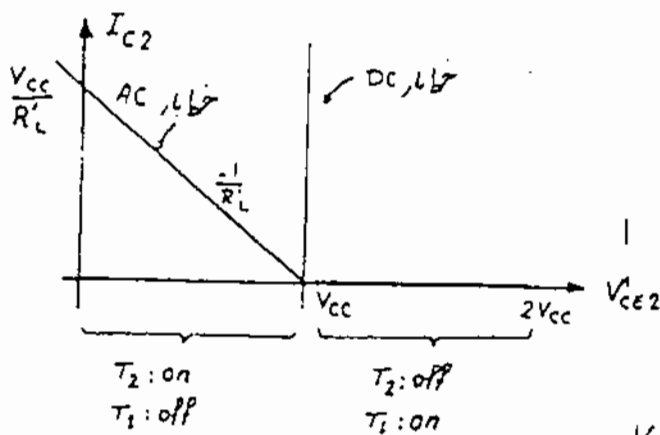
شکل‌های (۲-۲) جریانهای مختلف مدار را نشان می‌دهد. از آنجا که هر ترانزیستور به صورت متوازن در منبع از برخورد کاری کند گمان است که برای بررسی این مدار یکی از ترانزیستورها را بررسی کنیم.

شکل (۲-۳) مدار ترانزیستور T_2 در شکل (۲-۴) خط‌بار AC و DC آرا نشان می‌دهد.



شکل (۲-۳)

$R_{dc} = 0 \quad R_{ac} = R'_L = N^2 R_L$



شکل (۲-۴)

$i_{c2} = I_{cm} \sin \omega t$

$I_{cm} |_{max} = \frac{V_{cc}}{R'_L}$

$T_2: off \quad i_{c2} = 0$

$V_{CE2} = V_{cc} + N V_L$

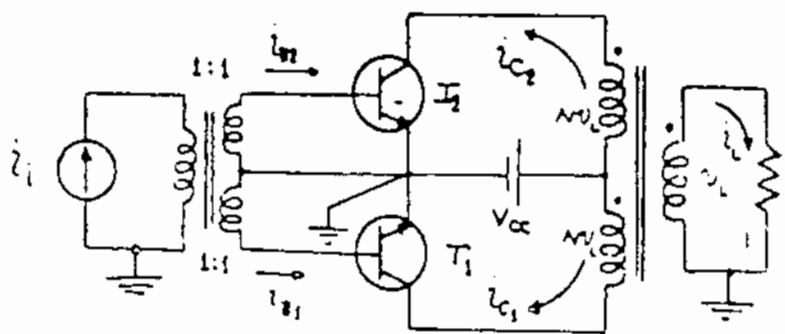
$V_{CE1} = 0 \Rightarrow N V_L = V_{cc} \Rightarrow V_L = \frac{V_{cc}}{N}$

۲- تقویت کننده کلاس B Class B power Amplifier:

عیب تقویت کننده های کلاس A در کم بودن راندمان، یا به عبارت دیگر زیاد بودن اتلاف آنهاست. دلیل این امر وجود جریان نقطه کار است زیرا بنا به تعریف، در یک تقویت کننده کلاس A جریان کلکتور هیچگاه نباید صفر شود و از آنجا $I_{CQ} \geq I_{cm}$ می باشد. پس در زمانیکه سیگنال خروجی صفر هم باشد $P_{cc} = V_{cc} \cdot I_{CQ}$ توان است که از منبع کشیده می شود زیرا جریان کشیده شده از منبع مجموع یک جریان سینوسی و یک جریان نقطه کار است که متوسط این جریان همان جریان نقطه کاری شود در نتیجه توان تحویل داده شده توسط منبع مستقیماً از توان مصرفی در بار بوده و عملاً مقداری ثابت است. این عیب را می توان با انتخاب $I_{CQ} = 0$ (کلاس B) برطرف کرد. در این حالت فقط در حین تقویت، در بار جریان عبور می نماید و توانی که در بار در مدار که با هم ۱۸۰ درجه اختلاف فاز داشته باشند بر طرف کرد. به همین مناسبت بوش پول (Push-pull) گفته می شود.

(۲-۱) تقویت کننده بوش پول کلاس B با ترانس:

شکل (۲-۱) یک تقویت کننده بوش پول با دو ترانس در دردی و خروجی را



نشان می دهد. در این صورت در حالت استاتیکی هر دو ترانزیستور

قطع هستند $I_{C1} = I_{C2} = 0$

اگر درودی مانند شکل

(۲-۲) باشد، در نیم پربرد

اول T_2 شروع به هدایت کرده و T_1

قطع می ماند در نیم پربرد بعد T_2 قطع می شود و T_1 شروع به هدایت می کند.

$$i_L = I_{cm} \sin \omega t$$

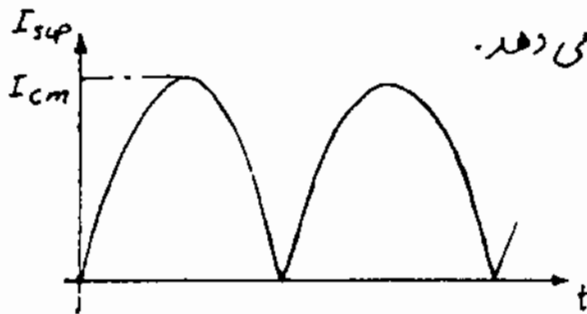
- توان مصرفی در بار:

$$P_L = \frac{1}{2} R_L I_{cm}^2 = \frac{1}{2} R'_L I_{cm}^2 \quad (I_{cm})_{max} = \frac{V_{cc}}{R'_L}$$

$$P_{Lmax} = \frac{1}{2} R'_L \left(\frac{V_{cc}}{R'_L} \right)^2 = \frac{V_{cc}^2}{2 R'_L} = \frac{V_{cc}^2}{2 N^2 R_L}$$

- توان داده شده توسط منبع:

شکل (۲-۵) جریان منبع تغذیه را نشان می دهد.



شکل (۲-۵)

$$I_{sup} = I_{c1} + I_{c2}$$

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{sup} dt = V_{cc} \frac{1}{T} \int_0^T I_{sup} dt$$

$$P_{cc} = \frac{2}{\pi} V_{cc} I_{cm}$$

$$P_{ccmax} = \frac{2}{\pi} V_{cc} \frac{V_{cc}}{R'_L} = \frac{2}{\pi} \frac{V_{cc}^2}{R'_L}$$

- توان مصرفی در هر ترانزیستور:

اگر توان مصرفی هر ترانزیستور را P_c بنامیم آنگاه:

$$2P_c = P_{cc} - P_L$$

دیده می شود که اگر در بار، توان مصرفی صفر باشد، خود ترانزیستورهای T_1 و T_2 نیز توانی مصرف نمی کنند.

$$2P_c = \frac{2}{\pi} V_{cc} I_{cm} - \frac{1}{2} R'_L I_{cm}^2$$

$$\frac{d}{dI_{cm}} (2P_c) = 0 \Rightarrow \frac{2}{\pi} V_{cc} - \frac{1}{2} \cdot 2 R'_L I_{cm} = 0 \Rightarrow I_{cm} = \frac{2}{\pi} \frac{V_{cc}}{R'_L}$$

به ازای این جریان توان مصرفی شده در ترانزیستورها ماکزیمم می شود.

$$P_{cmax} = \frac{1}{\pi^2} \frac{V_{cc}^2}{R'_L} = 0.1 \frac{V_{cc}^2}{R'_L}$$

- راندها:

$$\eta = \frac{P_L}{P_{CC}} = \frac{\frac{1}{2} R'_L I_{cm}^2}{\frac{2}{\pi} V_{CC} I_{cm}} = \frac{\pi}{4} \frac{R'_L}{V_{CC}} I_{cm}$$

مشا می شود که راندها نسبت

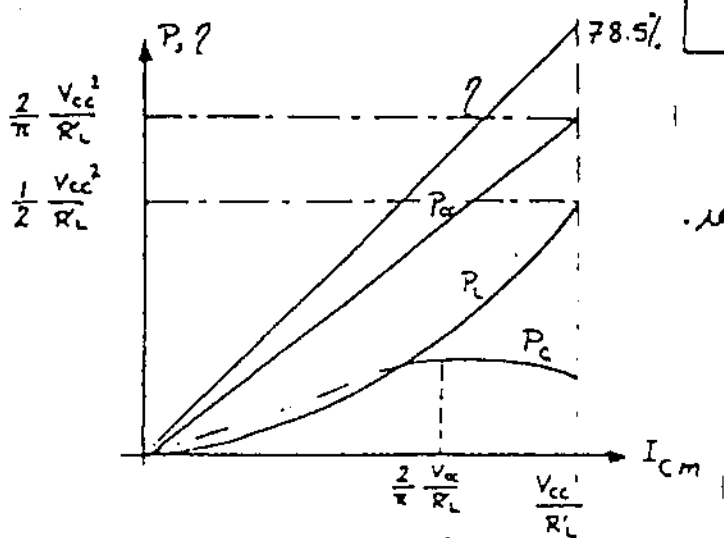
به تقویت کننده های کلاس A بیشتر شده است.

$$\eta_{max} \Big|_{I_{cmmax}} = \frac{\pi}{4} \approx 78.5\%$$

- ضریب شایستگی:

$$\frac{P_{Cmax}}{P_{Lmax}} = \frac{0.1 \frac{V_{CC}^2}{R'_L}}{\frac{1}{2} \frac{V_{CC}^2}{R'_L}} = 0.2$$

$$P_{Cmax} = 0.2 P_{Lmax}$$



شکل (۲-۶) تغییرات توان در راندها را نسبت به I_{cm} نشان می دهد.

شکل (۲-۶)

یک تقویت کننده بوش پول طراحی کنید که توان ماکزیمم در بار $R_L = 10 \Omega$ صرف

مشخحات ترانزیستور ($P_{Cmax} = 4W$, $BV_{CEO} = 40V$, $I_{Cmax} = 1A$) شود.

مثال ۱

$$P_{Lmax} = \frac{V_{CC}^2}{2R'_L} = \frac{V_{CC} I_{cmmax}}{2}$$

حل:

با این با افزایش V_{CC} و I_{cmmax}

توان مصرفی در بار R_L افزایش پیدا می کند ولی با توجه به اینکه V_{CC} و I_{cmmax}

دارای محدودیت هایی هستند داریم.

$$V_{CC} \leq \frac{1}{2} BV_{CEO} = 20V$$

$$I_{cmmax} \leq I_{Cmax} = 1A$$

$$P_{Lmax} = \frac{V_{CC} I_{cmmax}}{2} \leq 5 P_{Cmax} = 20W$$

اگر V_{cc} و I_{cmmax} را به ترتیب زیر انتخاب کنیم

$$\begin{cases} V_{cc} = 20V \\ I_{cmmax} = 1A \end{cases} \Rightarrow P_{Lmax} = 10W \leq 20W$$

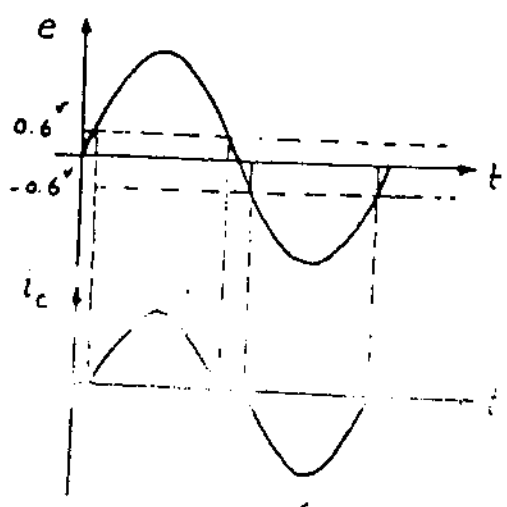
که شرط $P_{Lmax} \leq 5P_{Cmax}$ هم برقرار می شود.

$$I_{cmmax} = \frac{V_{cc}}{N^2 R_L} \Rightarrow N^2 R_L = 20 \Rightarrow N^2 = 2 \Rightarrow N = 1.414$$

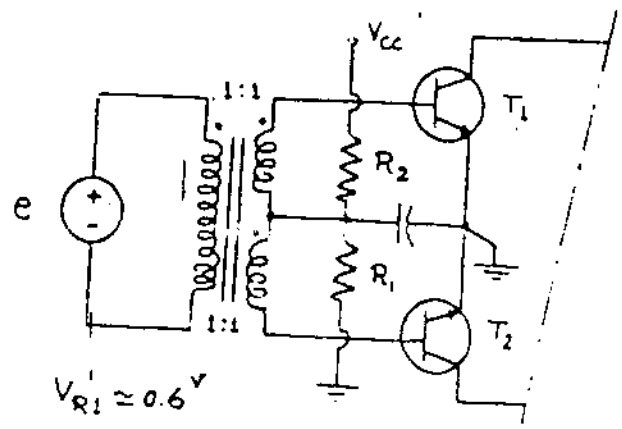
- اگر مدار بوش پول را مانند شکل (۲-۱) بکار ببریم بدلیل اینکه دیناز آستانه هدایت

دید بیس-امپتر در حدود ۰.۶ است این امر باعث اعوجاج در جریان

خرد می شود [شکل (۲-۷)].

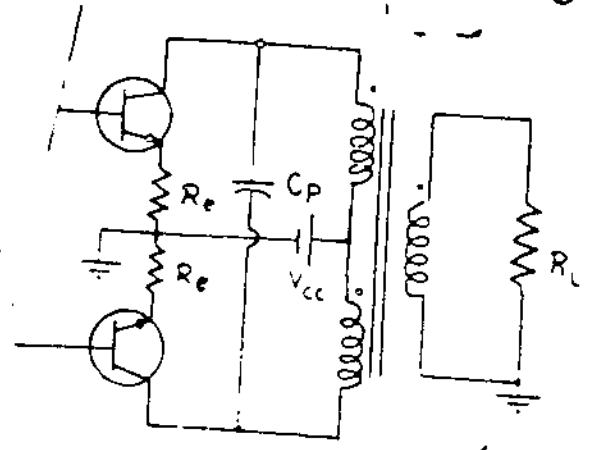


شکل (۲-۷)



شکل (۲-۸)

به این اعوجاج، اعوجاج عبوری (Crossover Distortion) می گویند.
 برای از بین بردن این عیب معمولاً ترانزیستورها را طوری با بایاس می کنند که دیناز
 بیس-امپتر آنها در حدود ۰.۶ شود. [شکل (۲-۸)].

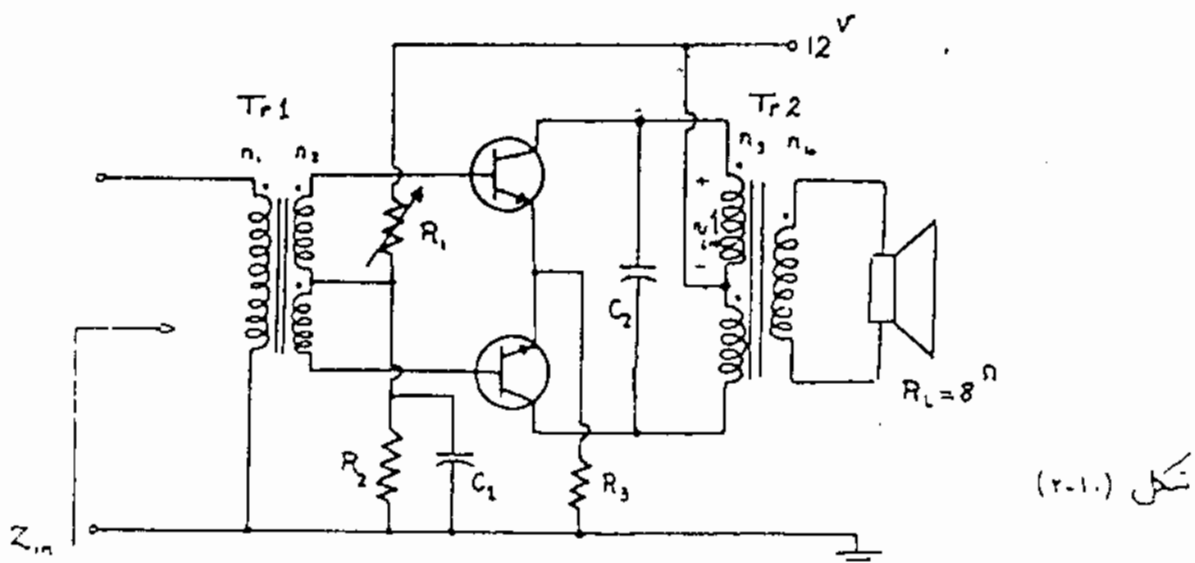


شکل (۲-۹)

ملاحظات عملی
 برای اینکه ثبات کننده خنک تر عمل کند
 در امپتر ترانزیستورها مقاومت جیل کوچکی قرار
 می دهند. [شکل (۲-۹)].
 همچنین به علتی که در مورد ثبات کننده

کلاس A گفته شد، در کلکتور ترانزیستورهای کلاس B نیز یک خازن در حد درجه ۱ (۱۰۰۰) فراری دهند تا از زیاد R_L در فرکانسهای بالا جلوگیری کند. [شکل (۲-۹)].

مثال ۲) تقویت کننده پوش-پول با ترانس شکل (۲-۱۰) را برای $V_{CC} = 12V$ ، $R_L = 8\Omega$ ، $P_{Lmax} = 1W$ ، $Z_{in} = 1k\Omega$ و با فرض اینکه راندمان ترانس خروجی $\eta = 80\%$ طرح کنید. ($\beta > 50$ ، $V_{CEsat} = 1V$ ، $R_3 I_{Cmax} = 1V$ ، $I_{Ca} = 10mA$ ، $R_L = 400\Omega$)



حل: برای که به دردی (Tr2) $P_{Lmax} = 1W$ $P'_{Lmax} = \frac{P_{Lmax}}{\eta} = 1.25W$

داده می شود.

آر دامنه ولتاژ اولیه ترانس دم را V'_{Lm} بایم از v_{Lm} در طبقه خروجی داریم:

$$V'_{Lm} = V_{CC} - V_{CEsat} - R_3 I_{Cmax} \quad V'_{Lm} = 12 - 1 - 1 = 10V$$

$$P'_{Lmax} = \frac{1}{2} \frac{V'^2_{Lm}}{R'_L} \Rightarrow 1.25 = \frac{1}{2} \frac{10^2}{R'_L} \Rightarrow R'_L = 40\Omega$$

چونکه ترانس دم دارای تلفات می باشد

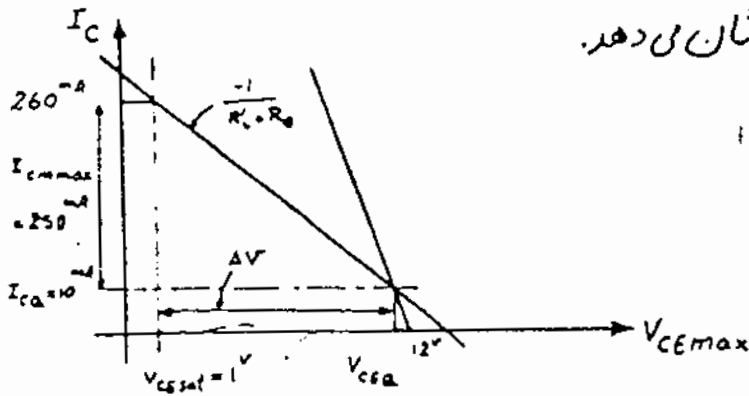
$$\frac{n_3}{n_4} \approx \sqrt{\frac{R'_L}{R_L}} = \sqrt{\frac{40}{8}} = 2.24$$

پس $R'_L \approx \left(\frac{n_3}{n_4}\right)^2 R_L$

$$I_{Cmax} = \frac{V'_{Lm}}{R'_L} = \frac{10}{40} = 250mA$$

$$R_3 = \frac{1V}{I_{Cmax}} = \frac{1}{250mA} = 4\Omega$$

شکل (۲-۱۱) خط بار DC, AC, نشان می دهد.



شکل (۲-۱۱)

منحنيات ترانزیستورها،

$$I_{cmax} \geq I_{cmax} + I_{cq} = 260 \text{ mA}$$

$$V_{ce max} = 12 - R_c I_{cmax} + V_{Lm}$$

$$V_{ce max} = 21 \text{ V}$$

$$P_{cmax} = 0.2 P'_{Lmax}$$

که P'_{Lmax} کلیه توانایی است که به عنوان معرف کننده می باشند.

$$R_e = \frac{1}{250} = 4 \Omega$$

$$P_{cmax} = 0.2 \left(P'_{Lmax} + \frac{1}{2} R_e (I_{cmax})^2 \right)$$

$$P_{cmax} = 0.2 \left(1.25 \text{ W} + \frac{1}{2} \cdot 4 \cdot 10.25^2 \right) = 275 \text{ mW}$$

$$\begin{cases} I_{cmax} \geq 0.26 \text{ A} \\ V_{ce0} \geq 21 \text{ V} \\ P_{cmax} \geq 0.275 \text{ W} \end{cases}$$

- محاسبه مقادیر نهایی R_1, R_2 *

$$V_{B1} = V_{B2} = 2 I_{cq} R_3 + V_{BE} = 2 \cdot 10 \cdot 4 + 0.6 = 0.68 \text{ V}$$

$$I_{B1} = I_{B2} = \frac{10^{-4}}{50} = 0.2 \text{ mA}$$

$$I_{R1} \gg 2 I_{B1} \Rightarrow I_{R1} = 10 \times (2 \times 0.2) = 4 \text{ mA}$$

$$R_1 = \frac{V_{B1}}{I_{R1}} = \frac{0.68}{4} = 170 \Omega$$

$$R_2 = \frac{V_{cc} - V_{B1}}{I_{R2}} = \frac{12 - 0.68}{4 \text{ mA}} = 2.83 \text{ k}\Omega$$

- محاسبه $\left(\frac{n_1}{n_2}\right)$:

در تقویت کننده، بار نزدیک به منبع جریان کلکتور بزرگ است و در نتیجه h_{ie} این ترانزیستور برای تغییرات زیاد است. با توجه به آنکه در تقویت کننده، بار کلکتور مشترک h_{ie} تأثیر جدایی در ولجیات ندارد. سایر این می زان از h_{ie} صرف نظر کرد.

$$Z_{in} = 1 \text{ k}\Omega = \left(\frac{n_1}{n_2}\right)^2 (h_{ie} + (1+\beta)R_3) \Rightarrow 1000 = \left(\frac{n_1}{n_2}\right)^2 5114 \Rightarrow \frac{n_1}{n_2} = 2.21$$

- محاسبه خازنهای C_1, C_2 :

خازن C_2 که برای جلوگیری از زیاد شدن R_i در فرکانسهای بالا است را در حدود حدده (nf) انتخاب می‌کنیم
 را توجه به فرکانس قطع پایین

$C_2 = 22 \text{ nF}$

$$f_c = \frac{1}{2\pi R_i C_1}$$

$$R_i = R_1 \parallel R_2 = 2.83 \text{ k} \parallel 0.17 \text{ k} = 160.3 \Omega \rightarrow C_1 = \frac{1}{2\pi \times 400 \times 160.3} = 2.48 \mu\text{F}$$

$C_1 = 2.7 \mu\text{F}$

استاندارد

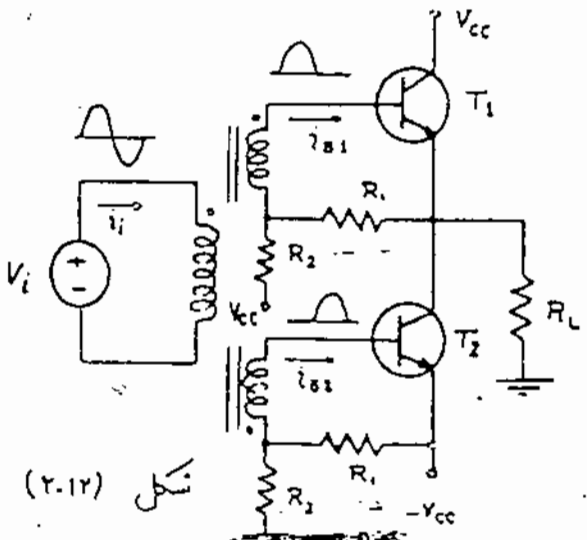
(۲.۲) تقویت کننده پوش پول کلاس B بدون ترانس:

بیطت اینکه ترانس دارای حجم و وزن زیادی است، اگران دتیه آن مشکل می باشد و به علت ایوهال نبودن، بهمان باند فرکانس را کم می‌کند. هواره سس بر این است که معنی لامکان از استفاده آن اجتناب شود. در اینجا روشهایی را برای برداشتن ترانس درودی و خروجی بیان می‌کنیم.

۲.۲.۱ - برداشتن ترانس خرد می:

شکل (۲-۱۲) مدار ساده یک تقویت کننده پوش پول بدون ترانس خرد می

را نمایش می‌دهد.



شکل (۲-۱۲)

که ترانزیستور T_1 در نیم برپود مثبت و ترانزیستور T_2 در نیم برپود منسی عمل کرده و جریان خرد می یک سینوسی کامل خواهد بود.

اشکالات عده این مدار:

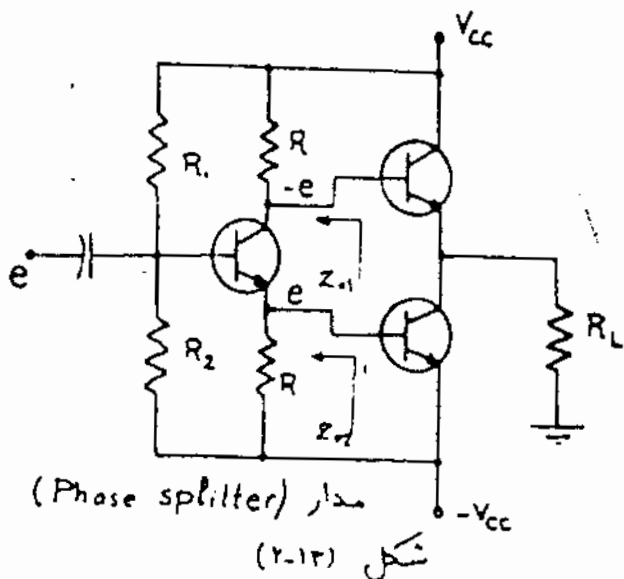
- ۱- بیطت اینکه T_1 میزان کلکتور مشترک T_2
- میزان امیتر مشترک عمل می‌کند مدار کاملاً متوازن نیست.

۲- از در منبع ولتاژ استفاده شده است.

۲-۲-۲- برداشتن ترانس ورودی:

نمای ترانس ورودی باید از مداری استفاده کرد که بتواند خود ورودی و ۱۸۰ درجه اختلاف فاز ورودی را به تقویت کننده بدهد.

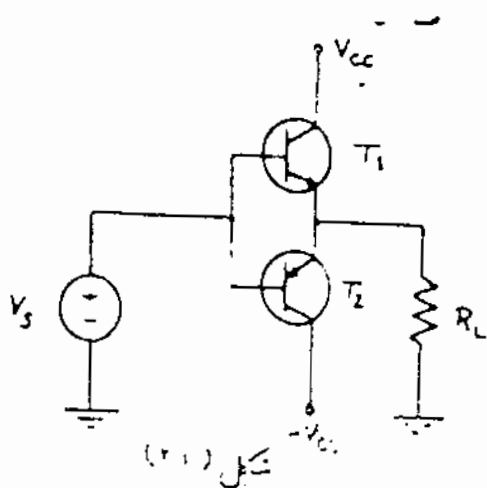
شکل (۲-۱۳) چگونگی این عمل را با یک ترانزیستور نشان می دهد.



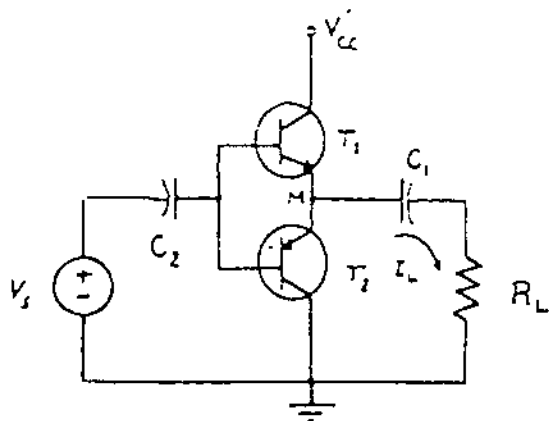
یکی از اشکالات این مدار این است که امپدانس دیده شده توسط ترانزیستورهای T_1 و T_2 متفاوت است، که این خود باز موجب عدم تقارن در تقویت کننده می شود.

۲-۲-۳- استفاده از ترانزیستورهای مکمل: «Complementary symmetry»

هائظوریکه ذکر شد، در طبقه پوش پول یک ترانزیستور در نیم برپود مثبت و ترانزیستور دیگر در نیم برپود منفی باید عمل کند، چون در آغاز ساعت ترانزیستورهای فقط از نوع PNP بودند لذا تمام طراحی ها بر این اساس صورت گرفته بود با پیدایش ترانزیستورهای nPN این امکان بوجود آمد که با استفاده از ترانزیستورهای مکمل nPN، PNP (که دارای مشخصه های کاملاً کسان باشند) هر دو ترانزیستور بصورت کلکتور مشترک عمل کنند [شکل (۲-۱۴)]، و عدم تقارنی که با برداشتن ترانس ورودی بوجود آمد، بود برطرف شود.



یکی از اشکالات مدار (۲-۱۴) استفاده از در منبع می باشد برای این بردن این اشکال می توان معین شوک (۲-۱۵) از یک



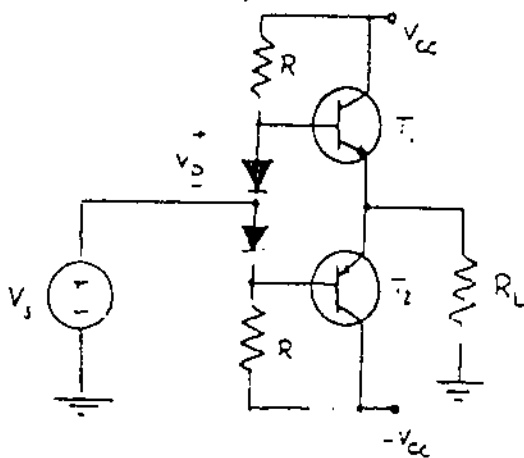
شکل (۲-۱۵)

منبع استفاده کرد و بار R_L را با خازن بزرگی سری کرد. باید توجه کرد که با فرار دادن این خازن راز تقویت کننده دیگر تادر به تقویت سیگنالهای فرکانس پایین و DC نخواهد بود.

- در حالتیکه سیگنالی در ورودی نداشته باشیم

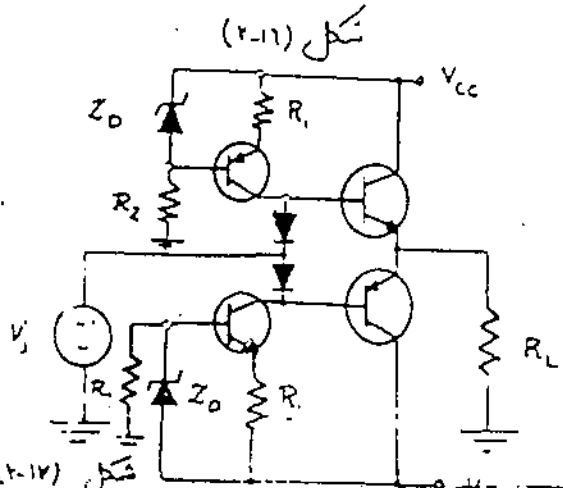
بافت تقارن $V_{ce1} = \frac{V_{cc}}{2}$ و جریان $I_{L0} = 0$ می باشد پس در حالتیکه T_1 قطع و T_2 روشن باشد خازن C_1 جریان بار R_L را تأمین می کند و در حالتیکه T_2 خاموش و T_1 روشن است خازن C_1 شارژی می شود پس باید خازن C_1 را به اندازه کافی بزرگ در نظر گرفت تا مانند یک منبع رستاز عمل کند.

تذکره: باید توجه کرد که در آناسیز این حالت $V_{ce} = 2V_{cc}$ در نظر گرفته می شود. برای اینکه امواج عبوری (crossover dist.) را به حداقل برسانیم باید ترانزیستورها را تا آستانه هدایت بایاس کنیم.



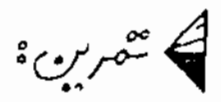
شکل (۲-۱۱)

شکل (۲-۱۱) یک نمونه از بایاس ترانزیستورها رسیده دیدد را نشان می دهد. عیب عمده این کار بایاس آمدن ایدئاس ورودی از BR_L به $BR_L || R/2$ است. راز طرفی معادمت R را می توان بزرگ انتخاب کرد زیرا جریان بس و جریان دیدد از طریق همین معادمت تأمین می شوند.

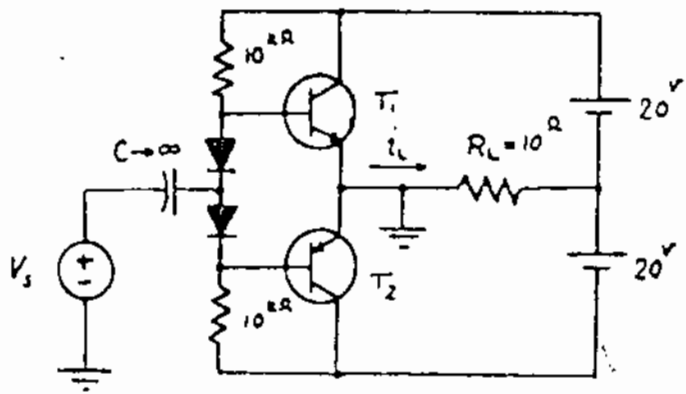


شکل (۲-۱۲)

برای از بین بردن این اشکالی توان بجای معادمت R مطابق شکل (۲-۱۲) از منابع جریان استفاده کرد که هم جریان مورد لزوم را تأمین می کند و هم دارای معادمت معادل جلی زیادی هستند.



تقویت کننده کلاس AB شکل (۲-۱۸) را در نظر بگیرید.

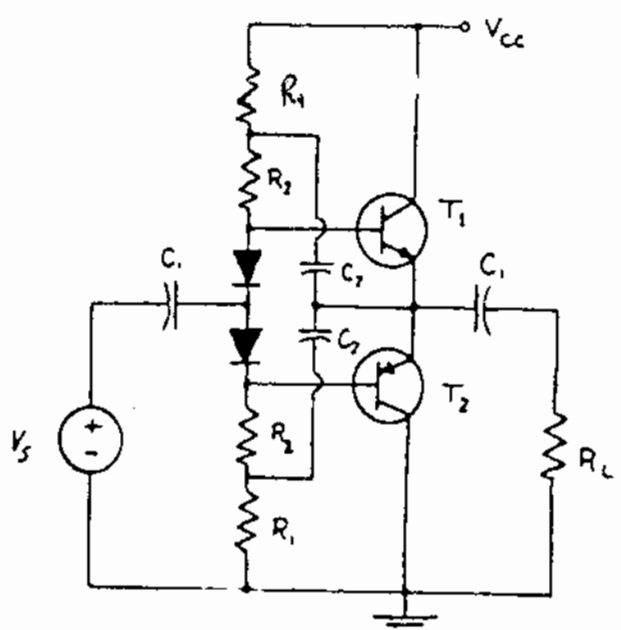


شکل (۲-۱۸)

الف. جریان نقطه کار دیودها و ترانزیستورها (فرض کنید تقارن کامل برقرار است)

ب. طرز کار مدار در سیم V_{CE2} و V_{CE1} در سیم I_C و وقتی مدار بدون ایجاد امواج کاری کند.

ج. P_{CC} و P_{R_L} و η وقتی که جریان خروجی ماکزیمم است.
د. P_{Cmax} و حداکثر دامنه جریان کلکتور که P_{Cmax} را بوجود می آورد.

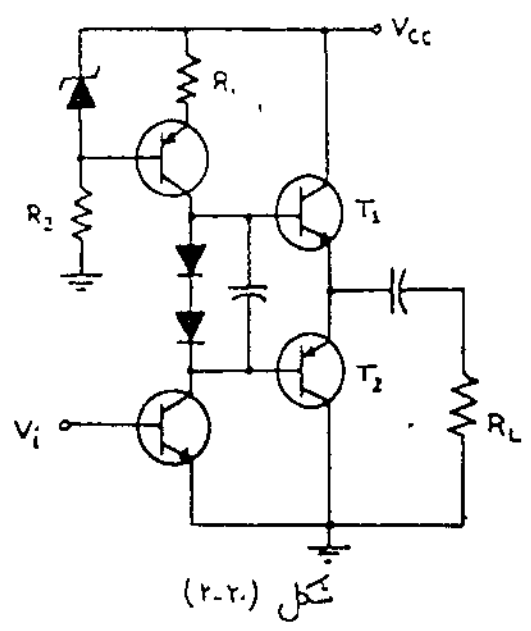


شکل (۲-۱۹)

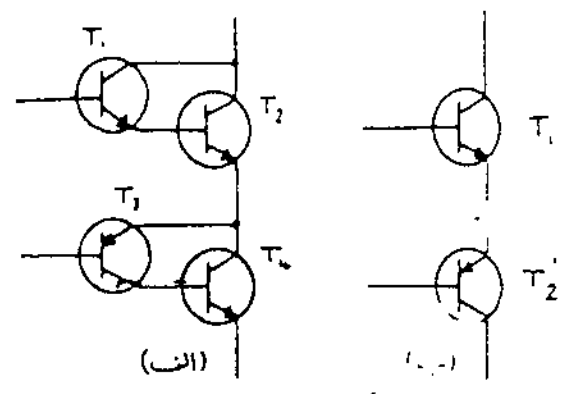
- همچنین می توان به کمک برت استرپ [شکل (۲-۱۹)]، شکل مدار را ساده تر و امپدانس درودی را افزایش داد.

- در مدار شکل (۲-۱۷) دو منبع جریان بکار رفته است ولی در عمل، اغلب موارد بجای یکی از منابع جریان یک مدار امپدانس مشترک قرار داده، می توانی را به بیس آن اعمال کرده، و از خاصیت تقویت کننده می و نشان آن استفاده می کنند. [شکل (۲-۲۰)]

رای بالا بودن امپدانس درودی و ضریب تقویت می توان بجای T_1 و T_2 از داربستون استفاده کرد ولی چون در عمل ترانزیستورهای قدرت بیشتر بصورت $n-p-n$ ساخته می شوند بجای ترانزیستور T_2 می توان از ترکیب $(n-p-n-p-n)$ استفاده کرد. شکل (۲-۲۱) مدار اصلی را ساده شده آرا نمایش می دهد.



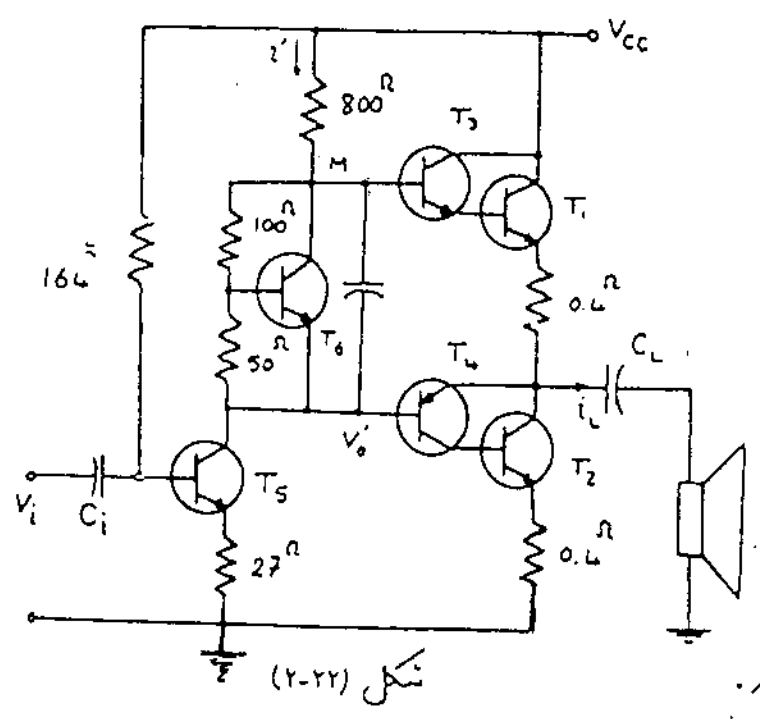
شکل (۲-۲۱)



شکل (۲-۲۱)

$T_1: \beta'_1 \approx \beta_1 \beta_2 \quad h'_{ie1} = 2h_{ie1}$
 $T_2: \beta'_2 \approx \beta_3 \beta_4 \quad h'_{ie2} = h_{ie3}$

مثال در نویز کننده شکل (۲-۲۲) با فرض $\beta_1 = \beta_2 = 25$ $\beta_3 = \beta_4 = 100$



شکل (۲-۲۲)

$V_{cesat} = 1V$, $V_{BE} = 0.6V$
 ا: برای ایجاد قدرت ماکزیم:

$P_{Lmax} = 25W$

- ب: در بلندگو حدود V_{CC} را تعیین نمایند.
- ج: راندمان ماکزیم
- د: دامنه و سازه ورودی
- ه: برای ایجاد ماکزیم راندمان را حساب کنید.

حل: الف: $P_{Lmax} = \frac{1}{2} R_L I_{Cmax}^2 \Rightarrow 25 = \frac{1}{2} \times 8 \times I_{Cmax}^2$

$\Rightarrow I_{Cmax} = 2.5A$

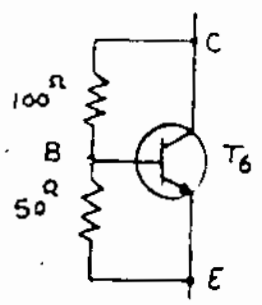
در این مسئله بدلیل اینکه در کلکتور ترانزیستور T_3 و T_4 مقاومتی وجود ندارد در نتیجه برای ترانزیستور T_3 و T_4 $(V_{CE1})_{min} = 2V_{BE} > 1V$

اگر بنابه تقارن رانشا دوسرغازان $V_{ce} = \frac{V_{cc}}{2}$ بگیریم

$$\begin{cases} V_M = 2V_{BE} + 0.4 i_L + \frac{V_{cc}}{2} + 8 i_L \Rightarrow i_L = \frac{V_M - 2V_{BE} - V_{cc}/2}{8.4} \\ V_M = V_{cc} - 800 i_L' = V_{cc} - 800 \left(\frac{i_L}{\beta_1 \beta_2} + i_{cs} \right) \Rightarrow 8.4 i_L = \frac{V_{cc}}{2} - \frac{800}{2500} i_L - i_{cs} - 1.2 \end{cases}$$

$i_{Lmax} \rightarrow i_{cs} = 0 \Rightarrow \boxed{V_{cc} = 46V}$

- ب-1- ترانزیستورهای T_2, T_1 که در طبقه های فرار گرفته اند ترانزیستورهای تدت می باشند
- ترانزیستورهای T_3, T_4 امپدانس دیده شده توسط کلکتور ترانزیستور T_5 را افزایش می دهند که باعث افزایش فریب تقویت رانشا می گردد.
- ترانزیستور T_5 عمل تقویت سیگنال رانشا را انجام می دهد.
- برای ترانزیستور T_6 داریم:



$V_{BE} = \frac{50}{50+100} V_{CE6} \Rightarrow \boxed{V_{CE6} = 3V_{BE}}$

دیده می شود که ترانزیستور T_6 در واقع رانشا آستانه هدایت ترانزیستورهای T_4, T_1, T_3 را نا مین می کند. (V_{BE} multiplier)

ج: $I_{ES} = \frac{V_{cc} - 0.6}{R_B + \frac{R_o}{\beta}} = \frac{46 - 0.6}{0.027 + \frac{16k}{101}} = 27.5^{mA}$ $h_{ies} = \beta \frac{25^{-V}}{I_{cs}}$

$h_{ies} = 100 \frac{25^{-V}}{27.5^{mA}} = 90 \Omega$

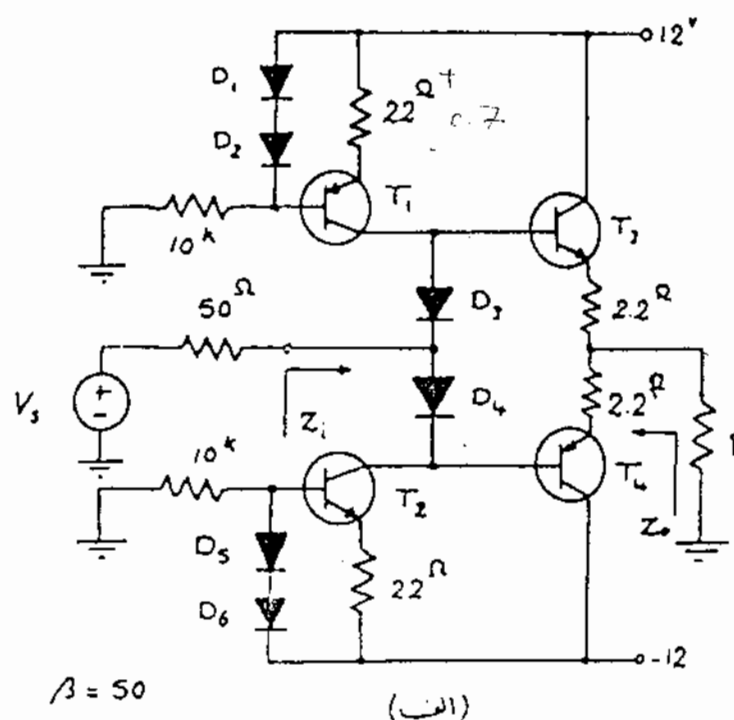
$P_{cc} = V_{cc} I_{ES} + \frac{2}{\pi} \frac{V_{cc}}{2} I_{cmmax} = 46 \cdot 27.5^{mA} + \frac{2}{\pi} \cdot \frac{46}{2} \cdot 12.5 = 37.87^{W}$

$$\eta_{max} = \frac{P_{Lmax}}{P_{ccmax}} = \frac{25}{37.87} = 66\%$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_o'} \frac{v_o'}{v_i} = \frac{8}{8+0.4} \times \frac{-100 [800 \parallel (100 \times 25) \times 8.4]}{90 + 101 \times 27} = -26$$

$$V_{omax} = 2.5 \times 8 = 20^V$$

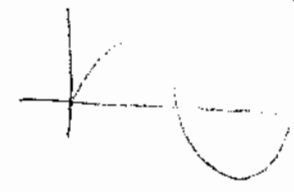
$$V_{imax} = \frac{V_{omax}}{|A_v|} = \frac{20}{26} = 0.77^V$$



تصویرین:

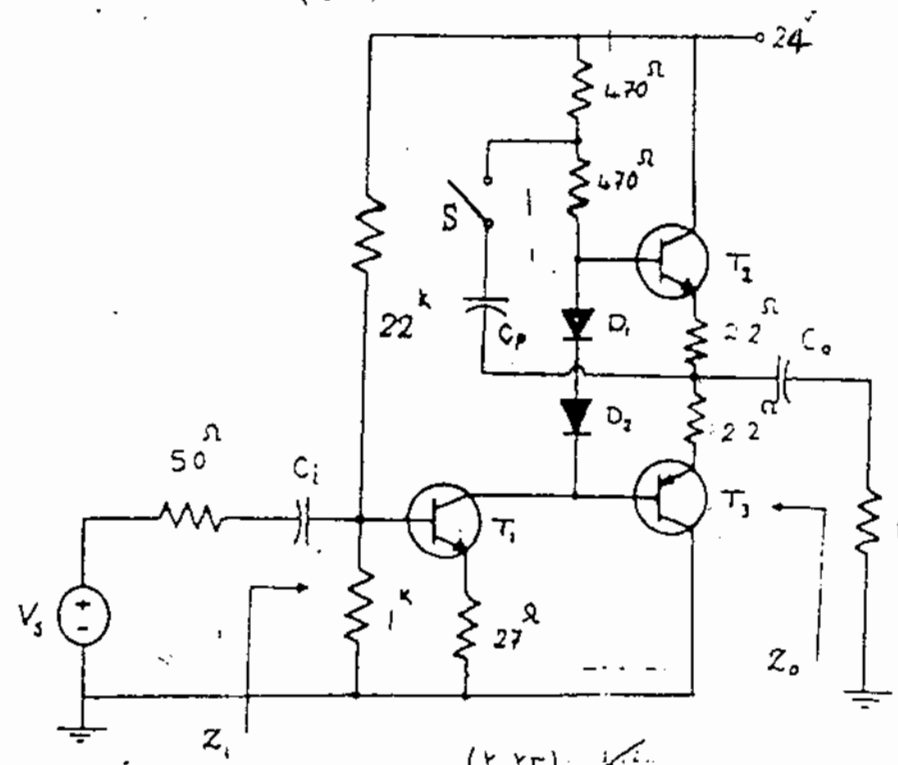
مطلوبت حساب $A_{v3} = \frac{v_o}{v_s}$

Z_o, Z_i
 P_{Lmax}, P_{ccmax}
 مدار این شکل (۲-۲۳)



$\beta = 50$

(الف)

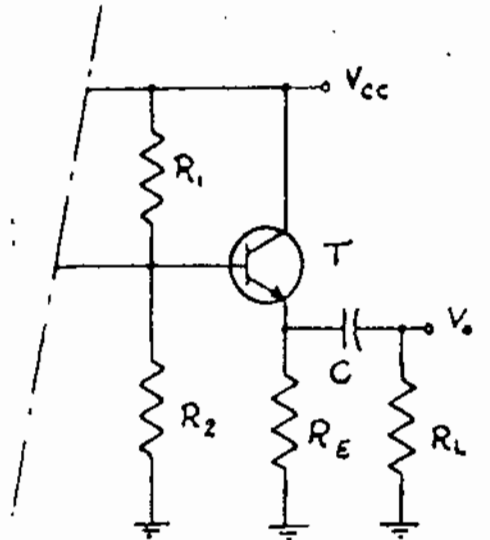


ب: کلید S باز
 ج: کلید S بسته

$\beta_1 = 100$
 $\beta_2 = \beta_3 = 50$

شکل (۲-۲۳)

تقریرن های مختلف



شکل (۲-۲۴)

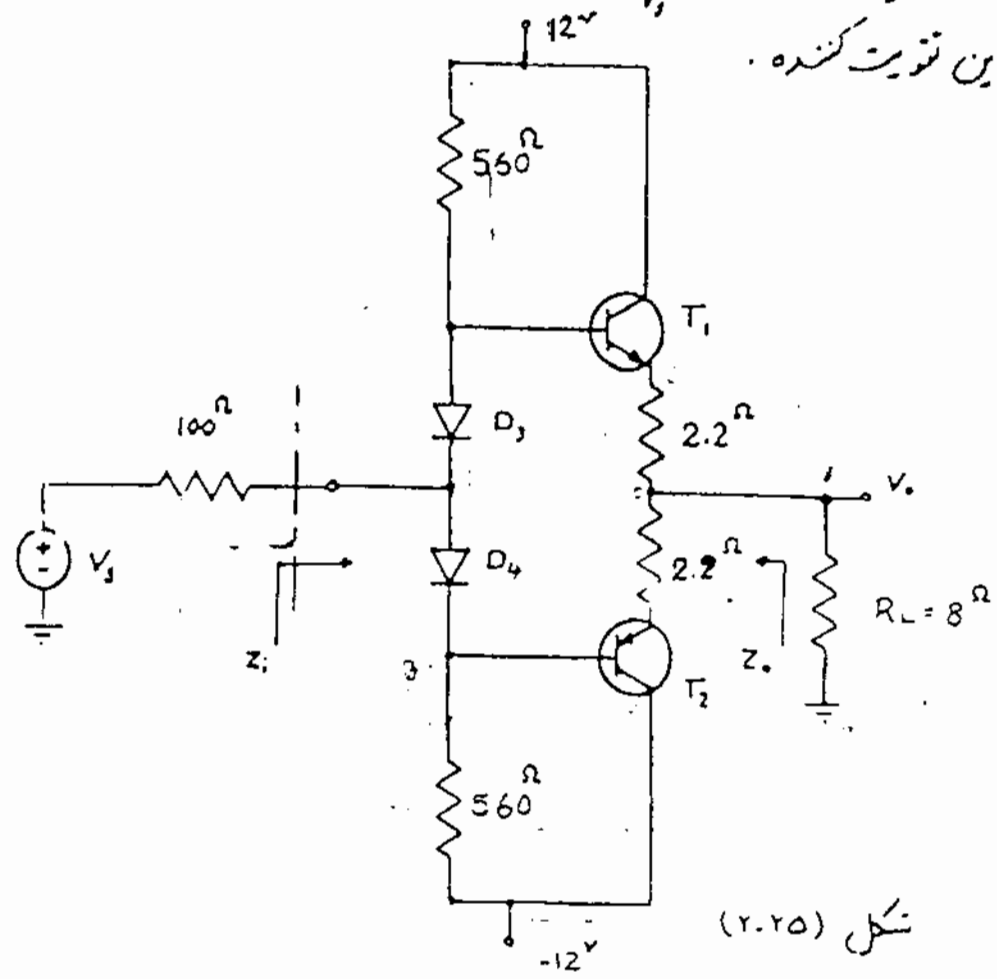
۱- مدار تقویت کننده شکل (۲-۲۴) را در نظر بگیرید.
 مقدار مقاومت R_L را بر حسب R_E ، برای آنکه راندمان $(\eta = \frac{P_{Lmax}}{P_{CC}})$ و سوئیگ ولتاژ خروجی ماکزیم گردد محاسبه نماید.

۲- مدار تقویت کننده قدرت شکل (۲-۲۵) را در نظر بگیرید. با فرض اینکه

$\beta_1 = \beta_2 = 40$
 $r_{e1} = r_{e2} = 100 \text{ k}\Omega$

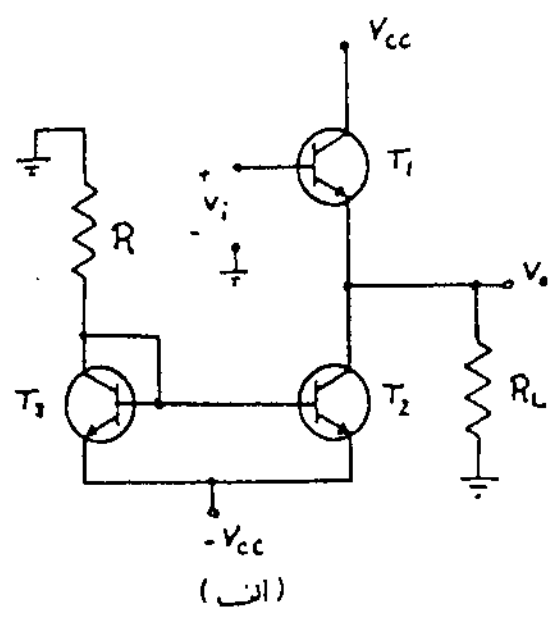
$|V_{BE5}| = V_D = 0.6 \text{ V}$

مطلوبت محاسبه $A_{Vj} = \frac{v_o}{v_i}$ ، Z_o ، Z_i و P_{Lmax} و I_{max} برای این تقویت کننده.



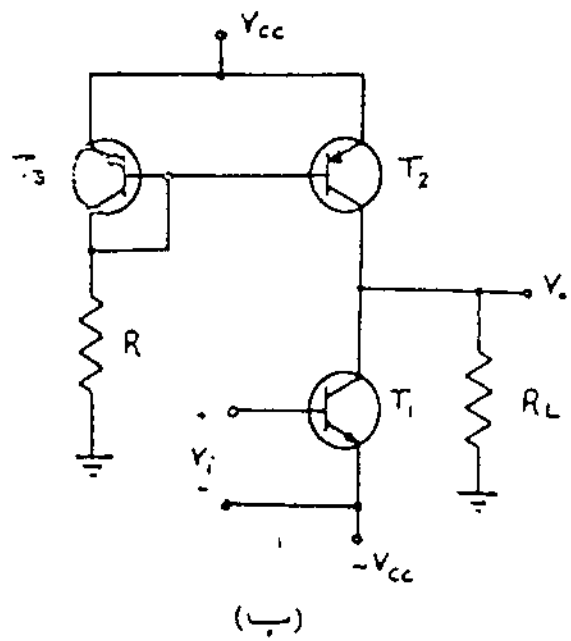
شکل (۲-۲۵)

۳- مقایسه دو تقویت کننده امپدانس مشترک و کلکتور مشترک از نظر اعوجاج:



شکل (۲-۲۶)

الف: تقویت کننده امپدانس مشترک (۲-۲۶) را در نظر بگیرید. در صورتیکه $V_{CESat} = 0.2V$, $R = 4.65 \text{ k}\Omega$, $V_{CC} = 10V$ و $R_L = 1 \text{ k}\Omega$ باشد. مدل سیگنالهای کوچک تقویت کننده را در نظر گرفته و مقدار $A_{v0} = \frac{V_o}{V_i}$ را وقتی که دامنه سیگنال خروجی v_o بین $\pm 0.6V$ تغییر می کند، مورد بررسی قرار دهید. (ترانزیستورهای T_1 و T_2 مشابهند)



(ب)

ب: تقویت کننده امپدانس مشترک شکل (۲-۲۱) را در نظر بگیرید. در صورتیکه مقادیر الانهای مدار همانند قسمت الف باشد. مدل سیگنالهای کوچک تقویت کننده را در نظر گرفته و مقدار $A_{v0} = \frac{V_o}{V_i}$ را وقتی دامنه سیگنال خروجی v_o بین $\pm 0.6V$ تغییر می کند، مورد بررسی قرار داده و با قسمت الف مقایسه نمایید.

ج: حداکثر توانی که بار $R_L = 1 \text{ k}\Omega$ در حالت (الف) می تواند مصرف نماید، بدون اینکه در سیگنال خروجی v_o اعوجاج گسوسی بوجود آید را حساب کنید و در این حالت راندمان $(\approx \frac{P_L}{P_{CC}})$ را بدست آورید. به ازای چه مقدار R_L راندمان مدار ماکزیمم بدست می آید؟

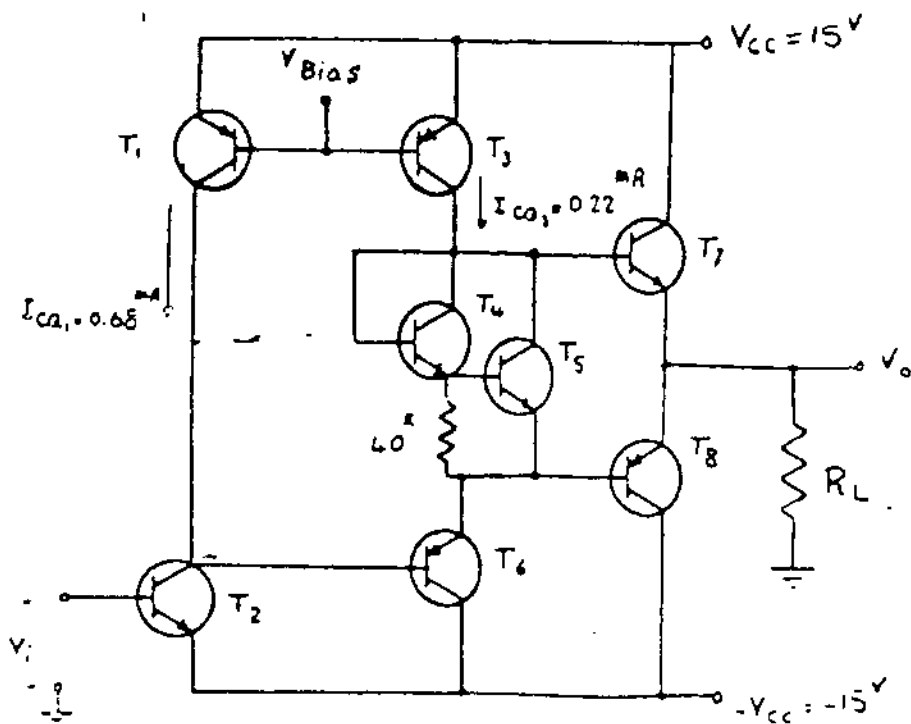
۴- مدار شکل (۲-۲۷) طبقه نهایی یک تقویت کننده عملیاتی 7410 را نشان می دهد. در صورتیکه $\beta_{FPNP} = 50$ و $\beta_{NPN} = 200$ و برای همه ترانزیستورها:

$$I_S = 10^{-14} \text{ A}, |V_{CEsat}| = 0.2 \text{ V}, |V_{BE(on)}| = 0.7 \text{ V}$$

الف، حداکثر مقدار مثبت و منفی V_o را برای $R_L = 10^2, 10^3, 200^{\Omega}$ بدست آورید.
 ب، حداکثر توان متوسطی که به بار $R_L = 1 \text{ k}\Omega$ می توان داد بدون آنگاه اعوجاج محسوس در V_o برود آید را حساب کنید. رنکت این شرایط مقدار راندمان را حساب کنید. (توان اوارنمان در طبقه پوش-پول مورد نظر است. سیگنال را سینوسی فرض کنید)

ج، حداکثر توان لحظاتی محسوس در هر یک از ترانزیستورهای طبقه پوش-پول را بدست آورید. ($R_L = 1 \text{ k}\Omega$)

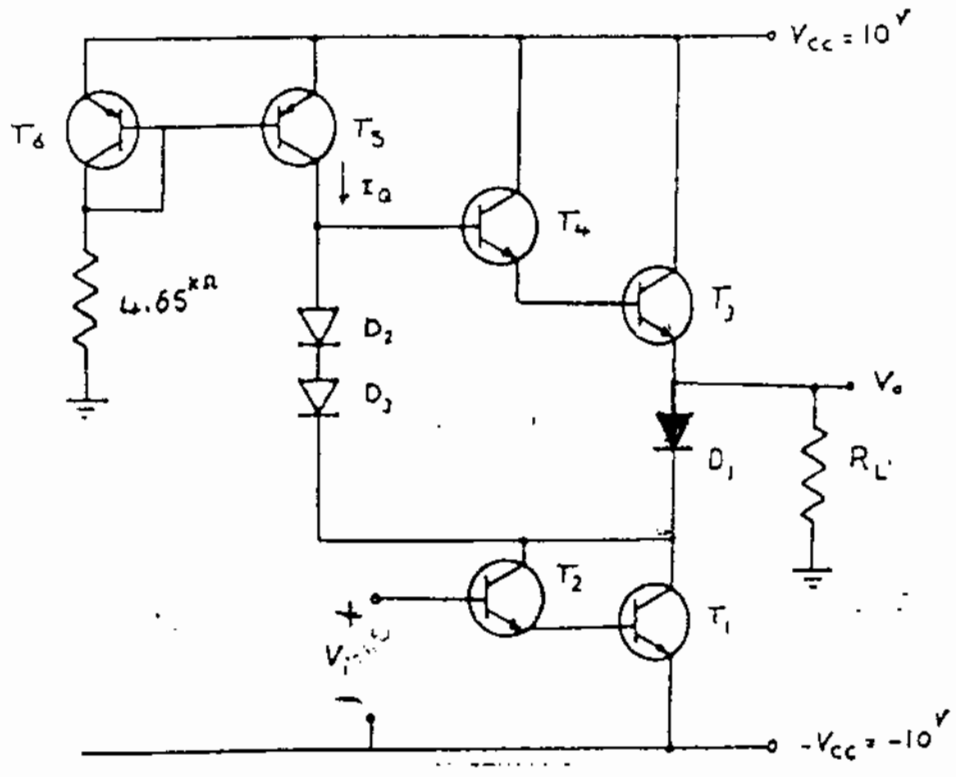
د، سیگنال خروجی را سینوسی فرض کرده، حداکثر توان متوسطی که به بار می توان داد، با آنگاه توان لحظاتی محسوس T_3 و T_8 از 100 mW بزرگتر نشود را بدست آورید. در این حالت مقدار R_L و راندمان را محاسبه کنید.
 ه، جریان کلکتور ترانزیستور را برای $10^2 - 10^4$ بدست آورید. ($R_L = 1 \text{ k}\Omega$)



شکل (۲-۲۷)

۵۷- تقویت کسره قدرت شکل (۲-۲۸) را که قسمت برش-پول آن کلاً از ترانزیستورهای npn تشکیل شده است در نظر بگیرید. در صورتیکه $V_{0(sat)} = 0.7V$ ، $|V_{E(sat)}| = 0.7V$ ، $|V_{CE(sat)}| = 0.2V$ و $\beta_F = 100$ در ترانزیستورهای T_5 ، T_6 مشابه باشند.

- الف، حداکثر مقدار مثبت درستی V_o در حالیکه $R_L = 8\Omega$ است را بدست آورید.
 ب، در حالیکه $V_o = 0.5V$ است توان مصرفی در مدار چقدر است؟
 ج ۱، در صورتیکه V_o تقریباً یک سیگنال سینوسی باشد مطلوبیت
 ج-۱- حداکثر توان مصرفی بار $R_L = 8\Omega$ بدون آنکه بالای یا پایین سیگنال V_o بریده شود در اندامان مدار در این حالت.
 ج-۲- حداکثر توان لحظه‌ای مصرفی ترانزیستورهای T_1 ، T_2



شکل (۲-۲۸)

بخش ۲۹

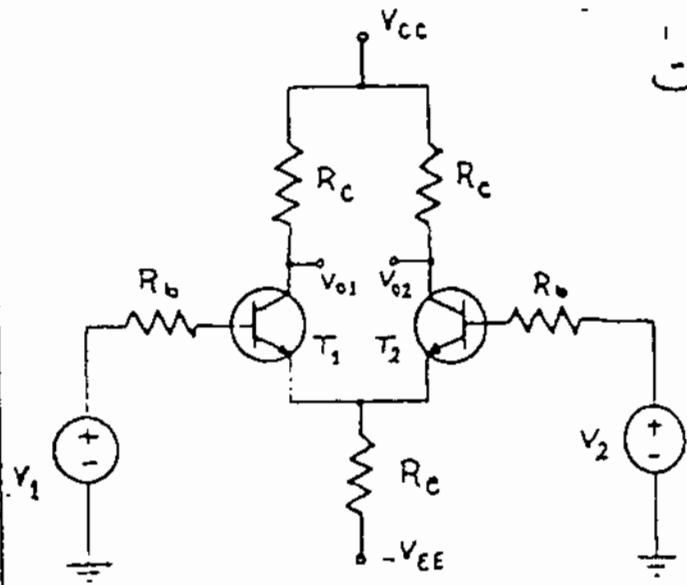
تقویت کننده های (دیفرانسیل)

در مدار تقویت کننده. امپدانس مشترک برای بدست آوردن پایداری حرارتی مناسب باید معادمت R_e نسبتاً بزرگ باشد که این خود باعث کاهش ضریب تقویت می شود. در صورتیکه بخواهیم سیگنالهای AC را تقویت کنیم می توان معادمت R_e را به اندازه کافی بزرگ انتخاب کرد تا پایداری حرارتی مطلوب بدست آید و برای داشتن ضریب تقویت کافی می توان توسط یک خازن "bypass" معادمت R_e را برای سیگنالهای AC اتصال کوتاه نمود، ولی اگر فرکانس سیگنال کم یا DC باشد در اینصورت وجود خازن تأخیری نداشته و ضریب تقویت کاهش می یابد برای اینکه بتوانیم سیگنالهایی با فرکانس پایین و یا DC را تقویت کنیم، از تقویت کننده دیفرانسیل استفاده می کنیم.

همچنین یکی دیگر از مشکلات تقویت کننده ها مسئله نویز می باشد. تقویت کننده های راکه تاکنون بررسی کردیم بین سیگنال و نویز تفاوتی قائل نمی شوند و هر دو را به یک اندازه تقویت می کنند ولی تقویت کننده دیفرانسیل بین سیگنال و نویز تفاوت قائل شده و هر کدام را با ضریب تقویت متفاوتی به خروجی مدار منتقل می نماید.

۱- بررسی مدل ساده بک تقویت کننده دیفرانسیل:

شکل (۱-۱) مدل ساده بک تقویت



شکل (۱-۱)

کنند. دیفرانسیل متوازن را نمایش می دهد. این مدار را می توان متشکل از دو مدار آمپلر مشترک مشابه دانستند. آمپلر ترانزیستورهای آنها به یکدیگر متصل شده اند. در اینورت ترانزیستورهای T_1 و T_2 باید کاملاً مشابه باشند.

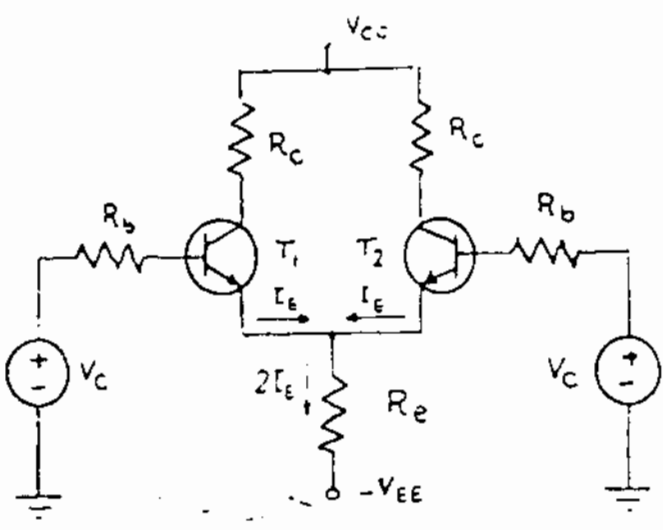
هر یک از دینازهای V_1 و V_2 را ترکیبی از دینازهای مشترک (Common) و دیفرانسیل (Differential) فرض می کنیم.

$$\begin{cases} V_1 = V_c + V_d \\ V_2 = V_c - V_d \end{cases} \Rightarrow V_c = \frac{V_1 + V_2}{2} \quad V_d = \frac{V_1 - V_2}{2}$$

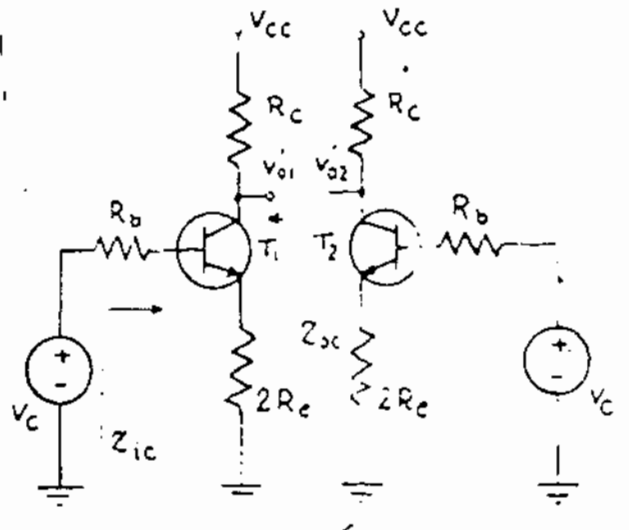
اگر ترانزیستورهای این تقویت کننده را در ناحیه خطی کار کنند می توان از اصل «جمع آثار» (Superposition) در مورد دینازهای V_1 و V_2 استفاده کرد و سیگنالهای مشترک و دیفرانسیل را بطور جداگانه تاثیر داد.

(۱-۱) حالت سیگنال های مشترک:

شکل (۱-۲) تقویت کننده دیفرانسیل را در حالت $V_1 = V_2 = V_c$ نشان می دهد. بدلیل متوازن بودن مدار این تقویت کننده، می توان از قضیه «جانسنین» که در تئوری مدارهای الکتریکی بیان می شود استفاده کرد و مدار تقویت کننده شکل (۱-۲) را بصورت مدار شکل (۲-۲) درآورد.



شکل (۱۱-۲)



شکل (۱۱-۳)

برای این حالت داریم:

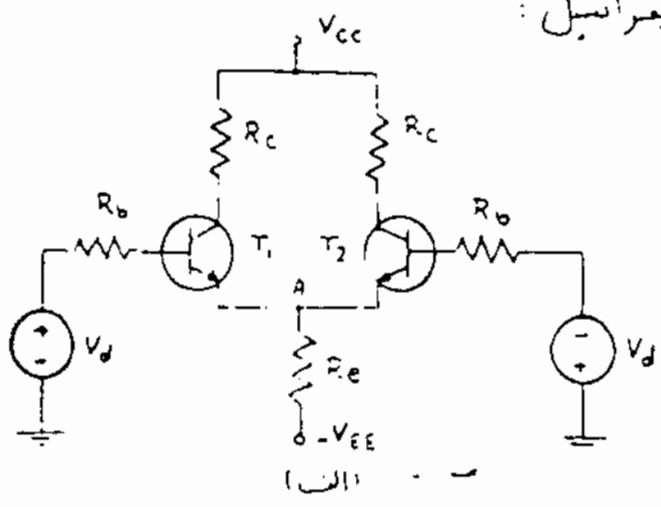
$$V'_{01} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

$$V'_{02} = \frac{-\beta R_c}{R_b + h_{ie} - (1+\beta)2R_e} V_c$$

$$Z_{ic} = R_b + h_{ie} + (1+\beta)2R_e$$

$$Z_{oc} = R_c$$

حالت سیگنال های دیفرانسیل: (۱-۲)

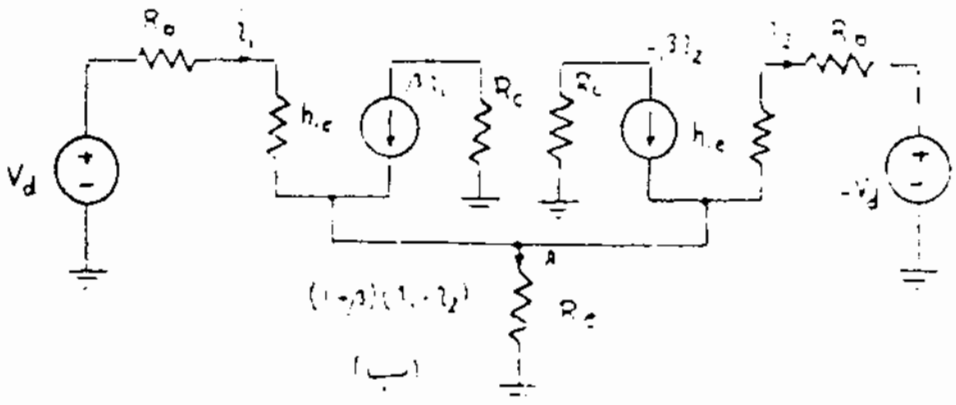


شکل (۱۱-۴) ترتیب

کننده دیفرانسیل را در حالت

$$V_1 = -V_2 = V_d \text{ (شکل ۱۱-۴ ب)}$$

مقدار معادل AC آنرا نمایش می دهد.



شکل (۱۱-۴)

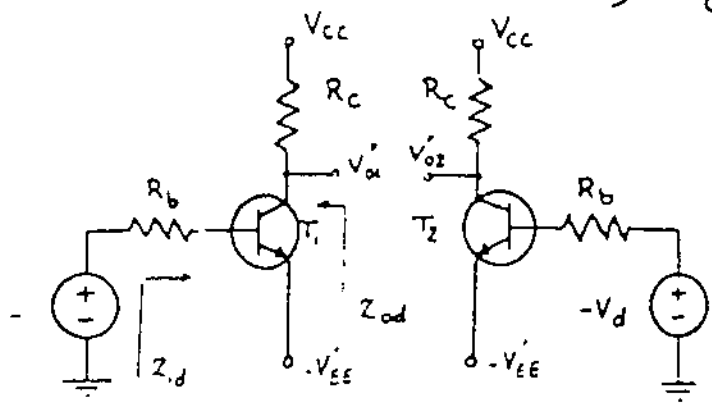
با نوشتن KVL در دو حلقه‌ای که شامل منابع ولتاژ V_d و $-V_d$ می‌باشند خواهیم داشت:

$$\begin{cases} V_d = (h_{ie} + R_b) i_1 + R_e (1 + \beta) (i_1 - i_2) \\ -V_d = -(h_{ie} + R_b) i_2 + R_e (1 + \beta) (i_1 - i_2) \end{cases} \Rightarrow R_e (1 + \beta) (i_1 - i_2) = 0$$

$$\Rightarrow \boxed{i_1 = i_2}$$

یعنی جریان دیفرانسیل معادمت R_e برابر صفر است و ولتاژ نقطه A از نظر منابع ولتاژ دیفرانسیل ثابت می‌باشد.

مدار شکل (۱-۵) مدل ساده شده تقویت کننده شکل (۱-۴) را نشان می‌دهد.



شکل (۱-۵)

$$V'_{01} = \frac{-\beta R_c}{R_b + h_{ie}} V_d$$

$$V'_{02} = \frac{\beta R_c}{R_b + h_{ie}} V_d$$

مشاهده می‌شود که فریب تقویت ولتاژ در این حالت بیشتر شده است.

$$Z_{id} = R_b + h_{ie} \quad Z_{od} = R_c$$

۱-۳) حالت کلی تقویت کننده دیفرانسیل:

چون ولتاژهای دروس تقویت کننده دیفرانسیل را به صورت ترکیب از ولتاژهای

$$\begin{cases} V_1 = V_c + V_d \\ V_2 = V_c - V_d \end{cases}$$

مشترک و دیفرانسیل به نظر می‌گیریم. در نتیجه طبق قضیه جمع آثار، خروجی‌های ناشی از ولتاژهای مشترک و دیفرانسیل را با هم جمع می‌کنیم.

$$\begin{cases} V_{01} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} V_d \\ V_{02} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} (-V_d) \end{cases}$$

- ولتاژهای نهایی:

$$\begin{cases} V_{o1} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_c} \left(\frac{V_1 + V_2}{2} \right) + \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \\ V_{o2} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_c} \left(\frac{V_1 + V_2}{2} \right) - \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \end{cases}$$

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_c}$$

$$A_d = \frac{-\beta R_c}{2(R_b + h_{ie})}$$

اگر A_c و A_d را برت
بر تقریب کنیم:

$$\begin{cases} V_{o1} = A_c \left(\frac{V_1 + V_2}{2} \right) + A_d (V_1 - V_2) \\ V_{o2} = A_c \left(\frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2) \end{cases}$$

معمولاً $(1+\beta)2R_c \gg R_b + h_{ie}$ در نتیجه $A_d \gg A_c$ است یعنی ولتاژ مشترک

(معمولاً نویز) خیلی کمتر از ولتاژ دبراسیل (سیگنال) در خروجی اثر می‌کند.
نسبت $\left| \frac{A_d}{A_c} \right|$ مشخصه مهم برای تقریب یک تقویت کننده دبراسیل است.
که این نسبت را «تقریب حذف سیگنال مشترک» (common mode rejection ratio) یا CMRR می‌نامند. هر قدر CMRR بزرگتر باشد تقویت کننده به یک تقویت کننده ایده‌آل نزدیکتری شود.

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{R_b + h_{ie} + (1+\beta)2R_c}{2(R_b + h_{ie})} \approx \frac{(1+\beta)R_c}{R_b + h_{ie}}$$

مثال ۱) مطلوبیت CMRR برای تقویت کننده دبراسیل شکل (۱-۱) که $\beta = 200$ $R_c = 10^4 \Omega$ $R_b = 1^4 \Omega$ $h_{ie} = 1^4 \Omega$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{(1+\beta)R_c}{R_b + h_{ie}} = \frac{201 \times 10^4}{1^4 + 1^4} = 1000$$

حل:

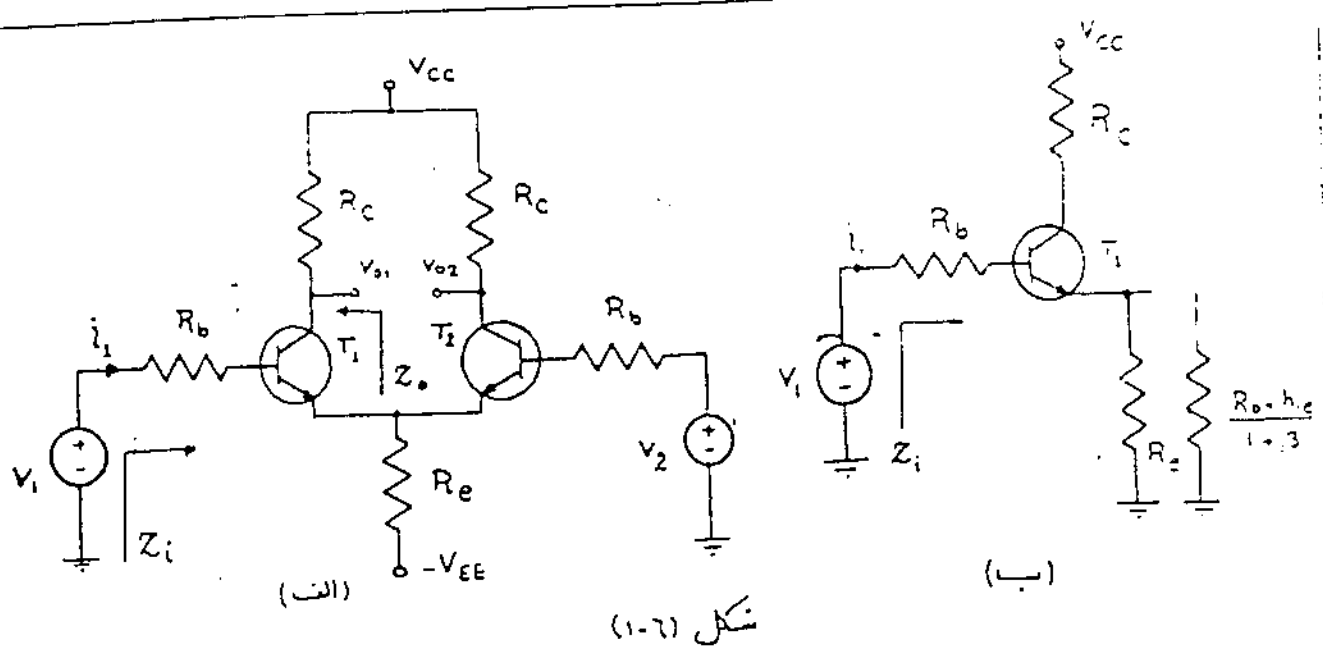
- امپدانس ورودی:

امپدانس ورودی تقویت کننده دبراسیل شکل (۱-۱) را

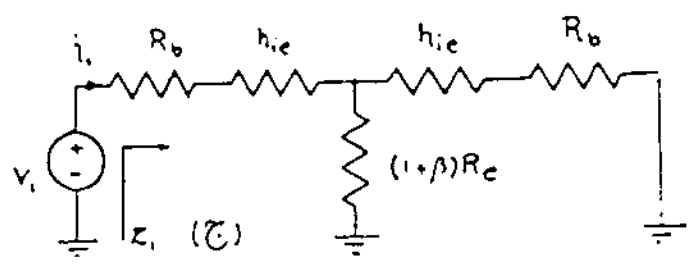
معرفت فوق تقریب می‌کنیم.

$$Z_i = \frac{V_1}{I_1}$$

$V_2 = 0$



شکل (۱-۶)



برای محاسبه امپدانس درودی این تقویت کننده می توان از روش انعکاس امپدانس استفاده کرد.

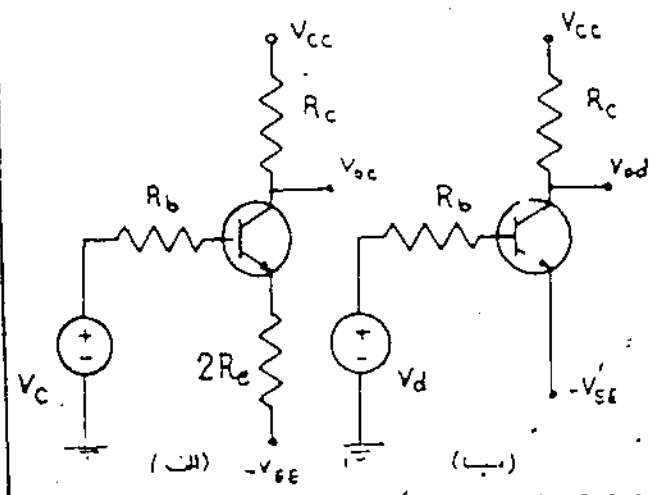
بطوریکه ابتدا معادله های در بیس ترانزیستور T_2 را به امپدانس آن مثل می کنیم [شکل (ب-۱-۶)] در بیس معادله های در امپدانس ترانزیستور T_1 را به بیس آن انتقال می دهیم. [شکل (ج-۱-۶)]. در نتیجه داریم:

$$Z_i = R_b + h_{ie} + (1 + \beta)R_e \parallel (R_b + h_{ie})$$

برای بالا بردن امپدانس درودی می توان از داراییستون دیافاز FET بجای ترانزیستورهای T_1 و T_2 استفاده کرد.

$$Z_o = R_c$$

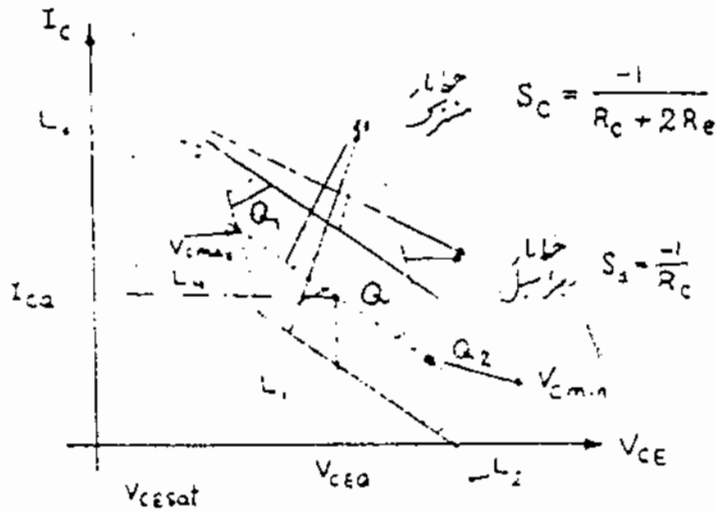
- امپدانس خروجی:



- نقطه کار و خط بار:
 ابتدا یکی از ترانزیستورهای تقویت کننده. شکل (الف-۱-۶) را در نظر می گیریم و ولتاژهای درودی V_1 و V_2 را ترکیب از ولتاژهای مشترک و دیفرانسیل فرض می کنیم. بنا به تعادل مدار، برای ولتاژ مشترک

شکل (۱-۷-ا) و برای رانشاز دینرانیل شکل (۱-۷-ب) بدست می آید.
 در حالت $v_1 = v_2 = 0$ نقطه کار استاتیکی ترانزیستور (a) بدست می آید [شکل (۱-۸)].
 برای حالت سببال

مشترک [شکل (۱-۷) ا] داریم:



$$(V_{CC} + V_{EE}) = (R_C + 2R_E) I_{C1} + V_{CE1}$$

مانوجه به این رابطه، شیب خط بار
 مشترک برابر خواهد بود با:

$$S_c = \frac{-1}{R_C + 2R_E}$$

شکل (۱-۸)

با توجه به دامنه رانشاز V_c نقطه کار ترانزیستور روی خط بار مشترک (L_0) از Q_1 تا Q_2 تغییر می کند. [شکل (۱-۸)].

با در نظر گرفتن مدار شکل (۱-۷-ب)، معادله خط بار دبراسیل به صورت زیر بدست می آید.

$$(V_{CC} + V_{EE}) = R_C I_{C1} + V_{CE1} \Rightarrow S_d = \frac{-1}{R_C}$$

مشاهده می شود که شیب
 خط بار دبراسیل بیشتر از

شیب خط بار در حالت مشترک است.

مدانتر دامنه رانشاز V_c برای اینکه ثنوبت کند، در ناحیه خطی عمل کند، بستگی
 به دامنه رانشاز V_c و نقطه کار استاتیکی ترانزیستور (a) دارد. این محدودیت عملاً در
 نقطه کار Q_2 از تقاطع خط بار دبراسیل با محور رانشاز (V_{CE}) و یا در نقطه
 کار Q_1 از تقاطع خط بار دبراسیل با خط $V_{CE} = V_{CESAT}$ بدست می آید.
 در شکل (۱-۸) این محدودیت در نقطه کار Q_2 موجود می آید.

مانوجه به مطالب گفته شده، ناحیه کاری را که در آن ترانزیستور به صورت خطی
 عمل می کند، بدست می آید. این ناحیه را در شکل (۱-۸) نشان داده ایم.

تصمیم‌گیری:

تغویت کننده دینانسیل شکل (۱-۹) را در نظر بگیرید. درودی های تغویت کننده (e_1, e_2) منابع رنناز با امپدانس داخلی $R_b = 1k\Omega$ می باشند و ترانزیستورها از نوع سلیسیم $(V_{BE} = 0.6)$ یا $h_{FE} = 250$ هستند.

الف: الای های مدار را چنان تعیین کنید که تغویت کننده دارای مشخصات زیر باشد.

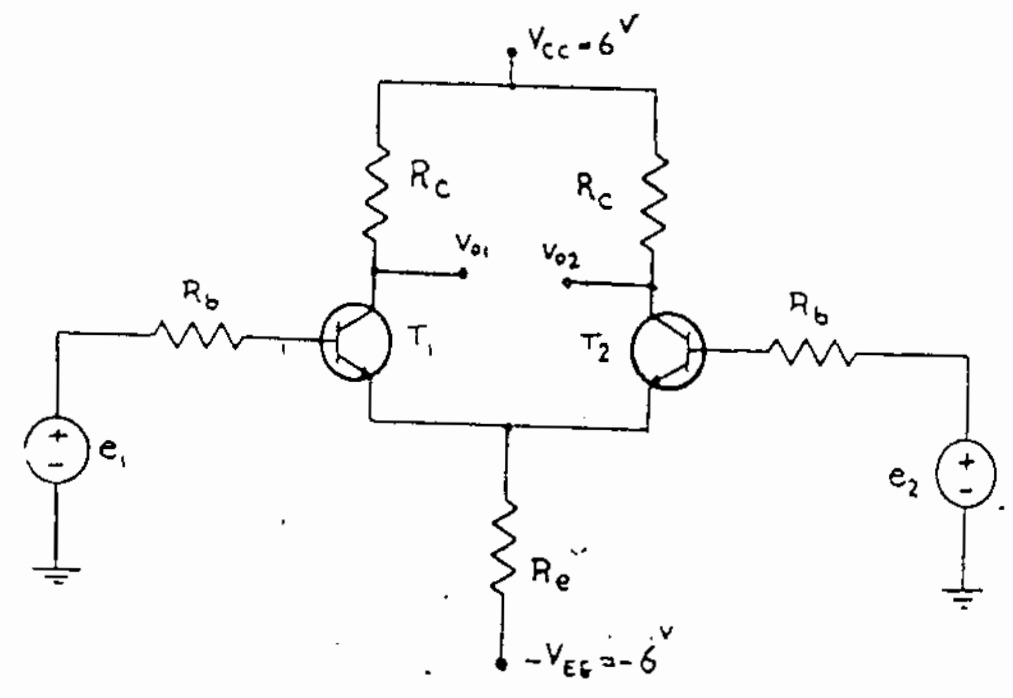
CMRR = 40 dB -

- امپدانس خروجی $Z_o = 1k\Omega$

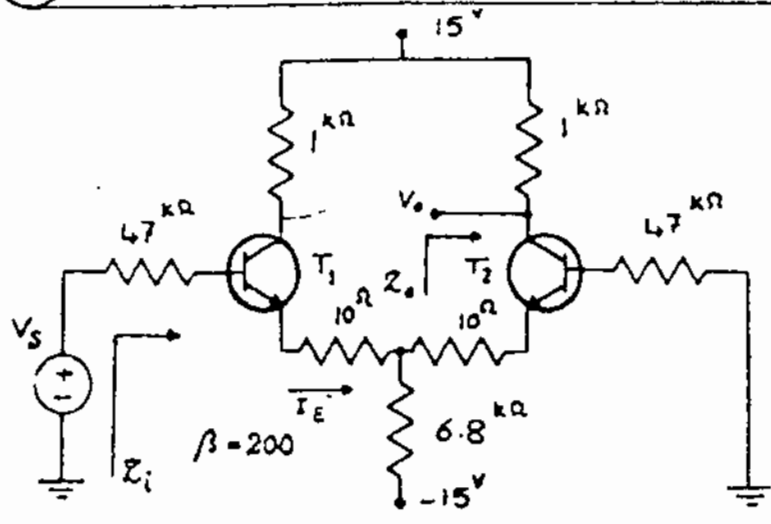
ب: خط بار برای رنناز های مشترک $(V_c = \frac{e_1 + e_2}{2})$ را رسم کرده و نقطه کار ترانزیستورها را روی آن مشخص کنید.

ج: در فرورنگه دامنه رنناز مشترک در خروجی برابر $1V$ باشد مطلوبیت حداکثر رنناز دینانسیل $(V_d = e_1 - e_2)$ در درودی برای آنکه تغویت کننده در ناحیه خطی کار کند.

د: در فرورنگه $V_c = 10mV$ باشد V_d چند می تواند باشد بطوریکه نسبت دامنه رنناز دینانسیل به دامنه رنناز مشترک در خروجی حداقل 50 باشد.



شکل (۱-۹)



شکل (1-1)

مثال 2) تقویت کننده بیزانسیل
شکل (1-1) را در نظر بگیرید.

مطلوبست A_d ، Z_o ، Z_i و $CMRR$ برای این تقویت کننده:

حل: ابتدا نقاط کار را بدست می آوریم:

$$V_{EE} - V_{BE} = \left(\frac{47}{10^3} + 10^{-3} + 2 \times 6.8 \right) I_E \Rightarrow 15 - 0.7 = \left(\frac{47}{201} + 0.01 + 13.6 \right) I_E$$

$$\Rightarrow I_E = 1 \text{ mA} \quad h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25}{1} = 5 \text{ k}\Omega$$

- امپدانس ورودی

با توجه به روش انعکاس امپدانس داریم:

$$Z_i = 47 + 5 + (10^3) \left\{ 10^{-3} + 6.8 \parallel \left[10^3 + \frac{47+5}{10^3} \right] \right\}$$

$$\Rightarrow Z_i = 106 \text{ k}\Omega$$

$$Z_o = 1 \text{ k}\Omega$$

- امپدانس خروجی:

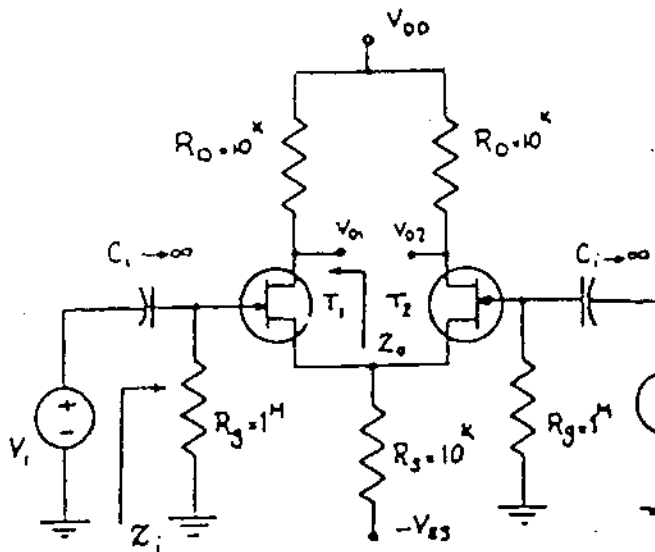
- $CMRR$ ، A_d ، A_c

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta) [10^{-3} + 2R_e]} = \frac{-200 \times 1}{47 + 5 + 201 (0.01 + 13.6)} = -0.07$$

$$A_d = \frac{-\beta R_c}{2 [R_b + h_{ie} + (1+\beta) 10^{-3}]} = \frac{-200 \times 1}{2 [47 + 5 + 201 \times 0.01]} = -1.85$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{1.85}{0.07} = 26.43$$

تقریب:



تقریب کننده شکل (۱-۱۱) را در نظر بگیرید.
 در صورتیکه ترانزیستورهای بکار رفته کاملاً
 مشابه باشند و پارامترهای آنها
 $\beta_m = 1$ و $r_d = 100 \text{ k}\Omega$ باشد.
 مطلوب است Z_o ، Z_i ، $CMRR$

شکل (۱-۱۱)

- اگر در مدار شکل (۱-۱۱) بار R_L را بین خروجیهای V_{01} و V_{02} قرار دهیم.
 آنگاه:

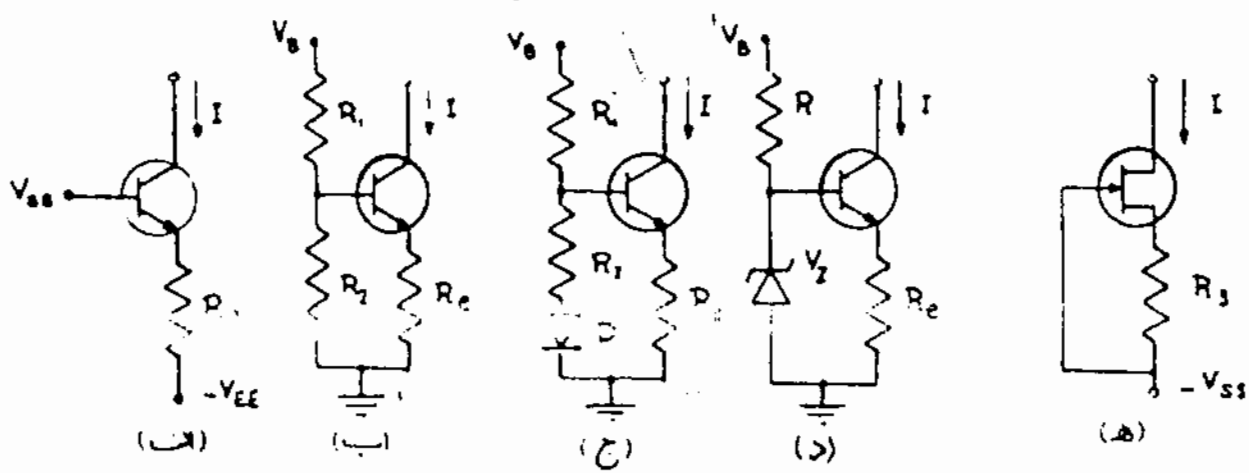
$$V_{od} = V_{01} - V_{02} = (A_c V_c + A_d (V_1 - V_2)) - (A_c V_c - A_d (V_1 - V_2)) = 2A_d (V_1 - V_2)$$

مشاهده می شود که در این حالت ولتاژ خروجی بار R_L ناشی از اختلاف ولتاژهای ورودی است. در نتیجه این مدار برای بار R_L یک تقریب کننده دیفرانسیل ایده‌آل می باشد.
 بعلاوه ولتاژ V_{od} یک ولتاژ نسبتی است، در نتیجه نمی توان آنرا به معادست باری که یک طرف آن زمین (ground) شده، متصل کرد. همچنین این ولتاژ به تقریب کننده‌ای که ولتاژ ورودی آنی نسبت به زمین سنجیده می شود، قابل اعمال نیست.
 برای رفع این اشکال می توان $CMRR$ مدار این تقریب کننده را آنگاه افزایش داد تا اثر ولتاژ مشترک نسبت به ولتاژ دیفرانسیل در هر یک از خروجی‌ها ناچیز شود. آنگاه می توان یکی از ولتاژهای V_{01} یا V_{02} را بعنوان خروجی مورد استفاده قرار داد.

بازجهه به اینکه $CMRR = \frac{(1+\beta)R_e}{R_{e \parallel h_{ie}}}$ می باشد. برای افزایش آن می توان معادست R_e را افزایش داد، ولی بزرگ کردن معادست R_e موجب تغییر نقطه کار مطلوب ترانزیستورهای می گردد، برای رفع این اشکال باید ولتاژ منابع V_{cc} و V_{ee} را افزایش داد، ولی با توجه به محدودیت‌های عملی این روش بهره نیست. حال اگر بجای معادست R_e از یک منبع جریان استفاده نمایم، اولاً جریان نقطه کار ترانزیستور را بیشتر تثبیت نموده، ثانیاً معادست دینامیکی در امیتر ترانزیستور را بطور قابل ملاحظه‌ای بزرگ کرده ایم.

۲- منابع جریان در تقویت کننده دیفرانسیل:

منابع جریان در مدار تقویت کننده با عنوان یک لایان بایاس کننده و یا بهر صورت بار فعال active load به طور گسترده ای مورد استفاده قرار می گیرند. منابع جریان انواع گوناگونی داشته که ساده ترین آنها منابع جریانی هستند که شامل یک ترانزیستور Bipolar یا FET باشند. شکلی (۲-۱) چند نمونه از منابع جریان ساده را نمایش می دهند.



شکل (۲-۱)

ولتاژهای V_{BE} و V_{BB} و $-V_{EE}$ و مقاومت

در شکل (۲-۱-ا) با ثابت بودن

R_E ، جریان I از رابطه زیر بدست می آید.

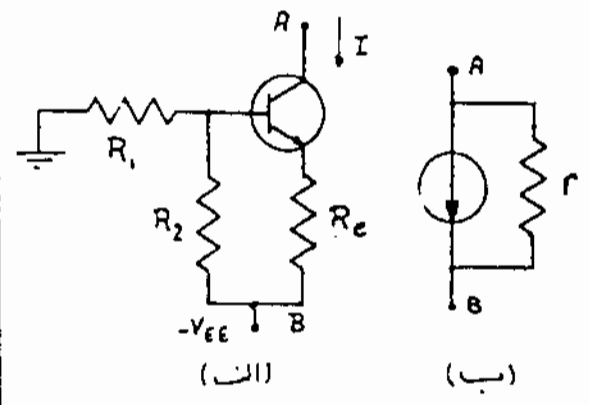
$$I = \frac{V_{BB} + V_{EE} - V_{BE}}{R_E}$$

شکلی (۲-۱-ب، ج، د) مدارهای دیگر این منبع جریان، که در آن از یک منبع ولتاژ استفاده شده است بر نشان می دهد. بدلیل اینکه ولتاژ V_{BE} ترانزیستور تابعی از درجه حرارت نیز می باشد، در نتیجه جریان I در منابع جریان شکلی (۲-۱-ب) با تغییر درجه حرارت، ثابت نمی ماند. برای رفع این اشکال می توان یک دیود معمولی را به صورت جریان کننده، مطابق شکل (۲-۱-ج) بکار برد.

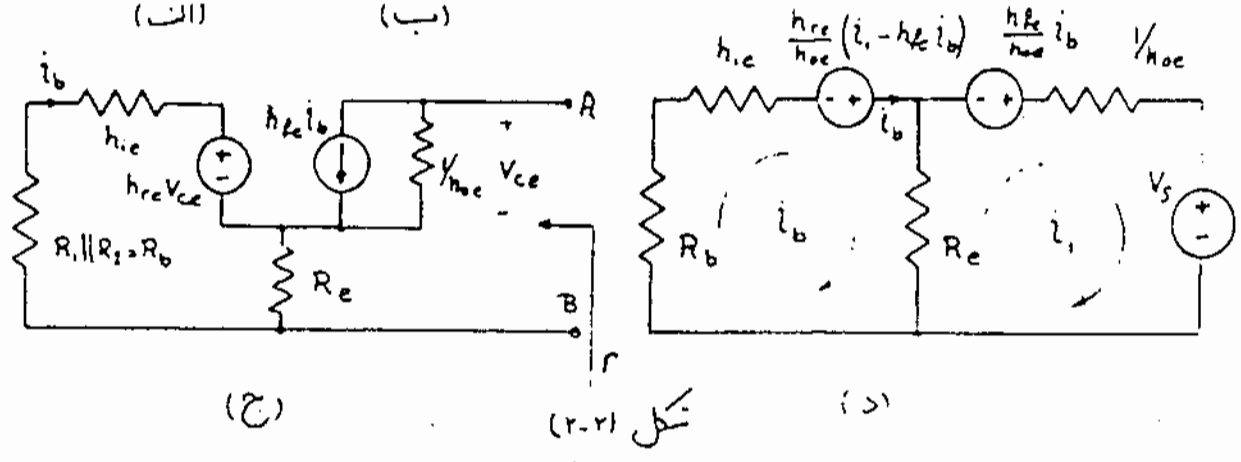
در منابع جریان شکلی (۲-۱-ا، ب، ج) جریان I نسبت به تغییرات منابع ولتاژ کار رفته، حساس می باشد. برای کاهش این اثر می توان از یک دیود زener مطابق شکل (۲-۱-د) و یا از یک FET، مطابق شکل (۲-۱-ه) استفاده کرد.

(۲-۱) محاسبه مقاومت دینامیکی بک منبع جریان:

منابع جریان که در عمل ساخته می شوند ایده آل نبوده و دارای مقاومت دینامیکی هستند که این مقاومت دینامیکی، تقریباً برای تمام منابع جریان مقدار بزرگی می باشد.



شکل (۲-۲) (الف) یک منبع جریان ساده و
 شکل (۲-۲) (ب) مدل مداری و شکل (۲-۲) (ج) مدل
 AC مدار منبع جریان و شکل (۲-۲) (د) مدار ساده
 شده آنرا نمایش می دهد.



$$r = \frac{V_s}{-i_1}$$

برای بدست آوردن مقاومت دینامیکی این منبع جریان از معادلات « مش » استفاده می کنیم.

$$\begin{pmatrix} R_b + h_{ie} + R_e & -R_e \\ -R_e & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} \frac{h_{re}}{h_{oe}} (i_1 - h_{fe} i_b) \\ -V_s - \frac{h_{fe}}{h_{oe}} i_b \end{pmatrix}$$

$$\begin{pmatrix} R_b + h_{ie} + R_e + \frac{h_{re} h_{fe}}{h_{oe}} & -R_e - \frac{h_{re}}{h_{oe}} \\ -R_e + \frac{h_{fe}}{h_{oe}} & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} 0 \\ -V_s \end{pmatrix}$$

با توجه به روش کرامر، در محل دستگاهی معادلات جریان i_1 را بر حسب V_s

محاسبه می نمایم

$$r = \frac{V_s}{-I_s} = \frac{(R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}) \left(\frac{1}{h_{oe}} + R_c \right) + \left(R_e + \frac{h_{re}}{h_{oe}} \right) \left(\frac{h_{fe}}{h_{oe}} - R_c \right)}{R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}} \quad (I)$$

معمولاً از پارامتر h_{re} بخاطر کوچک بودنش، صرف نظر می‌کنیم. در نتیجه:

$$r = \frac{(R_b + h_{ie})(1 + R_c h_{oe}) + R_e (1 + h_{fe})}{h_{oe} (R_b + h_{ie} + R_e)} \approx \frac{1}{h_{oe}} \left(1 + \frac{h_{fe} R_e}{R_c + R_b + h_{ie}} \right)$$

$$r = \frac{h_{fe}}{h_{oe}}$$

اگر $R_c h_{oe} \ll 1$ و $R_b + h_{ie} \ll R_c$ باشد آنگاه:
 و اگر $R_c h_{oe} \ll 1$ و $R_c h_{fe} \ll R_b + h_{ie} + R_e$ باشد آنگاه:

$$r \approx \frac{1}{h_{oe}}$$

مثال) مطلوبست محاسبه معادمت دیبا میکی منع جریان

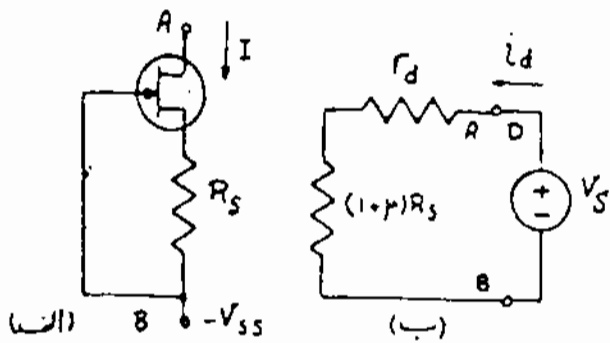
شکل (۲-۱ ج) با فرض اینکه $R_c = 200$ ، $h_{re} = 10^{-4}$ ، $h_{oe} = 2 \times 10^{-5}$

$h_{ie} = 5 \text{ k}\Omega$ ، $R_c = 1 \text{ k}\Omega$ ، $R_1 = 1.8 \text{ k}\Omega$ ، $R_2 = 1.2 \text{ k}\Omega$ ، $r_o = 8 \Omega$

حل:

با توجه به معادله (I): $R_b = R_1 \parallel (R_2 + r_o) = 1.8 \parallel (1.2 + 8) = 0.72 \text{ k}\Omega$

$$r = \frac{(0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-5} \times 1000}) \left(\frac{1}{2 \times 10^{-2}} + 1 \right) + \left(1 + \frac{10^{-4}}{2 \times 10^{-2}} \right) \left(\frac{200}{2 \times 10^{-2}} - 1 \right)}{0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-2}}} = 1.8 \text{ M}\Omega$$



شکل (۲-۲)

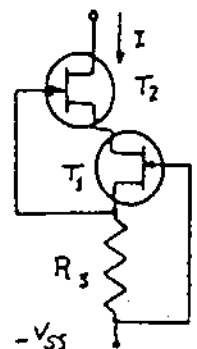
شکل (۲-۲ الف) یک مع جریان
 با استفاده از یک FET را نشان می‌دهد
 برای بدست آوردن امپدانس خروجی
 این مع جریان می‌توان از روش انعکاس
 امپدانس استفاده کرد. و همه آنها را به هم

این ترانزیستور مثل سازیم. [شکل (۲-۳) ب.ا.]

بنابر این: $r = \frac{V_s}{I_d} = r_d + (1+\mu)R_s$ (II)

معمولاً ساختن منابع جریان با FET دلای

نویز کمتری می باشد ولی ها ظوریکه از رابطه (II) دیده می شود امپدانس دینامیکی این منبع جریان نسبت به منابع جریان با ترانزیستورهای Bipolar کمتر است. برای بالا بردن امپدانس خروجی این منبع جریان می توان مطابق شکل (۲-۴) از دو ترانزیستور استفاده کرد.



شکل (۲-۴)

تشریح:

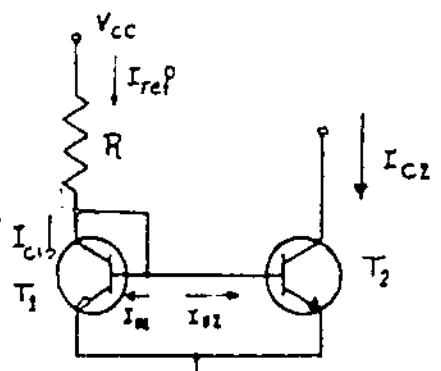
امپدانس خروجی منبع جریان شکل (۲-۴) را بدست آورید.

(۲-۲) انواع دیگر منابع جریان:

در تکنولوژی ساخت مدارهای مجتمع، امکان ایجاد ترانزیستورهای مشابه بسادگی فراهم است لذا می توان منابع جریان را بر سبده ترانزیستورهای مشابه طرح کرد.

- منبع جریان آینه ای:

شکل (۲-۵) یک منبع جریان آینه ای که با ترانزیستورهای مشابه



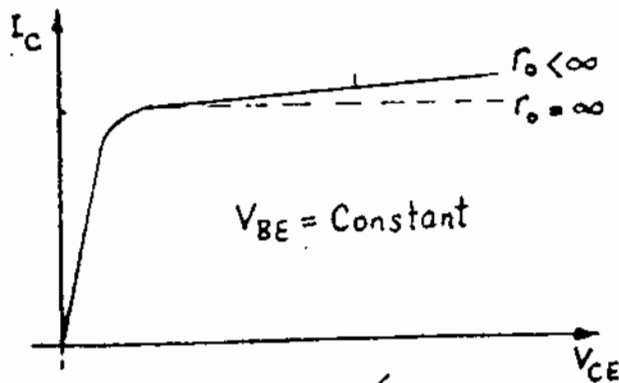
شکل (۲-۵)

ساخته شده است را نشان می دهد.

در فیزیک الکترونیک ثابت می شود که جریان کلکتور یک ترانزیستور Bipolar به صورت زیر بیان می شود.

$$I_c = I_s \left(\exp \frac{V_{BE}}{V_T} \right) \left(1 + \frac{V_{CE}}{V_A} \right)$$

که V_A را دلتا "Early" می نامند و در اغلب ترانزیستورها $V_A \geq 100^V$ می باشد.



شکل (۲-۶) مشخصه خروجی یک ترانزیستور را در حالت $r_o < \infty$, $r_o = \infty$ نشان می دهد. برای منبع جریان شکل (۲-۵) داریم:

$$V_{BE1} = V_{BE2} = V_{BE}$$

$$I_{C1} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE1}}{V_A}\right), \quad I_{C2} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE2}}{V_A}\right)$$

بافرض اینکه $V_{CE} \ll V_A$ باشد آنگاه $I_{C1} = I_{C2}$

$$\frac{I_{C1}}{I_{C2}} = \frac{1 + \frac{V_{CE1}}{V_A}}{1 + \frac{V_{CE2}}{V_A}} \approx 1 \Rightarrow I_{C1} = I_{C2}$$

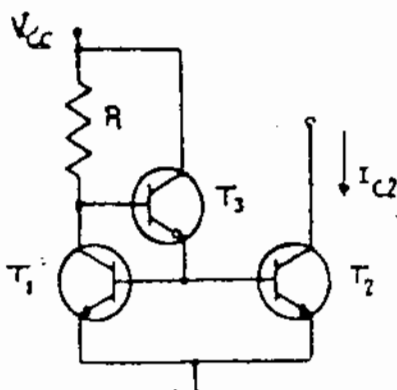
$$I_{ref} = \frac{V_{CC} - V_{BE}}{R}$$

از KCL در کلکتور ترانزیستور T_1 : $I_{ref} - I_{C1} - 2 \frac{I_{C1}}{\beta_F} = 0$

$$\Rightarrow I_{C1} = \frac{I_{ref}}{1 + \frac{2}{\beta_F}} = I_{C2}$$

اگر $\beta \gg 2$ باشد آنگاه $I_{C1} = I_{C2} = I_{ref}$

مشاهده می شود که با تغییر مقاومت R می توان جریان I_{C2} را کنترل کرد.



شکل (۲-۷)

اگر β ترانزیستورها کوچک باشد می توان برای تأمین جریان بیس ترانزیستورها T_1 و T_2 از یک ترانزیستور دیگر استفاده کرد. [شکل (۲-۷)]

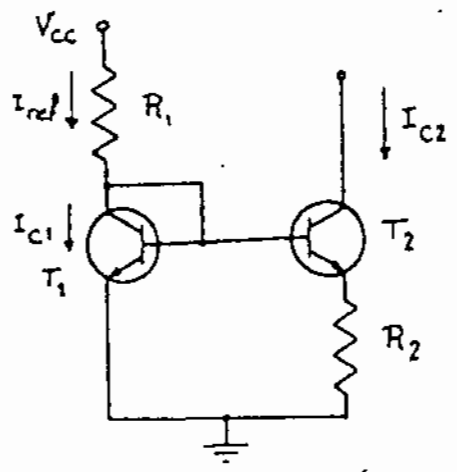
- منبع جریان Widlar:

در مدار تثبیت کننده با کسب برای بایاس کردن مدار،

در با لایرین امپدانس خروجی منبع جریان به جریانهایی خیلی کوچکی (مثلاً $5^{\mu A}$) نیاز می دیم. اگر بخواهیم از منبع جریان آئینده این شکل (۲-۷) استفاده کنیم، باید جریان

(I_{ref}) خیلی کوچک ایجاد کنیم. که با ($V_{cc} = cte$) مقاومت R را باید
 ترسنت (مثلاً $600^{k\Omega}$) و از طرفی کاربرد مقاومت های بزرگ در مدارهای
 ریز خرج می باشد. برای رفع این اشکال می توان در امپدانس ترانزیستور
 (۲.۸) مقاومتی قرار داد.

این منبع جریان داریم:



$$V_{BE1} - V_{BE2} - R_2 I_{C2} = 0$$

$$\begin{cases} I_{C1} = I_{S1} e^{\frac{V_{BE1}}{V_T} \left(1 + \frac{V_{CE1}}{V_A}\right)} \\ I_{C2} = I_{S2} e^{\frac{V_{BE2}}{V_T} \left(1 + \frac{V_{CE2}}{V_A}\right)} \end{cases} \Rightarrow \frac{I_{C1}}{I_{C2}} \approx \frac{I_{S1}}{I_{S2}}$$

شکل (۲.۸) Widlar Current Source

برای مشابه $I_{S1} = I_{S2}$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} - V_T \ln \frac{I_{S1}}{I_{S2}} = V_{BE1} - V_{BE2}$$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2} R_2 \Rightarrow \boxed{V_T \ln \frac{I_{ref}}{I_{C2}} = I_{C2} R_2}$$

ت $\frac{I_{ref}}{I_{C2}}$ ، I_{C2} ، مقاومت R_2 از معادله (۱) بدست می آید.

دار مقاومت R_2 در منبع جریان شکل (۲.۸) را طوری بدست آوریم که:
 $I_{C2} = 10 \mu A$ ، $V_{CC} = 30V$ ، $R_1 = 27 k\Omega$ ، $V_{BE} = 0.7$ (مراکز کنید)

$$I_{C1} = \frac{30 - 0.7}{27 k} = 1.08 \mu A \quad V_T \ln \frac{1.08 \mu A}{10 \mu A} = 10 \mu A R_2$$

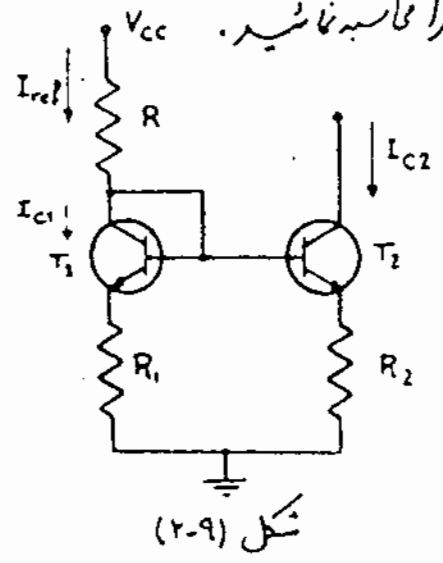
$$\Rightarrow \boxed{R_2 = 11.7 k\Omega}$$

از پهنای ترانزیستور استفاده می کنیم.

فرکانس پهنای داریم $h_{oe} = \frac{I_C}{V_A}$ و از طرفی $R_o \approx \frac{1}{h_{oe}} = \frac{V_A}{I_C}$ اگر
 خروجی منبع جریان (R_o) را بالا ببریم باید I_C را کوچک کنیم.

تشریح ۸

امپدانس خروجی منبع جریان Widlar را محاسبه نمایید.



شکل (۲-۹)

برای دقت بیشتری توان در امپدانس ترانزیستور T_2 سیر مدارش فرار داد. [شکل (۲-۹)]

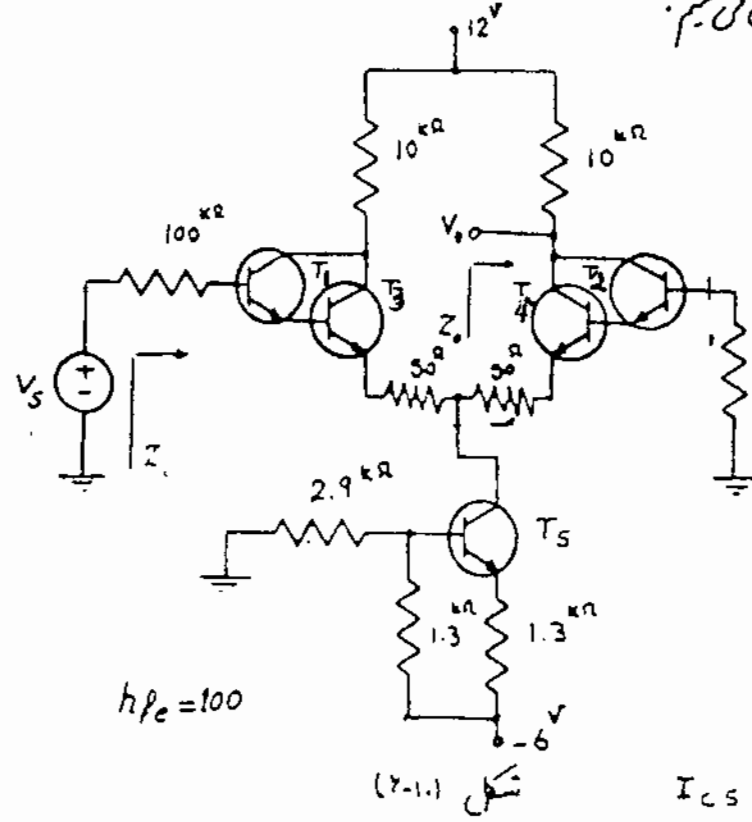
بنابراین $V_{BE1} + R_1 I_{C1} = V_{BE2} + R_2 I_{C2}$ اگر $V_{BE1} \approx V_{BE2}$ باشد آنگاه

با تغییر مقادیر R_1 و R_2 می توان جریان I_{C2} را کنترل کرد.

$$I_{C2} = \frac{R_1}{R_2} I_{C1} = \frac{R_1}{R_2} I_{ref}$$

۲-۳ کاربرد منابع جریان در تقویت کننده دیفرانسیل:

در بحث (۲-۱) دیدیم که اگر یکی از خروجی های تقویت کننده دیفرانسیل را مورد استفاده قرار دهیم، باید CMRR را با گذاشتن یک منبع جریان در امپدانس ترانزیستورهای آنزایش دهیم، بگونه ای که ولتاژ خروجی، فقط ناشی از اغلاف ولتاژهای ورودی باشد. این مطلب را بطور مختصر در مثال زیر بررسی می کنیم.



شکل (۲-۱۱)

مثال: مطلوب است A_c, A_d

$A_{vD} = \frac{V_o}{V_s}$ و $CMRR, Z_o, Z_i$

برای تقویت کننده دیفرانسیل شکل (۲-۱۱) در صورتیکه مقادیر خروجی منبع جریان $I_{C5} = 1mA$ باشد.

حل: $V_{B5} = -6 + \frac{2.9}{2.9 + 1.3} = -4.14V$

$I_{C5} = \frac{6 - 4.14 - 0.7}{1.3} = 0.9mA$

$$\Rightarrow I_{E3} = I_{E4} = 0.45 \text{ mA} \Rightarrow I_{E1} = I_{E2} = \frac{0.45 \text{ mA}}{100} = 4.5 \text{ \mu A}$$

$$h_{ie1} = h_{ie2} = \beta \frac{25 \text{ mV}}{I_{E1}} = 100 \frac{25 \text{ mV}}{4.5 \text{ \mu A}} = 555.5 \text{ k}\Omega$$

حال ن توان بجای ترانزیستورهای

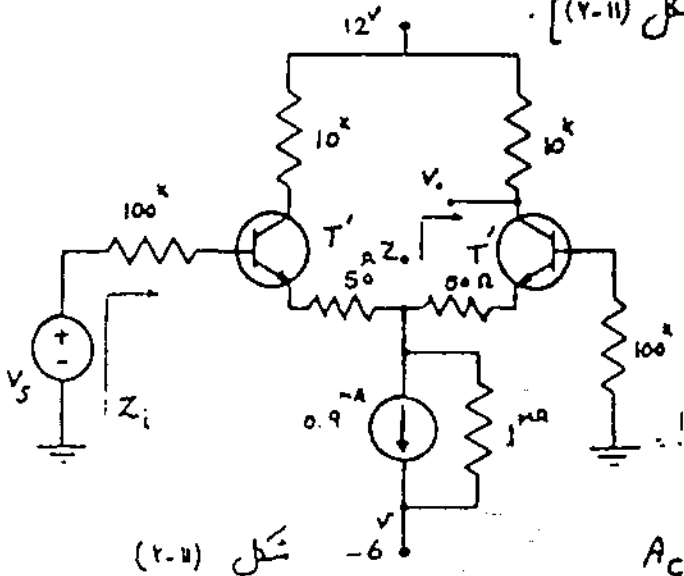
داریم یک ترانزیستور معادل قرار داد. [شکل (۲-۱۱)]

که بار مترای ترانزیستور معادل عبورت زیر

می باشد.

$$\beta' = \beta_1 \beta_2 = 10^4 \quad h'_{ie} = 2h_{ie1} = 1.1 \text{ M}\Omega$$

A_V و CMRR, A_d , A_c -



شکل (۲-۱۱)

$$A_c = \frac{-\beta' R_c}{R_b + h'_{ie} + (1 + \beta') R_p}$$

$$A_c = \frac{-10^4 \times 10}{100^k + 1.1^M + 10^4 (50^k + 2 \times 1^M)} = -5 \times 10^{-3}$$

$$A_d = \frac{-\beta' R_c}{2(R_b + h'_{ie} + (1 + \beta') R_p)}$$

$$\Rightarrow A_d = \frac{-10^4 \times 10}{2(100^k + 1.1^M + 10^4 \times 0.05)} = -29.4$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{29.4}{5 \times 10^{-3}} = 5882.3$$

مشاهده می شود که CMRR

ظهور قابل ملاحظه ای افزایش یافته است بگونه ای که $V_o = A_d V_s$

$$Z_o = 10^k$$

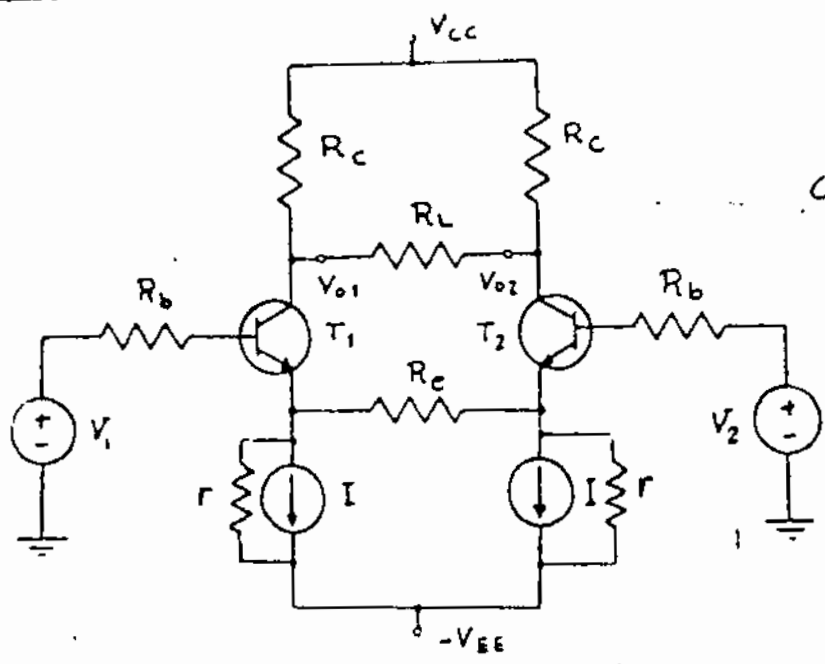
- امپدانس خروجی

- امپدانس ورودی

با توجه به روش

$$Z_i = 100^k + 1.1^M + 10^4 \left\{ 50^k + 1^M \parallel \left[50^k + \frac{(100^k + 1.1^M)}{10^4} \right] \right\} = 3.4^M \Omega$$

انگاس امپدانس:



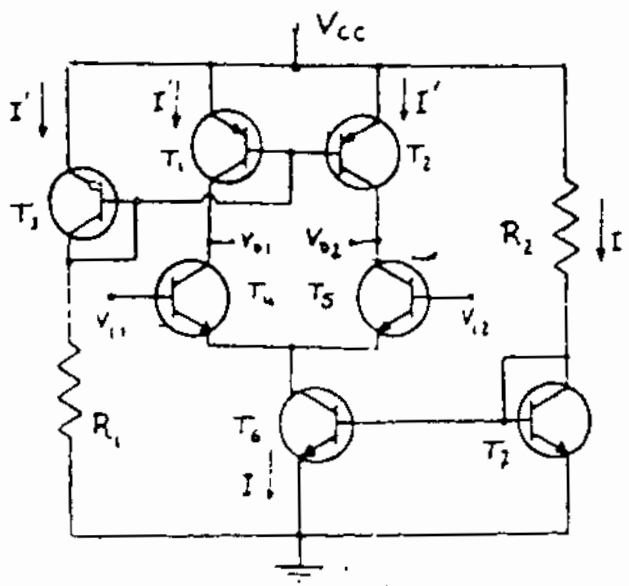
تشریح:
مدار تقویت کننده دیزاینیل
شکل (۲-۱۳) را در نظر بگیرید.
بازوس لیکه ترانزیستورهای T_1 و T_2
کاملاً مشابه هستند.
مطلوبت $CMRR, A_c, A_d$
برای این تقویت کننده.

شکل (۲-۱۳)

- استناد از بار فعال:

در مدارهای مجتمع دو نوع بارگذاری داریم که عبارتند از:
۱. Passive Load: مثل قرار دادن یک مقاومت در کلکتور ترانزیستور
۲. Active Load: مثل قرار دادن یک منبع جریان در کلکتور یک ترانزیستور بجای مقاومت R_c

اگر در تقویت کننده این دیزاینیل، بجای مقاومت بار (R_c) از یک منبع جریان استفاده شود (active load)، مقاومت معادل بار در کلکتور برانطب بزرگتر شده و در نتیجه ضریب تقویت و تاثیر مدار بالا می رود. همچنین بدلیل اینکه در مدارهای مجتمع ساخت ترانزیستور (بعلا حجم و توان کمتر) نسبت به مقاومت



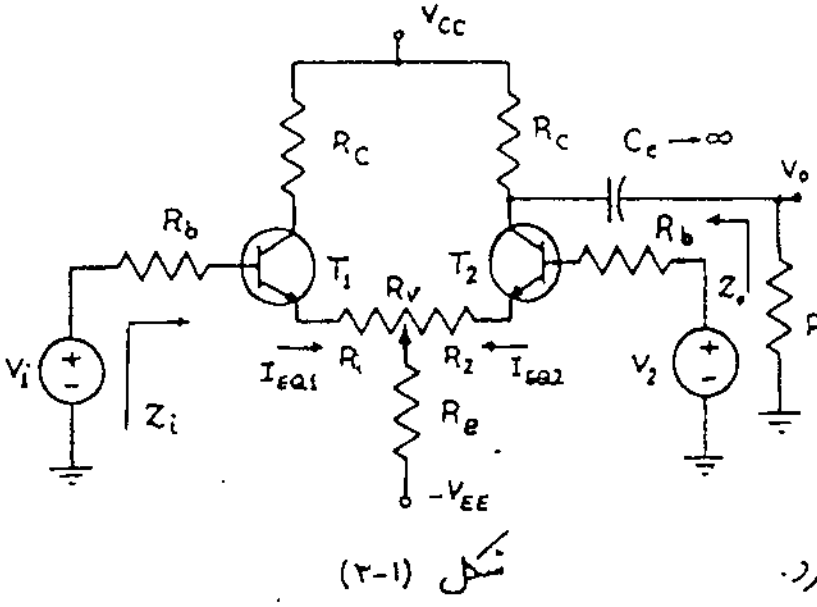
شکل (۲-۱۳)

افتخادی نرمی باشد، لذا سعی می شود که همواره از حالت بار فعال استفاده شود.
شکل (۲-۱۳) یک تقویت کننده دیزاینیل با بارهای فعال را نشان می دهد.
استفاده از بار فعال سبب می شود که امپدانس خروجی تقویت کننده نیز افزایش یابد برای رفع این اشکال می توان از یک طاقه تطبیق امپدانس استفاده کرد.

۳- تقویت کننده دیفرانسیل نامتقارن Unsymmetrical Differential Amp.

تقویت کننده ای را که تاکنون بررسی کردیم، از نظر ترانزیستورها و مقادیر آنها کاملاً متقارن، و دامنه ولتاژ خروجی های آن کاملاً یکسان بوده اند. همچنین در حالتیکه فقط مقادیر آنها دیده شده از طرف کلکتور ترانزیستورها یکسان نباشد، تقویت کننده متقارن بوده و شکل های (۱-۲) و (۱-۵) نیز در مورد آن صادق می باشند. ولی مقادیر A_d و A_c برای هر دو خروجی یکسان نمی باشد، و بجای R_c در روابط A_d و A_c مقاومت دیده شده در کلکتور همان ترانزیستور را قرار می دهیم. بنابراین تقویت کننده دیفرانسیلی را متقارن می نامیم که ترانزیستورها و مقادیر آنها در بیس و ایمیته آن یکسان باشند.

معمولاً ترانزیستورهای بکار رفته در تقویت کننده دیفرانسیل کاملاً مشابه نبوده و همچنین برای تنظیم جریان کلکتور ترانزیستورها، مقاومت های کوچکی در ایمیته هر یک از ترانزیستورها قرار می دهند.



شکل (۳-۱) یک تقویت

کننده دیفرانسیل نامتقارن را نشان می دهد.

برای اینکه جریان نقطه کلر ترانزیستورها را یکسان مانعیم، می توان از یک پتانسیومتر کوچک (R_v) در ایمیته ترانزیستورها استفاده کرد. بطوریکه:

از v_{be} در ورودی ترانزیستورها:

$$\left(\frac{R_b}{\beta_1} + R_1\right) I_{EQ1} + V_{BE1} = \left(\frac{R_b}{\beta_1} + R_2\right) I_{EQ2} + V_{BE2}$$

$$R_2 - R_1 = R_b \left(\frac{1}{\beta_1} - \frac{1}{\beta_2} \right) \quad (I)$$

اگر $V_{BE1} \approx V_{BE2}$

دراز طرزی: $R_1 + R_2 = R_v \quad (II)$

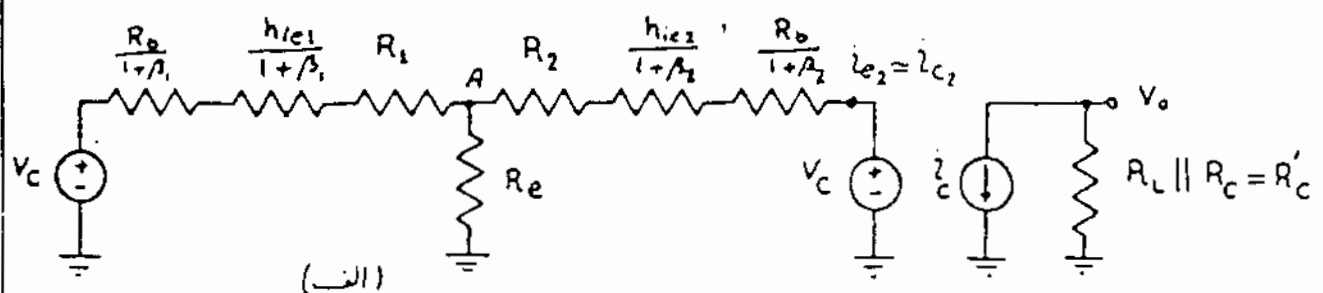
از معادلات I و II نتیجه می شود که:
مدین ترتیب جریان نقطه کار برابر است و
یکسان می شوند.

$$\begin{cases} R_1 = \frac{R_v}{2} + \left(\frac{R_b}{2} \right) \left(\frac{1}{\beta_1} - \frac{1}{\beta_2} \right) \\ R_2 = \frac{R_v}{2} - \left(\frac{R_b}{2} \right) \left(\frac{1}{\beta_1} - \frac{1}{\beta_2} \right) \end{cases}$$

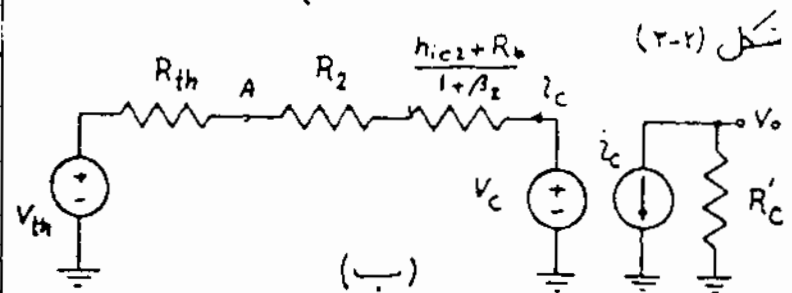
- محاسبه A_c :

$$V_o = A_c \left(\frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2)$$

اگر ولتاژ خروجی را ناشی از ولتاژهای
دینرانسیل و مشترک در نظر بگیریم.



(الف)



(ب)

شکل (۳-۲)

شکل (۳-۲-الف) مدل AC

تقویت کننده شکل (۳-۱) را

برای $V_1 = V_2 = V_c$ در حالتیکه امپدانس
بیس به امپدانس منتقل شده اند و

شکل (۳-۲-ب) مدل ساده آنرا نمایش می دهد.
داریم:

$$R_{th} = R_e \parallel \left(R_1 + \frac{R_b + h_{ie1}}{1 + \beta_1} \right)$$

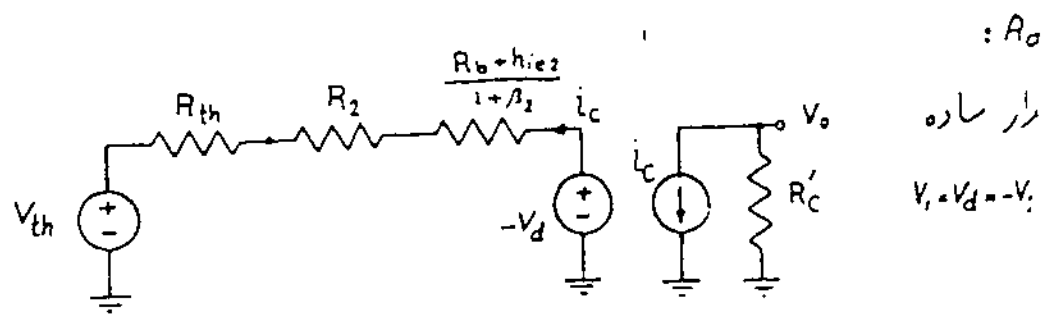
$$V_{th} = \frac{R_e}{R_e + R_1 + \frac{h_{ie1} + R_b}{1 + \beta_1}} V_c = k V_c$$

$$i_c = \frac{V_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{V_o}{V_c} = \frac{-R_c i_c}{V_c} = \frac{-R_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{-R'_c [R_b + h_{ie1} + (1 + \beta_1) R_1]}{R_e \left[(1 + \beta_1) (R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left(R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) (1 + \beta_1)}$$

و از که با بزرگ کردن مقاومت R_e و با قرار دادن منبع جریان بجای آن،



شکل (۲-۳)

$$R_{th} = R_e \parallel \left(\frac{R_b + h_{ie1}}{1 + \beta_1} + R_1 \right) \quad V_{th} = k V_d \quad i_c = - \frac{V_d (1 + k)}{R_{th} + R_2 + \frac{R_1}{\beta_1}}$$

$$A_d = \frac{V_o}{-(V_1 - V_2)} = \frac{R'_c i_c}{2 V_d} = \frac{-R'_c (1 + k)}{2 \left(R_{th} + R_2 + \frac{R_1}{1 + \beta_2} \right)}$$

$$A_d = \frac{-R'_c [2(1 + \beta_1) R_e + R_b + h_{ie1} + (1 + \beta_1) R_1]}{2 \left\{ R_e \left[(1 + \beta_1) (R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left(R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) (1 + \beta_1) \right\}}$$

$$A_d = \frac{-R'_c (1 + \beta_1)}{(1 + \beta_1) R_e + 2 R_b + h_{ie1} + h_{ie2}}$$

رسانه جریان به جای آن

$$Z_i = R_b + h_{ie1} + (1 + \beta_1) \left\{ R_1 + R_e \parallel \left[R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right] \right\}$$

سی:
پدانش:

۲ - استفاده از طبقه دیفرانسیل بعنوان تقویت کننده DC:

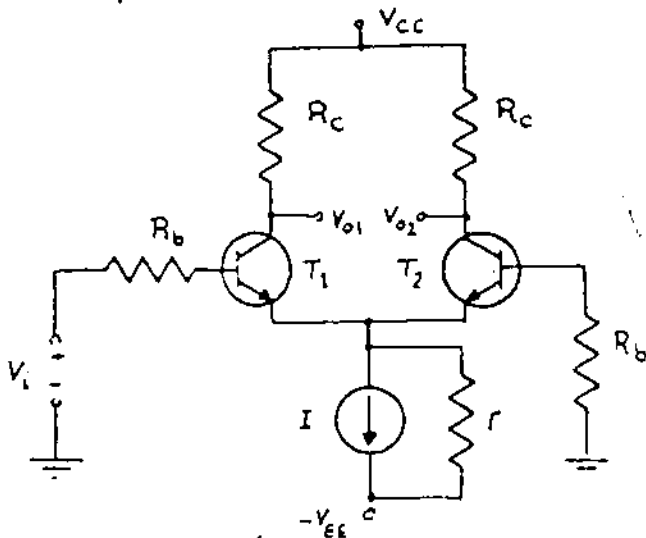
اگر یکی از ورودی های تقویت کننده دیفرانسیل را به زمین متصل کنیم، آنگاه بین ورودی کمرده، می توان دیفرانسیل، یک تقویت کننده DC بسیار مطلوبی خواهیم داشت.

در واقع به ازای $V_i = 0$

$$V_{od} = V_{o1} - V_{o2} = 0$$

دفریب تقویت دلتاز مدار:

$$V_{od} = 2A_d V_i \Rightarrow A_d = \frac{\beta R_c}{R_b + h_{ie}}$$



شکل (۴-۱)

چونکه V_{od} یک دلتاز نمی است،

با این از V_{o1} یا V_{o2} نتایجی بعنوان

خروجی استفاده کنیم ولی در این حالت اگر V_{o1} باشد

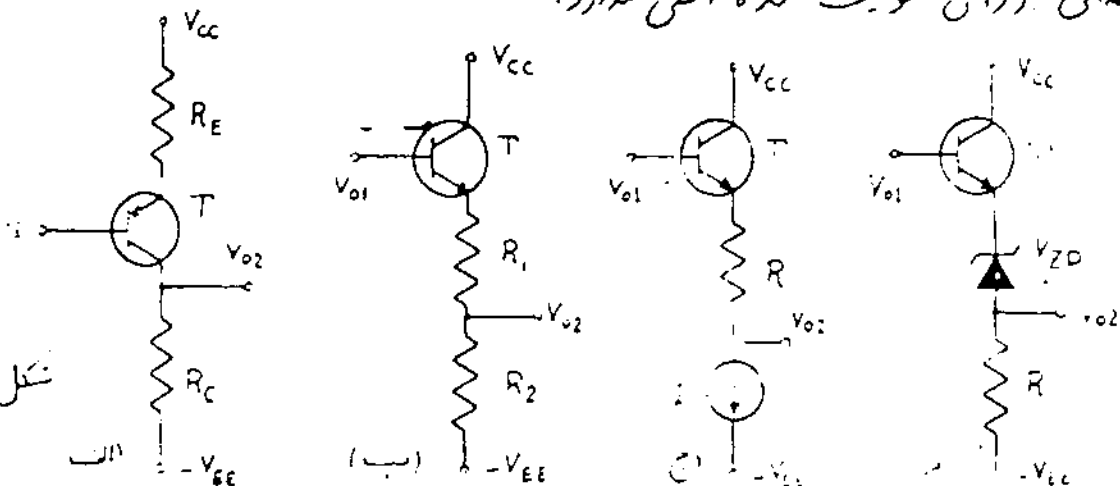
دلتاز V_o لزوماً منفر نخواهد بود. برای رفع این اشکال می توان بدینال طبقه دیفرانسیل از یک تغییر سطح دهنده دلتاز (Level Shifter) استفاده کرد و دلتاز خروجی را منفر کنیم.

شکل (۴-۲) چند نمونه ساده از تغییر سطح دهنده را نشان می دهد. در طراحی تغییر

سطح دهنده باید توجه کرد که فریب تقویت کل مدار تقویت کننده، نباید کاهش یابد یعنی

اگر فریب تقویت خود تغییر سطح دهنده باید در حدود واحد باشد و اثر بارگذاری قابل

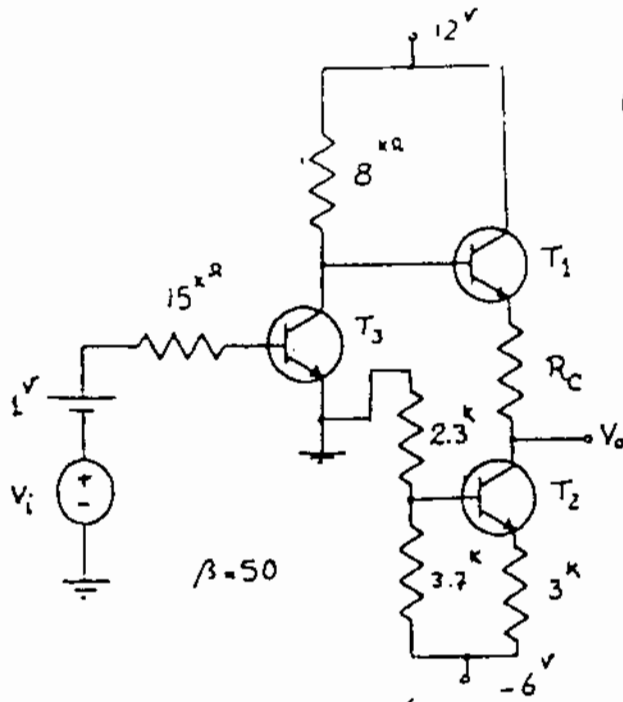
ملاحظای بر روی تقویت کننده اصلی نگذارد.



شکل (۴-۲)

مثال مدار تقویت کننده DC شکل (۴-۳)

راد نظر بگیرید. مقاومت R_C را همان تعیین کنید که با منبر بودن دلتا ورودی خروجی V_o نیز صفر شود.



شکل (۴-۳)

حل:

$$V_{B2} = \frac{2.3}{3.7+2.3} \cdot 1.6 = -2.3V$$

$$I_{E2} = \frac{-2.3 - 0.7 + 6}{3k} = 1mA \quad I_{C3} = \frac{1 - 0.7}{15/51} = 1mA$$

$$V_{C3} = 0.7 + R_C \cdot 1mA \Rightarrow R_C = 3.3k\Omega$$

تشریح:

مدار تقویت کننده شکل (۴-۴) است.

راد نظر بگیرید با فرض اینکه:

$$\beta = 100, V_{BE} = 0.7$$

این مدار تقویت کننده دلتا ورودی V_i و دلتا خروجی V_o را

باید خواهیم بکنیم یک FET سطح دلتا

DC خروجی V_o را در حالت $V_i = 0$ روی صفر

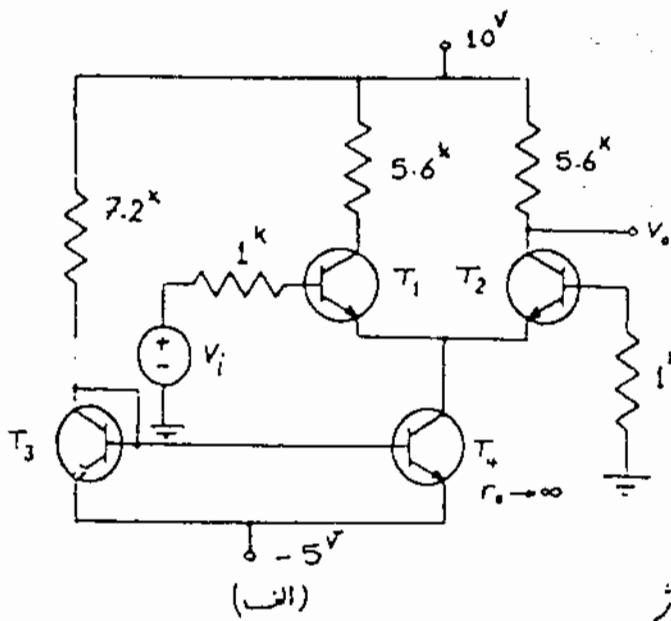
رنگ گذاری کنیم. [شکل (۴-۴) ب]

مقاومت های R_{S1}, R_{S2} و R_G را

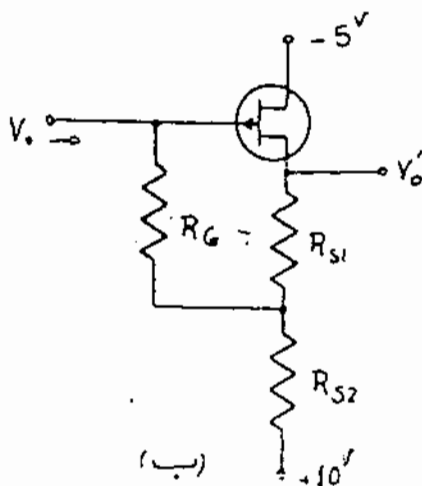
$$A_{V0} = \frac{V_o}{V_i} \text{ را بدست آورید.}$$

پارامترهای FET:

$$V_p = 6V, r_d = 100k, I_{DSS} = 16mA$$



(الف)



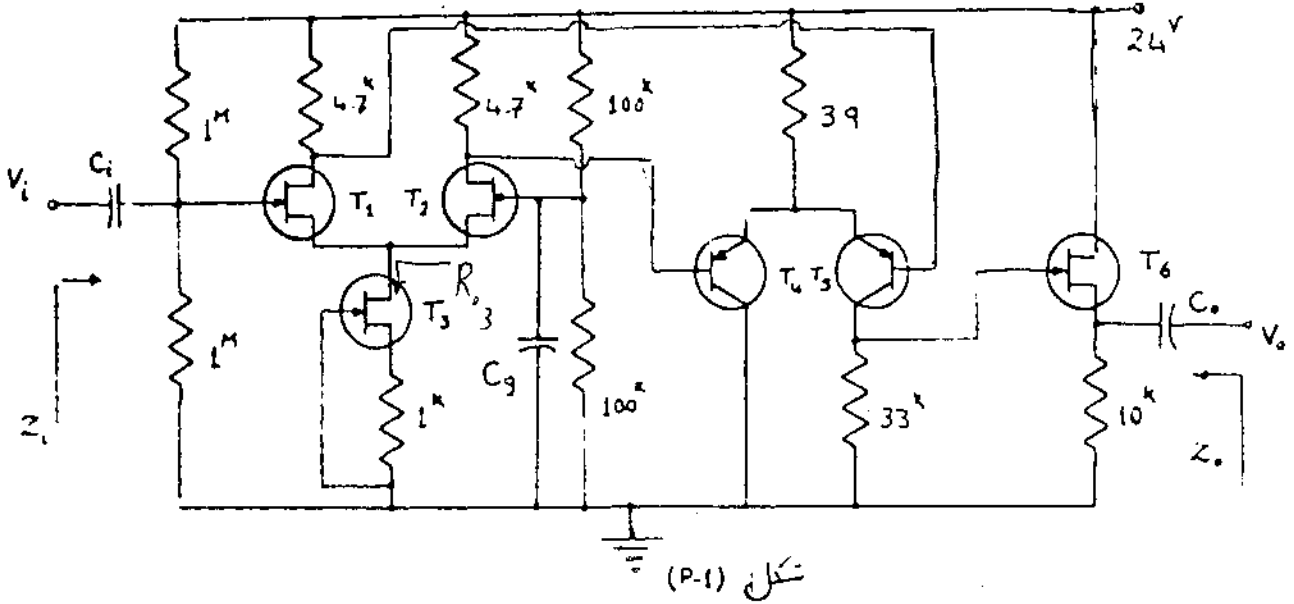
(ب)

شکل (۴-۴)

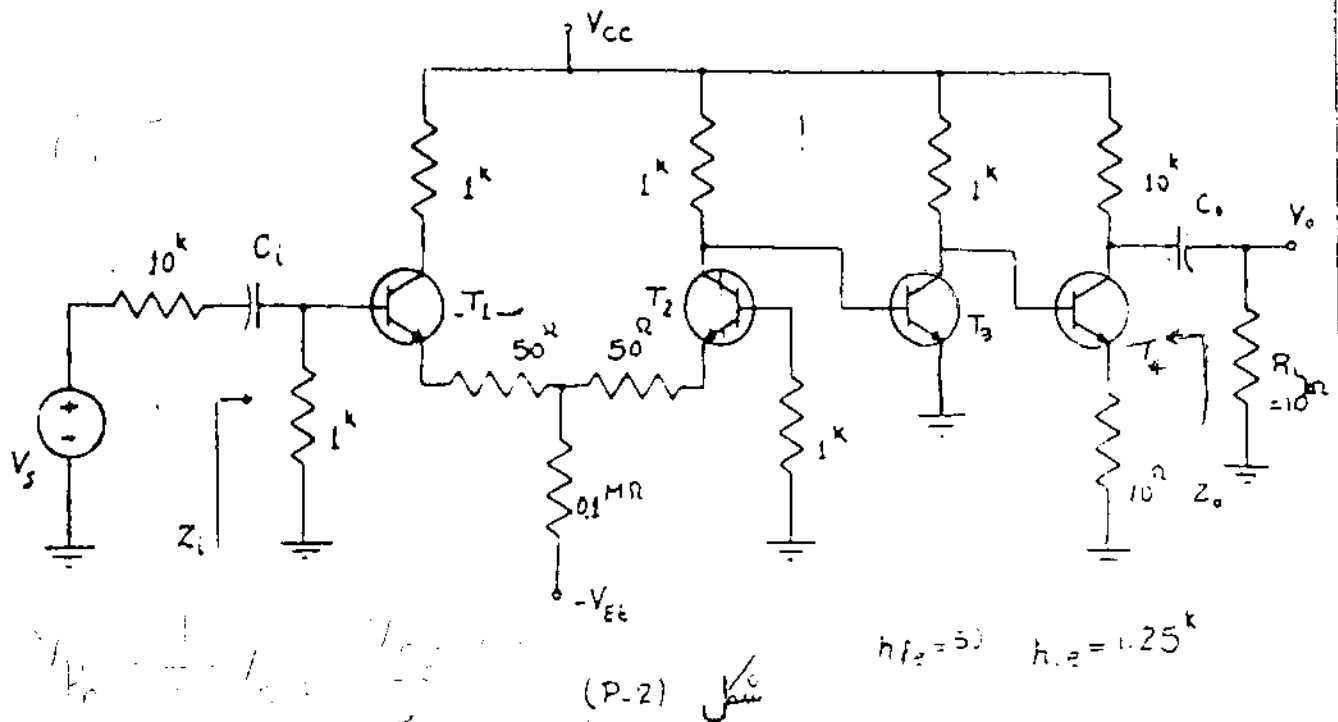
تمرین های مختلف :

۱- در صورتیکه مشخصات زائز بسوزمای نتوبت کننده شکل (P-1) مشابه باشند

$V_{BE} = 0.6$ $\beta = 200$ $V_P = -4V$ $I_{OSS} = 8 \mu A$ $r_d = 100^k$
 مظهرت نا... $A_V = \frac{V_o}{V_i}$ Z_o و Z_i



۲- مظهرت محاسبه Z_o ، Z_i و برای نتوبت کننده مدار شکل (P-2)



۳. مدار نقیبت کننده شکل (P-3) را در نظر بگیرید.

مطلوبت محاسبه

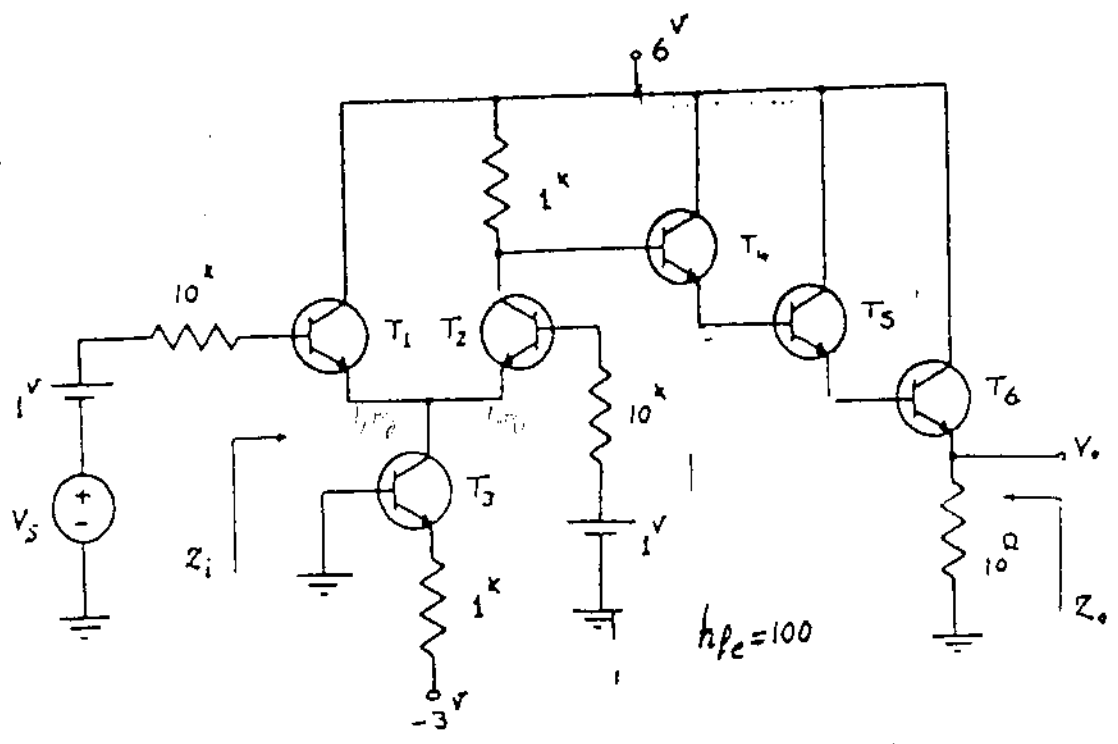
الف. نقطه کار ترانزیستورها

ب. اسپدانش خروجی منبع جریان (۲)، در صورتیکه برای ترانزیستور T_3 :

$h_{fe} = 100$ ، $h_{re} = 0$ و $h_{oe} = 10^{-4}$ باشد

ج. فریب نقیبت دکناز $A_v = \frac{V_o}{V_s}$

د. اسپدانش ورودی و خروجی



شکل (P-3)

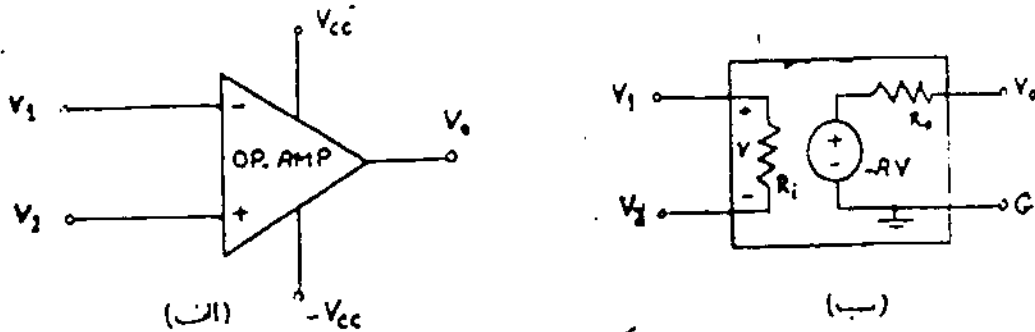
بخش ۵

تقویت کننده های
(عملیاتی)

تقویت کننده های عملیاتی (Operational Amplifier) ، که به اختصار "OP.AMP" نامیده می شوند ، تقویت کننده این با کوپلاژ مستقیم هستند که دارای فریب تقویت دلتا بسیار بزرگی می باشند . از آنجا که "OP.AMP" دارای فریب تقویت دلتا بسیار بزرگی است ، بنابراین اگر به ورودی های آن اغلاف های بسیار کوچکی اضافه اعمال شود ، می بایست در خروجی آن دلتا بسیار بزرگی بوجود آید ، ولی در عمل ، تقویت کننده ، داردناحیه اشباع شده ، و بصورت غیر خطی عمل می نماید . در صورتیکه "Op.Amp" ، میزان یک تقویت کننده ، خطی مورد استفاده قرار گیرد ، خواهیم دید که فریب تقویت کل تقویت کننده ، مورد نظر با روشهای تلف قابل کنترل خواهد بود .

تقویت کننده های عملیاتی مجتمع با مشخصات بیش بینی شده ، کاربردهای متنوعی در سیستم های الکترونیکی داشته و از نظر اقتصادی نیز بخش ارزانی تر را در یک سیستم تشکیل می دهند . مدارهای مزایایی از قبیل : ابعاد کوچک ، قابلیت اطمینان بالا (High Reliability) و پایداری حرارتی خوبی هستند . در این بخش ابتدا مدار معادل و ساختمان داخلی "Op.Amp" بررسی شده سپس مجددی مورد استفاده آن در مدارهای خطی و غیر خطی شرح خواهد شد .

شکل (۱.ا) مدل نمائیکی یک تقویت کننده عملیاتی و شکل (۱.ب) مدار معادل این تقویت کننده را نمایش می دهد.



شکل (۱)

تقویت کننده های عملیاتی دارای ورودی های دیفرانسیلی می باشند که در آن ولتاژهای V_1 و V_2 نیز نسبت ولتاژهای اعمال شده به ورودی های متعین (Inverting) مثبت (Noninverting) را مشخص می نمایند!

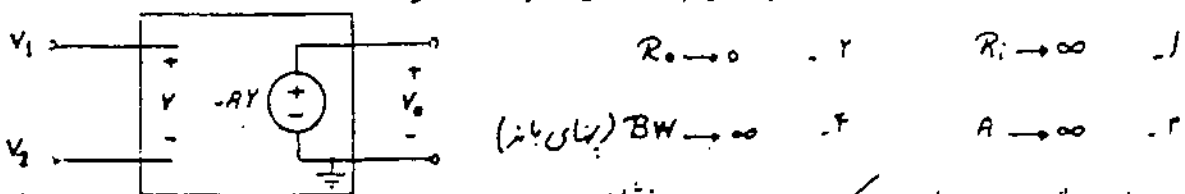
- خصوصیات تقویت کننده عملیاتی:

- ۱- دارای CMRR بزرگ
- ۲- امپدانس ورودی بسیار بزرگ
- ۳- امپدانس خروجی بسیار کوچک
- ۴- ضریب تقویت ولتاژ بزرگ
- ۵- زمانی که $V_1 = V_2 = 0$ می باشد V_0 برابر صفر شود (تقویت کننده DC)
- ۶- پهنای باند وسیع
- ۷- پایبندی مرادنی خوب

همان مثال یک تقویت کننده عملیاتی خوب دارای مشخصات زیر است.

۱. $R_i > 100 \text{ k}\Omega$ ۲. $R_o < 100 \Omega$ ۳. $A > 10000$

برای اینکه تقویت کننده عملیاتی بهر صورت ایده آل درآید باید دارای خصوصیات زیر باشد.

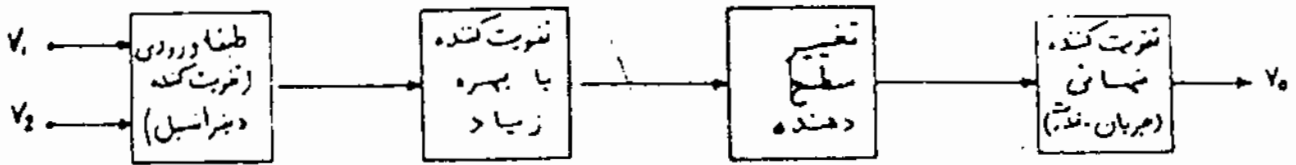


شکل (۲) مدار معادل ایده آل یک OP. AMP را نشان می دهد.

شکل (۲)

۱- طبقات مختلف یک 'OP-AMP'

تقویت کننده های عملیات به صورت های مختلف در پیچیده ای ساخته می شوند که دارای طبقات مشابه هستند. شکل (۱-۱) قسمتهای مختلف ساختمان داخلی یک تقویت کننده عملیاتی را نشان می دهد.



شکل ۱ (۱-۱)

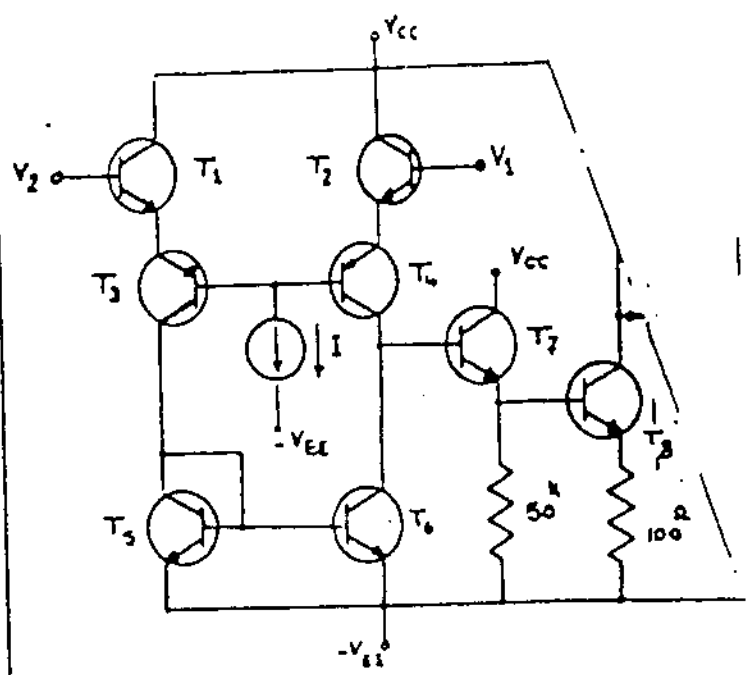
①-۱ طبقه ورودی:

با توجه به خصیصه های گفته شده، تقویت کننده دیفرانسیل می تواند بعنوان طبقه ورودی این تقویت کننده مورد استفاده قرار گیرد. از آنجا که OP-AMP باید دارای امپدانس ورودی بسیار بزرگی باشد، می توان در طبقه دیفرانسیل از زوج دارینگتون و یا FET استفاده نمود. برای بالا بردن CMRR، هاظوریکه پی داینم می توان از منبع جریان در امپدانس ترانزیستورهای طبقه دیفرانسیل و یا چند طبقه از این تقویت کننده را بهره یست سرم استفاده کرد.

①-۲ طبقه افزایش ضریب تقویت:

برای افزایش ضریب تقویت می توان بعد از طبقات دیفرانسیل از چند طبقه امپدانس مشترک استفاده کرد. همچنین می توان با قرار دادن منبع جریان « active load » در کلکتور ترانزیستورهای طبقات دیفرانسیل ورودی، مقاومت درنا یکی در کلکتور را بزرگ کرده و با ایجاد ضریب تقویت را بطور قابل ملاحظه ای افزایش داد، ولی باید توجه کرد که امپدانس ورودی طبقه بعدی باید بزرگ باشد تا سب کاهش ضریب تقویت

نگردد برای این منظور از یک طبقه امپدانس، بعد از طبقه درزاسین استفاده می‌کنیم.



شکل (۱-۲)

شکل (۱-۲) قسمتی از ورودی

Op-Amp 741 را با بلور ساده نشان

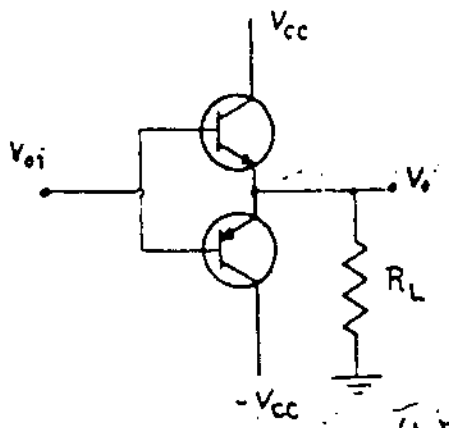
می‌دهد. ترانزیستورهای T_5 و T_6 یک آینه جریان را تشکیل می‌دهند. ترانزیستور T_7 به صورت C.C. برای تطبیق امپدانس در ترانزیستور T_8 به صورت C.E. برای افزایش ضریب تقویت بکار رفته است.

تغییر سطح دهنده: (۱-۳)

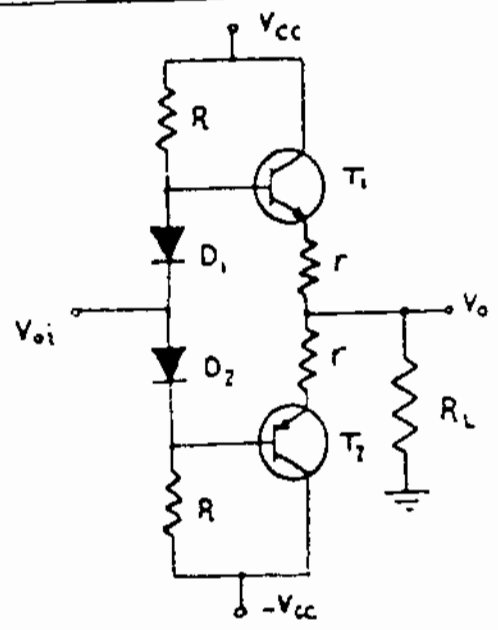
به علت اینکه تقویت کننده‌های عملیاتی در حالت DC نیز قابل استفاده می‌باشند. بنابراین در مدار داخل آنها هیچ خازن کوپلاژی مورد استفاده قرار نمی‌گیرد. حال برای آنکه در حالت بدون سیگنال ($v_1, v_2 = 0$) در خروجی این تقویت $v_o = 0$ شود باید از یک طبقه تغییر سطح دهنده (level shifter) استفاده کرد.

طبقه نهایی: (۱-۴)

طبقه خروجی یک Op.Amp باید بتواند جریان و قدرت بار را تامین کند و دارای امپدانس خروجی کوچکی نیز باشد. یک ترکیب معمول برای طبقه خروجی یک Op.Amp می‌تواند به صورت یک تقویت کننده بوش پول با ترانزیستورهای مکمل باشد. [شکل (۱-۳)]



شکل (۱-۳)

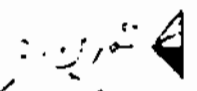


شکل (۱-۴)

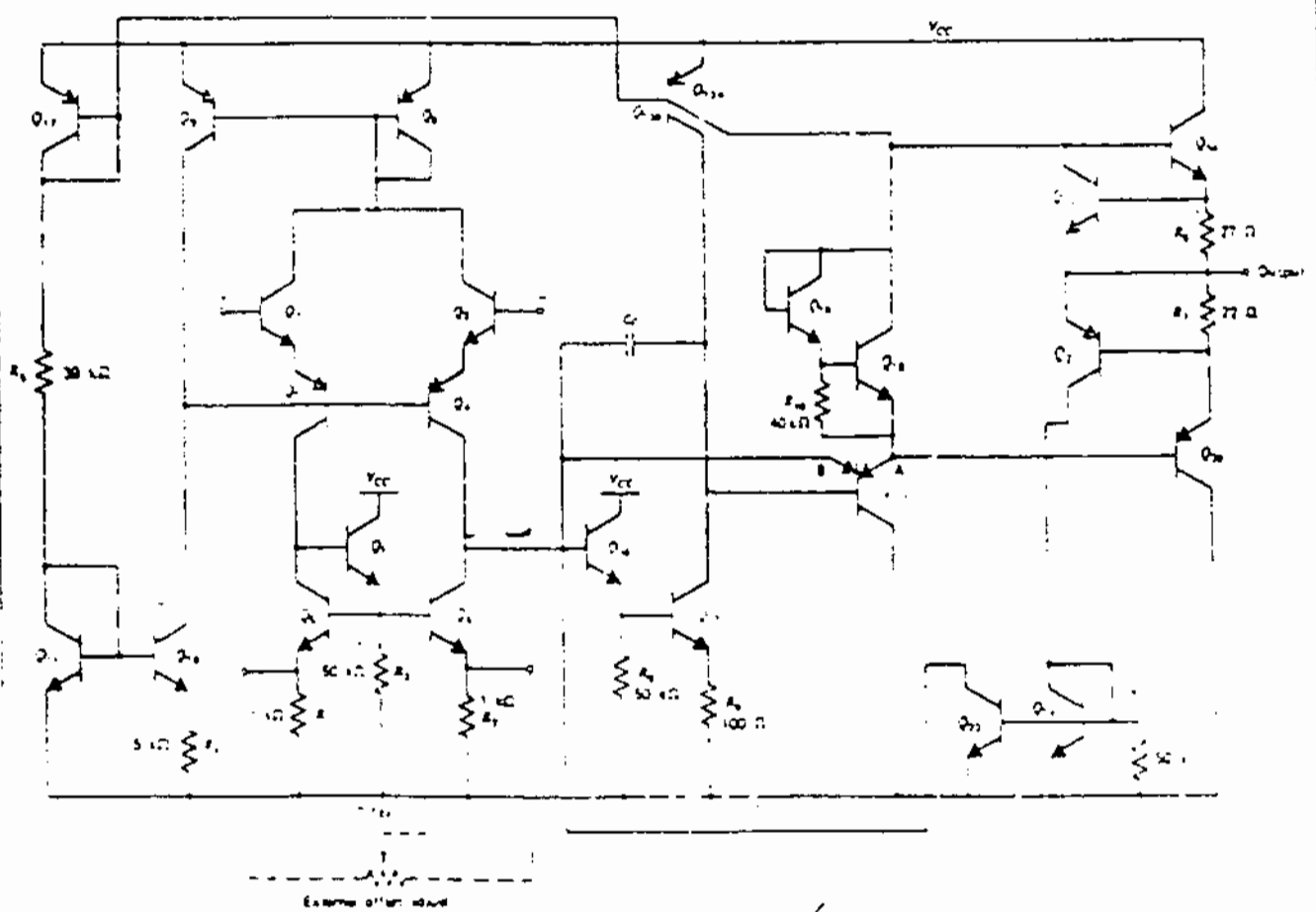
ها نظریه می دایم خود می مدار
 شکل (۱-۳) دارای اعوجاج عبوری
 است برای لذت بردن این اعوجاج
 می توان ترانزیستورهای T_1 و T_2 را تا
 آستانه هدایت بایاس کرد (کلاس AB)
 و برای حل نرسیدن این طبقه می توان
 مدارهای کوچکی در آمپستر ترانزیستور
 قرار داد [شکل (۱-۴)]

شکل (۱-۵) مدار داخلی 'OP-Amp 741' را نشان

می دهد.



نویسندگی که مطابق شکل (۱-۵) را به طور کلی بررسی کرده و کار هر ترانزیستور را بیان کنید.



شکل (۱-۵)

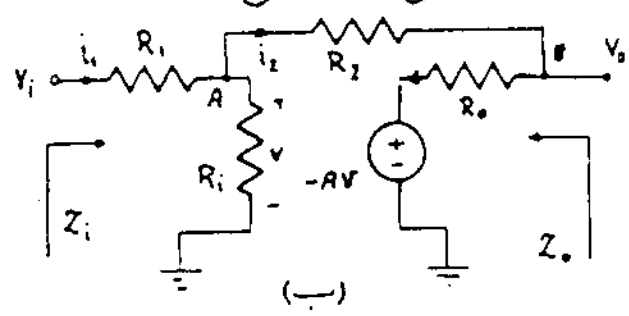
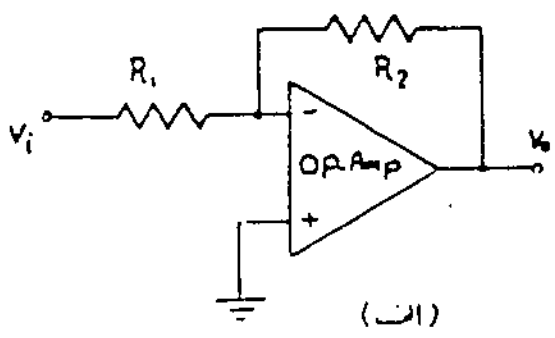
۲- کاربردهای خطی OP-AMP

OP-AMP دارای کاربردهای خطی متنوعی هستند که در این قسمت با چند کاربرد مهم آنرا بررسی می‌کنیم.

Inverting Amplifier:

(۲-۱) تقویت کننده معکوس کننده

شکل (۲-۱-الف) یک مدار تقویت کننده معکوس کننده و شکل (۲-۱-ب) مدار معادل داننس آنرا نمایش می‌دهد.



شکل (۲-۱)

- ضرب تقویت و نشاناز

$$i_1 = \frac{V}{R_i} + i_2 \quad (I) \qquad i_2 = \frac{V_o + AV}{R_o} \quad (II)$$

از KCL در گره A و KVL در فرعی:

از KVL در ورودی:

$$i_1 = (V_i - V) / R_o \quad (III)$$

$$i_2 = (V - V_o) / R_2 \quad (IV)$$

از KVL بین گره‌های A و B:

با توجه به این معادلات:

$$\Rightarrow \begin{cases} \frac{V}{R_i} + \frac{V_o + AV}{R_o} = \frac{V_i - V}{R_i} \\ \frac{V - V_o}{R_2} = \frac{V_o + AV}{R_o} \end{cases} \Rightarrow A_V = \frac{V_o}{V_i} = \frac{\frac{R_o}{R_2 + R_o} (1+A) - A}{1 + \frac{R_i}{R_o} + \frac{R_i}{R_2 + R_o} (A+1)}$$

اگر $A+1=A$ داریم $R_1 \ll R_i$ $R_o \ll R_2$

$$A_v = \frac{V_o}{V_i} = \frac{-A}{1 + \frac{R_1}{R_2} A} \approx -\frac{R_2}{R_1}$$

مشاهده می شود که
در توان با تغییر نسبت

$\frac{R_2}{R_1}$ ضریب تنبیت و فاز را کنترل کرد. علامت منس نشان دهنده این است که خروجی نسبت به ورودی تنبیت کننده 180° اختلاف فاز دارد (به همین دلیل تنبیت کننده را معکوس کننده می نامند)

اگر ضریب تنبیت A خیلی بزرگ باشد $V_o = \frac{V_o}{-A}$ $V_i = \frac{V_o + AV}{R_o}$ $\Rightarrow V_i = \frac{R_2 + R_o}{R_o - AR_2} V_o$ $V_o = \frac{V_o}{-A}$

و از طرفی $i_1 - i_2 = \frac{V}{R_i} = 0$

در نتیجه جریان ورودی منس ناچیز می شود به این دلیل نقطه A را زمین مجازی (Virtual ground) می نامند.

- امپدانس ورودی

$Z_{in} = \frac{V_i}{i_1}$ $i_1 = \frac{V}{R_i} + i_2 = \frac{V}{R_i} + \frac{V+AV}{R_2+R_o}$ (I)

$V = V_i + (-R_1 i_1)$ (II)

از جایگذاری معادله (II) در (I):

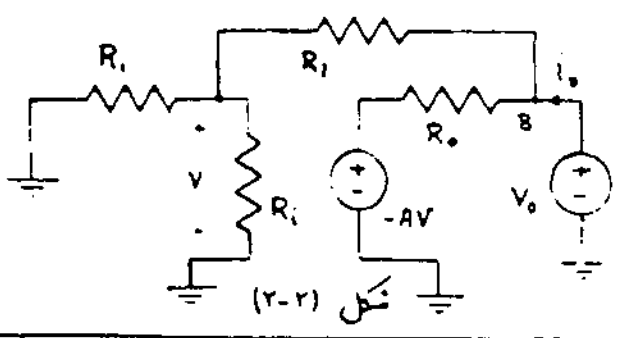
$i_1 = \left(\frac{1}{R_i} + \frac{1+A}{R_2+R_o} \right) (V_i - R_1 i_1)$

و ساده کردن
این رابطه داریم:

$Z_{in} = R_1 + 1 / \left[\frac{1}{R_i} + \frac{(1+A)}{R_2+R_o} \right]$

حال اگر R_1 بزرگ باشد

$Z_{in} \approx R_1$



- امپدانس خروجی
برای محاسبه امپدانس خروجی مدار
شکل (۲-۲) را در حالت آفر

داریم:

$$Z_o = \frac{V_o}{i_o}$$

از KCL در گره B:
$$i_o = \frac{V_o}{R_2 + (R_1 || R_i)} + \frac{V_o \cdot A_V}{R_o} \quad (I)$$

و از تقسیم ولتاژ در شاخه ورودی:

$$V_o = \frac{R_1 || R_i}{R_1 || R_i + R_2} V_o \quad (II)$$

از جایگذاری معادله (II) در (I):

$$i_o = \frac{V_o}{R_o} \left(1 + \frac{R_o}{R_2 + R_1 || R_i} + A \frac{R_1 || R_i}{R_1 || R_i + R_2} \right)$$

نتیجاً خواهیم داشت:

$$Z_o = \frac{R_o (R_2 + R_i)}{R_o + A R_i} \approx \left(\frac{R_2 + R_i}{A R_i} \right) R_o$$

ملاحظه می شود که امپدانس خروجی این تقویت کننده خیلی کوچکتر از R_o (امپدانس خروجی OP.AMP) می باشد.

مثال) برای تقویت کننده شکل (1-2-1) داریم:

$$A = 10000, R_o = 50^{\Omega}, R_i = 500^{k\Omega}, R_1 = 1.2^{k\Omega}, R_2 = 10^{k\Omega}$$

مطلوبت Z_o, Z_i و A_V برای این تقویت کننده.

حل: ضرب تقویت:

$$A_V = \frac{\frac{0.05}{10 + 0.05} (1 + 10^4) - 10^4}{1 + \frac{1.2}{500} + \frac{1.2}{10 + 0.05} (1 + 10^4)} = -8.325$$

برای اینکه $A \gg 1, R_o \ll R_2$

$R_i \ll R_1$ پس از روش تقریبی نیز

می توانیم استفاده کنیم:

$$A_V \approx -\frac{R_2}{R_1} = \frac{-10}{1.2} = -8.333$$

دید می شود که هر دو جواب با تقریب بسیار خوبی برابر می باشند.

- امپدانس ورودی:

$$Z_{in} = 1.2 + 1 / \left(\frac{1}{500} + \frac{1 + 10^4}{10 + 0.05} \right) = 1.2 + 10^{-3} = 1.2^{k\Omega}$$

- امپدانس خروجی:

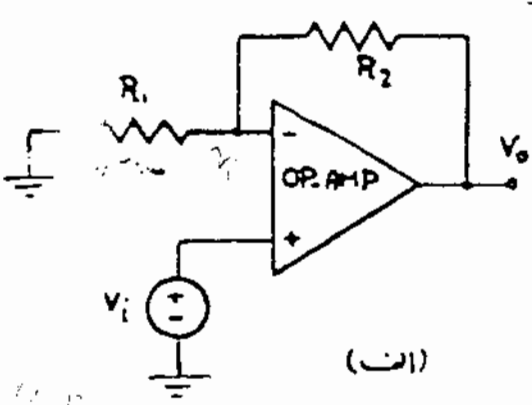
$$Z_o = \left(\frac{10 + 1.2}{10^4 \times 1.2} \right) 0.05 = 0.046^{\Omega}$$

Inverting amplifier:

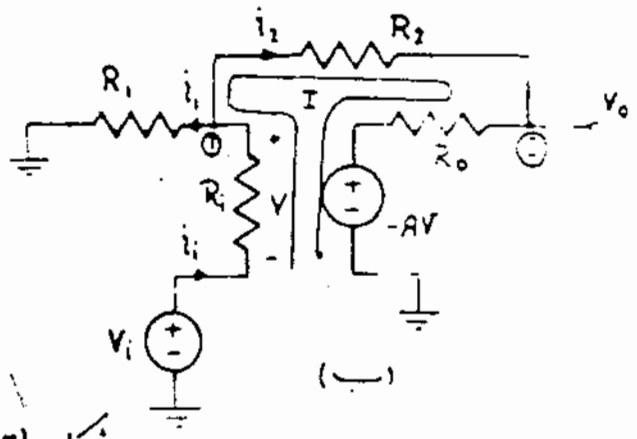
تغویت کننده معکوس کننده:

شکل (۲.۳) مدار یک تغویت کننده معکوس کننده، شکل (۲.۴) -

مدار معادل واقعی آنرا نمایش می دهد.



(الف)



(ب)

شکل (۲.۳)

- ضرب تغویت و نشان:

$$i_i = i_1 + i_2 \Rightarrow \frac{V_i - V_i}{R_i} = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2}$$

از KCL در گره (I):

$$i_i \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_i} \right) = \frac{V_i}{R_1} + \frac{V_o}{R_2} \quad (I)$$

$$i_2 = \frac{V_o + AV}{R_0}$$

از KVL در حلقه (II) داریم:

$$V_i + V + AV = (R_2 + R_0) i_2 \Rightarrow V_i + (1 + AV) V = (R_2 + R_0) (V_o + AV) / R_0 \quad (II)$$

$$V = V_i - V_i \quad (III)$$

از روابط (I)، (II)، (III) نتیجه می شود:

$$A_v = \frac{V_o}{V_i} = \frac{\left[\frac{AR_2}{AR_2 - R_0} \left(\frac{1}{R_1 R_2 \parallel R_i} \right) - \frac{1}{R_1} \right]}{\left[\frac{R_2 + R_0}{AR_2 - R_0} \left(\frac{1}{R_1 R_2 \parallel R_i} \right) + \frac{1}{R_2} \right]}$$

اگر $R_0 \ll R_2$ ، $R_1 \gg R_i$ ، $R_2 \gg R_0$ باشد در نتیجه:

$$A_v = \left(1 + \frac{R_2}{R_1} \right)$$

$$i_1 = -i_2 \quad V_i = V_i$$

در این حالت، تغویت کننده معکوس کننده، یک تغویت کننده معکوس کننده با ضریب تغویت $A_v = 1 + \frac{R_2}{R_1}$ است.

$$i_1 = \frac{V_i}{R_1} = \frac{V_i}{R_1}, \quad i_2 = \frac{V_i - V_o}{R_2} \Rightarrow \frac{V_i}{R_1} = \frac{V_o - V_i}{R_2} \Rightarrow \frac{V_o}{V_i} = \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که با این ترتیب نیز همان جواب نسیل داریم.
 در این مدار خروجی با دردی همافز بوده و ضریب تقویت به نسبت $\frac{R_2}{R_1}$ بيشتر دارد.
 - امپدانس ورودی:

$$Z_i = V_i / i_i$$

$$i_i = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2} = V_i \left(\frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_o}{R_2} \quad (II)$$

$$V_i = V_o - R_2 i_i \quad (III)$$

با توجه به رابطه (I) داریم:

$$V_i + (1+A)V_o = (R_2 + R_o)(V_o + AV_o) / R_o$$

$$\Rightarrow V_o = \left[\frac{R_1 (AR_2 - R_o)}{(R_2 + R_o)} \right] i_i + \left[\frac{R_o}{(R_2 + R_o)} \right] V_i \quad (VI)$$

از روابط (II)، (III) و (VI) نتیجه می شود:

$$Z_{in} = \frac{V_i}{i_i} = \frac{R_1 R_2 (1+A) + (R_1 + R_2)(R_2 + R_o)}{R_1 + R_2 + R_o}$$

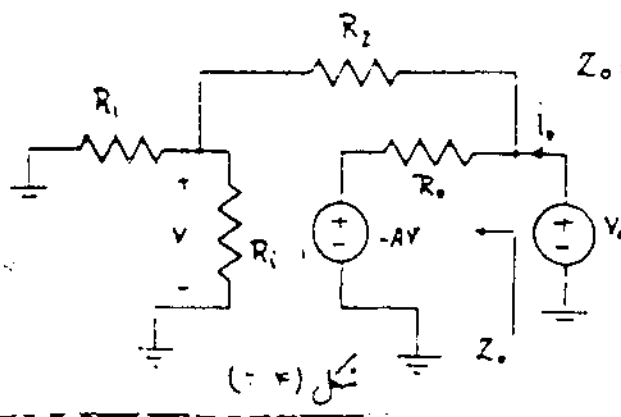
اگر $R_o \ll R_2$ ، $R_o \ll R_1$ ، $R_1 \ll AR_2$ باشد در نتیجه:

$$Z_{in} = R_1 A / \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که این

تقویت کننده دارای امپدانس ورودی بسیار بزرگی می باشد.
 - امپدانس خروجی:

لبن ترتیب



$$Z_o = \frac{V_o}{i_o} \Big|_{V_i=0}$$

امپدانس خروجی این تقویت کننده برابر امپدانس خروجی تقویت کننده معکوس کننده می باشد.

$$Z_o = R_o (R_1 + R_2) / AR_1$$

ضریب تقویت و نشان (A_v) ، امپدانس درونی (Z_i) ، و امپدانس خروجی (Z_o) را برای تقویت کننده معکوس نکلنده شکل (۲-۲) بدست آورید.

$(A_v = 10^4, R_i = 500 \text{ k}\Omega, R_o = 50 \Omega, R_1 = 1.2 \text{ k}\Omega, R_2 = 4.7 \text{ k}\Omega)$

تاسوس بدیم که قرار دادن مدل داخلی op.Amp در مدار با مدل ایده‌آل آن تفاوت چندانی نداشته است لذا op.Amp را بصورت ایده‌آل در نظر می‌گیریم.

تقویت کننده اختلاف (۲-۳) Difference Amplifier:

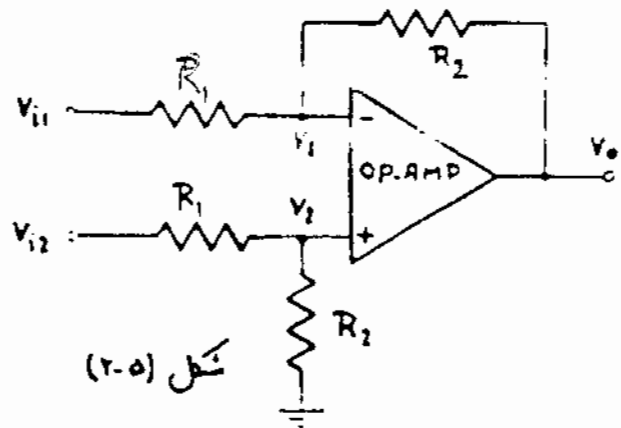
در صورتیکه مقادیر اختلاف سیگنالهای درونی مورد توجه ما باشد می‌توانیم از مدار تقویت کننده شکل (۲-۵) استفاده نمایم.

$V_o = K(V_1 - V_2)$

اگر تقویت کننده را در ناحیه خطی در آن در نظر بگیریم با توجه به اصل جمع آثار داریم:

$V_o = V_{o1} + V_{o2}$

$V_2 = \frac{R_2}{R_1 + R_2} V_{i2}$



شکل (۲-۵)

$V_{i2} = 0 \Rightarrow V_{o1} = -\frac{R_2}{R_1} V_{i1}$ (تقویت کننده معکوس کننده)

$V_{i1} = 0 \Rightarrow V_{o2} = (1 + \frac{R_2}{R_1}) V_2 = \frac{R_2}{R_1} V_{i2}$ (تقویت کننده معکوس نکلنده)

$V_o = \frac{-R_2}{R_1} (V_{i1} - V_{i2})$

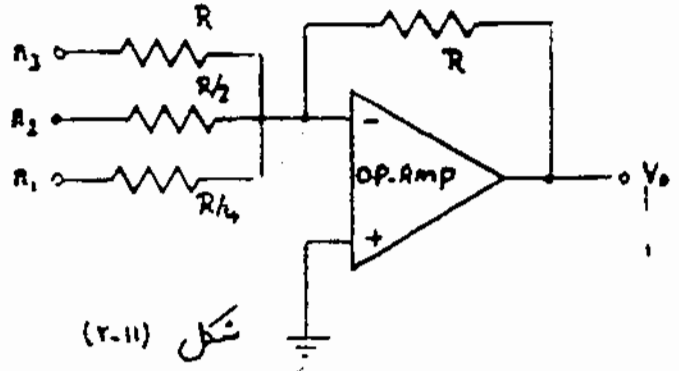
مشترک معلومست محاسبه V_o در مدار شکل (۲-۶)

$V_{i1} = V_1, V_{i2} = V_2, V_o = \frac{-R_2}{R_1} (V_1 - V_2)$ حل

اگر $R_1 = R_2 = \dots = R_n = R$ باشد آنگاه:

$$V_o = -\frac{R_f}{R} (V_1 + V_2 + \dots + V_n)$$

این مدار در مدارهای دیجیتال به نادرگ کاربرد زیادی دارد. شکل (۲-۱۱) یک نمونه از مدار مبدل (Binary) به اعشاری را نمایش می دهد.

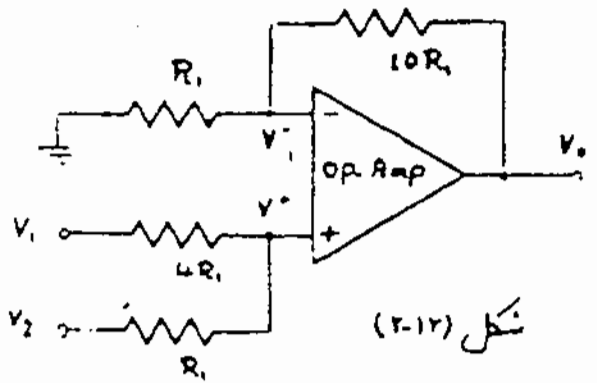


شکل (۲-۱۱)

$$n_1 2^0 + n_2 2^1 + n_3 2^2$$

$$V_o = -(4n_1 + 2n_2 + n_3)$$

مثال (۲-۱۲) در مدار شکل (۲-۱۲) مطلوبت محاسبه V_o در مدار شکل (۲-۱۲).



شکل (۲-۱۲)

حل: این مدار نسبت به V_1 یک نوبت کند. معکوس کننده می باشد. بنابراین:

$$V_o = \left(1 + \frac{10R_1}{R_1}\right) V^* = 11V^* \quad (I)$$

از تعضیه جمع آثار داریم:

$$V^* = \frac{R_1}{R_1 + 4R_1} V_1 + \frac{4R_1}{4R_1 + R_1} V_2 = (1/5)V_1 + (4/5)V_2 \quad (II)$$

اگر معادله (I) را در (II) قرار دهیم:

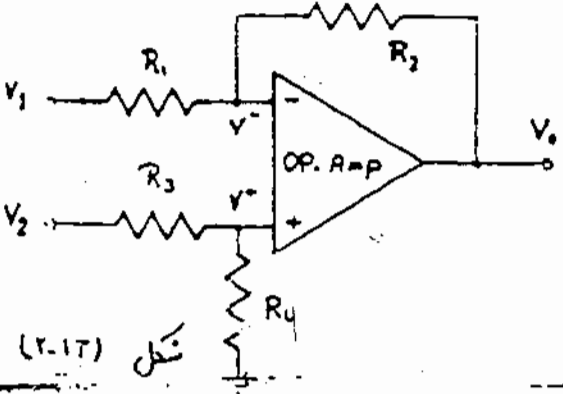
$$V_o = \frac{11}{5} V_1 + \frac{44}{5} V_2$$

(۲-۵) تفریق کننده:

شکل (۲-۱۳) یک مدار تفریق کننده را نشان می دهد که:

$$V_o = k_2 V_2 - k_1 V_1 \quad (k_1, k_2 > 0)$$

چون مدار صورت خلی عمل می کند



شکل (۲-۱۳)

با براین می توان از اصل جمع آثار استفاده کرد. یعنی:

$$V_o = V_{o1} + V_{o2}$$

$$V_2 = 0 \Rightarrow V_{o1} = (-R_3/R_1) V_1$$

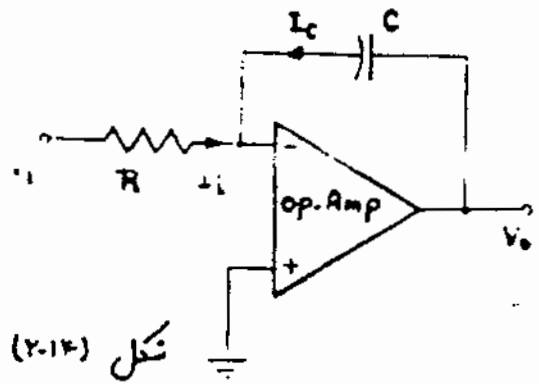
$$V_1 = 0 \Rightarrow V_{o2} = (1 + R_2/R_1) V^* = [(1 + R_2/R_1) R_4 / (R_3 + R_4)] V_2 = \frac{R_4}{R_1} \frac{R_1 + R_2}{R_3 + R_4} V_2$$

$$V_o = V_{o1} + V_{o2} = \frac{R_4}{R_1} \left(\frac{R_1 + R_2}{R_3 + R_4} \right) V_2 - \frac{R_3}{R_1} V_1 = K_2 V_2 - K_1 V_1$$

یعنی از مدار استفاده نرزیق کنده!

در مدار این "Sensor" می باشد.

Integrator:



شکل (۲-۱۴)

انتگرال گیر (۲-۶)

شکل (۲-۱۴) مدار یک انتگرال گیر

آمارتگ را نشان می دهد.

بازجه به تبدیل لاپلاس:

$$I_i(s) = -I_c(s)$$

$$I_i(s) = V_i(s)/R$$

$$I_c(s) = V_o(s) CS$$

$$\Rightarrow V_i(s)/R = -V_o(s) CS \Rightarrow V_o(s) = \frac{-1}{RC} \frac{V_i(s)}{s}$$

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt'$$

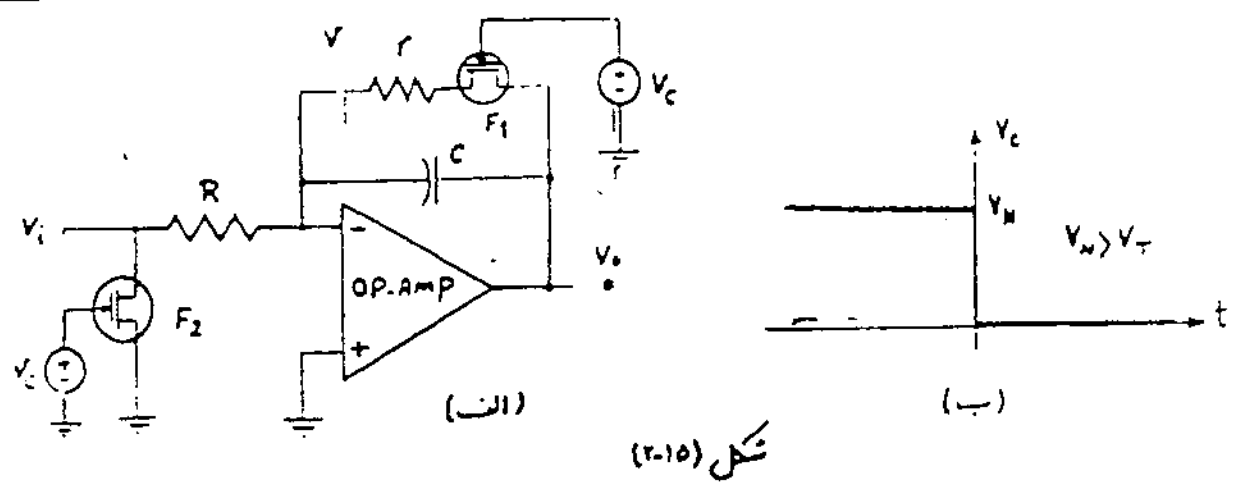
بازجه به عکس تبدیل لاپلاس:

آرخان C در زمان اولیه

نیزدانند باشد آنگاه.

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt' + V_c(0)$$

شکل (۲-۱۵) یک نرزه از انتگرال گیر با شرایط اولیه را نشان می دهد

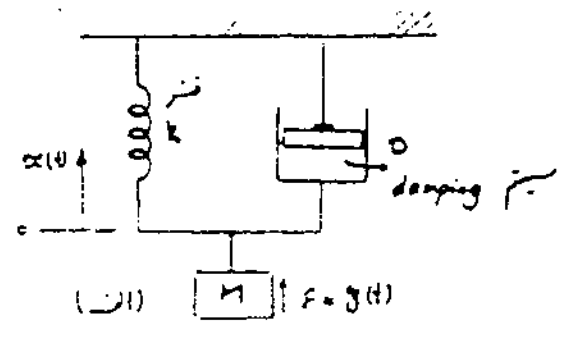


در این مدار در زمانهای $t < 0$ $V_c = V_M$ است. در نتیجه FET های F_1 و F_2 به صورت یک کلید بسته عمل می کنند و خازن C توسط منبع ولتاژ V با ثابت زمانی $\tau = RC$ شارژ می شود. در زمان $t = 0$ V_c صفر شده و FET ها به صورت یک کلید باز عمل می کنند. برای زمانهای $t > 0$ خواهیم داشت:

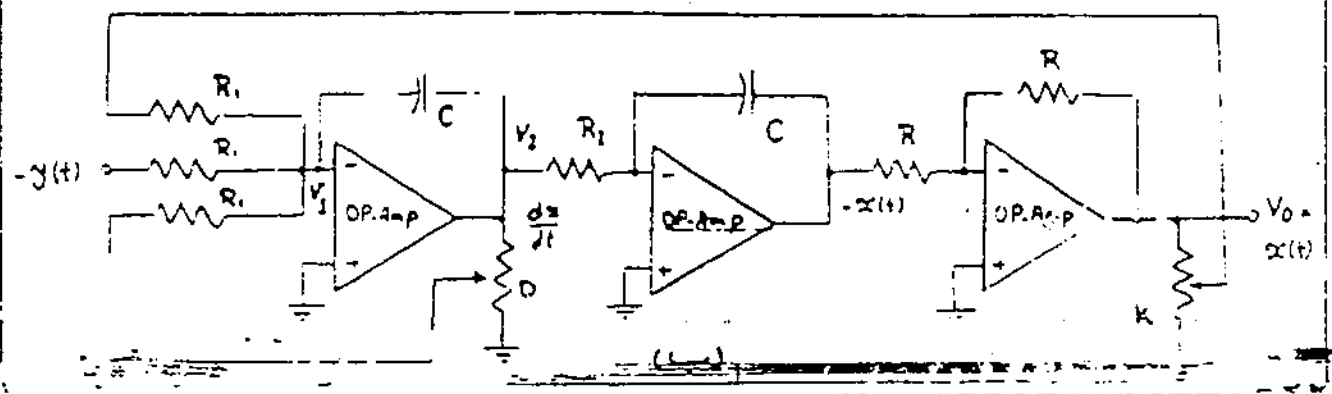
$$V_o(t) = \frac{-1}{RC} \int V_i(t') dt' + V$$

تذکره: در FET اگر شکل دین دیگری متجانس باشد، این ترانزیستور را می توانست از دو طرف جریان را عبور دهند.

مثال) یک سیستم مکانیکی درجه دوم را برسد "ANALOG COMPUTER" شبیه سازی کنید.



حل: شکل (۲-۱۷) یک سیستم مکانیکی درجه دوم را نشان می دهد.



معادله دیفرانسیل حرکت جرم m به صورت زیر بیان می شود

$$\frac{d^2 x(t)}{dt^2} = \frac{1}{M} y(t) - \frac{K}{M} x(t) - \frac{D}{M} \frac{dx(t)}{dt} \quad (I)$$

ع (۶-۷) مدار شبیه سازی شده معادله دیفرانسیل (I) را نشان می دهد.
 این مدار عمل جمع و انتقال گیری با هم انجام می شود.

$$V_2(t) = \int \frac{d^2 x(t)}{dt^2} dt = \frac{dx}{dt} = \frac{-1}{RC} \int (-y(t) + D \frac{dx}{dt} + Kx(t)) dt$$

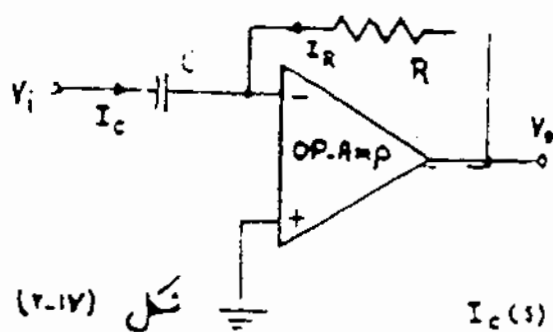
$$\frac{1}{RC} = \frac{1}{M} \Rightarrow \underline{RC = M}$$

$$\frac{-1}{RC} = -1 \Rightarrow \underline{RC = 1}$$

معادلات دیفرانسیل زیر را از طریق کامپیوتر آنا لیز حل نمائید.

1) $3 \frac{dx}{dt} + 5x = 5 \sin 100\pi t$

2) $\frac{d^3 x}{dt^3} + 3 \frac{d^2 x}{dt^2} + 3 \frac{dx}{dt} + x = 4 \cos 4t$



شکل (۶-۱۷)

$$I_c(s) = -I_R(s)$$

$$I_c(s) = V_i(s)CS \quad I_R(s) = \frac{V_o(s)}{R}$$

$$\Rightarrow V_o(s) = -RCS V_i(s) \Rightarrow V_o(t) = -RC \frac{dV_i(t)}{dt}$$

ی. هشتیگیر
 شش (۶-۱۷) مدار یک
 شش گیر نشان دهد
 ام ار تبدیل لاپلاس:

چون دامنه سیگنال ورودی مشتق گزیده به فرکانس سیگنال ورودی بستگی دارد. با این فریز ورودی این فیلتر را بیشتر از سیگنال ورودی تقویت می‌کند. لذا در تراز مدارها سعی می‌شود که گام مشتق گیر کمتر استفاده شود.

تشریح

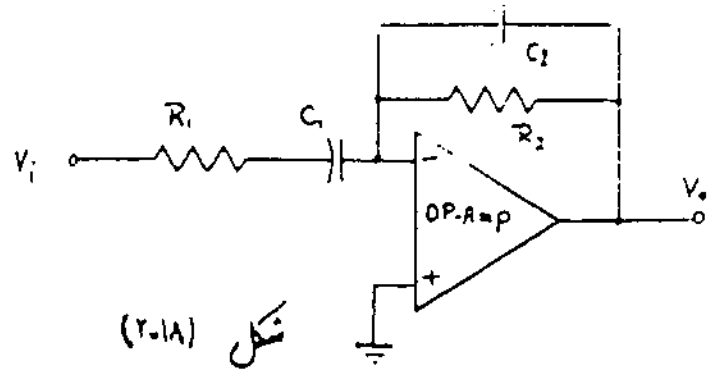
مدار شکل (۲-۱۸) را در نظر بگیرید.

الف: تابع تبدیل $H(s) = \frac{V_o(s)}{V_i(s)}$ را بدست آورید.

ب: در صورتیکه $R_1 C_1 = R_2 C_2$ باشد در چه محدوده فرکانس مدار به صورت یک مشتق گیر عمل می‌کند.

ج: تابع تبدیل $H(s)$ را برای $C_1 \rightarrow \infty$ بدست آورده و محدوده فرکانس که در آن مدار به صورت فیلتر پایین گذر عمل می‌کند را مشخص نمایید.

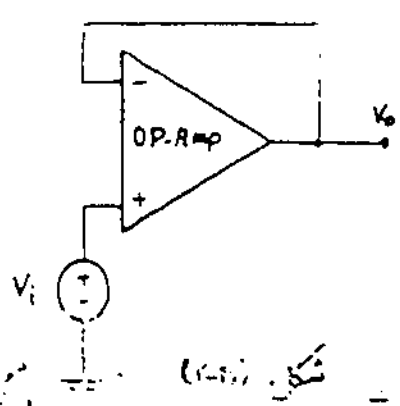
د: تابع تبدیل $H(s)$ را برای حالت $C_2 \rightarrow \infty$ بدست آورده و محدوده فرکانس که در آن مدار به صورت یک فیلتر بالاگذر عمل می‌نماید را مشخص کنید.



شکل (۲-۱۸)

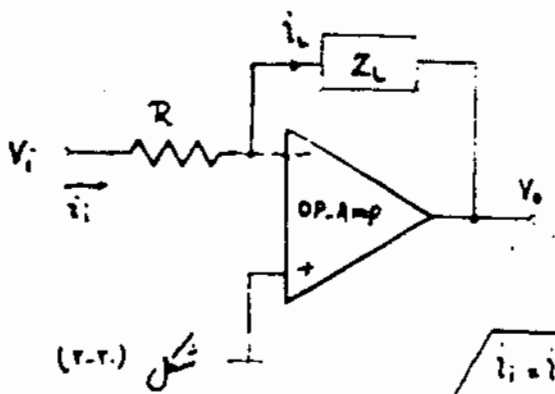
۲-۸) میدل اهدانش

اگر در مدار تقویت کننده معکوس نکته که $V_o = (1 + \frac{R_2}{R_1}) V_i$ می‌باشد $R_2 \rightarrow \infty$ در نظر گرفته شود در نتیجه $V_o = V_i$ می‌شود. [شکل (۲-۱۱)]



شکل (۲-۱۱)

چون امپدانس ورودی این مدار خیلی بزرگ و امپدانس خروجی آن بسیار کوچک است به این مدار، مبدل امپدانس می گویند همچنین برای $v_o = v_i$ به این مدار "Voltage follower" نیز گفته می شود. یکی از مزایای این مدار، در طبقه ورودی و خروجی می باشد.



شکل (۲-۲۰)

۲-۹) مبدل ولتاژ به جریان

شکل (۲-۲۱) یک مبدل ولتاژ

به جریان را نشان می دهد

با جریان ورودی از بار Z_L است که به

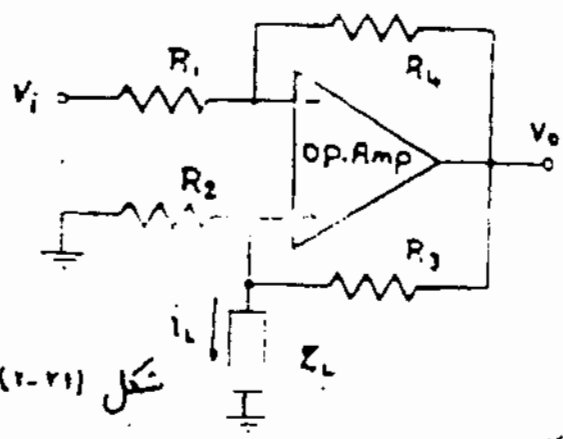
خود بار Z_L بگسل ندارد.

با بار این Z_L را به یک منبع جریان متصل کردیم.

اگر بخواهیم یک ظرف بار را

به زمین متصل کنیم، می توانیم از مدار

شکل (۲-۲۱) استفاده کنیم.



شکل (۲-۲۱)

تشریح:

مدار شکل (۲-۲۱) را در نظر بگیرید.

نابت کنید که اگر $\frac{R_2}{R_1} = \frac{R_3}{R_1}$ باشد آنگاه

$$i_L = -v_i / R_2$$

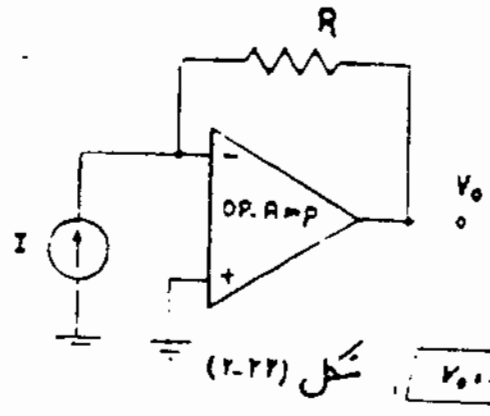
۲-۱۰) مبدل جریانی به ولتاژ

جریانی که توسط ترانسها به در سر بار آن

در دسترس شود مستقیماً از بار است. اگر منبع جریان

که بخواهیم برای توان بسیار کم، مدار جریان به ولتاژ این

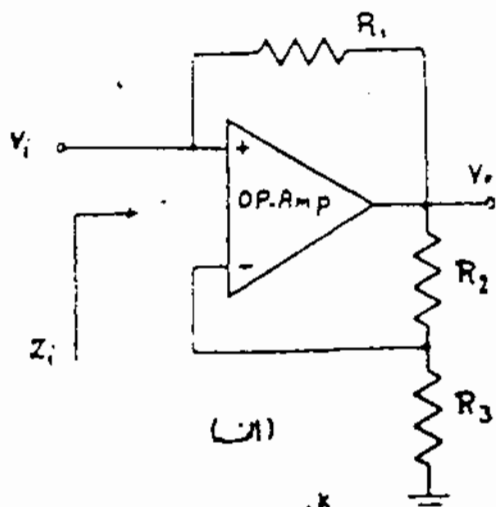
جریان را به ولتاژ تبدیل کرد. [شکل (۲-۲۲)]



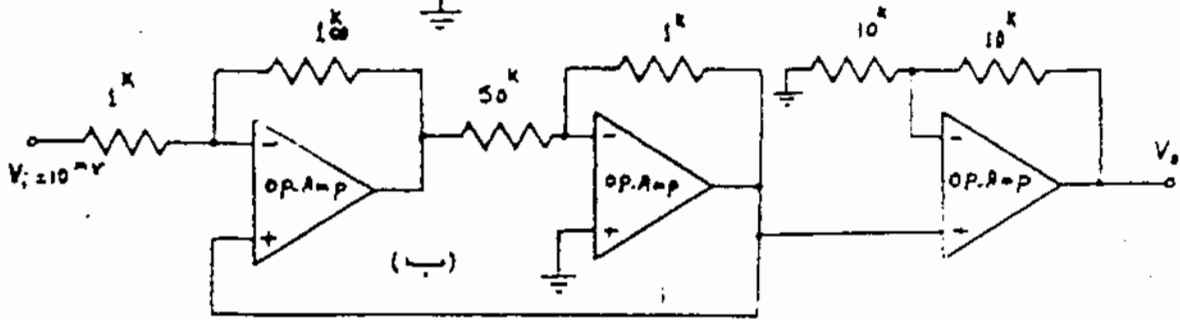
شکل (۲-۲۲)

$$v_o = RI$$

شماره های مختلف

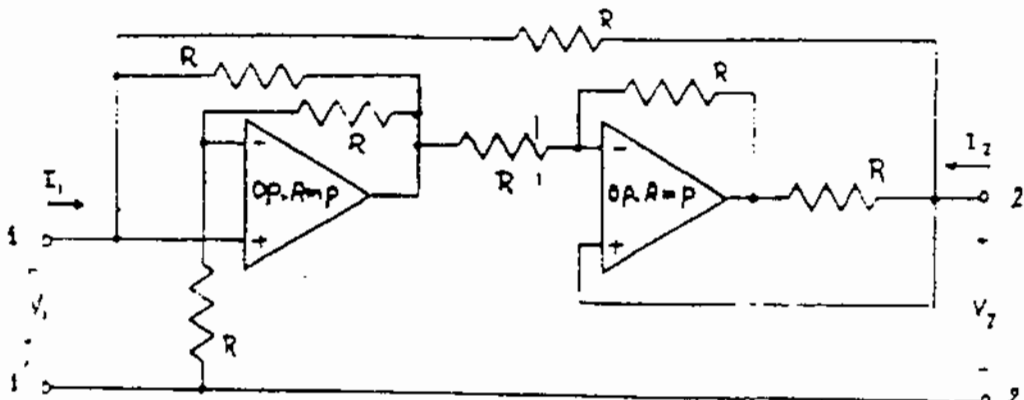


۱- مظلومت گامه Z_i برای شکل (۲-۲۳) ان و تویه برای شکل (۲-۲۳) ب.



شکل (۲-۲۳)

۲- پارامترهای مانرین I را برای مدار شکل (۲-۲۴) بدست آورید. سپس $Z_{in} = V_i / I_i$ را وقتی که مدار با تقریب C در دروس 10 قرار دهیم بدست آورید. این امپدانس به چه مرتبه است؟ (این مدار Gyrator نامیده می شود)



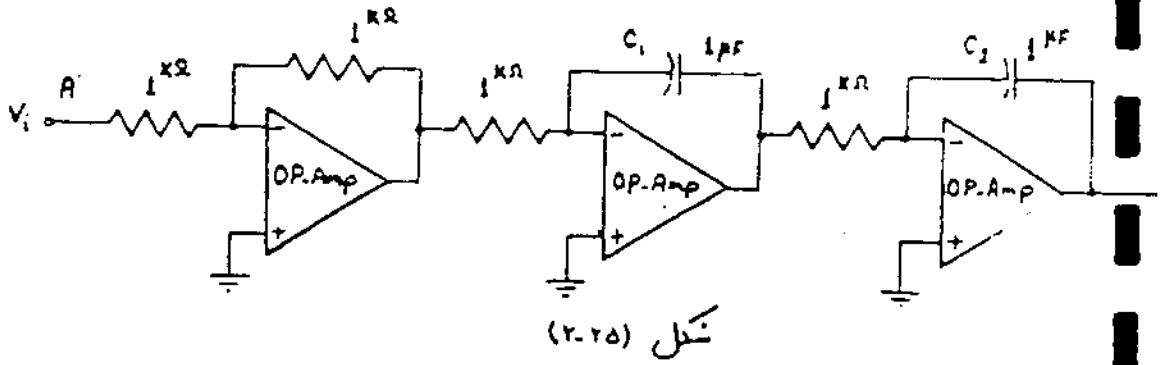
شکل (۲-۲۴)

۳- مدار شکل (۲-۲۵) را در نظر بگیرید.

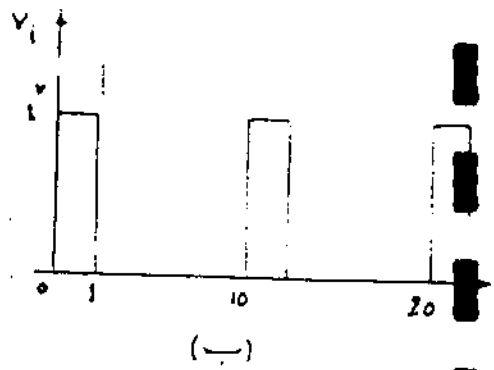
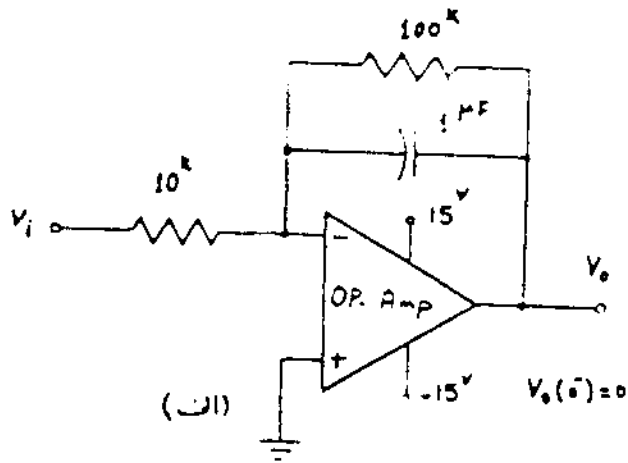
الف. مظلومت $A_v = \frac{V_o}{V_i}$

ب. اگر نقطه B را به نقطه A اتصال کوتاه کرده و شارژ این مدار

به دو سر حازن C_2 اعمال کنیم و سپس ولتاژ را برداریم. مطلوبیت $V_o(t)$ در $t > 0$ (در نظر کظای ولتاژ اعمال شده است)



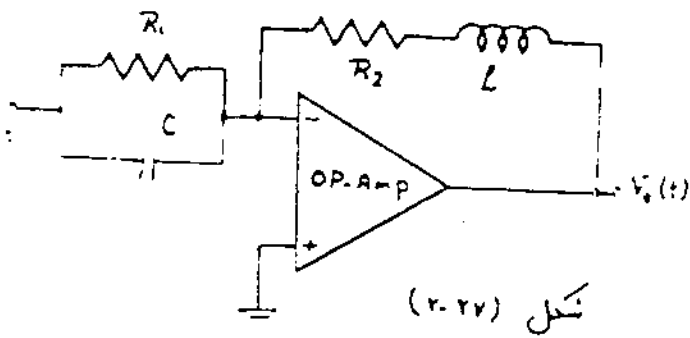
۴- ولتاژ خروجی مدار شکل (۲-۲۶ الف) را برای ورودی شکل (۲-۲۶ ب) در بید. پس از چه مدت نویزت کننده انبساطی شود.



شکل (۲-۲۶)

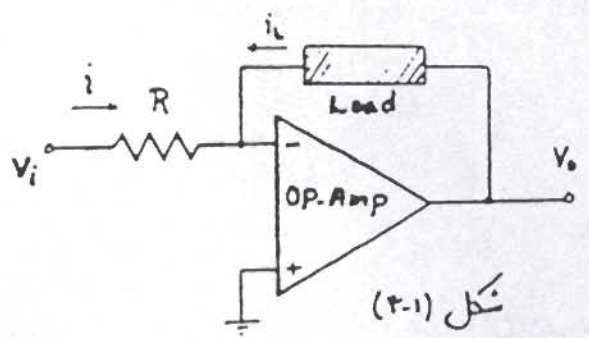
برای مدار شکل (۲-۲۷) در بید که:

$$-V_o = \frac{R_2}{R_1} V + \left(R_2 C + \frac{L}{R_1} \right) \frac{dV}{dt} + LC \frac{d^2 V}{dt^2}$$



۳- کاربردهای غیر خطی OP.AMP :

OP.AMP در کاربردهای غیر خطی به درمدت مورد استفاده قرار می گیرند.



ا- OP.AMP در ناحیه خطی باشد، دی عناصر بکاررفته غیر خطی باشند. شکل (۳-۱) یک نمونه از این حالت را نشان می دهد.

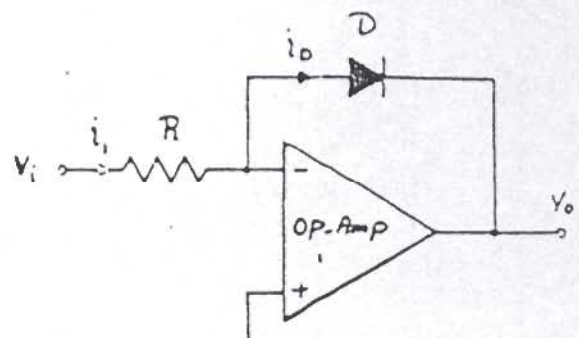
شکل (۳-۱)

$$i = \frac{v_i}{R} \quad i = -i_L \quad v_L = f(i_L)$$

$$v_o = v_L = f(i_L) = f(-v_i/R)$$

ب- OP.AMP بصورت غیر خطی عمل کند. در این حالت OP.AMP دارد ناحیه اشباع خود را می خورد.

(۳-۱) تقویت کننده لگاریتمی :



شکل (۳-۲)

اگر در تقویت کننده معکوس کننده گامی مقاومت R_2 یک دیود قرار دهیم. تقویت کننده لگاریتمی بدست می آید. [شکل (۳-۲)]

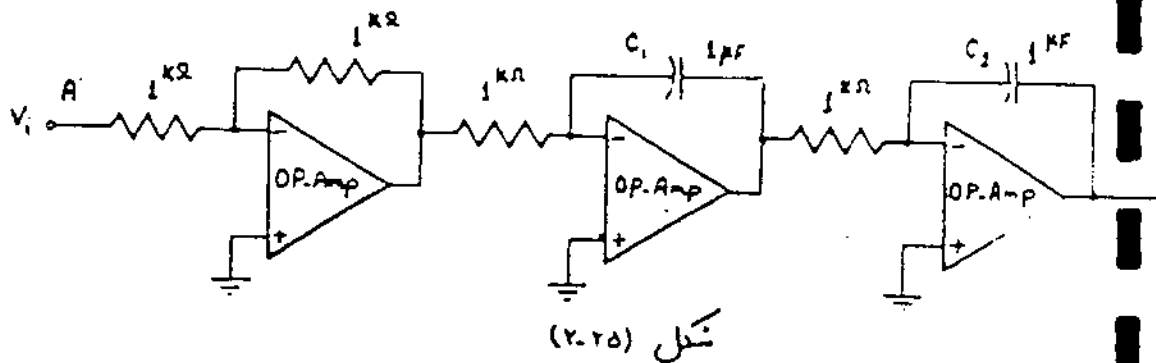
$$i_i = i_o \quad i_i = v_i/R$$

$$i_o = I_s e^{-\frac{v_o}{V_T}} \Rightarrow \frac{v_i}{R} = I_s e^{-\frac{v_o}{V_T}} \Rightarrow v_o = -V_T \ln \frac{v_i}{R I_s}$$

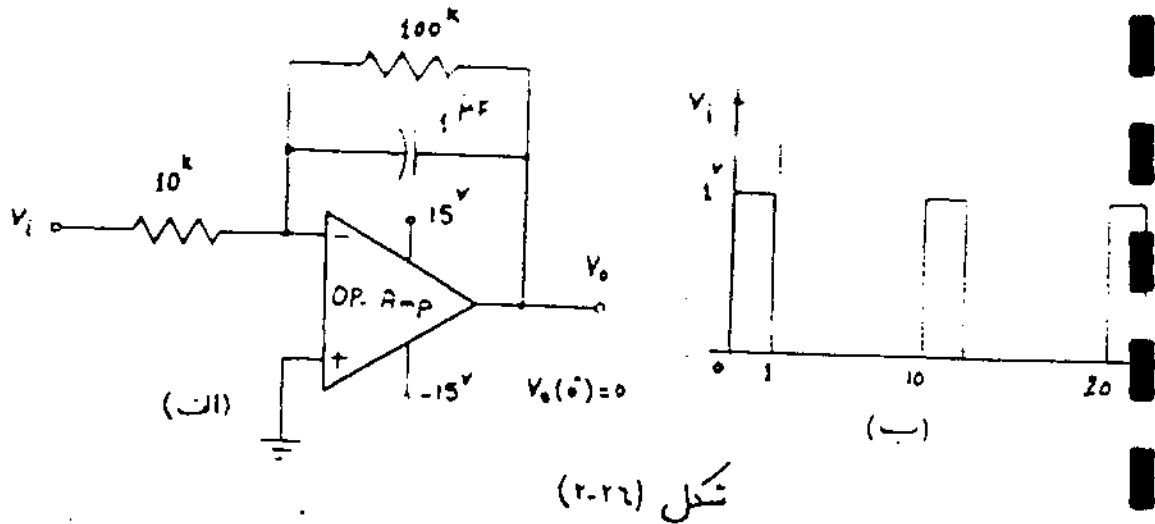
$$\Rightarrow v_o = K_1 \ln K_2 v_i$$

در بعضی از موارد بجای دیود از یک ترانزیستور مطابق شکل (۳-۳)

ی به در مدارن C_1 اعمال کنیم و سپس دناژ را برداریم ، مطلوبیت $V_o(t)$ در $t > 0$ (در نظر لحظای دناژ اعمال شده است)

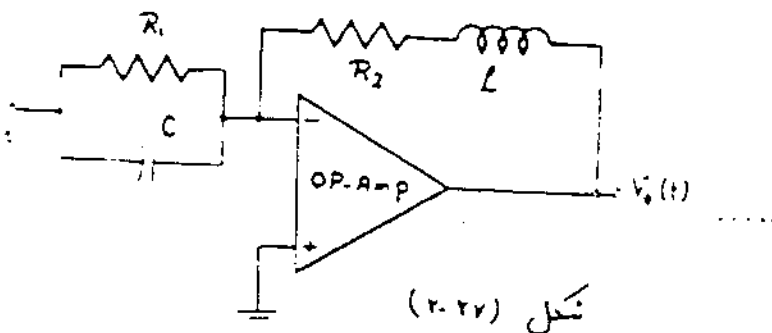


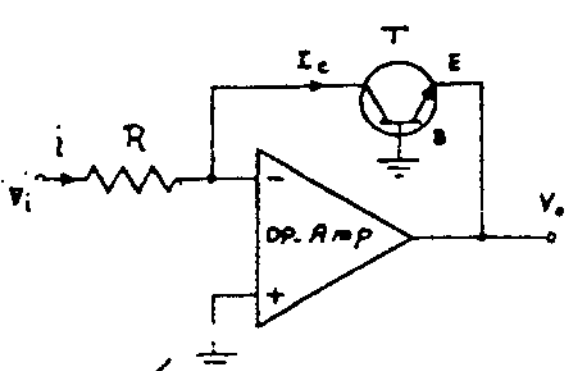
۴- دناژ خروجی مدار شکل (۲.۲۶-الف) را برای ورودی شکل (۲.۲۶-ب) در بید. پس از چه مدت نویزت کننده اشباع می شود.



برای مدار شکل (۲.۲۷) در بید که:

$$-V_o = \frac{R_2}{R_1} V + \left(R_2 C + \frac{L}{R_1} \right) \frac{dV}{dt} + LC \frac{d^2 V}{dt^2}$$



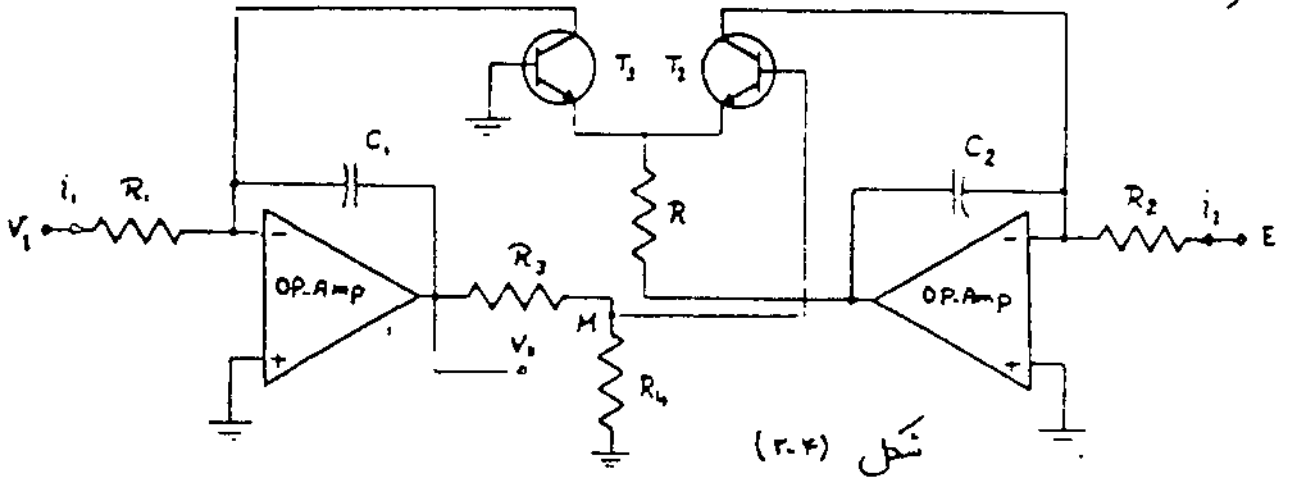


$$i = I_c \quad I_c = I_s e^{\frac{V_{BE}}{V_T}} \quad V_{BE} = -V_o$$

$$i = V_i / R \Rightarrow \frac{V_i}{R} = I_s e^{-\frac{V_o}{V_T}}$$

شکل (۳.۲) $\Rightarrow V_o = -V_T \ln \frac{V_i}{R I_s} = k_1 \ln k_2 V_i$

در تئوری گفته‌های لگاریتمی چون $V_o = V_T \ln I_s$ بستگی دارد و خود این پارامترها نیز با درجه حرارت تغییر می‌کنند. در نتیجه این تئوری گفته نسبت به تغییرات درجه حرارت حساس می‌باشد. برای رفع این اشکال می‌توان از مدار شکل (۳.۳) استفاده کرد.



شکل (۳.۳)

خازنهای C_1 و C_2 جهت پایداری AC مدار بکار رفته است.

$$i_1 = \frac{V_i}{R_1} = I_s e^{\frac{V_{BE1}}{V_T}} \quad (I) \quad i_2 = \frac{E}{R_2} = I_s e^{\frac{V_{BE2}}{V_T}} \quad (II)$$

از رابطه (II) رابر
(I) تقسیم می‌کنیم:

$$\frac{V_i}{E} \cdot \frac{R_2}{R_1} = e^{\frac{V_{BE1}}{V_T}} / e^{\frac{V_{BE2}}{V_T}} \Rightarrow V_{BE1} - V_{BE2} = V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

$$V_{BE2} = -V_{BE1} + V_{BE2} \Rightarrow V_{BE2} = -V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

اگر جریان بس زار سنسور T_2 صرظر ما نيم. آنگاه ارنسيم ولساز درگرو. H :

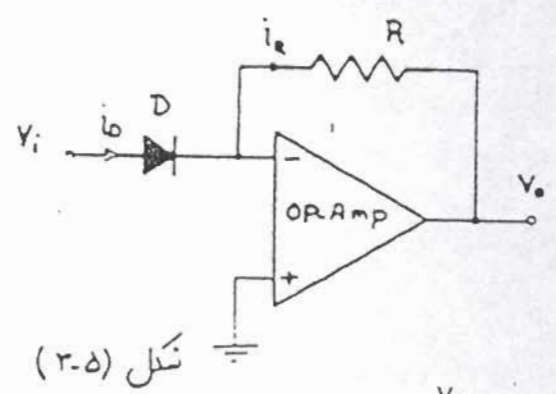
اگر مقاومت R_3 را
 جلی بزرگتر از مقاومت R_4
 انتخاب ما نيم:

$$V_{B2} = \frac{R_4}{R_4 + R_3} V_o \Rightarrow V_o = -\frac{R_3 \cdot R_4}{R_4} V_T \ln\left(\frac{R_3}{R_1} \cdot \frac{V_i}{E}\right)$$

$$V_o = -\frac{R_3}{R_4} V_T \ln\left(\frac{R}{R_1 E} \cdot V_i\right)$$

$$\frac{\Delta R_4}{\Delta T} = \frac{\Delta V_T}{\Delta T} = \frac{\alpha}{\beta}$$

جای مقاومت R_4 از یک
 ترسنور استفاده می کنیم در نتیجه:
 بین ترنسب یک تقویت کننده لگاریتمی که نسبت
 به تغییرات درجه حرارت نیز پا بهار است. بدست می آید.



(۲-۲) تقویت کننده آنتی لگاریتمی:
 اگر جای مقاومت و دیود را در تقویت
 کننده لگاریتمی عوض کنیم یک تقویت کننده
 آنتی لگاریتمی بدست می آید. [شکل (۲-۵)]
 در این مدار:

$$i_D = I_s e^{\frac{V_D}{V_T}} = I_s e^{\frac{V_i}{V_T}} \quad i_R = \frac{-V_o}{R}$$

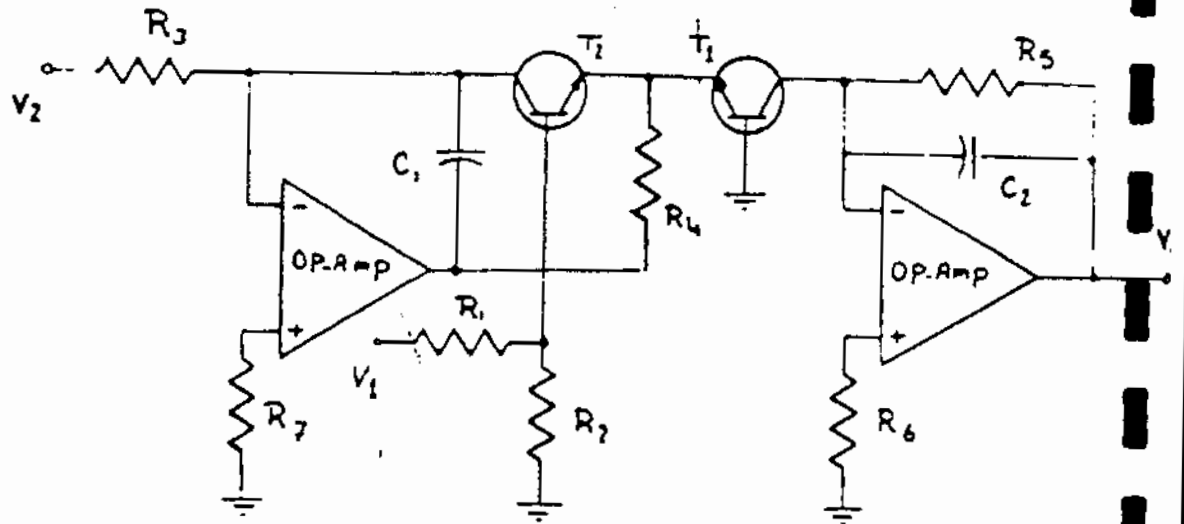
$$\Rightarrow \frac{-V_o}{R} = I_s e^{\frac{V_i}{V_T}} \Rightarrow V_o = -R I_s e^{\frac{V_i}{V_T}} \Rightarrow V_o = k_1 e^{k_2 V_i}$$

تشریح:

در مدار شکل (۲-۶) رابطه ای که خروجی V_o را به ورودی های V_1 و V_2
 مربوط می کنه. بدست آورید و نشان دهید. در صورتیکه V_2 مقدار ثابتی اعتبار
 گردد این مدار یک تقویت کننده آنتی لگاریتمی است و همچنین با انتخاب مقاومت
 R_2 به اندازه ای مناسب و از جنس PTC (موتون پا بهار) درجه حرارت روزی

کننده را از بین برد.

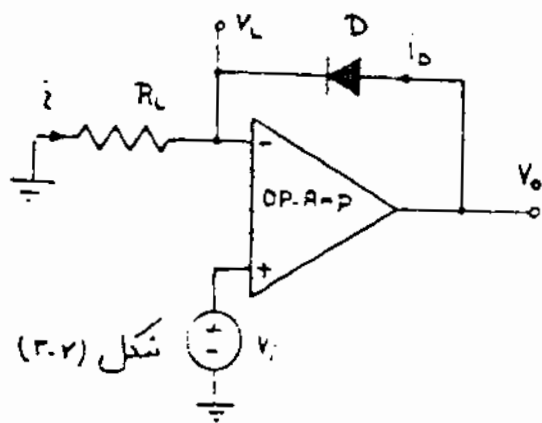
در صورتیکه $R_3 = 15^k$ ، $R_1 = 15.7^k$ ، $R_2 = 1^k$ ، $R_3, R_7 = 30^k$ ، $R_4 = 2^k$ ، $R_5 = R_6$ انتخاب گردد، معنی V_0 بر حسب V_1 را رسم کنید.



شکل (۳-۶)

- Rectifiers:

یکسو سازها:



شکل (۳-۷)

شکل (۳-۷) یک نمونه از مدار

برای موج را نشان می دهد.

نشان است - هدایت دیود D را

مربوط نویز OP.AMP را A فرض

کند. اگر دیود روشن باشد (D: on)

$$\begin{cases} -A(V_L - V_1) = V_0 & \Rightarrow V_1 = (1 + \frac{1}{A})V_L \cdot \frac{V_0}{A} = V_L \\ V_0 = V_1 + V_L \end{cases}$$

بسیاری هم موج توسط دیود

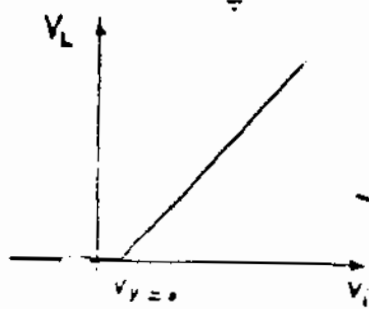
برای امان شده. گنزار V_1 باشد دیود از دو طرف

در عمل می کند. در صورتی که گنزار

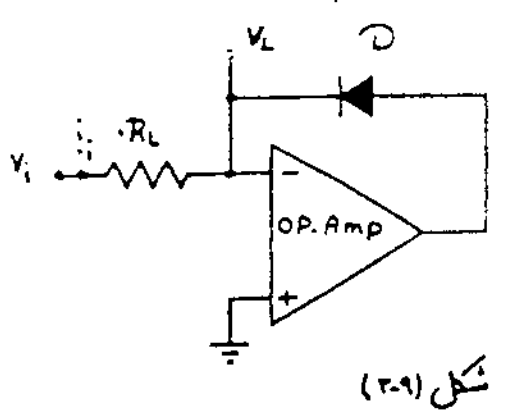
این مدار رفتار است. هدایت برابر

$$V_1 = V_0 / 2 = 0$$

نشان یکدیگر یکدیگر موج ابروال خواهیم داشت. [شکل (۳-۸)]



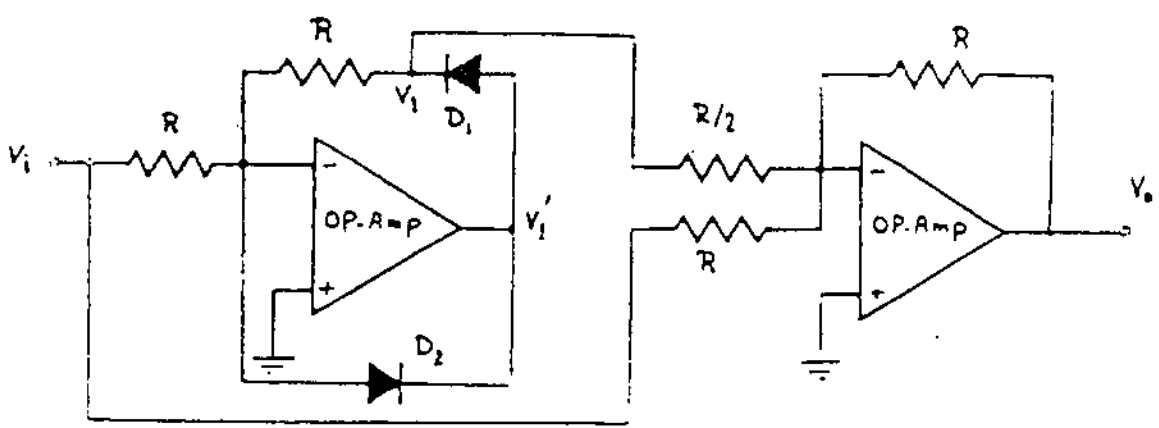
شکل (۳-۸)



شکل (۳-۹)

استقرین
مدار شکل (۳-۹) را بطور کبلی بررسی
کنید و مشخصه \$V_L\$ آنرا بدست
آوردید.

در یکساز تمام موج با استفاده از پیل دیود، در اشکال نامی زیر وجود داشت
الف: بردن زمین مشترک بین دناژ سینوسی و دناژ یکسو شده
ب: لغت دناژ 270 ردهی دیود
این اشکالات را می توان با استفاده از مدار شکل (۳-۱۰) برطرف کرد.

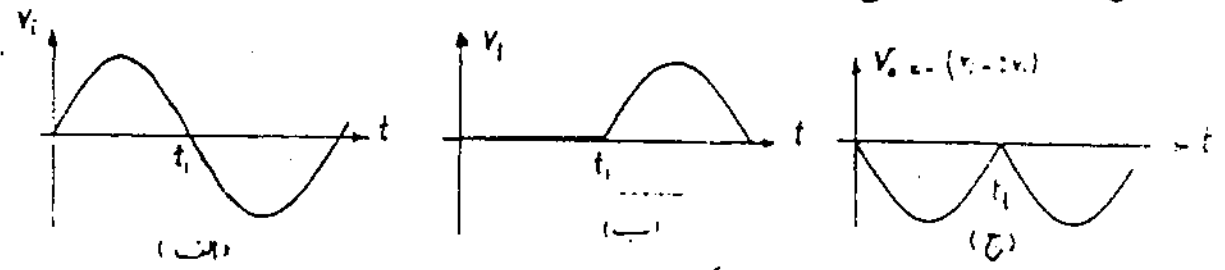


شکل (۳-۱۰)

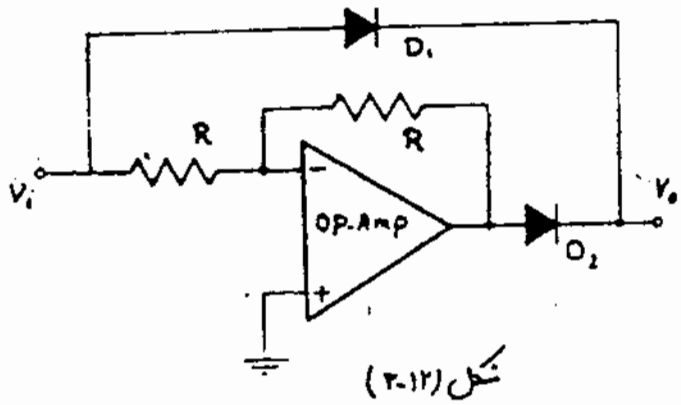
$$V_o = -(V_i + 2V_1')$$

$V_i < 0$	$D_2: off$	$D_1: on$	$\frac{V_1'}{R} = -\frac{V_i}{R} \Rightarrow V_1' = -V_i$
$V_i > 0$	$D_2: on$	$D_1: off$	$V_1' = 0$

شکل (۳-۱۱) دناژهای \$V_i\$ و \$V_1'\$ را نسبت به زمان نشان می دهد.



شکل (۳-۱۱)

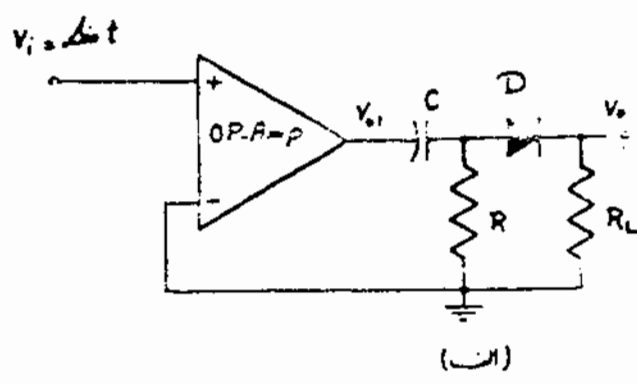


شکل (۳-۱۲)

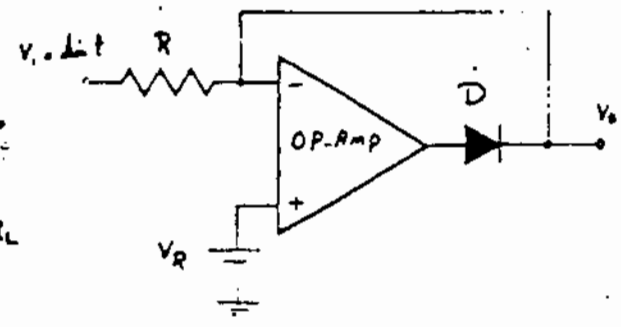
تشریح:
 مشخصه مدار \$V_o - V_i\$
 شکل (۳-۱۲) را بدست آورید.

تشریح:

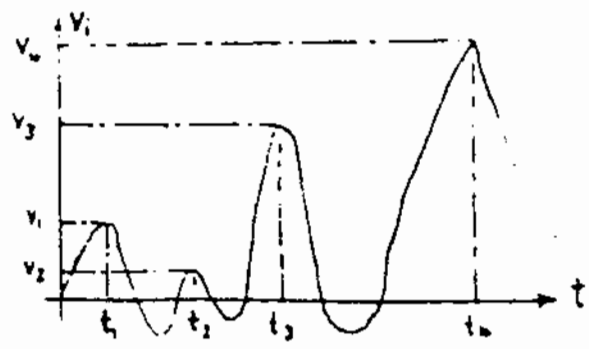
« چند کاربرد دیگر OP.AMP »
 مدار را شرح دهید.
 \$V_o(t)\$ را برای هر یک از شکل‌های (۳-۱۳) بدست آورده سپس کاربرد هر کدام از مدارها را شرح دهید.



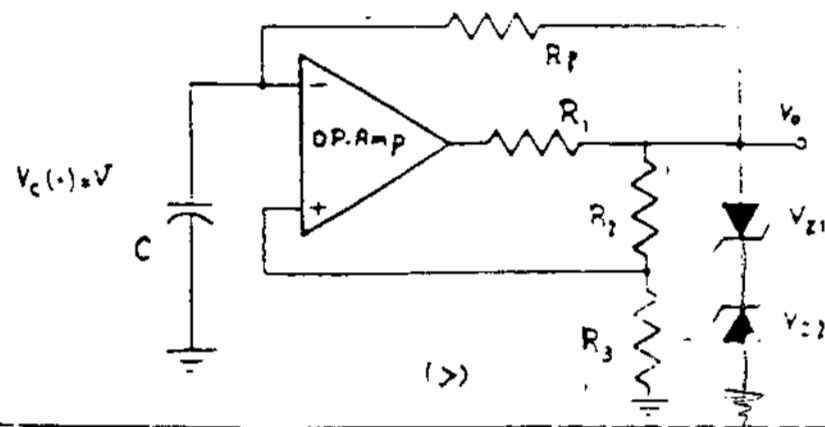
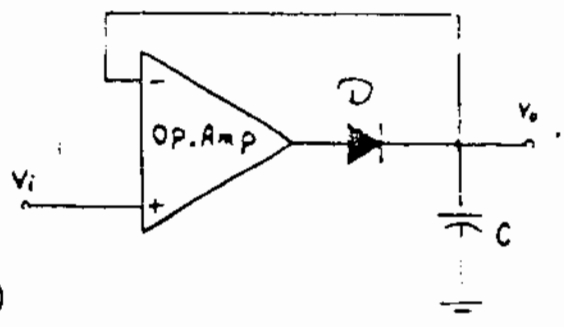
(الف)



(ب)



(ج)

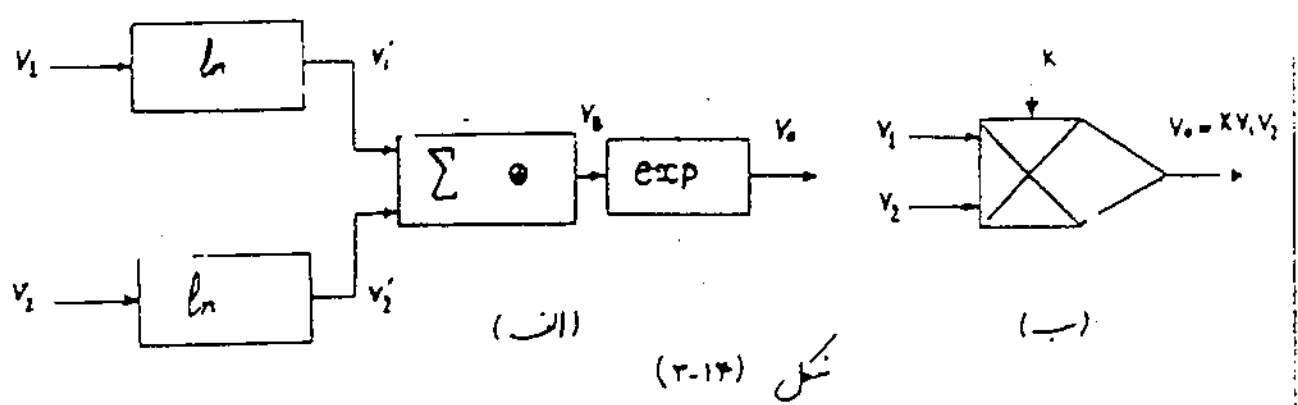


(د)

شکل (۳-۱۴)

ضرب کننده آنالوگ:

شکل (۳-۱۳) مراحل مختلف یک ضرب کننده آنالوگ در شکل (۳-۱۴) مدل تانینگ آن را نمایش می دهد.



$$\begin{cases} V_1' = k_1 k_2 V_1 \\ V_2' = k_1 k_2 V_2 \end{cases} \Rightarrow V_8 = k_3 (V_1' + V_2') = k_1 k_2 k_3 (V_1 + V_2) = k_1 k_2 k_3 V_1 V_2$$

$$V_0 = k_5 \exp k_4 V_8 = k_5 \exp [k_4 k_1 k_2 k_3 V_1 V_2]$$

حال اگر $k_4 k_1 k_2 k_3 = 1$ بگیریم:

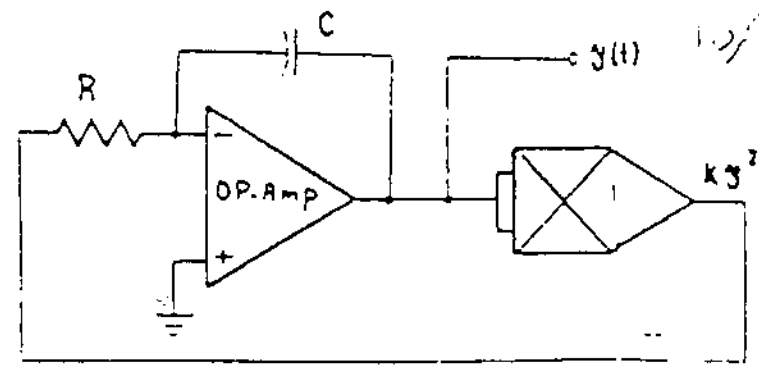
$$\Rightarrow V_0 = K V_1 V_2$$

مثال با استفاده از بلوکهای انگرال کسبه و ضرب کننده تابع $y(t) = \frac{1}{1+t}$ برای زمانهای $t \geq 0$ بدست آورید.

$$y(t) = \frac{1}{1+t} \Rightarrow \frac{dy}{dt} = \frac{-1}{(1+t)^2} = -y^2(t) \quad (I)$$

معادله دیفراسیل (I) را می توان

صورت شکل (۳-۱۵) شبیه سازی کرد.



$$\frac{1}{RC} = \frac{1}{K} \Rightarrow RC = K$$

در نتیجه $y(0) = 1$

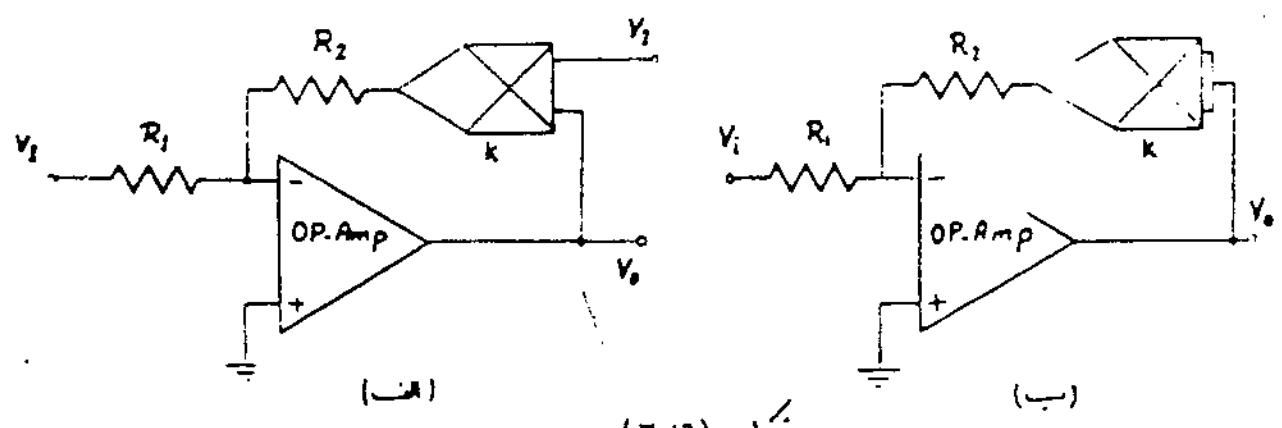
$$y(0) = 1$$

مدل آنالوگ می شود.

شکل (۳-۱۵)

تشریح:

۱. مدارهای شکل (۳-۱۶) را در نظر بگیرید. فرودی V_i را بر حسب V_i بیست آورده و کاربرد هر کدام را بیان کنید.



شکل (۳-۱۶)

۲. یک رانرز RMS سیم را طراحی کنید.

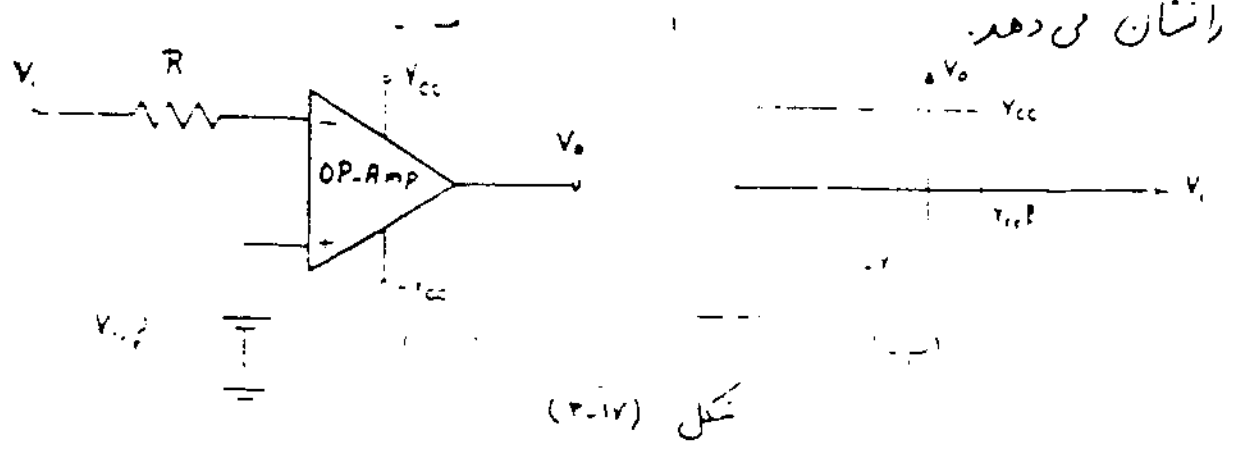
$$V_o = \sqrt{\frac{1}{T} \int_0^T V_i(t)^2 dt}$$

در کاربردهای غیر خطی که تاکنون بیان کردیم OP.Amp به صورت خطی در بعضی از الیاس کاربرد داشته به صورت غیر خطی رفتار می کنند. حال چه کاربرد غیر خطی را که خود OP.Amp به صورت غیر خطی عمل می کند، بیان می کنیم.

Comparator:

مقایسه کننده: (۳-۵)

شکل (۳-۱۷) یک مدار مقایسه کننده و شکل (۳-۱۷-ب) شرف $V_o = V_i$



شکل (۳-۱۷)

$V_i < V_{ref} \Rightarrow V_o = V_{cc}$

$V_i > V_{ref} \Rightarrow V_o = -V_{cc}$

مشاهد می شود که بدلیل نداشتن فیدبک مستقیم

OP.AMP وارد ناحیه اشباع می شود.

یکی از کاربردهای مهم نمایش کننده در سیستم های مبدل آنالوگ به دیجیتال

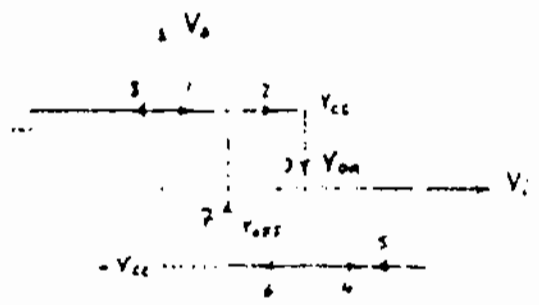
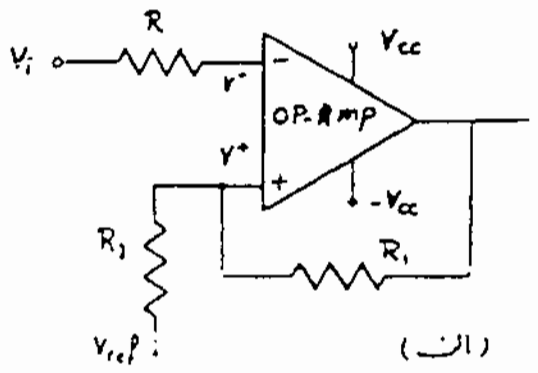
می باشد.

Schmitt Trigger :

ترانزیستور اشعیت : (۳-۶)

یکی دیگر از کاربردهای OP.AMP در حالت غیر خطی، استفاده از آن در اشعیت

ترانزیستور است. شکل (۳-۱۸) مدار یک اشعیت ترانزیستور و شکل (۳-۱۸) ب) مشخصه V_o-V_i آنرا نشان می دهد.



شکل (۳-۱۸)

$V_i < V^+ \Rightarrow V_o = V_{cc}$, $V_i > V^+ \Rightarrow V_o = -V_{cc}$

$V^+ = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_o$

$V_{on} = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_{cc}$

$V_{off} = \frac{R_1}{R_1 + R_2} V_{ref} - \frac{R_2}{R_1 + R_2} V_{cc}$

بدلیل اینکه V_o دارای دو مقدار

$\pm V_{cc}$ است در نتیجه V^+ نیز دارای

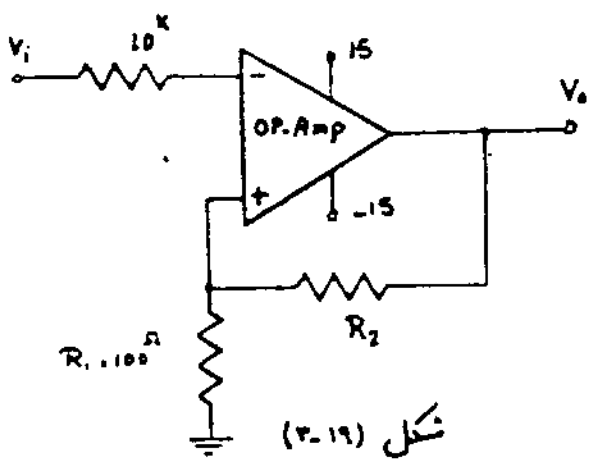
دو مقدار V_{on} و V_{off} شده و بسبب

اینکه V_o بصورت هستزایی

در آید.

یکی از کاربردهای مهم اشعیت ترانزیستور

در اسیلوسکوپهای آنالوگ کاتدن است.

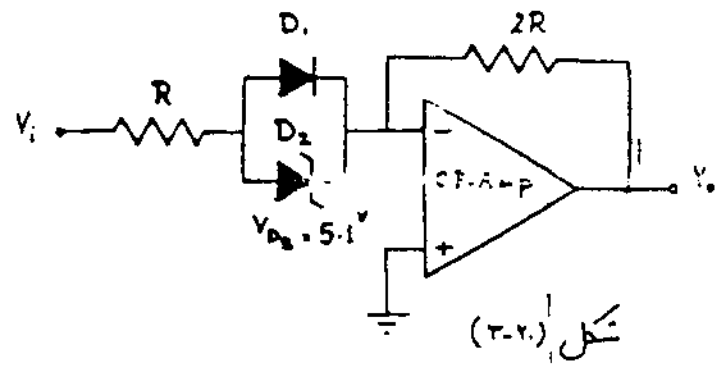


شکل (۳-۱۹)

تقریباً

- ۱- مطلوبت مشتق $V_o = V_i$
- مدار شکل (۳-۱۹) در حالتان
- ان $R_2 \rightarrow \infty$
- ب $R_2 = 1 M\Omega$

۲- با فرض ایده‌آل بودن دیودهای D_1 و D_2 در مدار شکل (۳-۲۰) مشتق $V_o = V_i$ را برای این مدار بدست آورید.



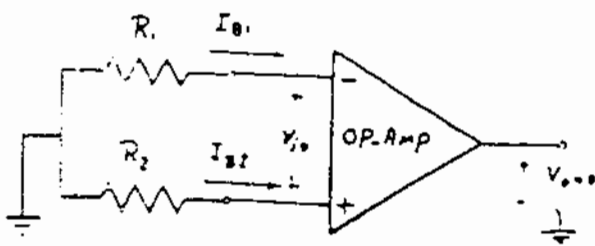
شکل (۳-۲۰)

۴- مشخصات یک OP.AMP واقعی :

گفتیم که OP.AMP پس از آنکه کاملاً در حالت تعادل هستند، یعنی هنگامی که $V_o = 0$ است $V_o = 0$ می باشد. در صورتیکه یک OP.AMP واقعی به علت بکس بودن ترانزیستورهای ورودی در حالت تعادل نیست. این عدم تطبیق باعث مرور جریانهای بیاباس متفاوت از ورودی های آن می شود. بنابراین برای به تعادل رسانیدن خروجی نوبت کننده، احتیاج به اعمال دنازوی بین ورودی های آن می باشد. علاوه بر این مشخصات، محدودیهایی نیز برای یک OP.AMP واقعی وجود دارد که برای طراحی سیستمهای عملی دارای اهمیت خاص است. این مشخصات توسط کارخانه سازنده در اعتبار مصرف کننده قرار می گیرد. در اینجا ما چند مشخصه مهم OP.AMP را بیان می کنیم.

۱- جریان بیاباس ورودی (INPUT BIAS CURRENT) :

تلف مجموع جریانهای ورودی یک OP.AMP را در حالت $V_o = 0$: جریان بیاباس ورودی می نامند.



$$I_B = \frac{I_{B1} + I_{B2}}{2} \quad \text{for } V_o = 0$$

شکل (۴-۱) جریانهای

شکل (۴-۱)

بیاباس را در حالت تعادل

۲- جریان آفست ورودی (INPUT OFFSET CURRENT)

تفاضل جریان های وارد شونده به ترانزیستورهای ورودی یک OP.AMP در حالت تعادل $(V_o = 0)$ را در جریان آفست ورودی می نامند.

$$I_{i0} = I_{B1} - I_{B2} \quad \text{for } V_o = 0$$

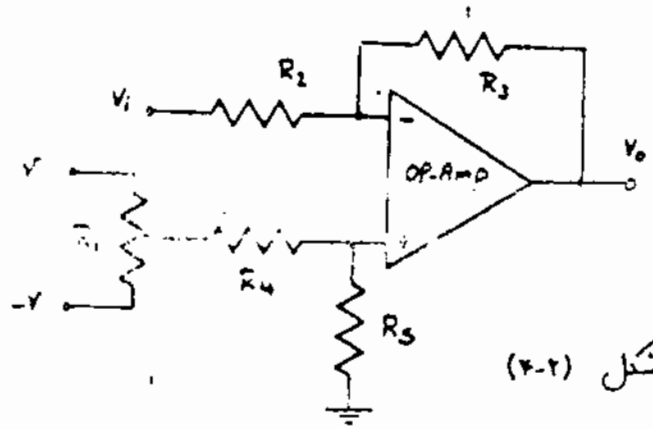
ش جریان آفست ورودی (INPUT OFFSET CURRENT DRIFT) :

تغییرات جریان آفست ورودی به تغییرات درجه حرارت را، رانش جریان ورودی $(\frac{\Delta I_{io}}{\Delta T})$ می نامند.

رنش آفست ورودی (INPUT OFFSET VOLTAGE) :

رنش آفست ورودی، رنشی است که باید بین نرسمتالهای ورودی نرد (V_{io}) تا خروجی OP.AMP در حالت تعادل $(V_{o=0})$ باشد [شکل (۴-۱)]

طلب، هنگام استفاده از OP.AMP باید رنش آفست را برای تنظیم کردن ورودی های آن اعل کنیم. شکل (۴-۲) یک نرند از مدارهای تنظیم OP.AMP



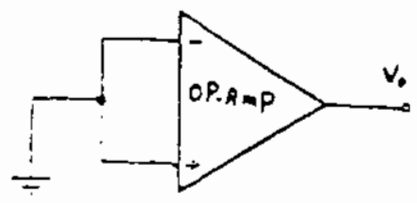
شکل (۴-۲)

رانش رنش آفست ورودی (INPUT OFFSET VOLTAGE DRIFT) :

تغییرات رنش آفست ورودی به تغییرات درجه حرارت را، رانش آفست ورودی $(\frac{\Delta V_{io}}{\Delta T})$ می نامند.

رنش آفست خروجی (OUTPUT OFFSET VOLTAGE) :

رنش آفست خروجی در ورودی های OP.AMP زمین باشد رانش آفست خروجی



شکل (۴-۳)

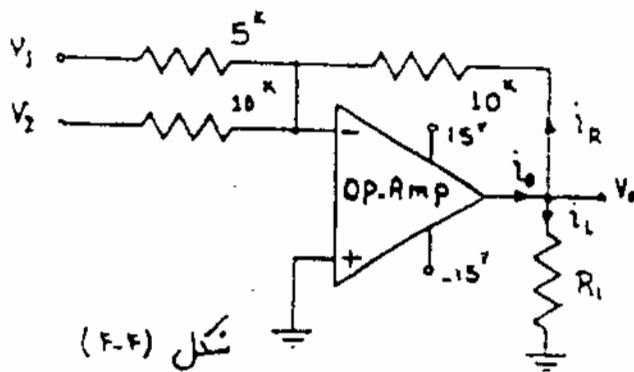
[شکل (۴-۳)]

۷- محدوده ولتاژهای مشترک ورودی (INPUT COMMON MODE RANGE):
 محدوده ولتاژهای مشترک ورودی که طبقه دیفرانسیل ورودی OP-AMP بهرست
 خطی عمل می‌کند.

۸- محدوده ولتاژهای ورودی دیفرانسیل (INPUT DIFFERENTIAL MODE RANGE):
 محدوده ولتاژهای ورودی دیفرانسیل که به‌لحاظ آن محدوده OP-AMP بهرست
 خطی عمل می‌کند.

۹- محدوده دامنه خروجی (OUTPUT VOLTAGE RANGE):
 محدوده دامنه ولتاژ خروجی که می‌توان بدون اسوجاج در یافت نمود. (V_{omax})

مثال ۱ مدار شکل (۴-۴) را در نظر بگیرید. در صورتیکه ولتاژ و جریان ماکزیمم مجاز خروجی
 OP-Amp $V_{omax} = 10$ و $I_{omax} = 15^{mA}$ باشد مطلوب است:
 الف) حداقل بار R_L وقتی ولتاژ خروجی حداکثر مقدار خود را داشته باشد.
 ب) نسبت آن را تکرار کنید در صورتیکه یکبار بار R_L بجای آنکدامین
 شود به 15^V وصل شود.



حل الف) $i_o = i_R + i_L$
 $i_o < i_{max}$

$$\Rightarrow \frac{V_{omax}}{10^k} + \frac{V_{omax}}{R_L} < i_{omax} = 15^{mA} \Rightarrow \boxed{R_L \geq 714 \Omega}$$

حل ب) $\frac{V_o - (-V_{cc})}{R_L} + \frac{V_o}{10^k} < i_{omax}$ $V_o = V_{omax} \Rightarrow \frac{10 + 15}{R_L} + \frac{10}{10^k} < 15^{mA} \Rightarrow \boxed{R_L \geq 18k\Omega}$

۱۰- بهنای باند توان بر (FULL POWER BANDWIDTH) :

مداکثر فرکانس موج سینوسی خروجی با دامنه ماکزیم مجاز را بهنای باند توان بر می نامند.

۱۱- سرعت چرخش (SLEW RATE) :

ماکزیم تغییرات زمانی ولتاژ خروجی op-amp را سرعت چرخش می نامند و بهررت - SR نشان می دهند.

برای سیگنالهای سینوسی با دامنه V_m داریم ،

$$\left(\frac{dv_o}{dt}\right)_{max} = V_m \omega = SR$$

مثال ۲) در صورتیکه حداقل سرعت چرخش یک نوع ترنزیستور کننده عملیاتی $SR = 25 \text{ V}/\mu\text{s}$ و ماکزیم ولتاژ خروجی مجاز آن $V_{o,max} = \pm 10$ باشد . مطلوبست حداقل بهنای باند نام قدرت این نوع ترنزیستور کننده .

حل :

$$i_o = V_m \sin \omega t \quad V_{o,max} = \pm 10 \text{ V} \Rightarrow V_m = 10 \text{ V}$$

$$\frac{dv_o}{dt} = V_m \omega \cos \omega t \quad SR = \omega V_m \Rightarrow f = \frac{SR}{2\pi V_m} = \frac{25 \text{ V}/\mu\text{s}}{2\pi \times 10} \Rightarrow f = 400 \text{ kHz}$$

تقریب :

در صورتیکه برای یک نوع ترنزیستور کننده عملیاتی $SR = 1 \text{ V}/\mu\text{s}$ ، $V_{o,max} = \pm 10 \text{ V}$ ، $V_{cc} = \pm 15$ ، باشد مطلوبست ماکزیم دامنه یک ولتاژ سینوسی بدون اعوجاج در خروجی برای فرکانسهای 1 kHz ، 10 kHz ، 100 kHz .

۱۲- ضریب عدم تطابق مشترک (CMRR)

۱۳- فرکانس قطع مشترک (OPEN LOOP CUTOFF FREQUENCY)

۱۴- بهای باندی که فریب نویز بهایر واحد است (UNITY GAIN BANDWIDTH)

همچنین علاوه بر مشخصات گفته شده، ممکن است مشخصات دیگری نیز توسط کارخانه سازنده OPAMP داده شود.

جدول (۴-۱) پارامترهای یک نمونه از OP.AMP را در درجه حرارت 25°C بیان می کند.

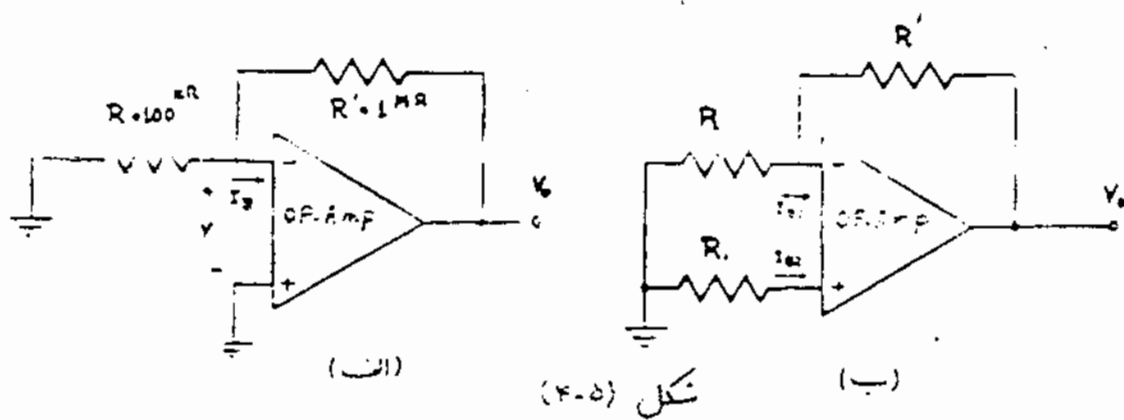
100 ^{nA}	جریان بیایس ورودی (I _b)
20 ^{nA}	جریان آفست ورودی (I _{io})
0.1 ^{nA/C}	رانس جریان آفست ورودی ($\frac{\Delta I_{io}}{\Delta T}$)
5 ^{mV}	رنس آفست ورودی (V _{io})
5 ^{μV/C}	رانس رنس آفست ورودی ($\frac{\Delta V_{io}}{\Delta T}$)
100 ^{dB}	CMRR
2 ^{V/μs}	سرعت جرمش (SR)
1 ^{MHZ}	فرکانس فریب نویز واحد
50 ^{KHZ}	بهای مانده توان بر
100000	فریب نویز طبقه باز (A)
100 ^Ω	امپدانس خروجی طبقه باز (R _o)
1 ^{MΩ}	امپدانس ورودی طبقه باز (R _i)
10 ^{12 Ω}	امپدانس ورودی با طبقه FET

جدول (۴-۱)

مثال الف) نویز گفته منس و نویز گفته منس OP.AMP هنگامیکه دارای

بسیار دوردی باشد دارای شکل یکسان نشان داده شده در شکل (۴-۵-الف) می باشد.
 با فرض نظر کردن از دست راست آفت درودی، دستاز V_0 خروجی V_0 را که بر رابطه جریان
 بایاس درودی ایجاد می شود، رابطه است آورید. (فرض شود که $I_B = I_{E1} = I_{E2}$ و از
 معادیر جدول (۴-۱) استفاده کنید)

- ب: چگونه می توان اثر جریان بایاس را از بین برد، طوری که $V_0 = 0$ باشد.
 ج: با توجه به مدار اصلاح شده در قسمت (ب) دستاز خروجی V_0 را در
 حالتیکه $I_{O1} = I_{O2} = 0$ باشد برست آورید.
 د: اگر $I_{E1} = 0$ باشد، مقدار V_0 بایاس مقدار غیر صفر V_0 چند خواهد بود؟
 ه: در حالتیکه $I_{E1} = 0$ و $I_{E2} = 0$ باشد V_0 را برست آورید.



علی: الف: می خوردی شده است. اگر فرض کنیم $I_B = 0.5 \mu A$ می رود که باشد
 آنگاه آفت دستاز بین درودی های آن بسیار ناچیز می شود. $(V_0 = 0)$ با این هیچ
 جریانی در مقاومت R برقرار می شود. و جریان I_B باید از مقاومت R' عبور کند
 در نتیجه $V_0 = R' I_B$ می گردد.

$$V_0 = 100 \times 10^3 \times 10^6 = 0.1 V = 100 \mu V$$

ب: مطابق شکل (۴-۵-ب) یک مقاومت R بین درودی منت دست در می
 اندازیم که اگر $V_0 = 0$ باشد در این صورت R و R' موازی هم قرار گرفته و دستاز
 در این موازی برابر $(R \parallel R')$ خواهد بود. چون دستاز بین

درودی های op-amp تا بجز است برابر این: $-I_{B1}R = -I_{B2} (R \parallel R')$

در این حالت $I_{B1} = I_{B2}$

$$R_i = R \parallel R' = \frac{100 \times 11000}{11100} = 990.9 \text{ k}\Omega$$

ج. در شکل (۴-۵) از $I_{B2} = I_{B1} = I_{i0}$

استاد می‌گیریم. در قسمت (ب) نشان داده شد که به علت درودی I_{B1} به دو درودی مثبت و منفی، ولتاژ خروجی V_o منفی شود حال اگر مدار را خلی در نظر گرفته و از اصل جمع آثار استفاده کنیم. در حالت اول جریان درودی متن را I_{B1} در نظر می‌گیریم که خروجی در این حالت V_{o1} می‌شود در حالت دوم جریان متن را I_{i0} در جریان درودی مثبت را مورد نظر می‌گیریم. چونکه انت ولتاژ روی مقاومت R تقریباً متن است در نتیجه جریان I_{i0} از داخل مقاومت R عبور می‌کند. بنابراین:

$$V_{o2} = -I_{i0} R' \quad V_o = V_{o1} + V_{o2} = -20 \times 10^{-9} \times 10^6 = -20 \text{ mV}$$

علامت V_o منفی نیست زیرا I_{i0} می‌تواند مقدار مثبت ریاضی داشته باشد. در آخر I_{i0} باشد در این صورت $I_{B1} = I_{B2}$ خواهد شد و ولتاژی که در خروجی ناشی از I_{i0} بوده، منفر خواهد بود. بنابراین اگر V_{o1} باشد می‌توان فرض کرد که در شکل (۴-۵) جریانهای بایاس منفرود. و تنها ولتاژ V_{i0} بین درودی های op-amp منفری باشد. بازجه به این فرض انت ولتاژ روی مقاومت R_i منفرود. (برای $I_{B1} = 0$) ولتاژ V_{i0} که در در سر مقاومت R قرار می‌گیرد باعث ایجاد جریان V_{i0}/R در این مقاومت می‌شود. این جریان در مقاومت R' نیز برقرار شده (چون $I_{B2} = 0$) در نتیجه خواهیم داشت:

$$V_o = \frac{V_{i0}}{R} (R + R') = V_{i0} \left(1 + \frac{R'}{R}\right) = 5 (1 + 10) = 55 \text{ V}$$

در آخر V_{i0} و V_{o1} مورد حالت منفر باشند بازجه به اصل جمع آثار، خواهیم داشت:

$$V_o = -I_{i0} R' + V_{o1} \left(1 + \frac{R'}{R}\right)$$

جایگاه

بخش (۶)

تقویت کننده های

فیدبک دار

بطور کلی منظور از فیدبک، برگشت دادن قسمتی از سیگنال خروجی (جریان و ولتاژ) تقویت کننده به ورودی آن است. شبکه های فیدبکی که در طراحی مدارهای الکترونیکی بکار گرفته می شوند به دو دسته زیر تقسیم بندی می شوند:

۱. فیدبک مثبت
۲. فیدبک منفی

فیدبک مثبت در عمل برای ساختن نوسان سازها و مدارهای غیر خطی (تایمینگ) مورد استفاده قرار می گیرد. که در این بخش فقط بپردازیم به آنجا که مورد بررسی قرار می دهیم. فیدبک منفی دارای خواص مهمی بوده و بطور گسترده ای در طراحی تقویت کننده های بکار می رود. و بطور کلی می توان مزایای معایب آنرا به شرح زیر بیان کرد.

مزایا:

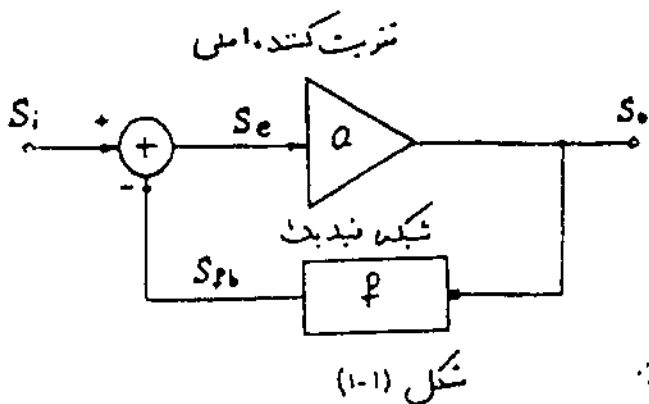
۱. ثبات بهره تقویت کننده.
۲. افزایش نسبت سیگنال به نویز در خروجی.
۳. کاهش اغوجاج
۴. افزایش پهنای باند
۵. تغییر امپدانس ای ورودی و خروجی بنا به مورد استفاده.

معایب:

۱. کاهش بهره تقویت کننده.
۲. امکان ایجاد نوسانات در تقویت کننده.

۱- بررسی خواص فیدبک منفی

شکل (۱-۱) مدل نمایی یک تقویت کننده فیدبک دار را نمایش می دهد. که



S_i و S_o بزرگ سیگنالهای ورودی

و خروجی هستند که می توانند

از نوع ولتاژ و یا جریان باشند. شبکه فیدبک که ورودی آن سیگنال

S_o است، دارای تابع تبدیل p

بوده و خروجی آن سیگنال S_{pb} می باشد.

در قسمت ورودی مدار سیگنال

S_{pb} از S_i کم می شود و سیگنال S_e (Error Signal) را بوجود می آورد که این سیگنال ورودی تقویت کننده اصلی می باشد.

با توجه به شکل (۱-۱) خواهیم داشت:

$$S_o = a S_e \quad S_e = S_i - p S_o \quad (1)$$

که $T = ap$ را ضریب تقویت حلقه باز (Loop Gain) می نامند.

که اگر $T > 0$ فیدبک منفی و $T < 0$ باشد فیدبک مثبت می شود.

در تقویت کننده های فیدبک ولری که مورد بحث قرار خواهیم داد، شبکه

فیدبک آنها را در اکثر موارد غیر فعال و متاد منفی در نظر می گیریم.

(۱-۱) نسبت بهره تقویت کننده:

در بخش اول فصل دهم که مشتقات یک تقویت کننده، مثلا ضریب

تقویت آن، بستگی زیادی به مشتقات ترانزیستور و الاینها ایکتیو تشکیل دهنده مدار

دارد و بدلیل اینکه پارامترهای این الیها نسبت به شرایط کار در درجه حرارت تغییر می کنند. لذا فریب تقویت اینگونه مدارها نیز ثابت نمی باشد. بازجه به رابطه (۱) اگر $\alpha \rho \gg 1$ باشد.

$$A_v = \frac{S_o}{S_i} = \frac{a}{1 + \alpha \rho} \Rightarrow A_v = \frac{a}{\alpha \rho} = \frac{1}{\rho} \quad \text{در نتیجه}$$

مشاهده می شود که در این حالت فریب تقویت کل مدار، به a بستگی نداشته و فقط به ρ بستگی دارد. و در صورتیکه شبکه فیدبک مشکل از یک مجموعه مقاومت اهمی باشد، به سادگی می توان مقادیر آنها را از جنس های مخصوصی تهیه نمود که در اثر تغییر عوامل نظیر درجه حرارت، رطوبت، ... دارای مقادیر تقریباً ثابتی باشند. بنابراین فریب انتقال شبکه فیدبک (ρ)، در نتیجه فریب تقویت کل مدار ($A = 1/\rho$) تقریباً ثابت خواهند بود.

برای بدست آوردن تغییرات نسبت A از طریق رابطه (۱) ریزانسیل می گیریم:

$$A = \frac{a}{1 + \alpha \rho} \quad \delta A = \frac{(1 + \alpha \rho) - \alpha \rho}{(1 + \alpha \rho)^2} \delta a = \frac{1}{(1 + \alpha \rho)^2} \delta a$$

$$\Rightarrow \frac{\delta A}{A} = \left[\frac{1}{(1 + \alpha \rho)^2} \delta a \right] / \left[\frac{a}{1 + \alpha \rho} \right] = \frac{1}{1 + \alpha \rho} \frac{\delta a}{a} \quad (۱۰)$$

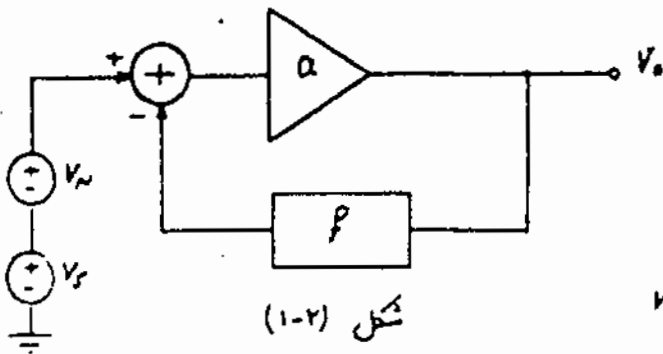
مشاهده می شود که تغییرات نسبت فریب تقویت کل مدار نسبت به فریب تقویت، تقویت کننده اصلی ($1 + \alpha \rho$) برابر کاهش یافته است. (نسبت فریب تقویت مدار)

(۱۰) کاهش نویز و یا افزایش سیگنال به نویز:

در تقویت کننده، علاوه بر سیگنال ورودی مطلوب، سیگنالها و عوامل نامطلوب دیگری نیز وجود دارند که تعدد عمر می آنها را بسیار می گذارند که منظور کلی به این

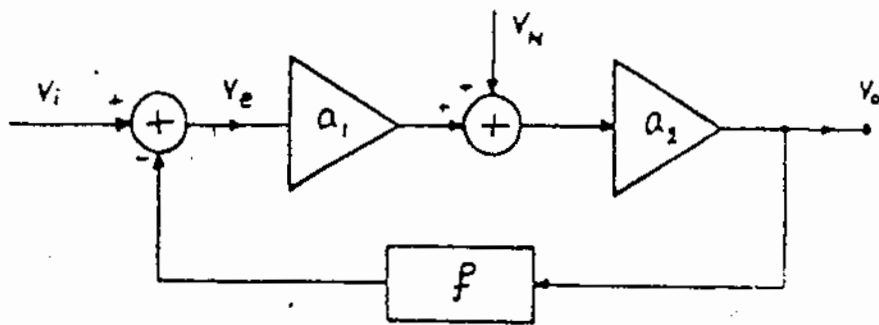
عوامل، اغتشاش و بانویزی گویند. و بعنوان مثال می توان راجل منبع تغذیه، نویز حرارتی مقاومتها و نویز ایجاد شده در المانهای اکتیو را نام برد. برای بررسی این موضوع در مدل ریاضی بکارگرفته شده V_N را نشانگر نویز و V_S را نشانگر سیگنال آور نظر می گیریم.

اگر نویز مستقیماً به ورودی سیستم وارد شود (مثل شکل ۱-۲) آنگاه طبق اصل جمع آثار می توان نوشت:



$$V_O = \frac{a}{1-a f} V_N + \frac{a}{1-a f} V_S \Rightarrow \frac{S}{N} = \frac{V_S}{V_N}$$

مشاهده می شود که در این حالت نسبت سیگنال به نویز تغییری نکرده است. یعنی مدار بین سیگنال و نویز هیچ فرقی قائل نمی شود. حال اگر بخواهیم نویز را کم کنیم (Low Noise Amplifier) باید ضریب تقویت a_1 را در ابتدای مدار اضافه کنیم و منبع نویز را بعد از آن در نظر بگیریم. [شکل (۱-۳)]



$$V_O = a_2 (a_1 V_e + V_N) \quad V_e = V_i - f V_O$$

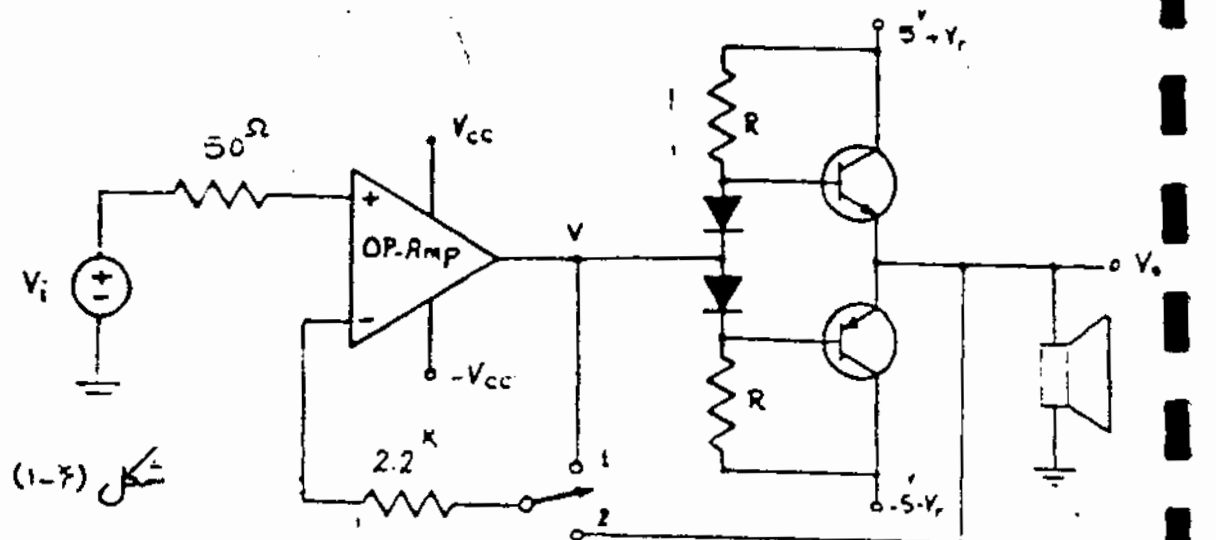
$$\Rightarrow V_O = \frac{a_1 a_2}{1 + a_1 a_2 f} V_i + \frac{a_2}{1 + a_1 a_2 f} V_N \Rightarrow \boxed{\frac{S}{N} = a_1 \frac{V_i}{V_N}}$$

مشاهده می شود

که در نزد جوی نویز نسبت به سیگنال نویز V_N تقویت شده است.

یک مثال عملی که می تواند با آن شکل (۱-۳) باشد، مثل دیپل منبع تغذیه در طبقه
این یک تقویت کننده صوتی است.

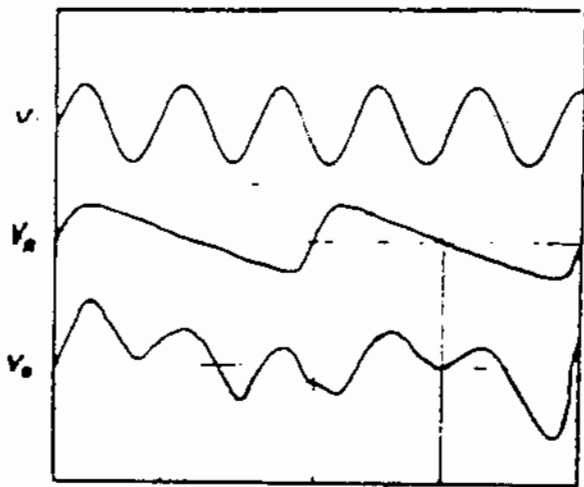
برای بزرگ بودن جریان منبع تغذیه در طبقه نهایی مایع فیلترهای که برآند
این بای بود آمده را حذف نمایند، بسیار گران قیمت می شود. در صورتیکه در طبقه
این بای. جفت ایکه تقویت کننده در سبکهای جریان کو بکنزی کار می کند لذا از این
در دیپل منبع تغذیه آنها بسیار ساده و ارزان می باشد. شکل (۱-۴) یک تقویت
کننده قدرت دیگر مدار OP.Amp بعنوان تقویت کننده با بزرگم را نشان می دهد.



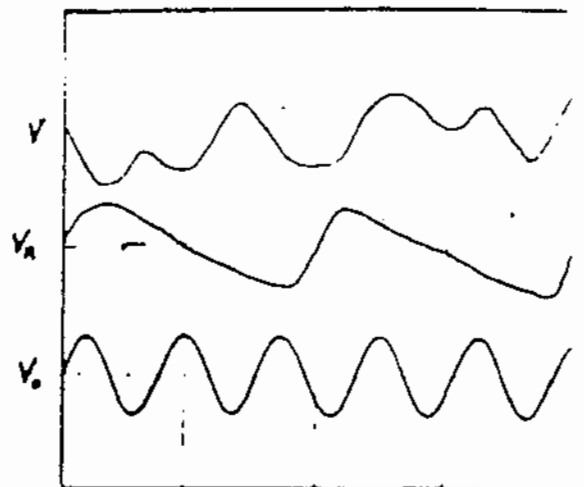
شکل (۱-۴)

منابع تغذیه مربوط به OP.Amp و طبقه پوش-پوش-پول مقارنت است و منبع تغذیه مربوط به
OP.Amp دارای دیپل بسیار کمی باشد.

اگر کلیه در وضعیت (۱) باشد و V_i را یک ر در نظر بگیریم. آنگاه
 V_o نیز یک رناز سیوسی خواهد شد اما دیپل ایکه در طبقه قدرت فیدبک وجود ندارد مقدار
رناز از سبکهای دیپل منبع تغذیه طبقه نهایی در خروجی ظاهر می گردد. [شکل (۱-۵)]
حال اگر کلیه را در وضعیت (۲) قرار دهیم کل مدار تقویت کننده صوتی
برای میگرد می شود. هر چه در شکل (۱-۵) دیده می شود رناز خروجی
یک موج سیوسی است در صورتیکه خروجی OP.Amp (۷) علاوه بر موج سیوسی
طای سبکهای معکوس شده دیپل منبع تغذیه نیز می باشد. این سبکهای اضافی
خروجی OP.Amp باعث می شودن اثر دیپل در خروجی مدار می شود.



(الف) مدار غیر یک

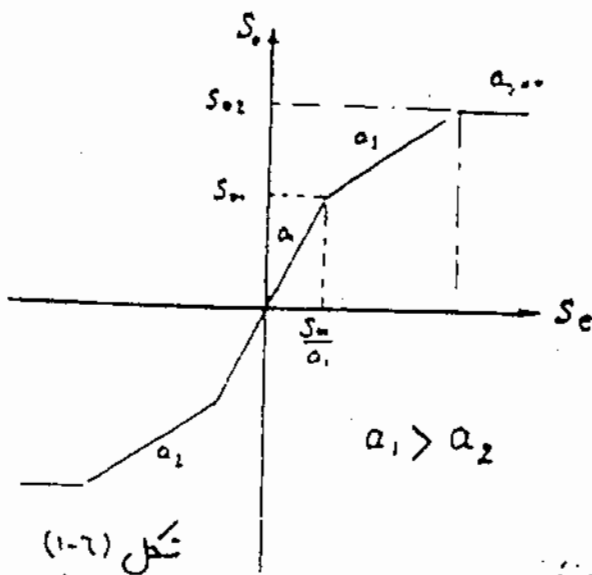


(ب) مدار با غیر یک شکل (۱-۵)

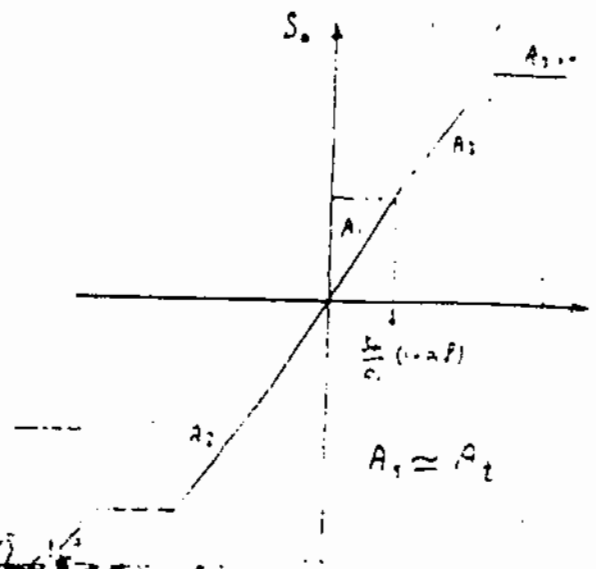
کاهش اعوجاج: (۱-۲)

بطت اینک انهای بکار رفته در تقویت کننده با کاملاً خطی نباشند لذا فریب تقویت آنها نیز نسبت به دشار در ددی ثابت بوده و در فردی مدار تقویت اعوجاج می نمایند.

دییم که رابطه (I) با آنکه این مطلب است که اگر فریب تقویت مدار اصلی a باشد فریب تقویت کل مدار (IA)، تقریباً ثابت بوده و به a بستگی ندارد این موضوع نشانگر این است که می توان از غیر یک برای کاهش اعوجاج استفاده کرد. زیرا اعوجاج تقویت کننده ناشی از تغییر فریب تقویت آنهاست.



شکل (۱-۶)

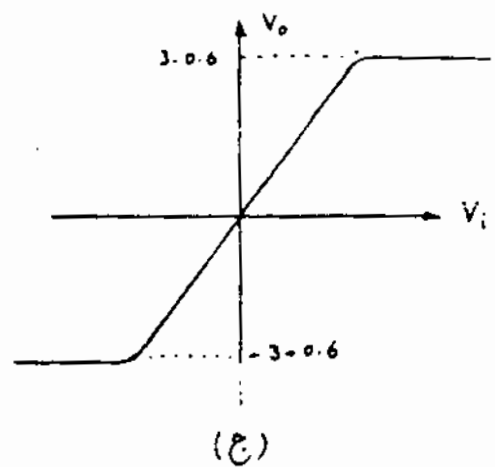
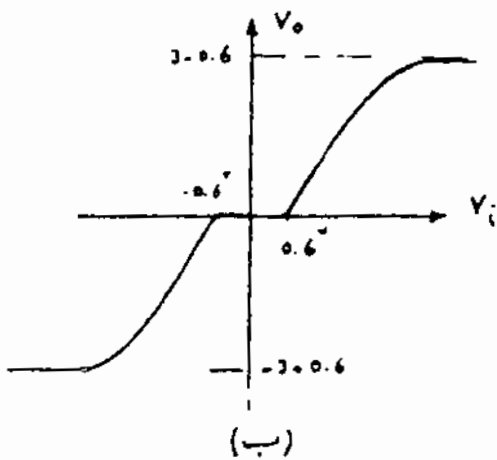
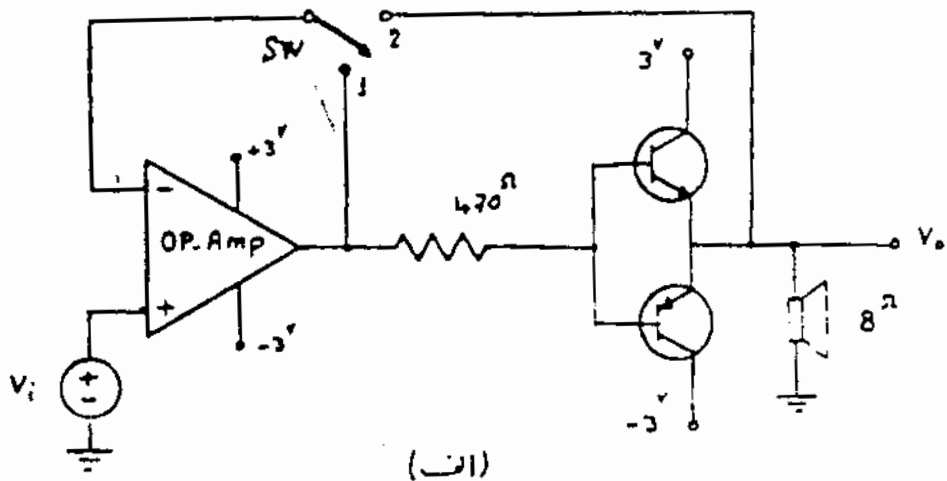


شکل (۱-۶) متصفه غیر خطی تئویت کننده α راغایش می دهد اگر در هر ناحیه خطی رابطه (I) را بکار ببریم:

$$A_1 = \frac{a_1}{1+a_1 P} \approx \frac{1}{P} \quad A_2 = \frac{a_2}{1-a_2 P} \approx \frac{1}{P}$$

دیده می شود که در ناحیه های که تئویت کننده اشباع شده است

خاصیت غیر خطی بوسیله نزدیک طور قابل ملاحظه ای کاهش می یابد. [شکل (۱-۷)]
 شکل (۱-۸) یک تئویت کننده صوت راغایش می دهد.



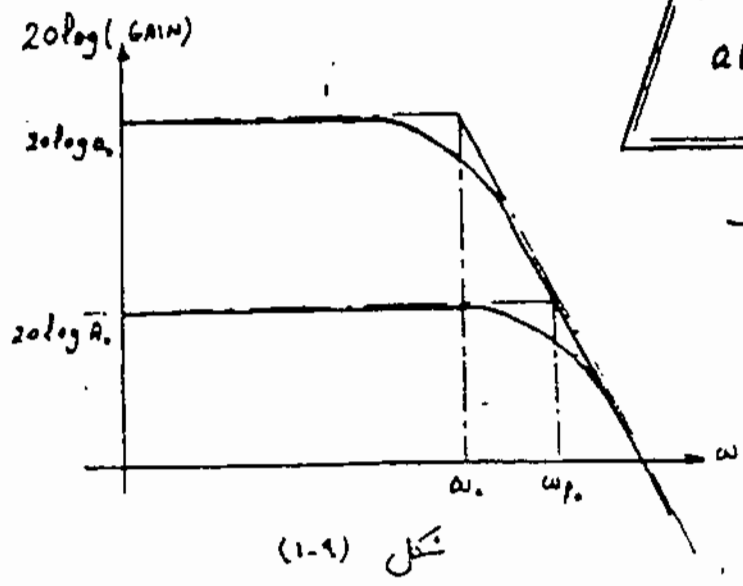
شکل (۱-۸)

تئویت کننده در وضعیت (۱) باشد ما طوریکه قبلاً دیدیم بعلت پایین بودن ضرایب استوار
 مدار دارای امواج * خواهد بود. [شکل (۱-۸) ب] حال اگر تئویت رادر وضعیت (۲) قرار
 دهیم امواج * توسط میکرو OP-AMP تقریباً از بین می رود در نتیجه $V_{0.7}$ می گردد. [شکل (۱-۸) ج]

افزایش بهمنای باند:

دسیم که حوالاً فریب بهره ثوابت کننده با فرکانس تغییر می کند بطوریکه می توان برای هر ثوابت کننده یک بهمنای باند تعریف نمود [بخش ۲] در اینجا برای سادگی محاسبات ثوابت کننده ما این را که دارای یک قطب مستند در نظر می گیریم

$$a(\omega) = \frac{a_0}{1 + j \frac{\omega}{\omega_0}}$$



که ω_0 فرکانس قطع 3dB ثوابت کننده می باشد [شکل (۱-۹)] حال اگر برای این ثوابت کننده از مدار فریب یک با فریب انتقال ثابت f استفاده کنیم. آنگاه

$$A(\omega) = \frac{a(\omega)}{1 + a(\omega)f} = \left[\frac{a_0}{1 + j \omega/\omega_0} \right] / \left[1 + \frac{a_0}{1 + j \omega/\omega_0} f \right]$$

$$\Rightarrow A(\omega) = \left[\frac{a_0}{1 + a_0 f} \right] / \left[1 + j \frac{\omega}{(1 + a_0 f) \omega_0} \right] = \frac{A_0}{1 + j \omega/\omega_{0p}}$$

بنابر این فرکانس قطع 3dB برای این حالت برابر است با: $\omega_{0p} = (1 + a_0 f) \omega_0$ که این مطلب در شکل (۱-۹) نشان داده شده است. هر چه بهمنای باند افزایش می یابد فریب ثوابت (A) کاهش می یابد بطوریکه:

$$A_0 \times \omega_{0p} = \frac{a_0}{1 + a_0 f} \times (1 + a_0 f) \omega_0 = a_0 \omega_0 = \text{Constant}$$

مشاهد می نمود که حاصلضرب بهره دستاژ ماکزیم در بهمنای باند همواره مقدار ثابتی است

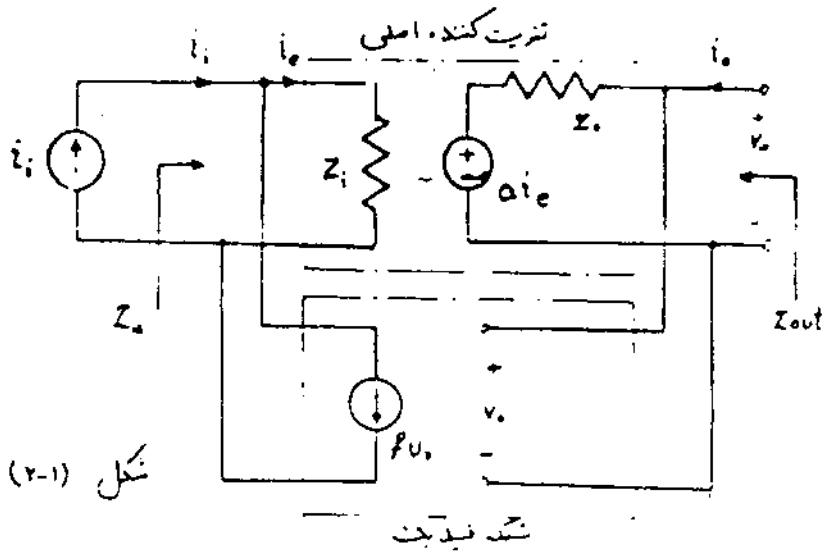
۲- انواع فیدبک ها:

هالطوریکه دیدیم، منظور از فیدبک برگشت دادن قسمتی از سیگنال خروجی به ورودی آن است در واقع شبکه فیدبک از سیگنال خروجی نمونه برداری می‌کند و آنرا با سیگنال ورودی مقایسه می‌نماید. با توجه به اینکه نمونه برداری و مقایسه هر کدام می‌توانند بصورت دشارژ یا جریان باشد بنابراین فیدبک را به چهار نوع زیر تقسیم بندی نمود:

- ۱- شنت - شنت (*Shunt - Shunt*)
- ۲- سری - سری (*Series - Series*)
- ۳- سری - شنت (*Series - Shunt*)
- ۴- شنت - سری (*Shunt - Series*)

همای بدست آوردن بارها منتهای این نوع تقویت کننده ها، ابتدا برای سادگی محاسبات شبکه های فیدبک را بصورت ایده آل در نظر می‌گیریم.

شنت - شنت فیدبک شنت (*Shunt - Shunt Feedback*)



شکل (۲-۱) مدار یک تقویت کننده اصلی با فیدبک شنت - شنت مثال می‌دهد در این شکل شبکه فیدبک از خروجی نمونه برداری کرده.

* در موقع ترانس و ام فیدبک در ورودی و در خروجی اتصال در خروجی با آن می‌شود

دبا جریان ورودی معایبه می کند (جریان i_e تا داخل جریان i_i از βv_o می باشد)
 در نتیجه تابع تبدیل را $\frac{v_o}{v_i}$ انتخاب می کنیم.

- ضرب تقویت : $A_z = \frac{v_o}{v_i}$

از KCL در ورودی : $i_i = i_e + \beta v_o$ $v_o = a v_e = a(i_i - \beta v_o)$

$$\Rightarrow A_z = \frac{v_o}{i_i} = \frac{a}{1 + a\beta}$$

$a\beta \gg 1 \Rightarrow A_z = \frac{v_o}{i_i} = \frac{1}{\beta}$

- امپدانس ورودی :

$$Z_{in} = \frac{v_i}{i_i} \Big|_{i_o=0} = \frac{v_i}{i_e + \beta v_o} = \frac{v_i}{i_e + \beta a i_e} = \frac{v_i}{i_e} \cdot \frac{1}{1 + a\beta}$$

مشاهده می شود که

$$\Rightarrow Z_{in} = \frac{Z_i}{1 + a\beta}$$

امپدانس ورودی $(1 + a\beta)$ برابر کاهش

یافته است.

$$Z_{out} = \frac{v_o}{i_o} \Big|_{v_i=0} = \frac{Z_o i_o + a i_e}{i_o} = \frac{Z_o i_o + a(-\beta v_o)}{i_o}$$

- امپدانس خروجی :

$\Rightarrow Z_{out} = Z_o - a\beta Z_{in} \Rightarrow$

$$Z_{out} = \frac{Z_o}{1 + a\beta}$$

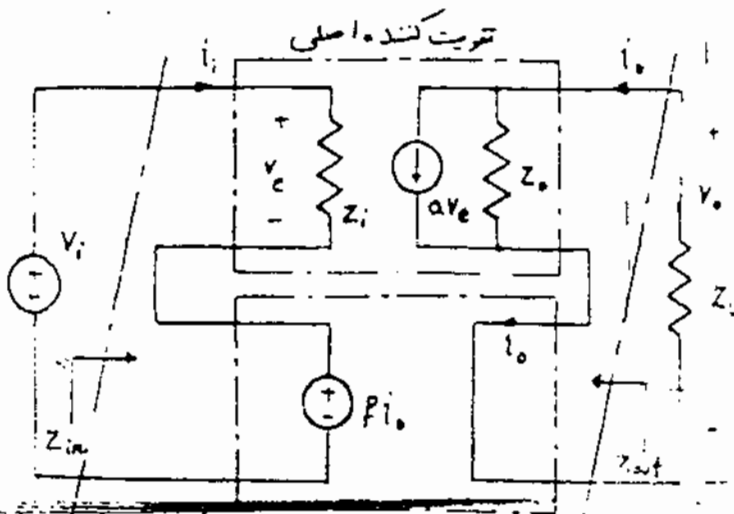
امپدانس خروجی

نیز به اندازه $(1 + a\beta)$

کاهش یافته است.

Series-Series Feedback

(۲-۲) فیدبک سری-سری :



شکل (۲-۲) مدار گیر
 تقریب کننده اصلی را با نمیدگر
 سری-سری نمایش می دهد
 در این شکل شبکه فیدبک
 از جریان خروجی i_o برداری و

با ولتاژ ورودی مشابه می‌کنند بنابراین تابع انتقال ما $A_V = \frac{i_o}{v_i}$ است.

- ضریب تقویت $A_V = \frac{i_o}{v_i}$

$$v_i = v_e + \rho i_o$$

از KVL در ورودی:

اگر $Z_o \gg Z_i$ باشد آنگاه $i_o = \alpha v_e$ است.

$$v_i = v_e + \rho \alpha v_e$$

$$\Rightarrow A_V = \frac{i_o}{v_i} = \frac{\alpha v_e}{v_e(1 + \rho \alpha)} \Rightarrow \boxed{A_V = \frac{\alpha}{1 + \rho \alpha}} \quad \alpha \rho \gg 1 \Rightarrow A_V = \frac{1}{\rho}$$

$$Z_{in} = \frac{v_i}{i_i}$$

$$v_e = v_i - \rho i_o = v_i - \rho \alpha v_e$$

- امپدانس ورودی:

$$\Rightarrow v_i = (1 + \rho \alpha) v_e = (1 + \rho \alpha) Z_i i_i \Rightarrow \boxed{Z_{in} = \frac{v_i}{i_i} = (1 + \rho \alpha) Z_i}$$

$$Z_{out} = \frac{v_o}{i_o} \Big|_{v_i=0}$$

$$Z_o = \frac{v_o}{(1 + \rho \alpha) i_o}$$

$$\Rightarrow \boxed{Z_{out} = (1 + \rho \alpha) Z_o}$$

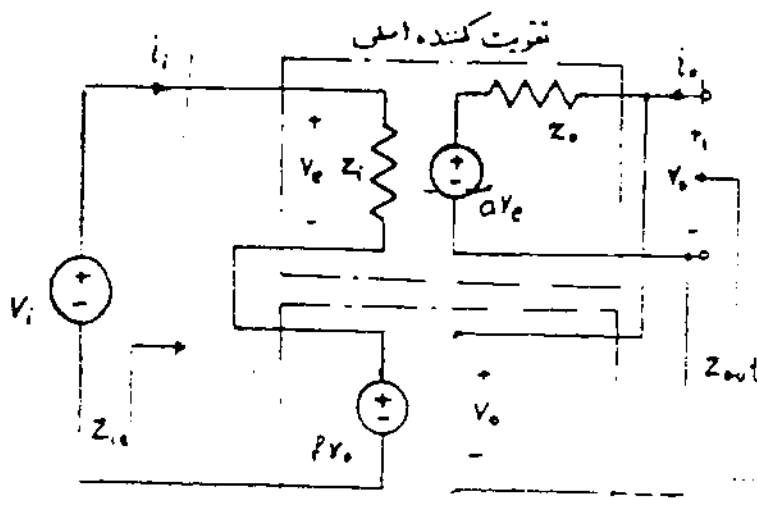
شاهد می‌شود که

امپدانس خروجی در ورودی

$(1 + \rho \alpha)$ برابر بزرگتر شده اند.

Series-Shunt Feedback:

فیدبک سری - شنت: (۲-۳)



شکل امپدانس

شکل (۲-۳)

شکل (۲-۳) مدار یک تقویت کننده اصلی را با فیدبک سری - شنت نمایش می‌دهد. در این مدار شبکه می‌تواند ورودی خروجی نمونه برداری و ولتاژ ورودی مشابه می‌کنند.

با این تابع انتقال $\frac{V_o}{V_i}$ می باشد.

- ضریب تقویت $A_v = \frac{V_o}{V_i}$

از $V_i = V_e + fV_o$ و $V_o = aV_e$ در ورودی:

$$\Rightarrow \frac{V_o}{V_i} = \frac{aV_e}{V_e + afV_e} \Rightarrow A_v = \frac{a}{1+af} \quad af \gg 1 \Rightarrow A_v = \frac{V_o}{V_i} = \frac{1}{f}$$

- امپدانس ورودی: $Z_{in} = \frac{V_i}{I_i} = \frac{V_e + fV_o}{I_i} = \frac{V_e + afV_e}{I_i} = \frac{V_e}{I_i} (1+af)$

$$Z_{in} = (1+af) Z_i$$

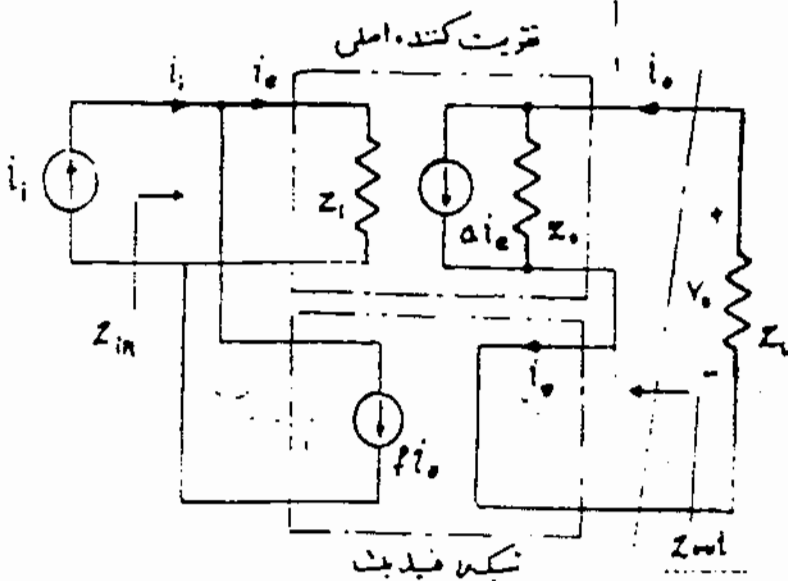
- امپدانس خروجی:

$$Z_{out} = \left. \frac{V_o}{I_o} \right|_{V_i=0} = \frac{Z_o I_o + aV_e}{I_o} = \frac{Z_o I_o - afV_o}{I_o} = Z_o - af Z_{out}$$

$$\Rightarrow Z_{out} = \frac{Z_o}{1+af}$$

در این حالت امپدانس ورودی در $(1+af)$ ضرب و امپدانس خروجی در $(1+af)$ تقسیم شده است.

Shunt-series feedback: (۲-۴) فیدبک شنت-سری



شکل (۲-۴) مدار یک تقویت کننده اصلی با فیدبک شنت-سری. تأثیرش می دهد. مدار فیدبک از جریان خروجی نمونه برداری گرفته و با جریان ورودی تقسیم می کند.

شکل (۲-۴)

بنابراین تابع انتقال $A_T = \frac{i_o}{i_i}$ می باشد.

- فریب مثبت $A_T = \frac{i_o}{i_i}$

$$i_i = i_e + \beta i_o$$

از KCL در ورودی

اگر $Z_o \gg Z_L$ باشد در نتیجه $i_o \approx a i_e$

$$A_T = \frac{i_o}{i_i} = \frac{a i_e}{i_e + \beta a i_e} = \frac{a}{1 + \beta a}$$

$$\beta a \gg 1 \Rightarrow A_T \approx \frac{1}{\beta}$$

- امپدانس ورودی

$$Z_{in} = \frac{V_i}{i_i} = \frac{Z_i i_e}{i_i} = \frac{Z_i i_e}{i_e + \beta a i_e} \Rightarrow Z_{in} = \frac{Z_i}{1 + \beta a}$$

- امپدانس خروجی

$$Z_{out} = \left. \frac{V_o}{i_o} \right|_{i_i=0} \quad i_o = \frac{V_o}{Z_o} + a i_o = \frac{V_o}{Z_o} - \beta a i_o$$

$$i_o = \frac{V_o}{1 + \beta a} \Rightarrow Z_{out} = (1 + \beta a) Z_o$$

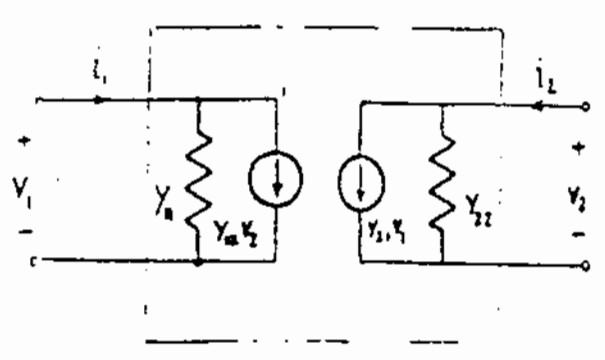
تاکنون دیدیم که نسبت در ورودی و خروجی سبب کاهش امپدانس به اندازه $\frac{1}{1 + \beta a}$ برابر دسری در ورودی و خروجی سبب از یاد امپدانس به اندازه $(1 + \beta a)$ برابر می شود. بنابراین توسط فیدبک می توان امپدانس ورودی و خروجی را تغییر داد.

۳- بررسی فیید بک های غیر ایده‌آل

شبکه‌های فیدبک-بکاررفته در مدار تقویت کننده‌های واقعی، ایده‌آل نبوده و در ورودی تقویت کننده اصلی اثر بارگذاری دارند. با مشغل کردن اثر بارگذاری شبکه فیدبک بر روی تقویت کننده اصلی (Basic Amplifier) می‌توان تقویت کننده جدیدی بدست آورد (New Basic Amplifier) که اثر بارگذاری شبکه فیدبک در آن منظور شده باشد و شبکه فیدبک جدید بهره‌ت ایده‌آل (بدون اثر بارگذاری) را در نظر گرفته شود. و برای محاسبه بارامترهای کل مدار می‌توان از روابط بدست آمده برای حالت فیدبک ایده‌آل استفاده نمود.

(۳-۱) فیید بک مثبت - مثبت غیر ایده‌آل:

تقویت کننده اصلی و شبکه فیدبک را می‌توان بر سید انواع دو قطبی‌ها مدل کرد. برای این نوع فیدبک بهتر است که از دو قطبی با بارامترهای ادمینانس استفاده شود. شکل (۳-۱) یک مدار دو قطبی با بارامترهای ادمینانس را نشان می‌دهد.



شکل (۳-۱)

که روابط زیر می‌باشد:

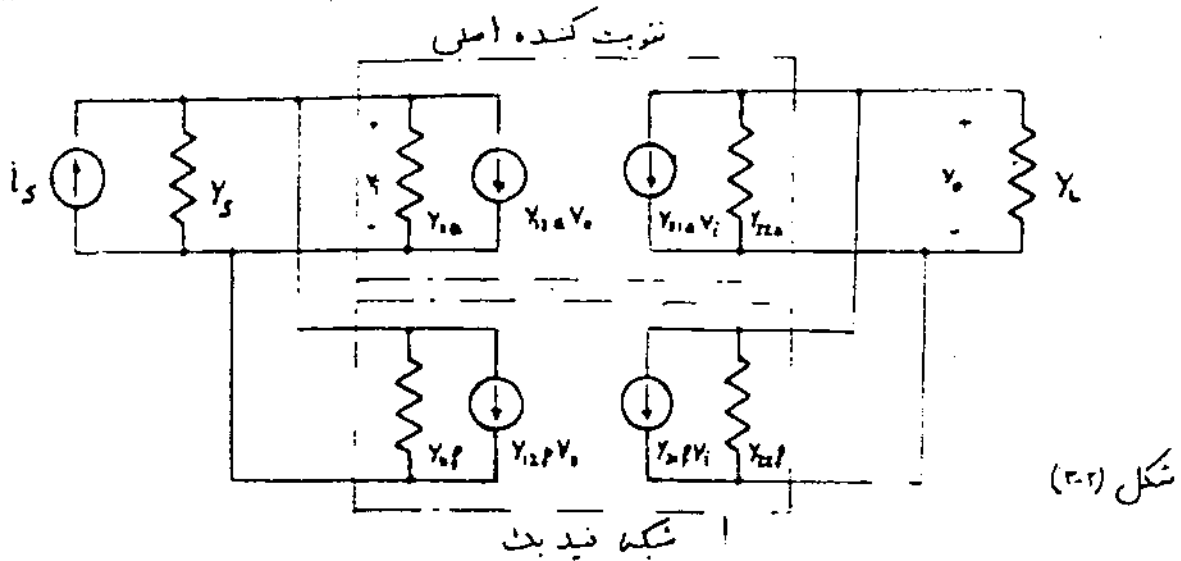
$$\begin{cases} I_1 = Y_{11} V_1 + Y_{12} V_2 \\ I_2 = Y_{21} V_1 + Y_{22} V_2 \end{cases}$$

شکل (۳-۲) مدار تقویت کننده

اصلی با فیدبک مثبت - مثبت غیر ایده‌آل را نشان می‌دهد. ابتدا تابع تبدیل $\frac{V_2}{V_1}$ را بدست می‌آوریم.

$$I_1 = (Y_3 + Y_{11} + Y_{12}) V_1 + (Y_{21} + Y_{22}) V_2$$

از KCL در گره درایون



از KCL در گره خورد می: $0 = (Y_{21a} + Y_{21p})V_i + (Y_L + Y_{22a} - Y_{22p})V_o$

اگر V_i و V_o را صورت زیر تقریب کنیم:

$$\begin{cases} V_i = Y_S + Y_{21a} + Y_{21p} \\ V_o = Y_L + Y_{22a} + Y_{22p} \end{cases}$$

آنگاه:

$$V_i = \frac{-Y_o V_o}{Y_{21a} + Y_{21p}} \quad i_s = \frac{-Y_i Y_o V_o}{Y_{21a} + Y_{21p}} + (Y_{21a} + Y_{21p}) V_o$$

$$\frac{V_o}{i_s} = \frac{Y_{21a} + Y_{21p}}{(Y_{21a} + Y_{21p})(Y_{21a} + Y_{21p}) - Y_i Y_o}$$

آرمریت در مخرج رار $-Y_i Y_o$ تقسیم کنیم:

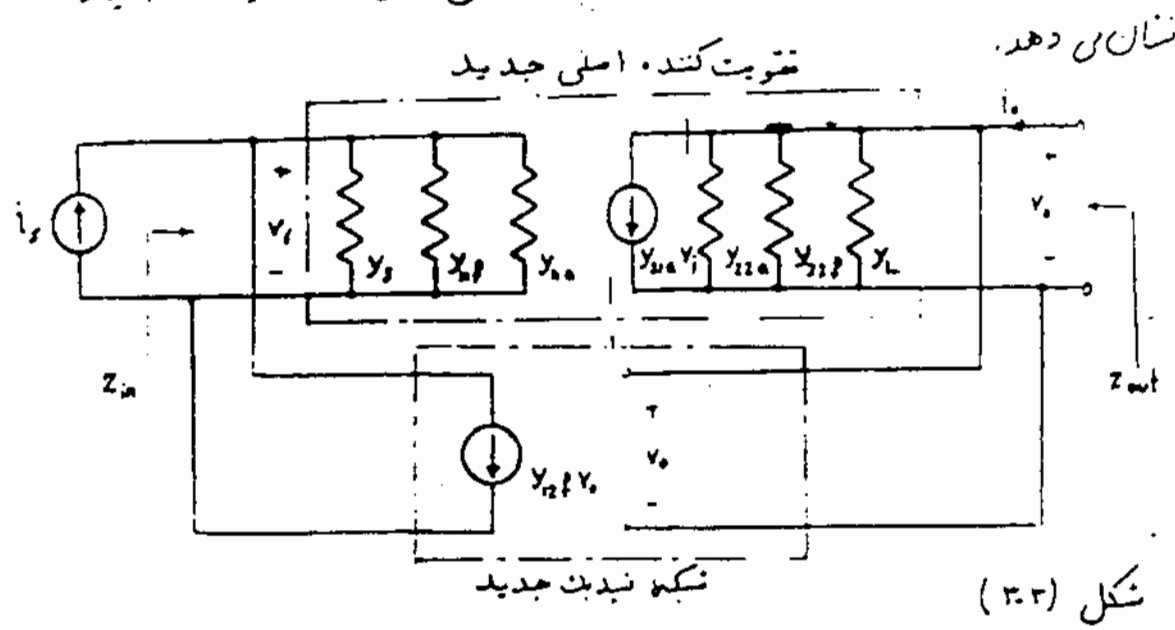
$$A_2 = \frac{V_o}{i_s} = \frac{-(Y_{21a} + Y_{21p}) / Y_i Y_o}{1 + \frac{-(Y_{21a} + Y_{21p})}{Y_i Y_o} (Y_{21a} + Y_{21p})}$$

اگر $A = \frac{-(Y_{21a} + Y_{21p})}{Y_i Y_o}$ و $F = Y_{21a} + Y_{21p}$ در نظر بگیریم. مشاهده می شود که روابط فیدبک ایده آل دوست می آید.

چون فرکانس بسطیم تقریب کننده خیلی بیشتر از شبکه فیدبک است در شبکه $|Y_{21a}| \gg |Y_{21p}|$

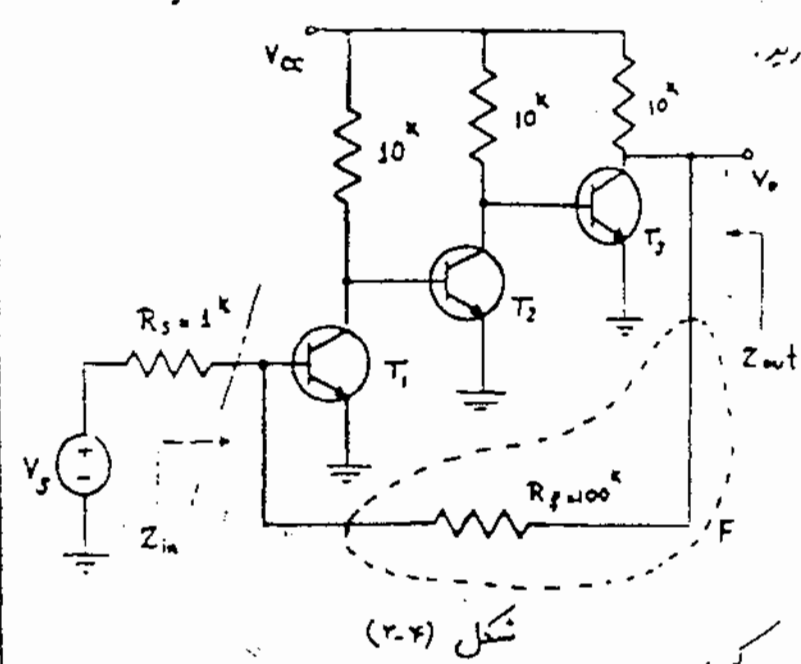
در همین فرکانس جهت مسکون شدن شبکه فیدبک می رود که از تقریب کننده اصلی است $|Y_{21a}| \gg |Y_{21p}|$ در فرکانس پایین $|Y_{21a}| \approx |Y_{21p}|$

تقویت کننده جدید
 شکل (۳-۳) مدار تقویت کننده اصلی جدید شبکه فیدبک جدید را



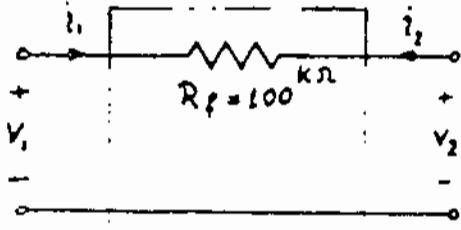
باید است آوردن تابع انتقال، امپدانس خروجی و ورودی تقویت کننده جدید. می توان با استفاده از روابط لیدال همه پارامترهای تقویت کننده کل را محاسبه کرد.

مثال در مدار تقویت کننده شکل (۳-۴) ترانزیستورهای بکار رفته مشابه بوده و دارای مشخصات $k_{ic} = 10^4$ و $\beta = 50$ می باشند. Z_{in} و Z_{out} و $A_v = \frac{v_o}{v_i}$ را برای این تقویت کننده بدست آورید.



حل: ابتدا باید شبکه فیدبک را پیدا کرد. نوع فیدبک را بدست آوریم. اگر شبکه فیدبک را مانند تابعی خطی فرض کنیم شکل (۳-۴) در نظر بگیریم. مشاهده می شود که این شبکه از رتاز خروجی نمونه برداری و با جریان ورودی مقایسه می کند.

در نتیجه نوع فیدبک مثبت نیست و تابع انتقال ما $\frac{V_o}{i_s}$ می باشد.
 شکل (۲-۵) شبکه فیدبک را نشان می دهد.



شکل (۲-۵)

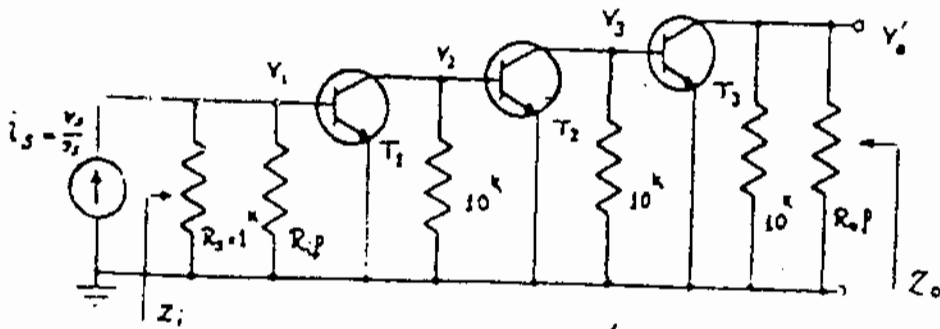
$$\frac{1}{R_{if}} = y_{11} = \frac{i_1}{V_1} \Big|_{V_2=0} = \frac{1}{R_f} = \frac{1}{100^k}$$

$$\frac{1}{R_{of}} = y_{22} = \frac{i_2}{V_2} \Big|_{V_1=0} = \frac{1}{R_f} = \frac{1}{100^k}$$

$$f = y_{12} = \frac{i_1}{V_2} \Big|_{V_1=0} = \frac{-1}{R_f} = \frac{-1}{100^k}$$

چونکه در این مدل نمونه فرودی با جریان درودی متناهی می شود بنابراین ^{یا منبع} V_3 و مقاومت داخلی آن (R_s) معادل فرنی آنرا فراری دهیم.

شکل (۲-۶) مدار تقویت کننده جدید را نشان می دهد.



شکل (۲-۶)

برای این تقویت کننده:

$$a = \frac{V_o}{i_s} = \frac{V_o}{V_1 / (R_s \parallel R_{if} \parallel h_{ie})} = (R_s \parallel R_{if} \parallel h_{ie}) \frac{V_o}{V_1} = (1 \parallel 100 \parallel 10^k) \cdot \frac{V_o}{V_3} \cdot \frac{V_3}{V_2} \cdot \frac{V_2}{V_1}$$

$$a = 0.9 \times \frac{-\beta_3 (10 \parallel R_{of})}{h_{ie3}} \times \frac{-\beta_2 (10 \parallel h_{ie2})}{h_{ie2}} \times \frac{-\beta_1 (10 \parallel h_{ie1})}{h_{ie1}} = -68.2$$

$$Z_i = R_s \parallel R_{if} \parallel h_{ie1} = 900 \Omega$$

$$Z_o = R_{of} \parallel 10^k = 9.1^k \Omega$$

در نتیجه مدارات اتصال داریم:

$$\frac{V_o}{i_s} = \frac{a}{1+a\beta} \quad Z_{in} = \frac{Z_i}{1+a\beta} \quad Z_{out} = \frac{Z_o}{1+a\beta}$$

یادداشتن این گیات می توان پارامترهای درخواه. تمویت کننده کل را بدست

آورد.

$$1 + af = 1 + (-25568)(-0.01) = 256.7$$

- ضرب تمویت ولتاژ

$$\frac{V_o}{I_s} = \frac{-25568}{256.7} = -99.6 \text{ k}\Omega \quad A_v = \frac{V_o}{V_i} = \frac{V_o}{R_s I_s} = \frac{1}{1\text{k}} \cdot \frac{V_o}{I_s} = -99.6$$

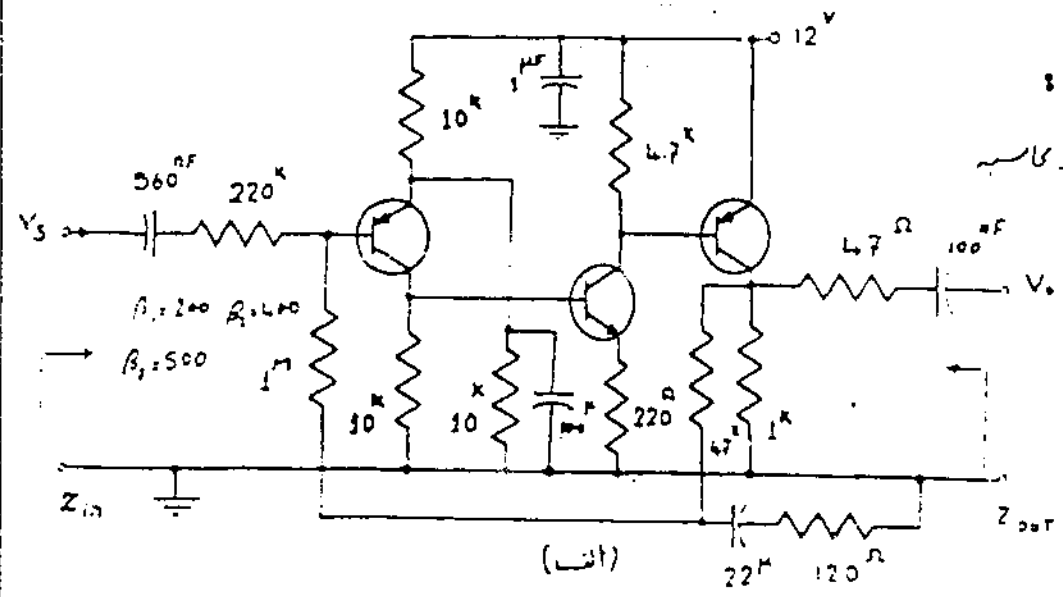
- امپدانس ورودی:

$$Z'_{in} = \frac{900}{256.7} = 3.5 \Omega \quad Z'_{in} = R_s \parallel Z_{in}$$

$$\Rightarrow \frac{1}{Z_{in}} = \frac{1}{Z'_{in}} - \frac{1}{R_s} = \frac{1}{3.5} - \frac{1}{1000} \Rightarrow Z_{in} = 3.51 \Omega$$

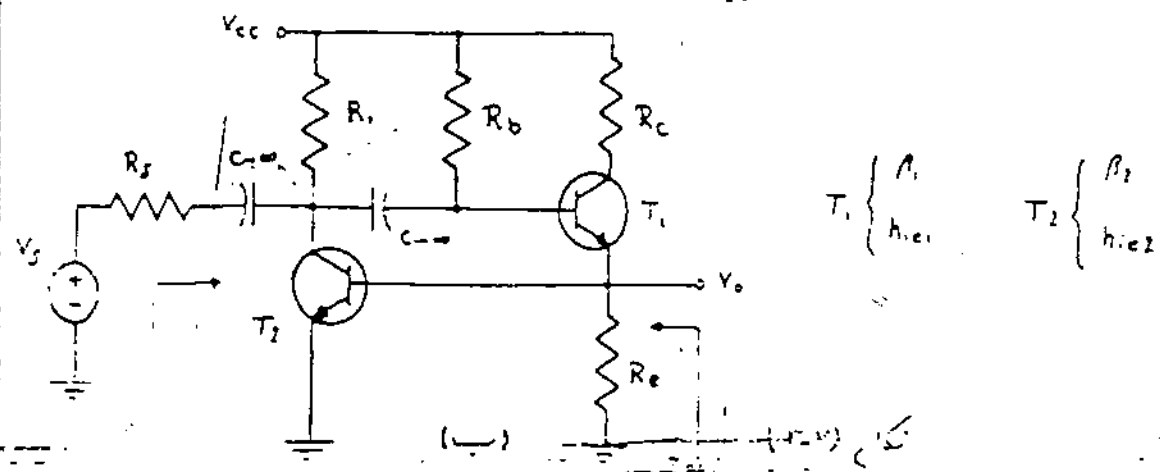
- امپدانس خروجی:

$$Z_{out} = \frac{91\text{k}}{256.7} = 35.5 \Omega$$



شترین
طوبت کاسبه

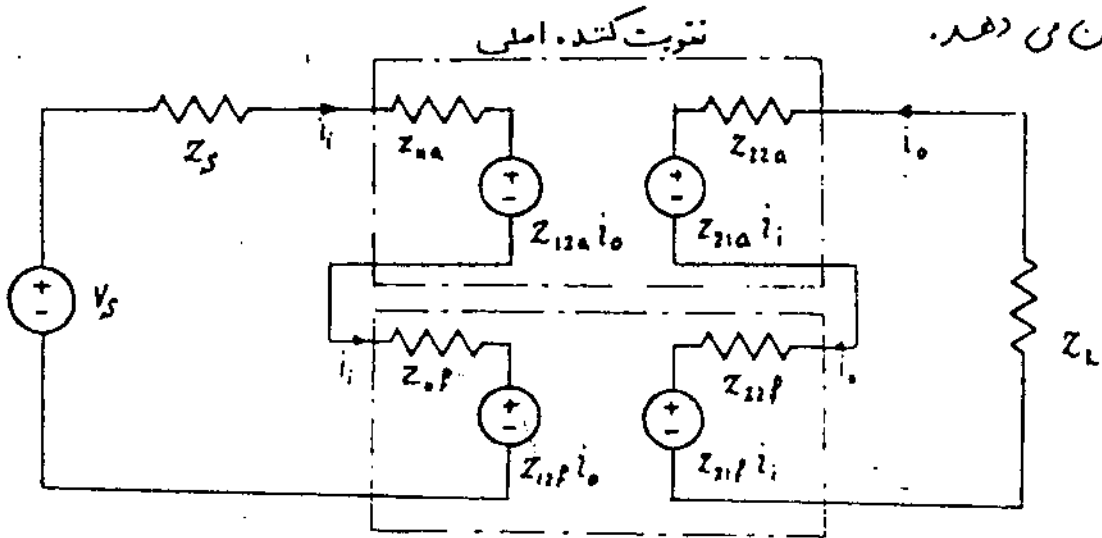
$Z_{in} = V_o/V_s$
و Z_{out} توان
تمویت کننده ای
شکل (۲-۷)



۳-۲) فیڈبک سری-سری غیرایده‌ال:

شکل (۳-۸) مدار یک تقویت کننده با فیدبک سری-سری را

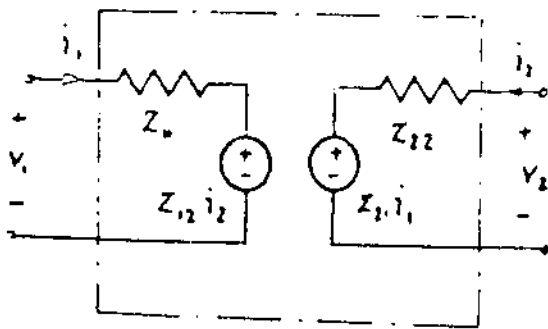
نشان می دهد.



شکل فیڈبک

شکل (۳-۸)

برای سادگی نسبت از پارامترهای امپدانس (۳-۹) در نقاط کشفه اصل
رنگ فیدبک استفاده می کنیم.



شکل (۳-۹)

شکل (۳-۹) مدل یک دو قطبی با

پارامترهای امپدانس را نشان می دهد.

که روابط بین ولتاژها و جریانهای ورودی

آن به صورت زیر می باشند.

$$\begin{cases} V_1 = Z_o i_1 + Z_{12} i_2 \\ V_2 = Z_{21} i_1 + Z_{11} i_2 \end{cases}$$

- ضرب تقویت $\frac{i_o}{V_s}$:

$$V_s = (Z_s + Z_{sa} + Z_{sa}) i_i + (Z_{12a} + Z_{12a}) i_o$$

از KVL در ورودی

$$= (Z_{11a} + Z_{11a}) i_i + (Z_L + Z_{22a} + Z_{22a}) i_o$$

از KVL در خروجی

اگر Z_i و Z_o را به صورت زیر

$$\begin{cases} Z_i = Z_s + Z_{sa} + Z_{sa} \\ Z_o = Z_L + Z_{22a} + Z_{22a} \end{cases}$$

تعریف می کنیم.

بنیاداً از روابط گفته شده خواهیم داشت:

$$\frac{i_o}{V_s} = \frac{\frac{Z_{21a} + Z_{21f}}{-Z_i Z_o}}{1 + \frac{Z_{21a} + Z_{21f}}{-Z_i Z_o} (Z_{12a} + Z_{12f})}$$

اگر فریب تزیت سیم شبکه
نیز بزرگ رادد مقابل تزیت گفته. اصل

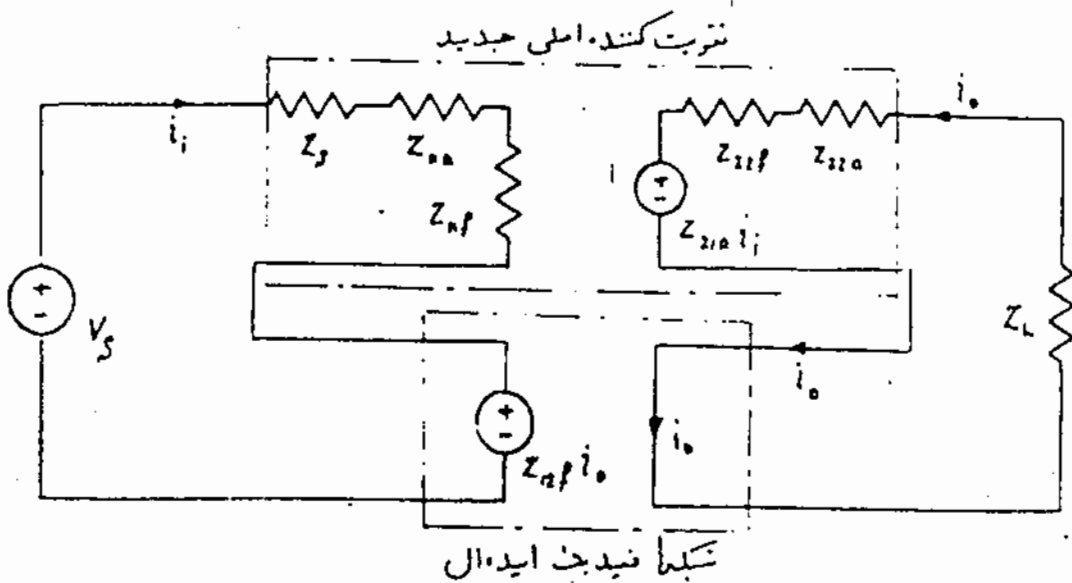
در فریب تزیت معکوس تزیت کننده. اصل رادد مقابل شبکه نیز بزرگ مر نظر کنیم. داریم:

$$|Z_{21a}| \gg |Z_{21f}| \quad , \quad |Z_{12a}| \ll |Z_{12f}|$$

در نتیجه

$$\frac{i_o}{V_s} \approx \frac{\frac{-Z_{21a}}{Z_i Z_o}}{1 + \left(\frac{-Z_{21a}}{Z_i Z_o}\right) Z_{12f}} = \frac{a}{1 + af} \Rightarrow a = \frac{-Z_{21a}}{Z_i Z_o} \quad , \quad f = Z_{12f}$$

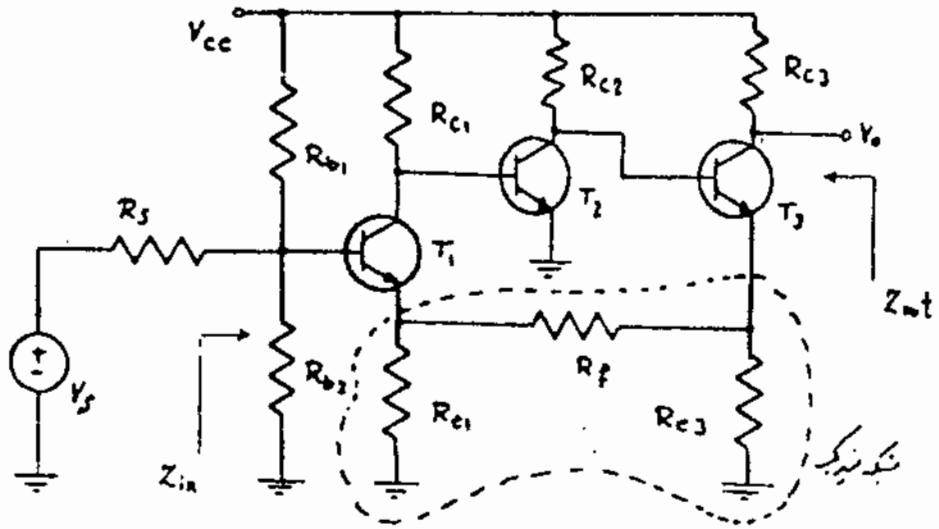
بنابر این بازجه به روابط درست آمده می توان مدار تزیت کننده شکل (۳-۸) را به دست یک تزیت کننده جدید با شبکه نیز بزرگ ایوال مدل کرد. [شکل (۳-۱۰)]



شکل (۳-۱۰)

باید دست آوردن پارامترهای تزیت کننده. اصل جدید می توان با روابط
دست آمده برای حالت ایوال، پارامترهای کل مدار را محاسبه کرد.

مثال) مطلوبت مناسبه Z_{in} و Z_{out} و $\frac{V_o}{V_s}$ برای مدار توییت کننده شکل (۳-۱۱) از R_{e1} و R_{e2} هم بخاطر بزرگ بودنشان صرف نظر کنید.



شکل (۳-۱۱)

حل: جریان گذرنده از مقاومت R_{c3} جریان خروجی فرض می کنیم. شبکه فیدبک را مانند شکل (۳-۱۱) انتخاب می کنیم

جریان وارد شده به شبکه فیدبک $\frac{\beta+1}{\beta}$ برابر جریان

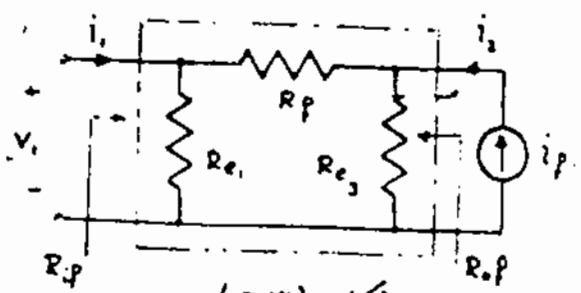
خروجی است که با تقریب خوبی می توان آنرا برابر جریان خروجی در نظر گرفت. شبکه فیدبک از جریان خروجی نمونه برداری و با ولتاژ ورودی مقایسه می کند بنابراین

فیدبک از نوع سری-سری می باشد. برای پوست آوردن مدل در نظر گرفتن نوع دو قطبی می توان بهرست زیر عمل کرد.

۱. چون شبکه فیدبک از جریان خروجی نمونه برداری می کند یک منبع جریان

در خروجی قرار می دهیم (جریان بام دارد شبکه فیدبک شود) و چون با ولتاژ ورودی تقویت کننده مقایسه می کند، در نتیجه ولتاژ قسمت ورودی شبکه فیدبک را اندازه گیری

می کنیم. [شکل (۳-۱۲)]



شکل (۳-۱۲)

$$f = \frac{V_i}{I_p} = R_{e1} \frac{i_{e1}}{I_p} = \frac{R_{e1} R_{c3}}{R_{e1} + R_f + R_{e3}}$$

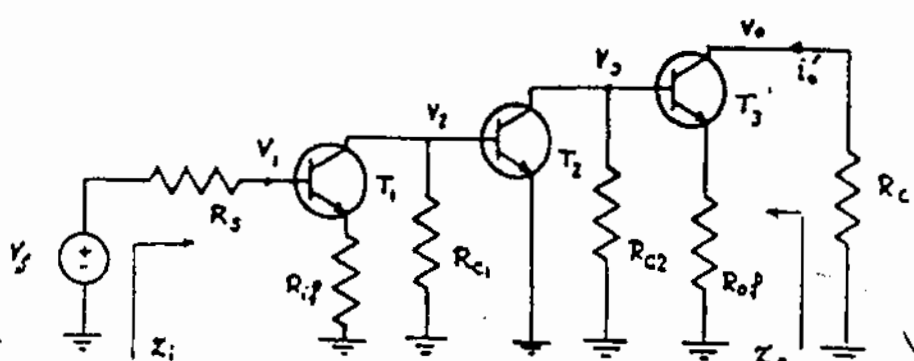
R_{e1} و R_{e3} : برای پوست آوردن

اسیدانه های خروجی در ورودی شبکه فیدبک می توان در منبع مناسب هر کدام طرف دیگر

شکله را اگر به صورت شنت بکار برده است، اتصال کوتاه، و اگر به صورت سری بود، اتصال باز در نظر گرفت. برای محاسبه R_{if} ، خروجی شبکه فیدبک بدلیل سری بودن اتصال باز می‌کناییم و همین‌طور برای امپدانس خروجی R_{of} نیز همین کاری را انجام می‌دهیم.

$$R_{if} = R_{e1} \parallel (R_f + R_{e3}) \quad R_{of} = R_{e3} \parallel (R_f + R_{e1})$$

با اثر بارگذاری شبکه فیدبک روی تقویت‌کننده اصلی، تقویت‌کننده عبودیه شکل



شکل (۳-۱۳) برست می‌آید.

برای تقویت‌کننده

اصلی عبودیه شکل (۳-۱۳)

شکل (۳-۱۳) تقویت‌کننده اصلی عبودیه

داریم:

$$a = \frac{i_o'}{V_s} = \frac{-V_o/R_{c3}}{V_s} = \frac{-1}{R_{c3}} \frac{V_o}{V_s} = \frac{-1}{R_{c3}} \times \frac{V_o}{V_3} \times \frac{V_3}{V_2} \times \frac{V_2}{V_1} \times \frac{V_1}{V_s}$$

$$\Rightarrow a = \frac{-1}{R_{c3}} \times \frac{-\beta_3 R_{c3}}{h_{ie3} + (1+\beta_3)R_{of}} \times \frac{-\beta_2 [R_{c2} \parallel (h_{ie3} + (1+\beta_3)R_{of})]}{h_{ie2}} \times \frac{-\beta_1 [R_{c1} \parallel h_{ie2}]}{R_s + h_{ie1} + (1+\beta_1)R_{if}}$$

$$Z_i = R_s + h_{ie1} + (1+\beta_1)R_{if} \quad Z_o = \infty$$

$$\frac{i_o}{V_s} = \frac{a}{1+af}$$

$$\frac{V_o}{V_s} = -R_{c3} \frac{i_o}{V_s} = \frac{-R_{c3} a}{1+af}$$

برای مدار کلی:

$$Z'_{in} = (1+af)Z_i \quad Z'_{in} = R_s + Z_{in} \Rightarrow Z_{in} = (1+af)(R_s + h_{ie1} + (1+\beta_1)R_{if}) - R_s$$

$$Z'_{out} = (1+af)Z_o \approx \infty$$

$$Z_{out} = R_{c3} \parallel Z'_{out} = R_{c3}$$

تشریح :

مطلوبه است محاسبه A_v ، Z_{in} و Z_{out} برای شکل (۲-۱۱) در صورتیکه پارامترهای مدار بعرض زیر باشد. (از مقادیرهای R_{b1} و R_{b2} صرف نظر نکنید)

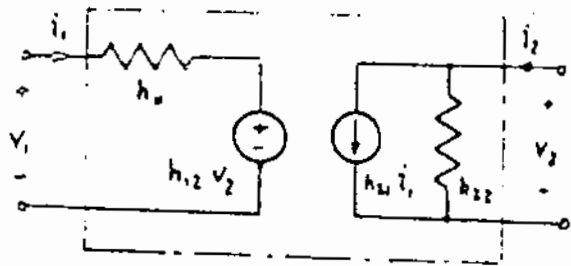
$$\beta_1 = \beta_2 = \beta_3 = 100 \quad R_{C3} = R_{C1} = 470 \Omega \quad R_F = 150^k \quad R_S = 1^k$$

$$R_{C1} = 1.2^k \quad R_{C2} = 1.8^k \quad R_{C3} = 3.3^k \quad h_{ie1} = h_{ie2} = h_{ie3} = 1.1^k$$

$$R_{b1} = 47^k \quad R_{b2} = 150^k$$

۳-۲) فیدبک سوس - مثبت غیر ایده‌آل :

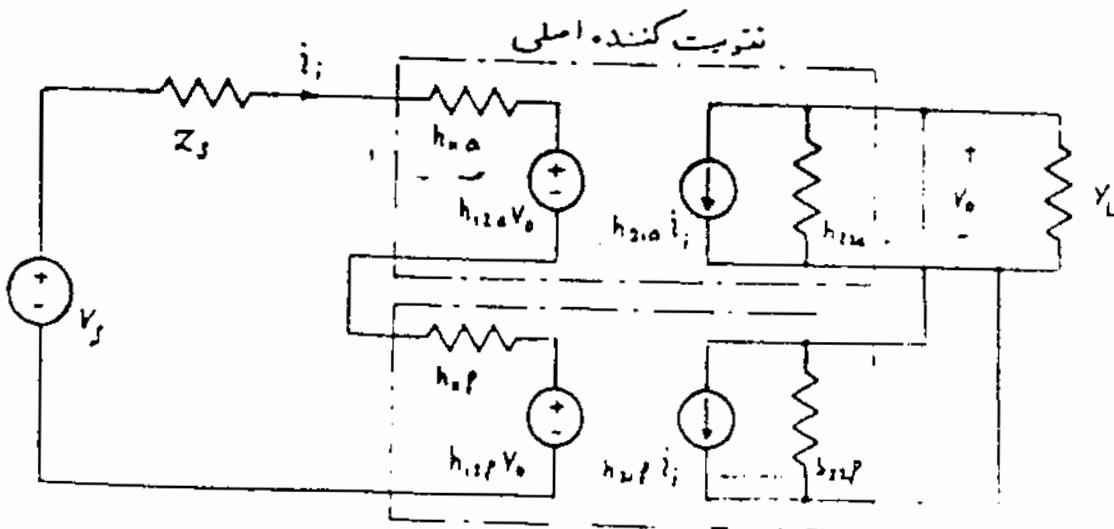
در این نوع فیدبک ، جریان ورودی i_1 و ولتاژ خروجی v_2 در شبکه فیدبک و تقویت کننده اصلی یکسان می باشد. بنابراین می توان از پارامترهای هایبری در قطب ۱ برای مدل کردن تقویت کننده و شبکه فیدبک استفاده کرد. شکل (۳-۱۴) مدل نشانی یک در تقسیم با بار استوارن هایبری را نشان می دهد.



شکل (۳-۱۴)

$$\begin{cases} v_1 = h_{11} i_1 + h_{12} v_2 \\ i_2 = h_{21} i_1 + h_{22} v_2 \end{cases}$$

شکل (۳-۱۵) مدار یک تقویت کننده با فیدبک سوس - مثبت را نشان می دهد



شکل (۳-۱۵) شبکه فیدبک

حال با استفاده از پارامترهای هایبرید در تقابل با تاج لانتال $\frac{V_o}{V_s}$ رابطه

می آوریم.

$V_s = (Z_s + h_{11a} + h_{11f}) i_i + (h_{12a} + h_{12f}) V_o$ از KVL در ورودی:

$0 = (h_{21a} + h_{21f}) i_i + (Y_L + h_{22a} + h_{22f}) V_o$ از KCL در خروجی:

اگر Z_i و Y_o را به صورت زیر تعریف کنیم:

$Z_i = Z_s + h_{11a} + h_{11f}$

$Y_o = Y_L + h_{22a} + h_{22f}$

از روابط بالا خواهیم داشت:

$$A_V = \frac{V_o}{V_s} = \frac{\frac{h_{21a} + h_{21f}}{-Z_i Y_o}}{1 + \frac{h_{21a} + h_{21f}}{-Z_i Y_o} (h_{12f} + h_{12a})}$$

و با توجه به خواص تقریب کننده اصل و شبکه فیدبک خواهیم داشت:

$|h_{21a}| \gg |h_{21f}| \quad , \quad |h_{11a}| \ll |h_{11f}|$

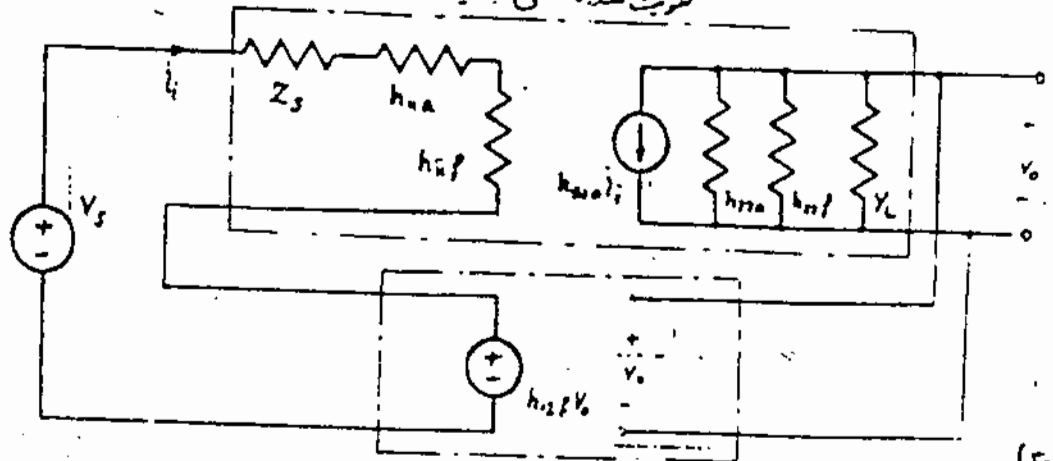
بنابراین داریم:

$$A_V = \frac{V_o}{V_s} = \frac{\frac{-h_{21a}}{Z_i Y_o}}{1 + \left(\frac{-h_{21a}}{Z_i Y_o}\right) h_{12f}} \frac{a}{1 + \beta f} \Rightarrow a = \frac{-h_{21a}}{Z_i Y_o} \quad , \quad \beta = h_{12f}$$

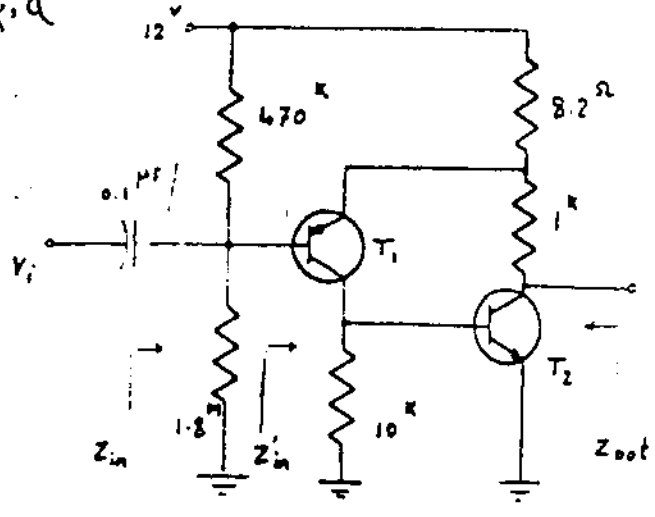
با توجه به روابط بدست آمده می توان مدار شکل (۲-۱۵) را به صورت یک تقریب کننده

جدید با شبکه فیدبک ایده آل مطابق مدار شکل (۲-۱۶) در نظر گرفت.

تقریب کننده اصلی جدید



شکل (۲-۱۶)



شکل (۲-۱۷)

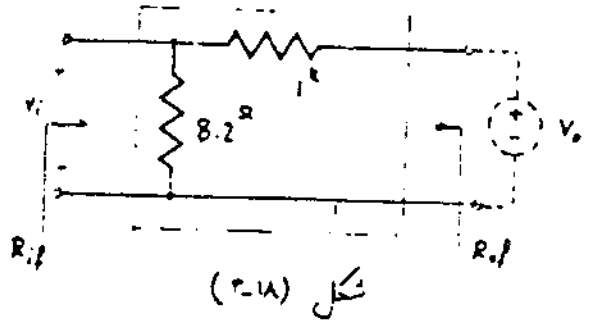
مثال مدار تقویت کننده
شکل (۲-۱۷) را در نظر بگیرید

الف) نوع آمپلیفایر را مشخص نمایید
ب) عرض باند
c) $h_{ie1} = 64k$ $h_{ie2} = 1.4k$
 $\beta_1 = 200$ $\beta_2 = 400$

فرض کنید تقویت کننده را در فرکانسهای میانی مدست آوردیم.

ج: Z_{in} ، Z'_{in} و Z_{out} را محاسبه نمایید.

حل: الف) آمپلیفیکر از نوع سری-شنت می باشد.
ب) شکل (۲-۱۸) شبکه شیبگیر را نشان می دهد.



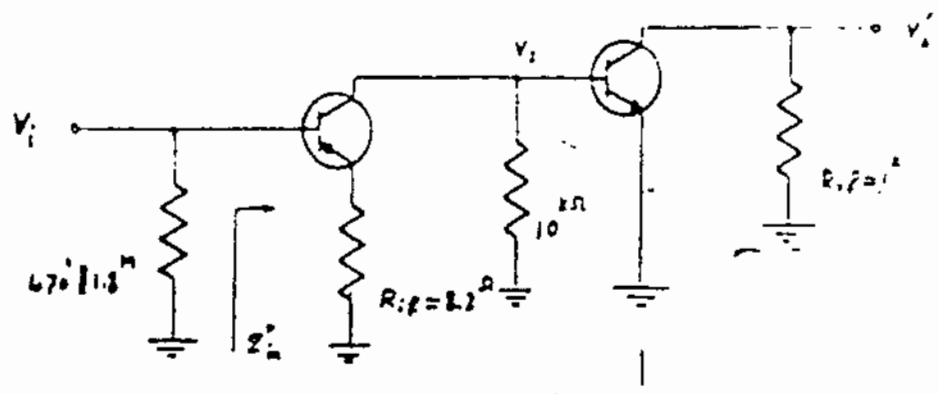
برای مدست آوردن f_p منبع ولتاژ در خروجی قرار می دهیم و ولتاژ ورودی را اندازه می گیریم.

$$f_p = \frac{V_i}{V_o} = \frac{8.2}{8.2 + 1000} = 8.13 \times 10^{-3}$$

برای مدست آوردن R_{ip} چون خروجی به صورت شنت است آنگاه اتصال کوتاه می نمایم.
 $R_{ip} = 8.2 \parallel 1k = 8.13 \Omega$
در همین برای R_{op} ورودی را به حالت سری بودن اتصال باز در نظر می گیریم.
 $R_{op} = 1 \cdot 8.2 \Omega = 1008 \Omega$

شکل (۲-۱۹) تقویت کننده اصلی مدیه را نشان می دهد برای این تقویت کننده.

$$a = \frac{V_o}{V_i} = \frac{V_o}{V_s} \cdot \frac{V_s}{V_i} = \frac{-200(10^3 \parallel 1k)}{64k + 201(10^3 \parallel 1k)} \cdot \frac{-400(10^3)}{1.4k} = -0.775$$



شکل (۳-۱۹)

$$A_V = \frac{V_o}{V_i} = \frac{0}{1-0.1} = \frac{1077.5}{1 + 1077.5 \times 8.13 \times 10^{-3}} \approx 110.4$$

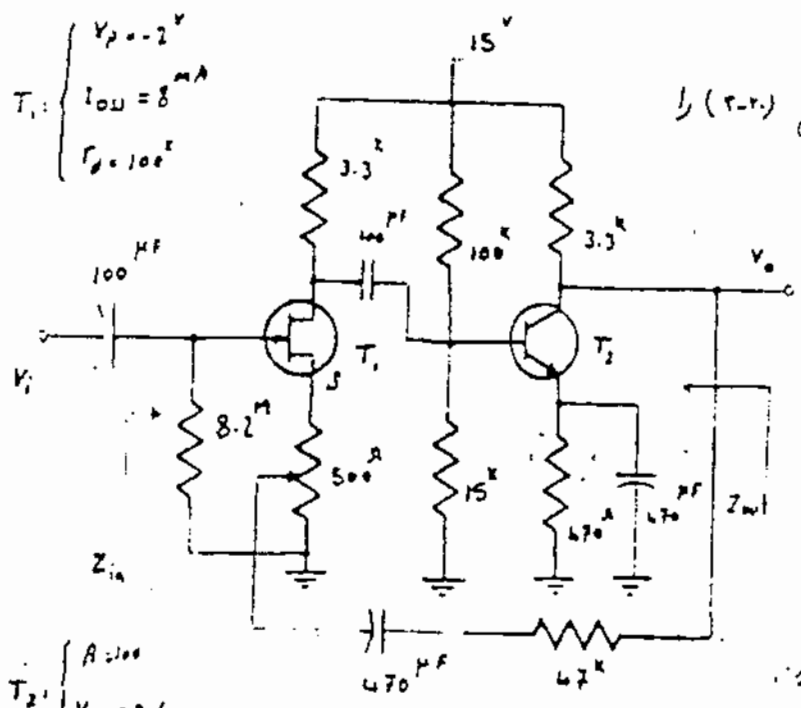
ج ۱ $Z_{in} = 64 + 204 \times 8.13 = 66.6^k \quad Z'_{in} = (1+0.1) Z_{in} = 64^k$

$$Z_{in} = 470^k \parallel 1.8^M \parallel Z'_{in} = 235.6^k \quad Z_{out} = 1^k$$

$$Z_{out} = \frac{Z'_{out}}{1+0.1} = \frac{1^k}{1 + 8.13 \times 10^{-3} \times 1077.5} = 102.5 \Omega$$

امپدانس خروجی

$T_1: \begin{cases} V_{p-p} = 2^V \\ I_{OQ} = 8^{mA} \\ r_{p0} = 100^k \end{cases}$



$T_2: \begin{cases} \beta = 100 \\ V_{BE} = 0.6 \end{cases}$

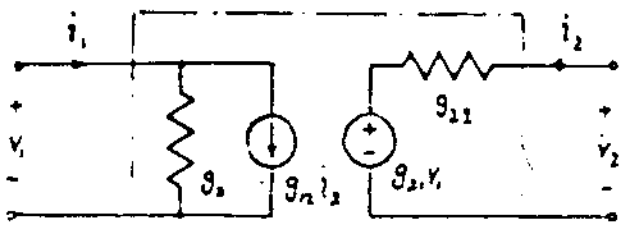
تقریباً ؟ مدار تقویت کننده شکل (۳-۲۰) را

د نظر بگیرید
 این نوع تقویت کننده را بیس کردن و گویید
 در حیرت ۱۰۰ کی می شود
 با جریانهای نقطه کار I_{OQ} و I_{CEQ}
 را درست آورید
 ج ۱ آور با بیس تر در نقطه کار است
 تقویت کننده و آن را بیس کردن درست آورید

شکل (۳-۲۰)

۳-۴) فیدبک مثبت - سری غیر ایده‌آل

در مبدک مثبت سری دساز ورودی تقویت کننده شبکه فیدبک و همچنین جریان خروجی آنها یکسان هستند. که در این حالت سلسله‌ای مدل در قطب‌های برای تناسبان مان. استفاده از پارامترهای (G) می‌باشد. شکل (۳-۲۱) مدل نمائیکی یک در قطب‌ها پارامترهای G را نشان می‌دهد.

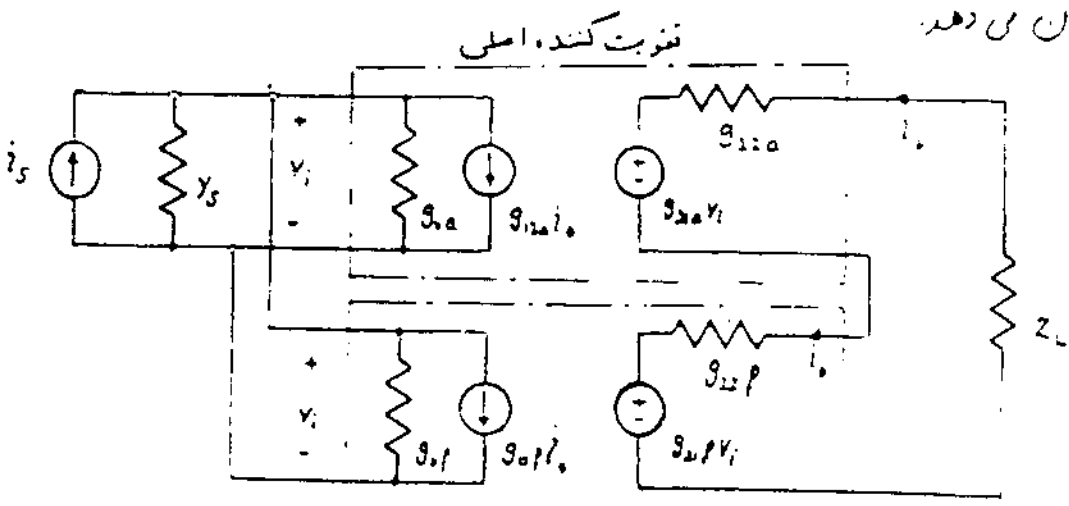


$$\begin{cases} i_1 = g_s v_1 + g_2 i_2 \\ v_2 = g_{21} v_1 - g_{21} i_2 \end{cases}$$

شکل (۳-۲۱)

شکل (۳-۲۲) مدار یک تقویت کننده با فیدبک مثبت - سری را با استفاده از مدل

G نشان می‌دهد.



شکل فیدبک

شکل (۳-۲۲)

$$i_s = (g_s + g_{21a} + g_{21p}) v_1 - (g_{21a} + g_{21p}) i_2$$

$$0 = (g_{21a} + g_{21p}) v_1 - (Z_L + g_{21a} - g_{21p}) i_2$$

تقویت کننده
در خروجی

اگر y_i و Z_o را معرفت زیر تعریف کنیم

$$\begin{cases} y_i = y_s + g_{m1} + g_{m2} \\ Z_o = Z_L + g_{o1} + g_{o2} \end{cases}$$

از روابط بالا نتیجه می شود که

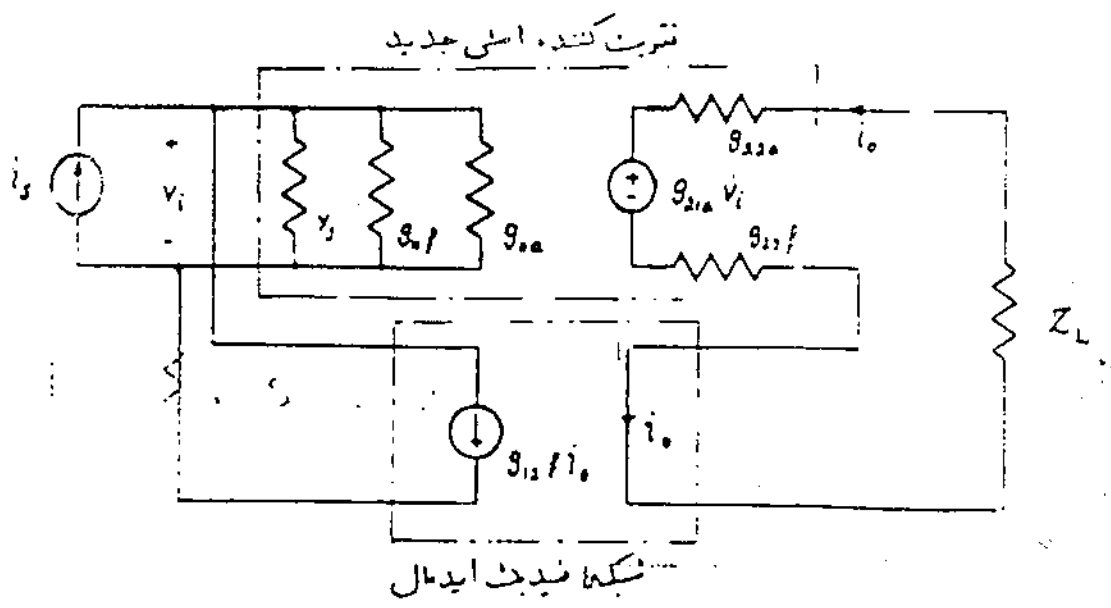
$$A_T = \frac{i_o}{i_s} = \frac{\frac{g_{m1} + g_{m2}}{-Z_o y_i}}{1 + \frac{g_{m1} + g_{m2}}{-Z_o y_i} (g_{o1} + g_{o2})}$$

با توجه به خواص تقویت کننده اصلی شبکه فیدبک خواهیم داشت:

$$|g_{m1}| \gg |g_{o1}| \quad , \quad |g_{o1}| \ll |g_{o2}| \quad \text{بنابراین}$$

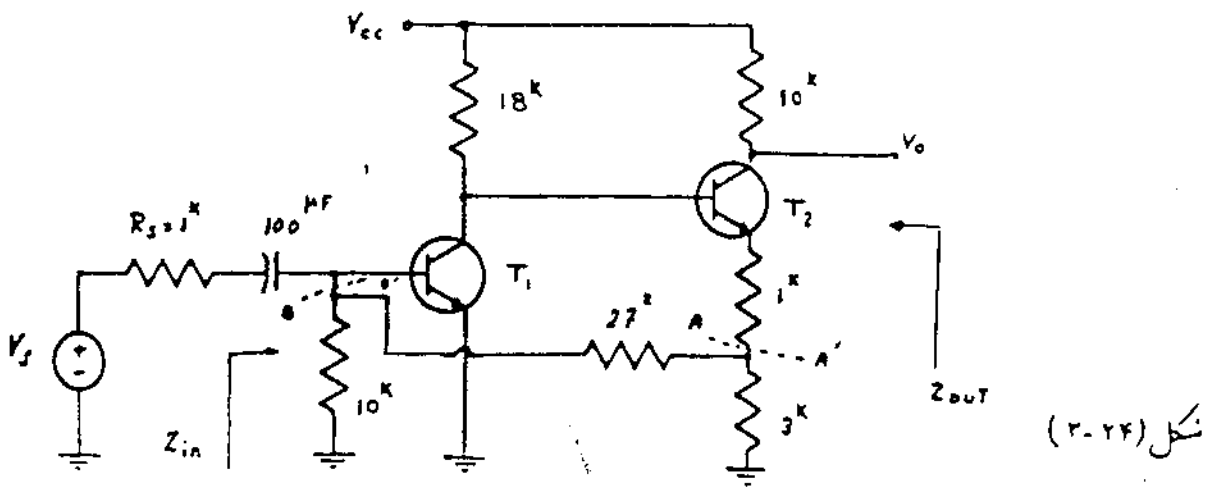
$$A_T = \frac{i_o}{i_s} = \frac{\frac{-g_{m1}}{y_i Z_o}}{1 + \left(\frac{-g_{m1}}{y_i Z_o}\right) g_{o2}} = \frac{a}{1 + a\beta} \Rightarrow a = \frac{-g_{m1}}{y_i Z_o} \quad , \quad \beta = g_{o2}$$

با توجه به روابط بدست آمده مدار تقویت کننده شکل (۳-۲۲) را می توان معرفت یک تقویت کننده عمود باشد فیدبک ایده آل در نظر گرفت [شکل (۳-۲۳)]

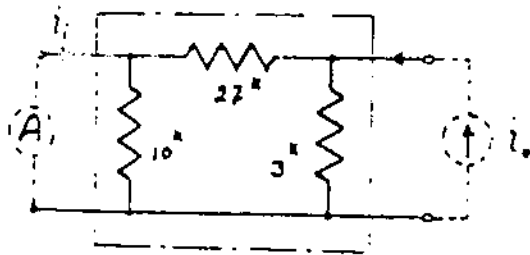


شکل (۳-۲۳) شبکه فیدبک ایده آل

مثال در مدار تقویت کننده شکل (۲-۲۴) $A_v = \frac{V_o}{V_s}$ ، Z_{in} و Z_{out} را بدست آورید. ($\beta = 50$ ، $r_n = 2^k$)



حل: اگر سطوح برشهای AA' و BB' مدار فیدبک را جدا کنیم (حالتهای دیگری را نیز می توان در نظر گرفت) فیدبک از نوع مثبت بر روی بردار تابع انتقال $\frac{V_o}{V_s}$ می باشد. شکل (۲-۲۵) شبکه فیدبک را نشان می دهد.



شکل (۲-۲۵)

β : برای بدست آوردن β یک منبع جریان در خروجی گذاشته و جریان اتصال کوتاه در خروجی را بدست می آوریم. (در شکل (۲-۲۵) یک آمپر متر است)

$$\beta = \frac{i_1}{i_0} = -\frac{3}{3+27} = -0.1$$

R_{if} در منبع بدست آوردن

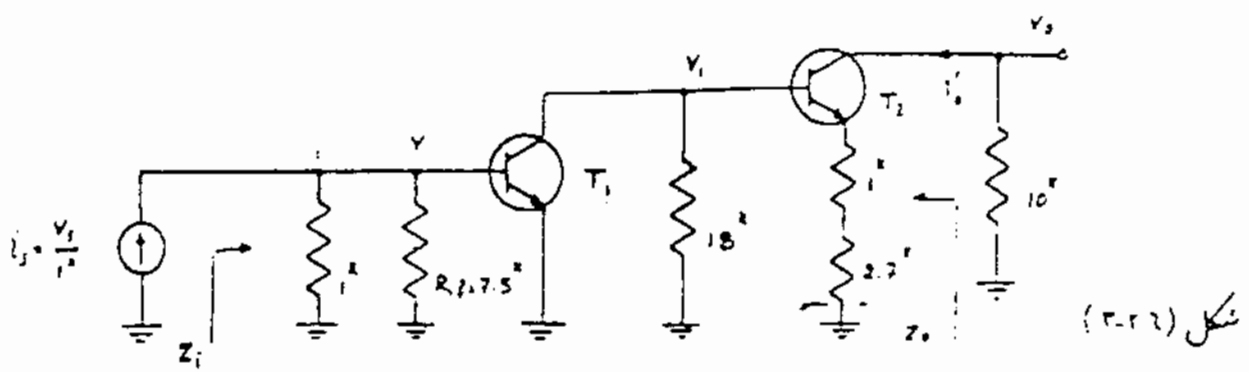
R_{if} تبدیل ایگه خروجی به صورت سری است در نتیجه اتصال باز در نظر گرفته می شود.

$$R_{if} = 10 \parallel (27+3) = 7.5^k \Omega$$

نویسه β برای مناسب R_{of} در خروجی راه دلی شنت بودن اتصال کوتاه در نظر می گیریم.

$$R_{of} = 3 \parallel 27 = 2.7^k \Omega$$

شکل (۲-۲۶) تقویت کننده اصلی را با در نظر گرفتن اثر بار گذاری شبکه فیدبک نشان می دهد.



بارامترهای تنبیت کننده جدید

$$a = \frac{i'_o}{i_s} = \frac{1875 \parallel 2}{-10} \times \frac{V_o}{V_i} \times \frac{V_i}{V}$$

$$\Rightarrow a = \frac{-0.61}{10} \times \frac{-50 [18 \parallel (2 + 51 \times 3.7)]}{2^k} \times \frac{-50 \times 10}{2 + 51 \times 3.7} = -66$$

$$Z_i = 1 \parallel 7.5 \parallel 2 = 0.61 \quad Z_o = \infty$$

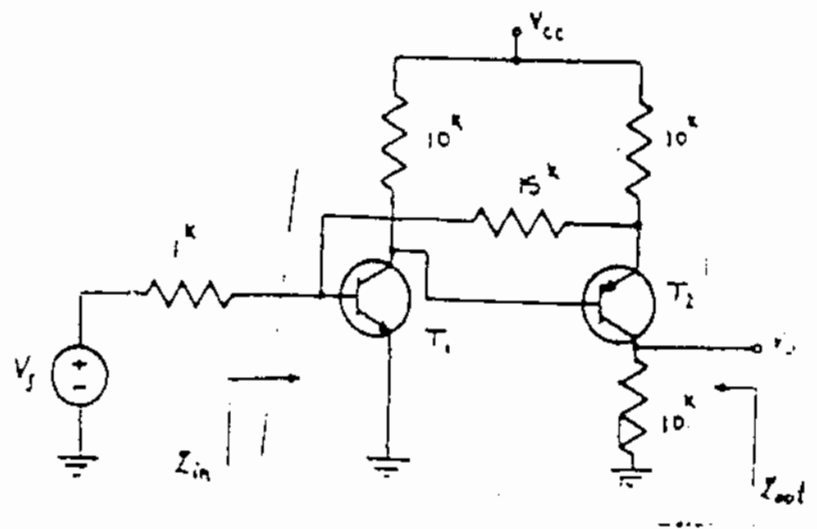
- بارامترهای مدارکی تنبیت کننده

$$\frac{i_o}{i_s} = \frac{0}{1 + af} = \frac{-66}{1 + (-0.1)(-66)} = -8.7$$

$$A_v = \frac{V_o}{V_s} = \frac{-70 \times 10}{7.5 \times 1^k} = 86.8$$

$$Z'_{in} = \frac{Z_i}{1 + af} = \frac{0.61}{7.6} = 80.2^{\Omega}$$

$$Z_{in} = Z'_{in} \parallel R_s \Rightarrow Z_{in} = 87.2^{\Omega} \quad Z'_{out} = (1 + af) Z_o = \infty \Rightarrow Z_{out} = 10^k$$



شکل (۲-۲۷)

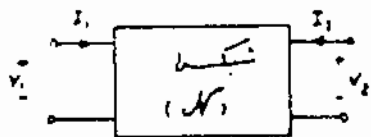
تشریح:

در مدار تنبیت کننده
شکل (۲-۲۷) $A_v = \frac{V_o}{V_s}$
 Z_{in} و Z_{out} را بدست
آوردیم. $(\mu = 50, r_{\pi} = 3^k)$

خلاصه: (۳-۵)

مدول (۳-۱)، مطالب گفته شده در مورد انواع فییدبکها را بطور خلاصه

بیان می کند



شکل (۳-۲۸)

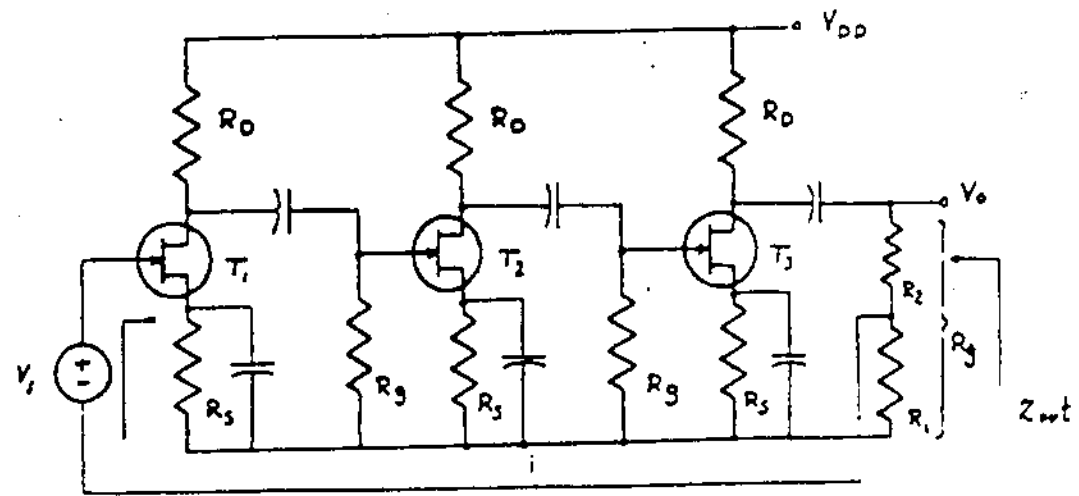
در این جدول درونی دو قطبی راست جب
در خروجی آرز در سمت راست در نظر می گیریم. [شکل (۳-۲۸)]

نوع فییدبک	پارامتر در قطبی	متغیر خروجی	متغیر درودی	تابع انتقال	R: P	R: f	f
مثبت - مثبت	y	v_3	v_4	$\frac{v_3}{v_4}$	خروجی انتقال کوتاه	درودی انتقال کوتاه	مسح و ستاز در خروجی و اندازه گیری جریان انتقال کوتاه در درودی
مثبت - مثبت	z	i_3	v_4	$\frac{i_3}{v_4}$	خروجی انتقال باز	درودی انتقال باز	مسح جریان در خروجی و اندازه گیری ستاز در درودی
مثبت - مثبت	H	v_3	v_4	$\frac{v_3}{v_4}$	خروجی انتقال کوتاه	درودی انتقال باز	مسح و ستاز در خروجی و اندازه گیری و ستاز در درودی
مثبت - مثبت	G	i_3	v_4	$\frac{i_3}{v_4}$	خروجی انتقال باز	درودی انتقال کوتاه	مسح جریان در خروجی و اندازه گیری ستاز در درودی

جدول (۳-۱)

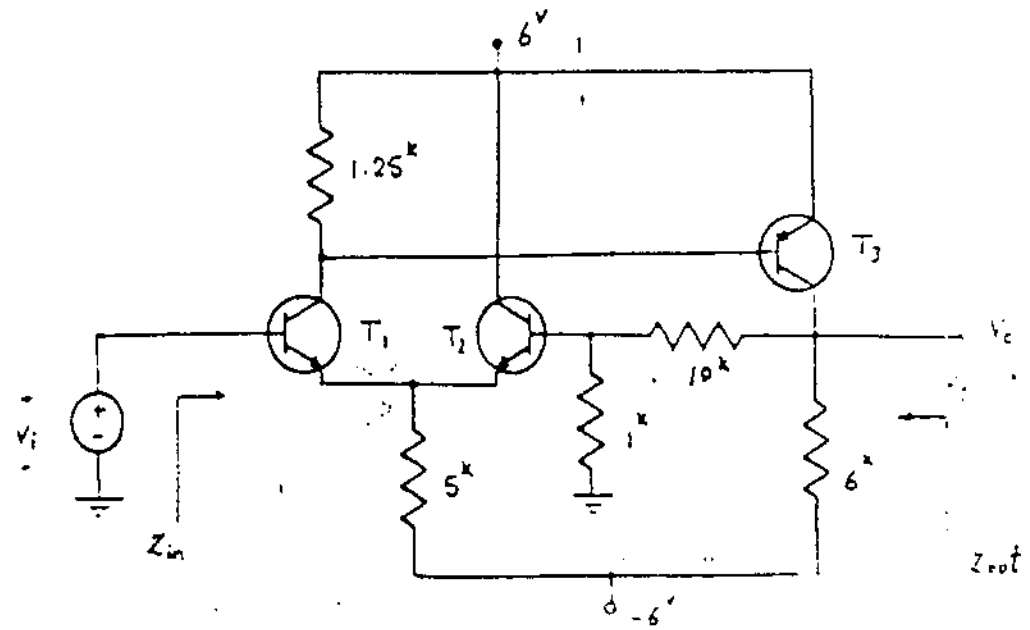
شعرین های مختلف:

۱. مطلوبت مناسب Z_{out} و Z_{in} در مدار شکل (P-1) $A_v = \frac{V_o}{V_i}$ در مرتیکه:
 $R_D = 50^k$, $R_g = 1^M$, $R_1 = 400^k$, $g_m = 6^{-mA/V}$, $r_d = 10^k$



شکل (P-1)

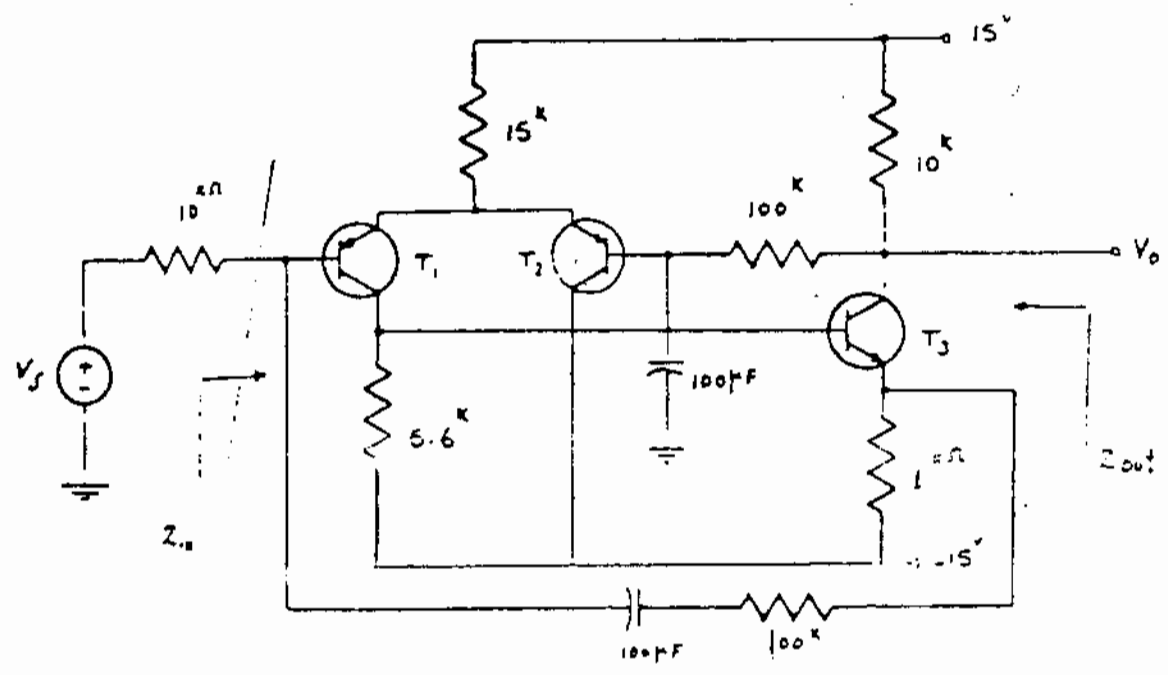
۲. ترتیب کننده فیدبک دار شکل (P-2) را در نظر بگیرید ، در مرتیکه $\beta_{PNP} = 200$ ،
 $V_{BE} = 0.7^V$, $V_A = \infty$ و مقدار DC دردی صفر باشد . مطلوبت:
 بهره ولتاژ حنه باز (amp. Gain) ، امیداس دردی و امیداس فردی . $A_v = \frac{V_o}{V_i}$



شکل (P-2)

۳. مدار تقویت کننده شکل (P.3) را در نظر بگیرید. ما فرض ایکه $\beta = 200$ ، $V_{BE} = 0.6V$ ، $r_{e1} = r_{e2} = 10\Omega$.

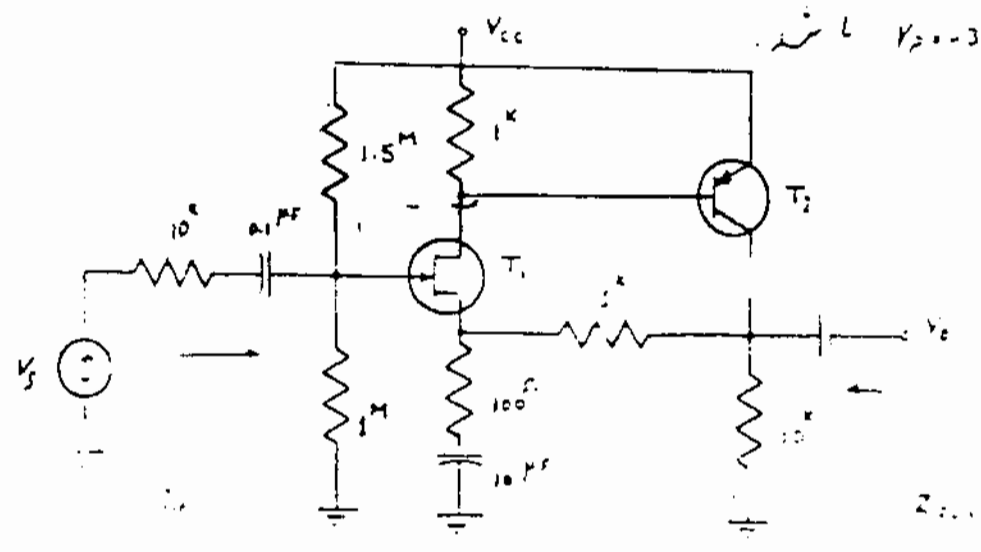
الف) نوع فیدبک را مشخص کنید . ب) عبارتهای نقطه کار سه ترانزیستور را بدست آورید . ج) بهره تقویت کننده $\frac{V_o}{V_s}$ را محاسبه کنید . د) Z_{in} و Z_{out} را محاسبه کنید .



شکل (P.3)

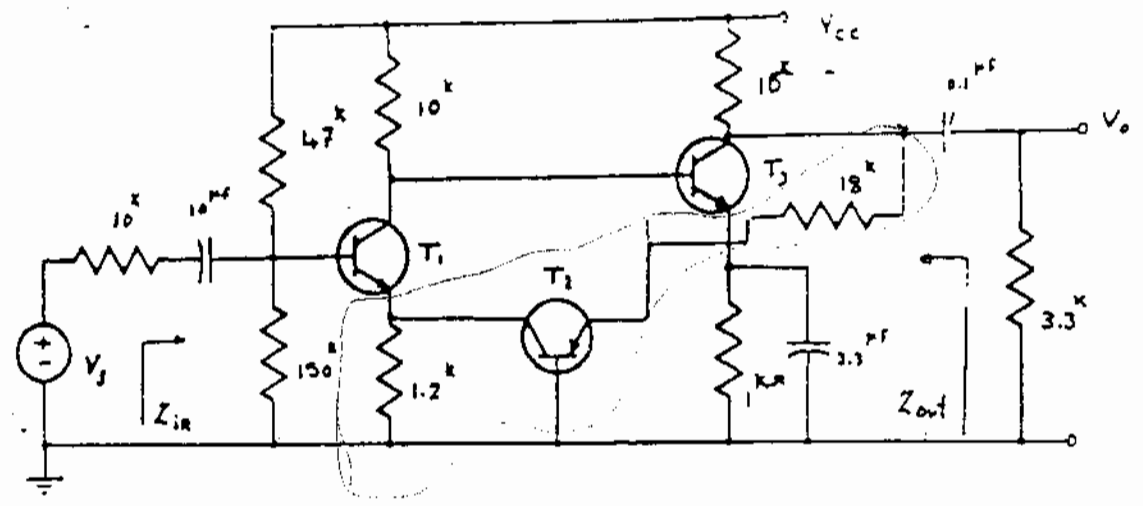
۴. بارچه به مدار تقویت کننده شکل (P.4) مطابقت کاسه Z_{out} ، Z_{in} .

$r_{e1} = 50\Omega$ ، $\beta = 50$ ، $I_{C1} = 1mA$ ، در فرکانسهای میان ما فرض ایکه $A_v = \frac{V_o}{V_s}$ ، $\beta = 200$ ، $V_{BE} = 0.6V$ باشد .



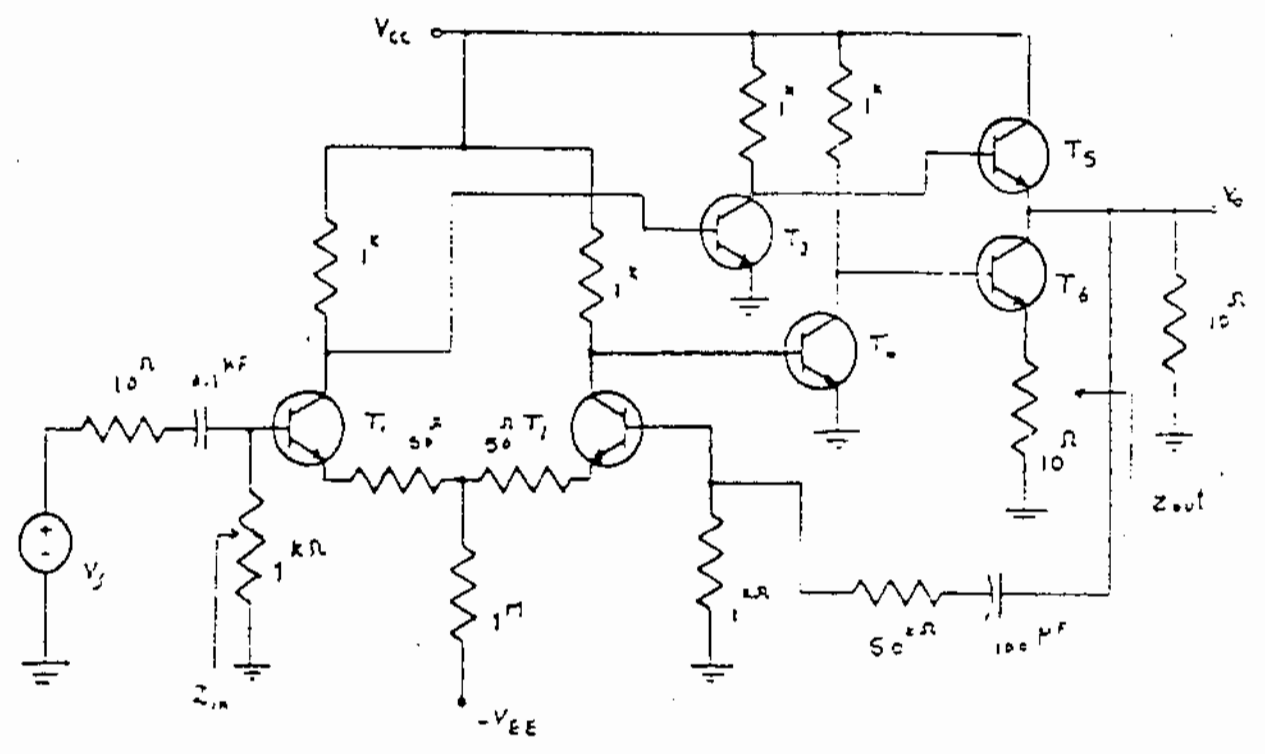
شکل (P.4)

۵- مدار تویست کننده شکل (P-5) را در نظر بگیرید.
 مطلوبست $A_{v0} = \frac{V_o}{V_i}$ ، Z_{in} ، Z_{out} با فرض اینکه $\beta = 100$ ، $h_{ie} = 2k\Omega$ باشد.



شکل (P-5)

۶- مطلوبست گاسه Z_{in} ، Z_{out} ، $A_{v0} = \frac{V_o}{V_i}$ برای مدار تویست کننده شکل
 (P-6) با فرض اینکه $h_{ie} = 1.25k\Omega$ ، $\beta_{FE} = 50$ باشد.



شکل (P-6)

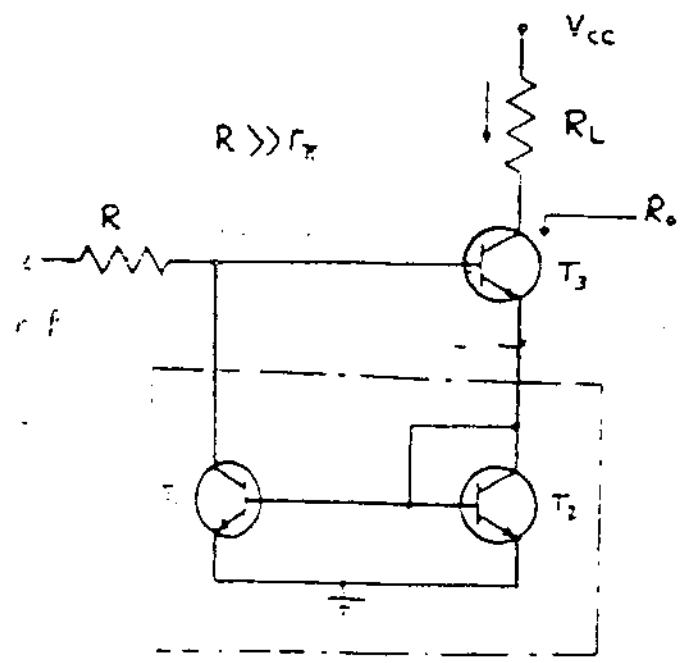
۷- منبع جریان شکل (P-7) را در نظر بگیرید.

می‌خواهیم امپدانس خروجی این منبع جریان را با در نظر گرفتن معادلات کلاسیک ماژیم. ترانزیستورهای بکار رفته مشابه هستند و دارای مشخصات زیر می‌باشند.

$$\beta_1, \beta_2, \beta_3 : \beta, \beta_0, \beta_\pi$$

الف. با استفاده از مدل میکانالی کوچک ترانزیستور، نوشتن معادلات مدار می‌امپدانس خروجی (R_o) منبع جریان را محاسبه نماید.

ب. برای آنکه عملیات محاسباتی را کاهش دهیم. از خواص شبکه نیدیک در بدست آوردن امپدانس خروجی استفاده می‌کنیم ابتدا شبکه‌ای را که توسط خط چین مشخص شده را همچون شبکه نیدیک در نظر بگیرید. که این شبکه از جریان خروجی نمونه برداری و با جریان ورودی متعاضیه می‌کنند (فرض کنید V_{ref} همچون منبع ولتاژ ورودی است) حال با استفاده از روش حل شبکه‌های نیدیک دار، امپدانس خروجی (R_o) را بدست آورید.



ج: علت اختلاف بسیار زیاد نتایج نسبت به الف. در نظر گرفتن مدل مستدل بیان راوردید.

شکل (P-7)



بخش

منابع تغذیه تثبیت شده

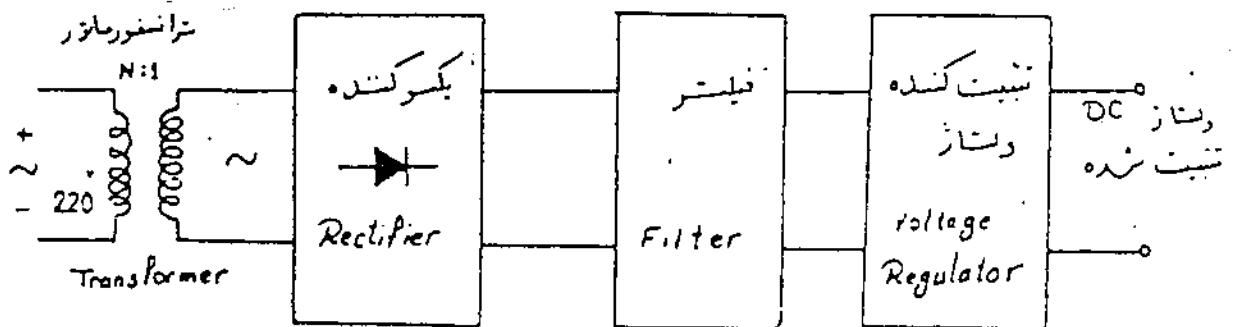
در اکثر مدارها دستگاره‌های اکثریتی برای تأمین قدرت خودی را توان معرفی خود سیستم احیاج به منابع تغذیه می‌باشند، که این منابع می‌توانند از نوع دلتا یا جریان باشند. منابع جریان را بطور مختصر در بخش تثبیت کننده‌های دیفرانسیل " بررسی کردیم " حل به بررسی منابع دلتا می‌پردازیم.

تثبیت کننده‌های دلتا یکی از مشهورترین مدارهای مستند که بهرست مدارهای مجتمع خطی (Linear ICs) ساخته می‌شوند در ددی این مدارها توسط یک دلتا dc که تقریباً ثابت است، تغذیه می‌شود و در خودی دلتا می‌بایست توان از ورودی اولی تثبیت شده تحویل می‌دهند. همچنین این دلتا تثبیت شده باید در حوزه نسبتاً وسیعی از تغییرات جریان بار، تغییرات دلتا ورودی و تغییرات شرایط محیطی از قبیل درجه حرارت، تغییرات قابل ملاحظاتی نداشته باشند.

برای تولید دلتا dc با تغییرات نسبتاً کوچک می‌توان برق شهر را توسط تراستورمانور مناسب تغییر داده و خودی آنرا پس از

یکساز می‌کند. یک فیلتر پایین‌گذر اعمال کرد. خروجی فیلتر یک ولتاژ dc می‌باشد که تغییرات نسبتاً کوچکی حول مقدار متوسط آن دارد. در این تغییرات ریبلی (Ripple) گفته می‌شود. مدارهای مجتمع تثبیت‌کننده ولتاژ (IC voltage Regulators) بطور متوالی در ولتاژهای مختلف و مدارکته جریان‌های مختلف ساخته می‌شوند. این IC ها برای ولتاژهای مثبت و منفی ساخته می‌شوند و در بعضی از آنها ولتاژ خروجی را می‌توان با تغییر یک مقاومت خارجی در حوزه مشخصی از ولتاژ کنترل کرد.

شکل (۱) بزرگ‌دیگرام کلی یک منبع تغذیه با ولتاژ تثبیت شده را نشان می‌دهد.



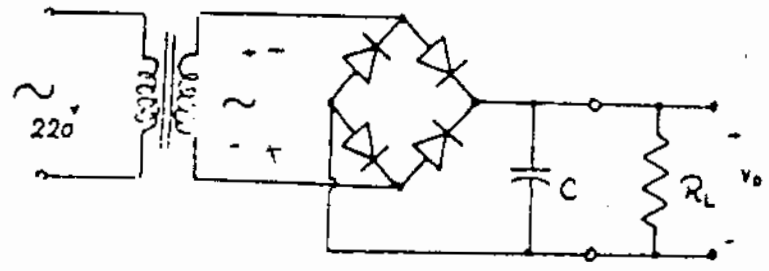
شکل (۱) شکل کلی یک منبع تغذیه با ولتاژ تثبیت شده.

در این بخش ابتدا قسمت‌های مختلف یک منبع تغذیه ولتاژ مورد بررسی قرار گرفته و سپس استفاده از نئیدیک در این مدارها مورد مطالعه قرار می‌گیرد. در آخر ضمن معرفی اجمالی تثبیت‌کننده‌های ولتاژ که به صورت مدارهای مجتمع ساخته می‌شوند، محدودیت‌های کاربرد آنها بطور مختصر بررسی می‌گردد.

۱- منابع ولتاژ :

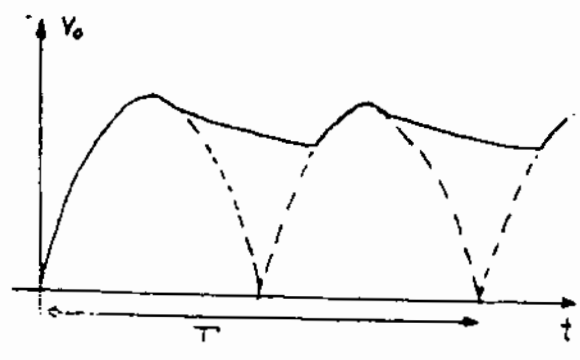
۱-۱) یکسو ساز پل :

در عمل با استفاده از ترانسفورماتور کاهشنده، ولتاژ بون شهر را به یک ولتاژ سینوسی با دامنه مورد نیاز تبدیل می کنند و توسط پل دیود و خازن C، این ولتاژ متناوب به یک ولتاژ مستقیم تبدیل می شود اما این ولتاژ مستقیم نوساناتی (Ripple) را نیز داراست که به جریان بار بستگی دارد. [شکل (۱۱)]

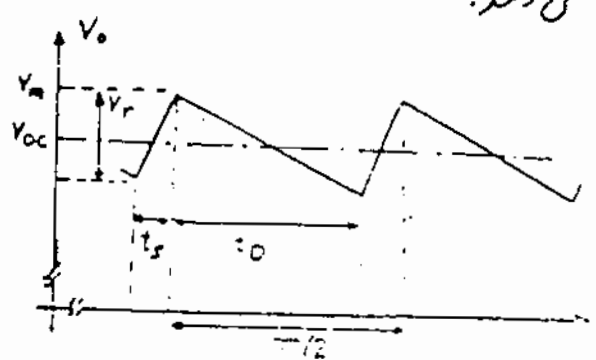


شکل (۱۱)

شکل (۱-۲) ولتاژ یکسو شده توسط پل دیود و خازن C. و شکل (۱-۲) ب) شکل تریس ولتاژ خروجی را نشان می دهد.



شکل (۱-۲) ا)



شکل (۱-۲) ب)

ولتاژ دوسر مدار در مرتبه کلیه :

$$V_c = V_m e^{-t/\tau} = V_m \left(1 - \frac{t}{\tau} + \frac{t^2}{2\tau^2} - \dots \right)$$

$$V_c \approx V_m \left(1 - \frac{t}{\tau} \right) \quad \tau = R_L C$$

اگر از جدات درجه دوم به بالا مرتبه کلیه است.

$$V_r = -V_m \left(1 - \frac{T/2}{\tau}\right) + V_m = \frac{T}{2\tau} V_m$$

$$I_{dc} = C \frac{dV_c}{dt} \approx C \frac{V_m}{\tau} \Rightarrow$$

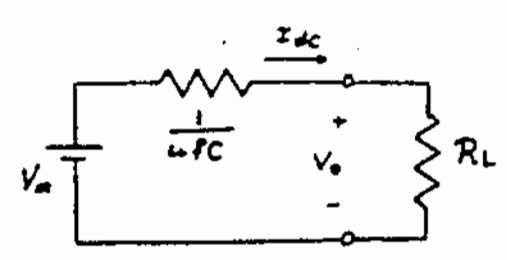
$$V_r = \frac{I_{dc}}{2fC}$$

که V_r تغییرات
ماکزیمم ولتاژ خروجی
است.

$$V_{oc} = V_m - \frac{V_r}{2} = V_m - \frac{I_{dc}}{4fC} \quad (I)$$

شکل (۱-۳) مدل مداری

رابطه (I) را نشان می دهد.



شکل (۱-۳)

مثال) مطلوب است محاسبه ریبیل و ولتاژ DC خروجی مدار شکل (۱-۱) در هر یک ولتاژ نازیه ترازنورماژور 12^v و مقاومت خروجی آن صفر ، $C=1000 \mu F$ و $R_L=100 \Omega$ فرض شوند.

$$V_{or} = 12 \times \sqrt{2} = 17^v$$

حل:

$$V_m = V_{or} - 2V_D = 17 - 2 \times 0.7 = 15.6^v$$

$$I_{dc} = \frac{V_{oc}}{100} \Rightarrow V_{oc} = V_m - \frac{V_r}{2} \Rightarrow V_{oc} = 15.6 - \frac{I_{dc}}{4fC} = 15.6 - \frac{V_{oc}/100}{4 \times 150 \times 1000 \mu F}$$

$$\Rightarrow V_{oc} = 14.85^v$$

$$V_r = 2 \times 0.05 V_{oc} = 1.56^v$$

با آنکه مدار شکل (۱-۱) برای تغذیه برخی از سیستمای الکترونیکی کماقت می کند ، ولی در بسیاری از کاربردهای دینتر به علت داشتن اشکالات زیر قابل استفاده نمی باشد:

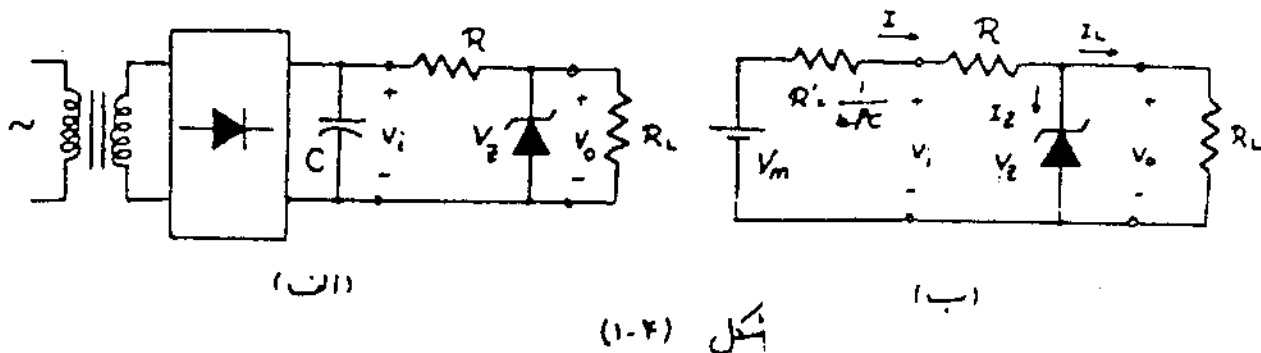
- ۱- با تغییر بار (جریان مصرفی) مقدار این ولتاژ تغییر می کند.
- ۲- علاوه بر تغییر ولتاژ DC، نوسانات، رپل، و رانینگ در است.
- ۳- با تغییر ولتاژ شبکه، این ولتاژ نیز تغییر می کند.
- ۴- ولتاژ خروجی با تغییر درجه حرارت نیز ممکنست تغییر نماید.

تعمیرین:

مثال قبل را با در نظر گرفتن مقاومت خروجی ترانسفورماتور، $R_{0T} = 5 \Omega$ حل کنید.

۱۰۲) نسبت ولتاژ با استفاده از دیود زنر:

با توجه به متنی (۷-۱) دیود زنر می توان مدار شکل (۱-۴-الف) را جهت تثبیت ولتاژ DC در نظر گرفت.



شکل (۱-۴-ب) مدار معادل، مدار شکل (۱-۴-الف) را نشان می دهد.

برای این شکل داریم:

$$I = \frac{V_1 - V_Z}{R} \quad I = I_L + I_Z$$

مب اساسی این مدار محدود بودن جریان خروجی است زیرا جریان

I باید بین زنر و بار R_L تقسیم گردد و اگر زنر رانینگ ایده‌آل در نظر بگیریم

$$I_{Z, \text{max}} = I_{L, \text{max}} = \frac{V_m - V_Z}{R' + R}$$

بنابراین به در طرفین می توان جریان دیرد زنی (دبا I_{Lmax}) را زیاد کرد.
 ۱- V_m را افزایش دهیم.
 ۲- R را کاهش دهیم.
 ولی بدلیل محدود بودن جریان قابل تحمل دیرد زنی، جریان بار R_L نیز محدود خواهد بود.

- ضرائب تثبیت

درجه تثبیت ولتاژ V_o دبا میزان تغییرات آن به سه عامل اساسی زیر بستگی دارد.

- ۱- میزان بار خروجی
- ۲- تغییرات احتمالی ولتاژ شبکه
- ۳- تغییرات درجه حرارت

بنابراین تغییرات ولتاژ V_o را می توان به صورت زیر بیان کرد.

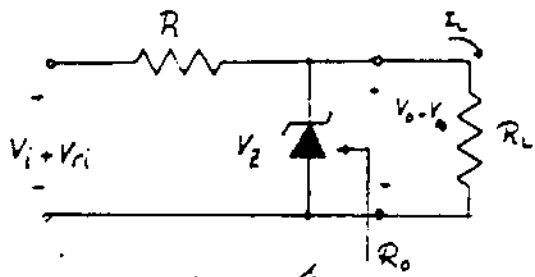
$$\Delta V_o = \frac{\partial V_o}{\partial I_L} \Delta I_L + \frac{\partial V_o}{\partial V_i} \Delta V_i + \frac{\partial V_o}{\partial T} \Delta T = S_I \Delta I_L + S_V \Delta V_i + S_T \Delta T$$

که در این رابطه ضرائب S_I ، S_V و S_T به ترتیب زیر تعریف می شوند.

$$S_I = \left(\frac{\partial V_o}{\partial I_L} \right) \bigg|_{V_i = ct, T = ct} \quad \text{ضرب تثبیت جریان}$$

$$S_V = \left(\frac{\partial V_o}{\partial V_i} \right) \bigg|_{I_L = ct, T = ct} \quad \text{ضرب تثبیت ولتاژ}$$

$$S_T = \left(\frac{\partial V_o}{\partial T} \right) \bigg|_{I_L = ct, V_i = ct} \quad \text{ضرب تثبیت حرارتی}$$



شکل (۱-۵)

حال این فرانت را برای مدار منبع تغذیه با ورودی زنر درست می آوریم. [شکل (۱-۵)]

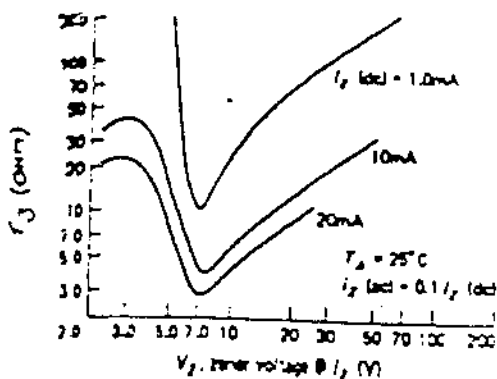
- محاسبه S_I :

$$S_I = \left(\frac{\partial V_o}{\partial V_i} \right) \bigg|_{\substack{V_i = \text{act} \\ T = \text{act}}} = R_o = r_j \parallel R$$

که r_j مقاومت دینامیکی ورودی زنری باشد.

برای کاهش S_I باید ورودی زنری را انتخاب کرد که مقاومت دینامیکی آن کوچک باشد.

شکل (۱-۶) منحنی های تغییرات r_j را بر حسب V_j برای جریان های مختلف I_j نشان می دهد.



شکل (۱-۶)

مشاهده می شود که زنری های ۶ تا ۷ ولتی کمترین مقاومت دینامیکی را دارند.

- محاسبه S_V :

اگر $r_j \gg R_L$ باشد خواهیم داشت :

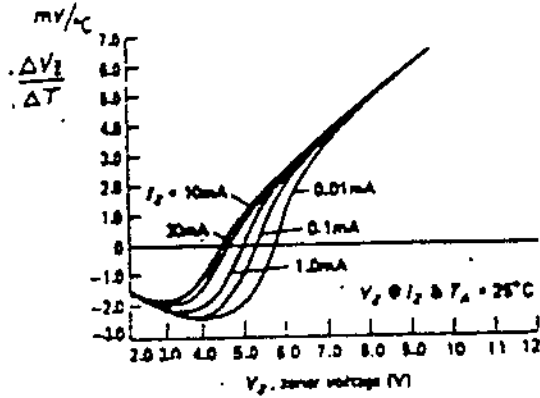
$$S_V = \frac{V_o}{V_{ri}} = \frac{r_j \parallel R_L}{r_j \parallel R_L + R} \Rightarrow S_V = \frac{r_j}{r_j + R}$$

- محاسبه S_T :

اگر از تغییرات حرارتی R صرف نظر کنیم

$$S_T = \left(\frac{\partial V_o}{\partial T} \right) \bigg|_{\substack{V_i = \text{act} \\ T = \text{act}}} = \frac{\partial V_o}{\partial T}$$

شکل (۱-۷) منحنی های فریب حرارتی یک گورد از زنها را نشان می دهد.



شکل (۱-۷)

مشاهده می شود که فریب حرارتی حرارتی زنها کمتر از ۵ منحنی و برای زنها بین ۵ الی ۶ دین نزدیکاً منفرجه برای زنها بزرگتر از ۶ مثبت است.

بنابراین زنها ۵ الی ۶

دین بهترین فریب مثبت حرارتی را دارا می باشند. برای داشتن فریب

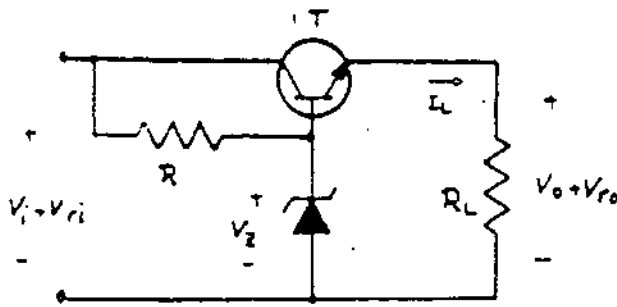
حرارتی خوب، در دناهای بالای توان ترکیبی از دین زنها کمتر و بیشتر از ۵ را بطور سری مورد استفاده قرار داد.

۱-۳ مدار سری :

برای منتقل کردن جریان I_L از I_2 و افزایش جریان

بار می توان یک ترانزیستور به مدار قبل اضافه کرد. [شکل (۱-۸)]

دنا خروجی این مدار برابر است با:



شکل (۱-۸)

$$V_o = V_{CE} - V_{BE}$$

به دلیل اینکه ترانزیستور T بین

بار و مسدود دنا ورودی عبورت سری

قرار گرفته است، به این مدار «مدار سری»

گفته می شود.

- محاسبه ضرایب ثبیت:

اگر $r_3 \ll R$ و $r_3 \ll h_{ie}$ در نظر بگیریم:

$$S_I = \left(\frac{\partial v_o}{\partial I_L} \right) \Bigg|_{\substack{v_i = c \\ T = c}} = \frac{R \parallel r_3 + h_{ie}}{1 + \beta} \quad S_I = \frac{h_{ie}}{1 + \beta} = \frac{\beta}{\beta + 1} \frac{V_T}{I_L} = \frac{V_T}{I_L}$$

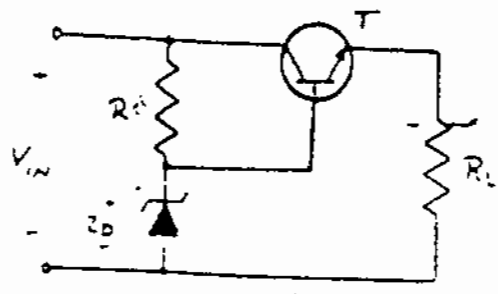
مشاهده می شود که هر چه جریان I_L افزایش یابد S_I کوچکتر می شود. بنابراین S_I تابع از I_L می باشد.

$$S_V = \left(\frac{\partial v_o}{\partial v_i} \right) \Bigg|_{\substack{I_L = c \\ T = c}} = \frac{\partial v_o}{\partial v_3} \frac{\partial v_3}{\partial v_i} = \frac{(1 + \beta) R_L}{h_{ie} + (1 + \beta) R_L} \cdot \frac{r_3 \parallel (h_{ie} + (1 + \beta) R_L)}{r_3 \parallel (h_{ie} + (1 + \beta) R_L) + R} = \frac{r_3}{r_3 + R}$$

$$S_T = \left(\frac{\partial v_o}{\partial T} \right) \Bigg|_{\substack{v_i = c \\ I_L = c}} = \frac{\partial (v_3 - V_{BE})}{\partial T} = \frac{\partial v_3}{\partial T} - \frac{\partial V_{BE}}{\partial T}$$

اگر علامت ضرب حراتی از دروازه ترانزیستور یکی باشد S_T کوچک خواهد شد.

مثال) منبع تغذیه شکل (۱-۹) را برای مشخصات داده شده طرح نمود. دیسیس ماکزیم دامنه را بیل در خروجی V_{ro} ۱۰ امپدانس دینامیک خروجی (r_o) در اندام مدار $0.5 \frac{P_{out}}{P_{in}}$ را محاسبه نمایید.



شکل (۱-۹)

$Z_0 = 12 \text{ V} / 0.5 \text{ W}$ $I_{2min} = 5 \text{ mA}$ $V_{in} = 20 \text{ V} \pm 10\%$
 $r_3 = 10^3 \Omega$ $\beta = 100$ $I_{cut} = 100 \text{ mA}$

حل) برای آنکه Z_0 همیشه در ناحیه شکست قرار بگیرد:

$$I_{Cmin} = I_{2min} + \frac{10 \text{ V}}{1.3 \dots}$$

$$I_R \geq I_{Zmin} + \frac{100}{101} = 5 + 1 = 6 \text{ mA} \quad R_{max} = \frac{(V_{in})_{min} - V_Z}{I_{Rmin}} = \frac{18 - 12}{6} = 1 \text{ k}\Omega$$

$$\eta = \frac{P_{out}}{P_{in}} = \frac{V_{out} I_L}{V_{in} I_{in}} \approx \frac{V_{out}}{V_{in}} \quad P_Z = 6 \text{ mA} \times 12 \text{ V} = 0.072 \text{ W} < 0.5 \text{ W}$$

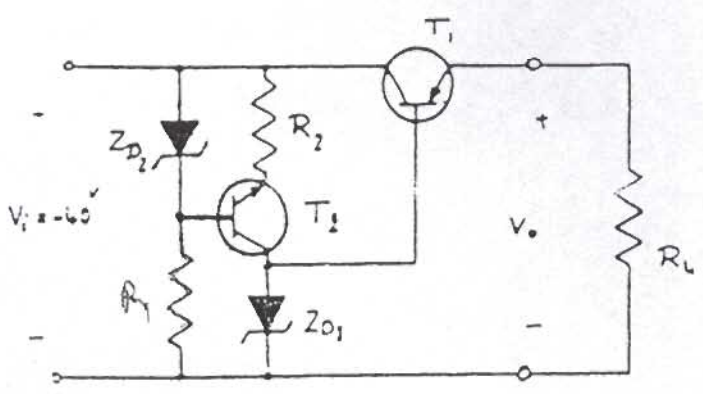
$$V_{out} = 12 \times 0.6 = 11.4 \text{ V} \Rightarrow \eta = \frac{11.4}{20} = 57\%$$

$$V_{ro} = \frac{r_z}{r_z + R} V_{ri} \Rightarrow V_{ro} = \frac{10^{\Omega}}{10^{\Omega} + 1 \text{ k}\Omega} \times 4 \approx 40 \text{ mV} \quad \text{«ریبل ماکزیم»}$$

$$r_o = \frac{h_{ie} + (r_z \parallel R)}{1 + \beta} \approx \frac{r_z + h_{ie}}{1 + \beta} = \frac{r_z}{1 + \beta} + \frac{1}{1 + \beta} \frac{V_T}{I_L} \Rightarrow \left\{ \begin{array}{l} \frac{r_z}{1 + \beta} = \frac{10}{101} \approx 0.1 \ll 1 \\ \Rightarrow r_o \approx \frac{25 \text{ mV}}{I_L} \end{array} \right.$$

این ترانزیستور شکل (۱-۱۰) را با جریان بار 100 mA ، $V_{oZ} = 5 \text{ V}$ ◀ تعیین

طرح کنید.



$$(I_{Z1})_{min} = 10 \text{ mA} \quad V_{CE2} = 5 \text{ V}$$

$$(I_{Z2})_{min} = 5 \text{ mA} \quad \beta_1 = \beta_2 = 20$$

با اثر تغییرات در

$$V_{iZ} = 450 \pm 10\%$$

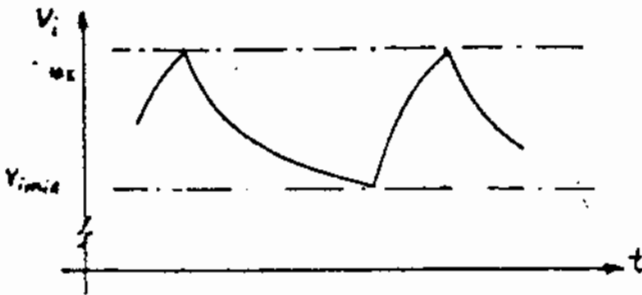
باشد دامنه ریبل در خروجی را بدست آورید.

$$(r_{z1} = 10^{\Omega}, r_{z2} = 20 \times 10^{-6} \Omega)$$

شکل (۱-۱۰)

- محدودیت جریان مدار سری :

با افزایش جریان خروجی ، مدار سری ، جریان ورودی نیز بالا رفته و سبب افزایش رپل در طبقه یکوساز می شود ، و در حالتی ممکن است ، دلتا و ورودی به اندازه ای پایین بیاید که جریان ریزش نشود و با اینکه ترانزیستور T دارد تا صیه قطع شود .



بنابراین حداقل سطح دلتا

در ورودی

$$V_{min} > V_2$$

شکل (۱-۱۱)

در طبقه یکوساز رپل دیود :

$$V_{dc} = (V_{or} - 2V_o) - \frac{1}{4fc} I_{dc}$$

که V_o افت دلتا در

دوسر هر دیود رپل یکوساز می باشد .

$$(V_i)_{min} = V_{dc} - \frac{V_r}{2} = (V_{or} - 2V_o) - \frac{1}{2fc} (I_i)_{max}$$

$$\Rightarrow (V_i)_{min} = V_3 = (V_{or} - 2V_o) - \frac{1}{2fc} (I_L)_{max} \Rightarrow I_{L,max} = 2fc [(V_{or} - 2V_o) - V_3]$$

بنابراین جریان ماکزیم بار توسط رابطه (I) بدست می آید .

← معایب مدار سری

۱- مقاومت خروجی به جریان بار بستگی دارد و با کاهش جریان بار (بارهای

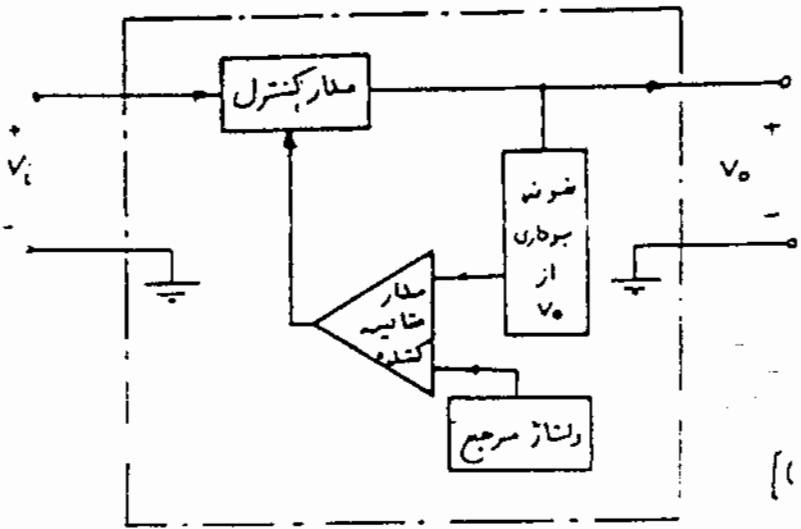
کوچک) امپدانس خروجی منبع تغذیه ، افزایش یابد .

۲- درجه حرارت بستگی ندارد . ۳- غیر قابل تنظیم است

۲- استفاده از فیدبک در منابع تغذیه

در عمل برای بهتر تثبیت کردن منابع تغذیه ۰.۰۵٪ از یک سیستم فیدبک استفاده می کنند.

شکل (۲-۱) یک



شکل (۲-۱)

نمونه متداول از اصول کلی این سیستم را نشان می دهد.

یکی از مدارهای

متداول این طرح

مدار سری است. [شکل (۲-۲)]

که ترانزیستور T بعنوان مدار کنترل OP.Amp بعنوان

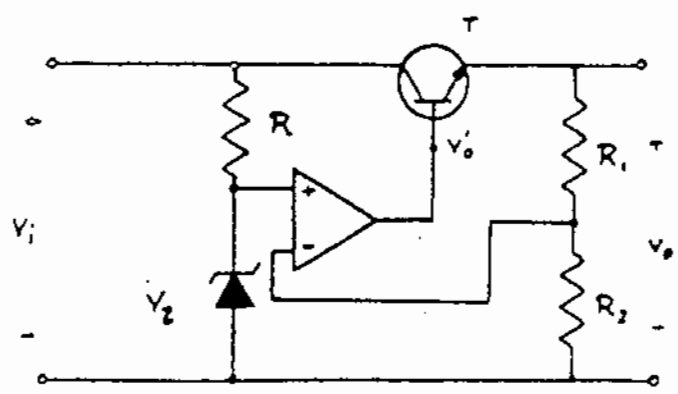
مدار مقایسه کننده، دیود زener

و مقاومت R بعنوان رئساز

مرجع بوده و مقاومت های

R_1 ، R_2 عمل نمونه برداری را

انجام می دهند.



شکل (۲-۲)

در مدار شکل (۲-۲) اگر

ضریب تقویت OP.AMP را A_d در نظر بگیریم:

$$V_o = \left(V_2 - \frac{R_2}{R_1 + R_2} V_o \right) A_d, \quad V_o = V_o' + V_{BE}$$

$$U_o - V_{BE} = (V_2 - \frac{R_2}{R_1 + R_2} V_o) A_d \Rightarrow V_o = \frac{A_d V_2}{1 + \frac{A_d R_2}{R_1 + R_2}} = \frac{V_{BE}}{1 + \frac{A_d R_2}{R_1 + R_2}}$$

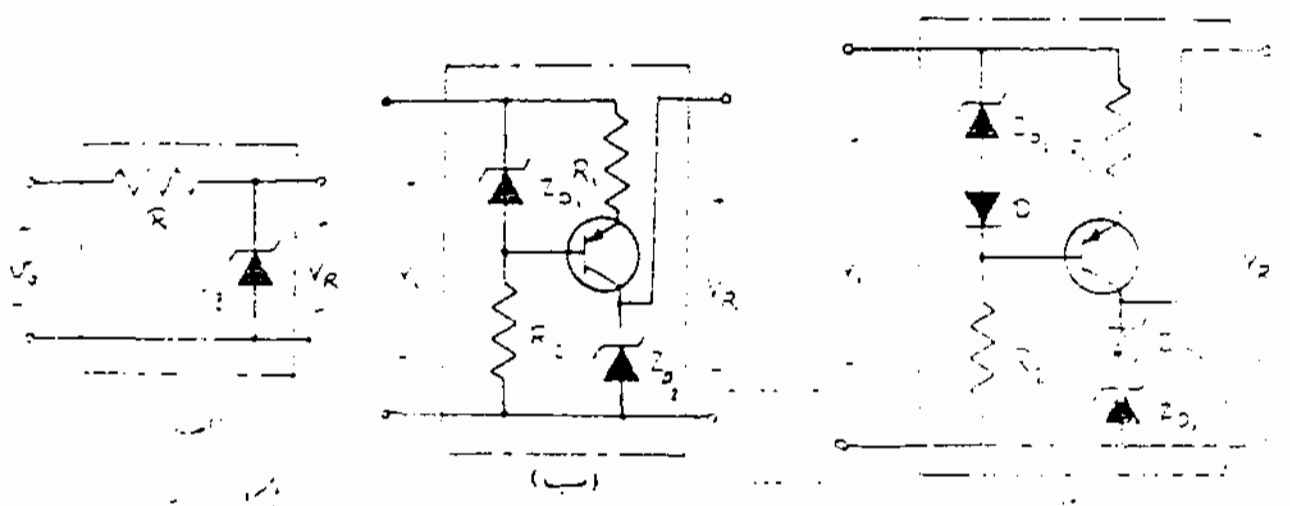
اگر $A_d \gg 1$ باشد $V_o = (1 + \frac{R_2}{R_1}) V_2$

مشاهده می شود که با تغییر نسبت $\frac{R_2}{R_1}$

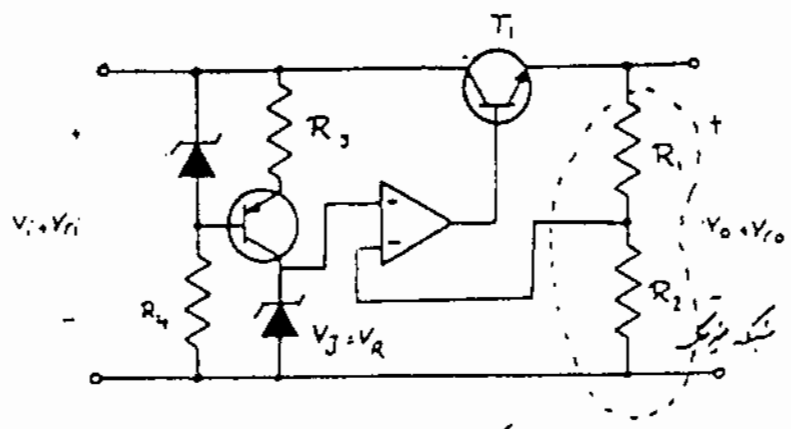
می توان ولتاژ خروجی را تغییر داد. بنابراین یکی از اشکالات مدار قبل که غیر قابل تنظیم بودن ولتاژ V_o بود، برطرف می گردد.

با توجه به این که اگر جریان خروجی افزایش یابد ریل ولتاژ V_2 نیز افزایش یافته و در نتیجه ریل V_2 و نتیجتاً ریل در خروجی افزایش می یابد. برای رفع این اشکال می توان از مدارهای شکل (۲-۳) استفاده کرد.

در شکل (۲-۳) ولتاژ دردی برای مدار V_o ولتاژ مرجع V_{ref} بوده که دارای ریل عملی کوچکی نسبت به V_2 می باشد. در شکل (۲-۳) جریان دیود زener « Z_{O2} » توسط یک منبع جریان ثابت می شود که در داخل خود منبع جریان دیود زener Z_{O1} بکار رفته است. همانطور که مشاهده می شود، ولتاژ دوسر Z_{O2} نسبت به تغییرات V_2 تقریباً ثابت است. ولتاژ V_o در شکل (۲-۳) دارای پایه ای مرادق بسته اند می توان با قرار دادن دو دیود زener دیگر و یک دیود



سوی که دارای ضرب حرارتی مختلف العنصره اند ماثر درجه حرارت را در دستان
 مرجع از بین برد. [شکل (۲-۳) - ج ۱]
 شکل (۲-۴) یک رگرلا تور سری که دارای فیدبک و منبع حرارت
 در دستان مرجع است را نشان می دهد.



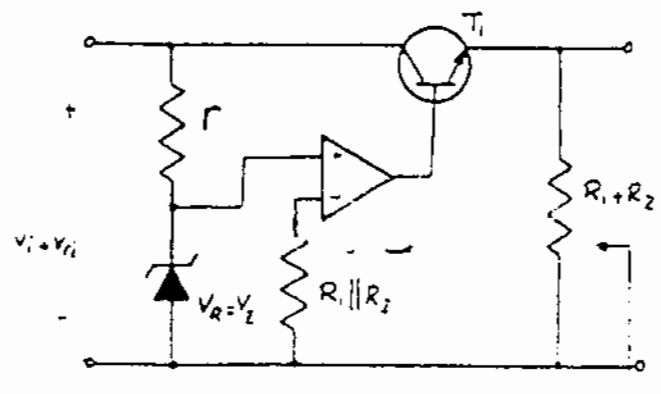
شکل (۲-۴)

حال فرض کنید
 را برای این مدار مناسب می کنیم.

شکله فیدبک را عبور
 نامیه خواهم در شکل (۲-۴)

در نظری بگیریم در این شکل
 شکله فیدبک از دستان مرجع
 و بار دستان ورودی مقایسه می کنند. (فیدبک از نوع سری - مثبت می باشد)
 بنا بر این:

$$R_i f = R_1 \| R_3 \quad R_o f = R_1 + R_2 \quad f = \frac{R_2}{R_1 - R_2}$$



شکل (۲-۵)

شکل (۲-۵) مدار اصلی عبور
 را نشان می دهد.

اگر R را مقاومت دیامیگی
 منبع حرارت و A و R و
 ضرب حرارت و امپدانس
 خروجی op.amp باشند.

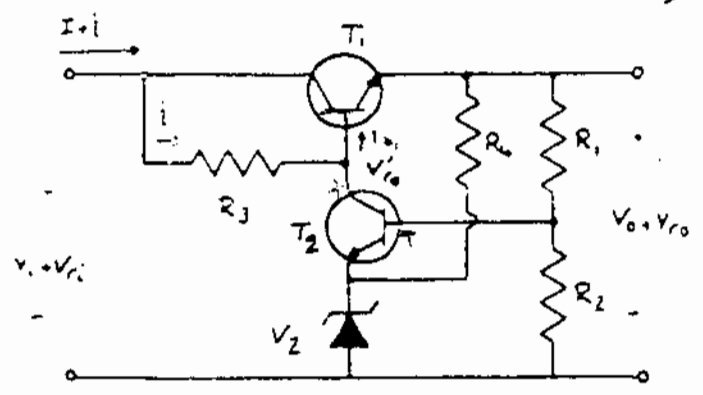
$$G = \frac{V_o}{V_i} = A$$

$$S_I = Z_{out} \cdot \frac{z_o}{1 + \beta f} \cdot \frac{(R_1 + R_2) \parallel \left(\frac{h_{ie} + R_o}{1 + \beta} \right)}{1 + A_d f} = \frac{(R_1 + R_2) \parallel \left(\frac{h_{ie} + R_o}{1 + \beta} \right)}{1 + A_d \left(\frac{R_1}{R_1 + R_2} \right)}$$

$$S_V = \frac{V_{ro}}{V_{ri}} = \frac{V_{ro}}{V_3} \cdot \frac{V_3}{V_{ri}} = \frac{A_d}{1 + A_d f} \cdot \frac{r_3}{r_3 + r} = \frac{A_d}{1 + A_d \left(\frac{R_1}{R_1 + R_2} \right)} \cdot \frac{r_3}{r_3 + r}$$

$$S_T = \frac{\partial V_o}{\partial T} = \left(1 + \frac{R_1}{R_2} \right) \frac{\partial V_3}{\partial T}$$

شکل (۲-۶) مدار یک رگولاتور ولتاژ که بجای OP.AMP از ترانزیستور \$T_2\$ استفاده شده است. استقرای مندرج شده را نشان می دهد.



ولتاژ خروجی این مدار نسبت به ولتاژ زیر می باشد.

$$V_o = \left(1 + \frac{R_1}{R_2} \right) (V_Z + V_{BE})$$

شکل (۲-۶)

معادله \$S_V\$:

لین تقریباً

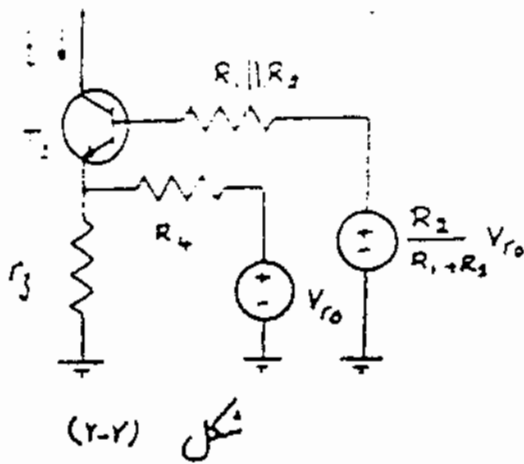
$$S_V = \left(\frac{\partial V_o}{\partial V_i} \right) \Big|_{I_{in}, T = \text{const}} = \frac{V_{ro}}{V_{ri}} \cdot \frac{V_{ro}}{V_{ro}} \cdot \frac{V_{ro}}{V_{ri}}$$

اگر \$V_o/V_{ro} = 1\$ باشد، خواهیم داشت: $S_V \approx \frac{V_{ro}}{V_{ri}}$

پارامتر \$I_{in}\$ می توان بنده گشت که تقریباً \$I_{in} = I_{DE}\$ است. در نتیجه \$V_o = V_{ro} + I_{in} R_1\$ را نشان می دهد (تقریباً).

$$I_{in} = I_{DE} + I_{B1} = I_{DE} + \frac{I_{ro}}{\beta}$$

برای محاسبه i از مدار ساده شده
 شکل (۲-۷) استفاده می‌کنیم
 باز می‌بینیم که تعریف جمع آثار
 خواهیم داشت:



$$i = \frac{V_{ro}}{R_4 + R_3 \parallel \left(\frac{h_{ie2} + R_1 \parallel R_2}{1 + \beta_2} \right)} + \frac{\frac{R_2}{R_1 + R_2} V_{ro}}{R_3 \parallel R_4 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}$$

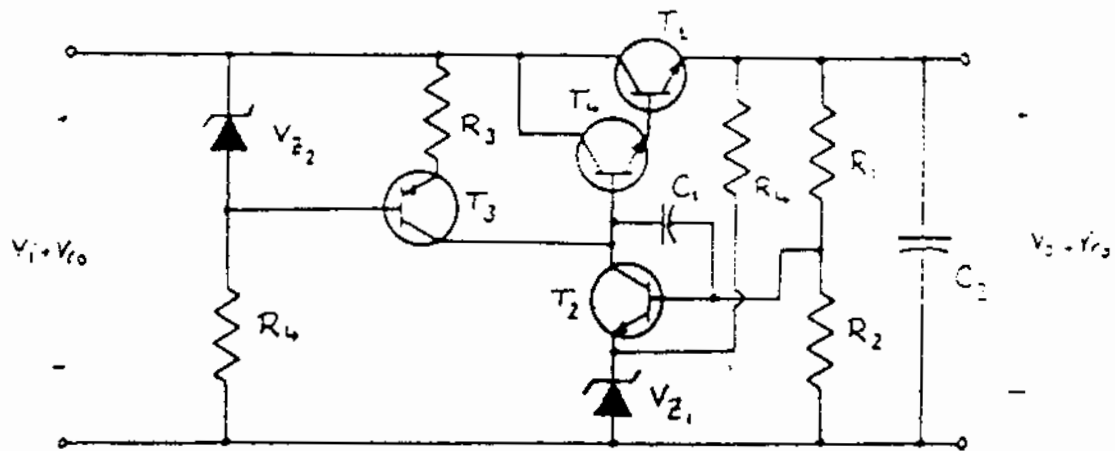
اگر از R_4 بخاطر بزرگ بودن آن صرف نظر کنیم،

$$i = \frac{\frac{R_2}{R_1 + R_2} V_{ro}}{R_3 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}$$

چون $V_{ro} \ll V_{ri}$ بنابراین می‌توان
 از آن در مقام V_{ri} صرف نظر کرد.

$$i = \frac{V_{ri} - V_{ro}}{R_3} \approx \frac{V_{ri}}{R_3} \Rightarrow S_V = \frac{V_{ro}}{V_{ri}} = \frac{R_3 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}{1 + \frac{R_2 R_3}{R_1 + R_2}}$$

شماره این برای کاهش R_3 باید R_2 را افزایش دهیم ولی افزایش R_2
 ممکن است موجب کاهش جریان ترانزیستور T_2 و دیود زener شود و در
 نتیجه دیود زener از حالت زبر خارج گردد. برای رفع این اشکال
 می‌توانیم R_3 را به‌طور دینامیک افزایش دهیم یعنی بجاى مقاومت R_3
 از یک منبع جریان استفاده نماییم. [شکل (۲-۸)]
 همین برای کاهش جریان T_2 می‌توان از دیود زener
 بجاى ترانزیستور T_2 استفاده کرد. [شکل (۲-۸)]



شکل (۲.۸)

بدلیل اینکه امپدانس دیده شده در کلتور ترانزیستور T_2 خیلی زیاد است لذا غریب نوبت و تناز این ترانزیستور بالا می باشد. و مدار ممکن است در فرکانسهای بالا به نوسان در آید. برای رفع این اشکال می توان خازن کوپل را بین کلتور و بیس این ترانزیستور قرار داد. (خازن C_1) و خازن C_2 در خروجی موجب حذف نوسانات فرکانس بالا می گردد. که این نوسانات می توانند ناشی از قطع و وصل ناگهانی جریان بار باشد.

تقریب:

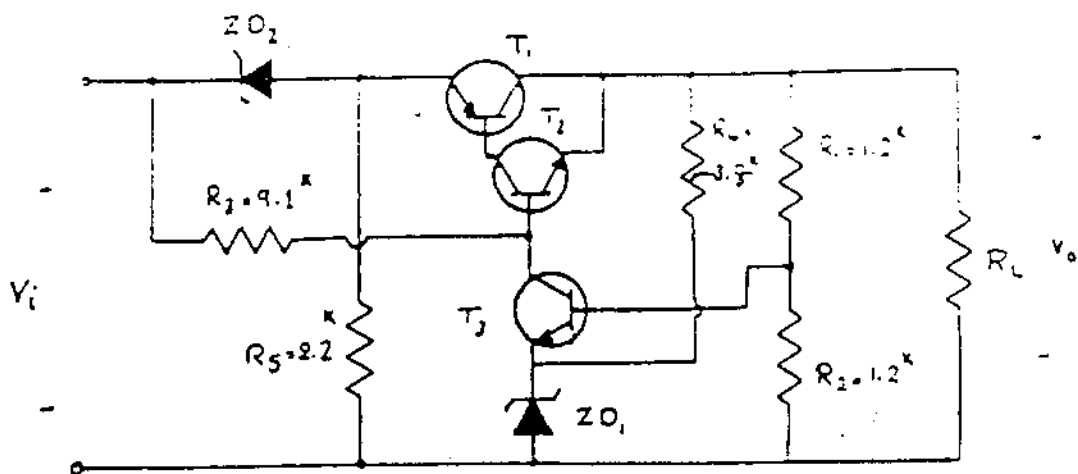
در مدار منبع تغذیه شکل (۲.۹) با فرض:

$$V_1 = 52^V \quad V_{Z1} = 12^V \quad V_{Z2} = 17^V \quad r_{Z1} = r_{Z2} = 10^{\Omega} \quad \beta_1 = 40$$

$$\beta_2 = 30 \quad \beta_3 = 40 \quad h_{ie1} = 30^{\Omega} \quad h_{ie2} = 10^{\Omega} \quad h_{ie3} = 3^{\Omega}$$

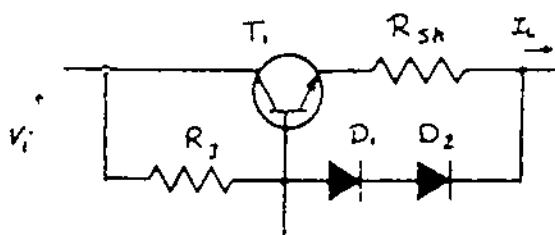
محوریت V_o $S_r = \frac{\Delta V_o}{\Delta V_i}$ و $S_v = Z_o = \frac{\Delta V_o}{\Delta I_o}$

این خازن مهارت نمیکند پس می توان کرد و در مدار ترانزیستور بالا می آید و می توان کرد



شکل (۲-۹)

مدارهای رگولاتور باید نسبت به جریانهای زیاد محافظت کرد تا جریان گذرنده از ترانزیستور از حد مجاز آن تجاوز نکند. شکل (۲-۱۰)



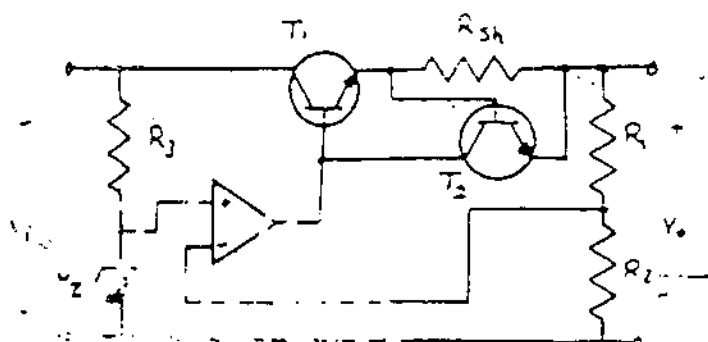
شکل (۲-۱۰)

یک نمونه از مدار محافظت شده توسط دردیود را نشان می دهد. در اینجا R_{sh} مقاومت کوچکی است که باعث محدود شدن جریان ترانزیستور می گردد.

کمی این مدار

$$I_{sh} = \frac{2V_0 - V_{be}}{R_{sh}}$$

$$I_{Lmax} = \frac{V_i - 2V_0}{R_3} + \frac{2V_0 - V_{be}}{R_{sh}}$$

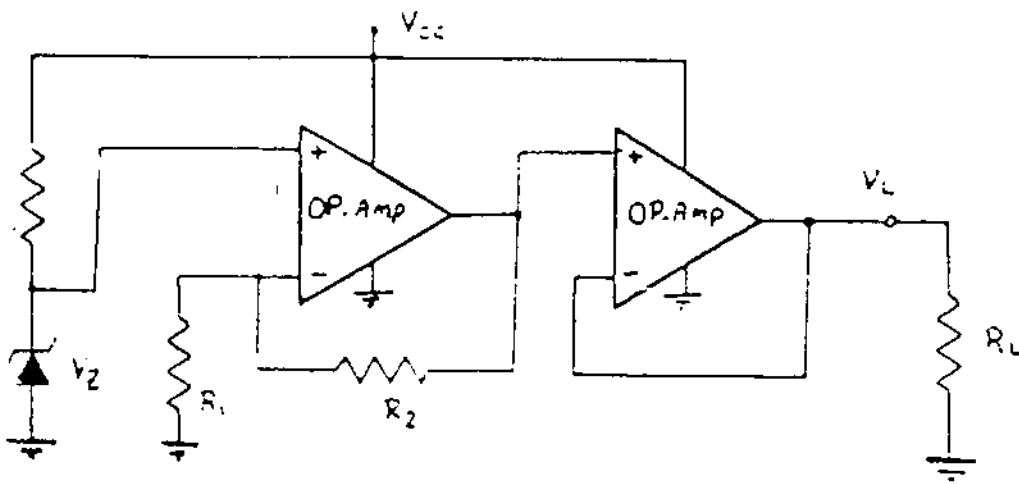


شکل (۲-۱۱)

شکل (۲-۱۱) یک رگولاتور استاز تأیید محدود کرده جریان را نشان می دهد. اگر $R_{sh} \geq 0.7 I_{Lmax}$ ترانزیستور T_2 منبسط نگردد و در زمان سردی جریان I_{sh} می دهد.

مثال) این مدار رگولاتور شکل (۲-۱۲) را بنام مناسبه کنید که بزرگ
 تحت ولتاژ $V_L = 15V$ جریان بار تا $50mA$ را تأمین کند. منبع ولتاژ
 رگوله نشده بین $20V$ تا $25V$ می تواند تغییر کند. ولتاژهای موجود
 عبارتند از: OP.AMP $I_{Omax} = 50mA$ و ورودی زیر $3.3V$
 $I_{3min} = 1mA$

ب) در صورتیکه حداکثر جریانی که OP.AMP می تواند
 تحویل بدهد $I_{Omax} = 5mA$ باشد و ترانزیستور $1A$ با $\beta = 100$ موجود
 باشد. مدار را با امکانه کردن یک تقویت کننده جریان در بسته نهایی
 تکمیل کرده و حداقل توان نامی ترانزیستور مورد استفاده را مناسبه نمایید.
 ج) برای رگولاتور قسمت (ب) با استفاده از یک ترانزیستور
 یک محدود کننده جریان طرح کنید. بطوریکه جریان بار به حداکثر $50mA$ محدود
 شود.



شکل (۲-۱۲)

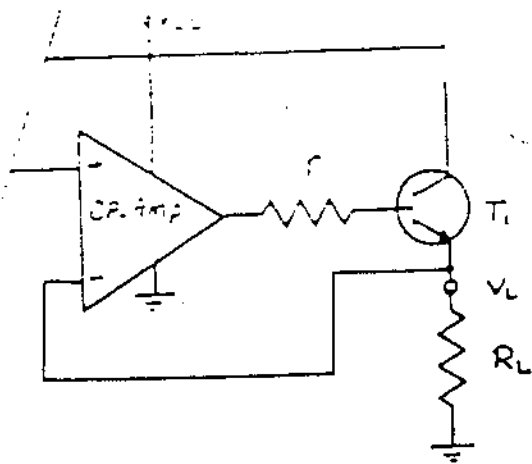
$V_z = 3.3V$

حل: الف)

$$V_L = \left(1 + \frac{R_2}{R_1}\right) V_z \Rightarrow 1 + \frac{R_2}{R_1} = \frac{V_L}{V_z} = \frac{15}{3.3} \Rightarrow 5.45$$

$R_2 = 3.545 R_1 \Rightarrow R_2 = 355 \times R_1$ اگر انتخاب ترانزیستور $R_1 = 100 \Omega$

$$I_{Lmax} = \frac{V_{Lmax} - V_z}{R_2} = \frac{25 - 3.3}{15} = 1.45 \Rightarrow R_2 = 15 \Omega$$



شکل (۲-۱۳)

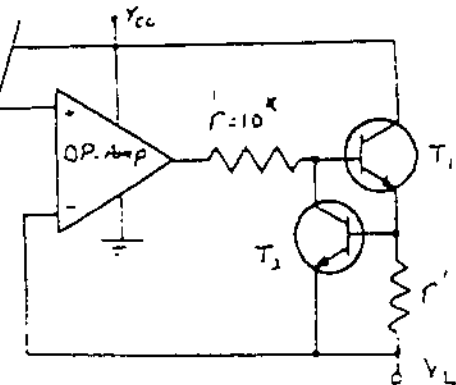
ب. برای طند همان شکل
راده نظر تیسیر

مقاومت $r = 10^3$ برای
محدود کردن جریان OP.Amp بکار رفته
است.

$$I_{Lmax} = 50 \text{ mA} \quad I_{Bmax} = \frac{50 \text{ mA}}{100} = 0.5 \text{ mA} < 5 \text{ mA}$$

با برای جریان OP.Amp کمتر از حد مجاز آن می باشد.

$$P_{Cmax} = (V_{CCmax} - V_o) I_{Cmax} = (25 - 15) 50 \text{ mA} \Rightarrow P_{Cmax} = 0.5 \text{ W}$$



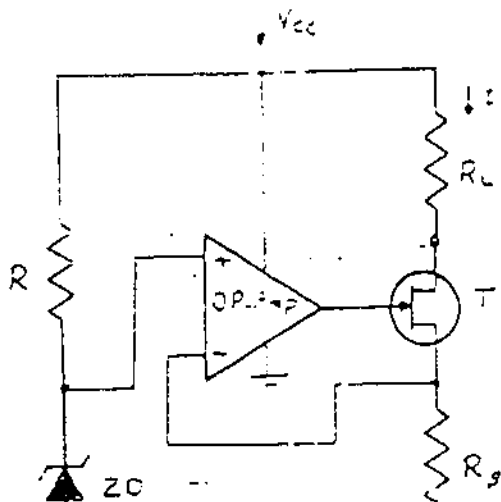
شکل (۲-۱۴)

ج: شکل (۲-۱۴) طند های را با یک
محدود کننده جریان نشان می دهد.

$$I_{E1max} = \frac{V_{OE2}}{r'} \Rightarrow r' = \frac{0.6}{50 \text{ mA}}$$

$$r' = 12 \Omega$$

تیسیر:



شکل (۲-۱۵)

منع جریان شکل (۲-۱۵) را برای جریان

نشان می دهد. خروجی محدود کننده داخلی منبع جریان (۱۵)
و محدود کننده مقاومت بار (Rg) را می بیند.

$$V_{CC} = 15 \text{ V} \quad \text{OP.Amp: } A_o = 10000$$

$$V_{ZD} = 4.7 \text{ V} \quad I_{Zmin} = 1 \text{ mA}$$

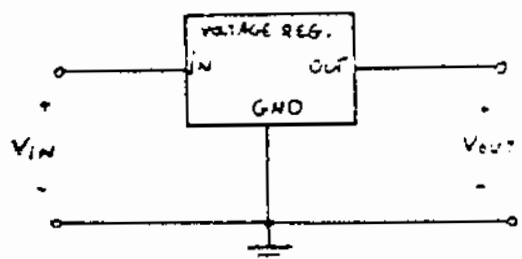
$$\text{FET: } V_{GS} = -6 \text{ V}, \quad I_{DSS} = 4 \text{ mA}, \quad \beta = 10^3$$

۳- نسبت کننده های ولتاژ بصورت مدارهای مجتمع:

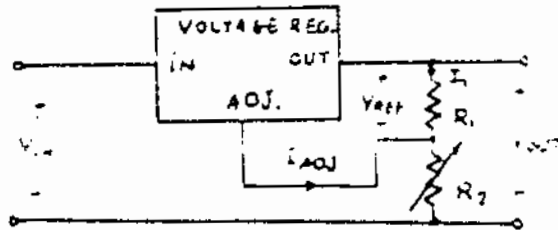
این نوع نسبت کننده ها بصورت تنه ای تک قطبی ساخته می شوند ولی از نظر ساختار خارجی تقریباً یکسان می باشند. که معروفترین آنها، مدارهای مجتمع با سه پایه می باشند. این نسبت کننده ها برای ولتاژهای مثبت و متن ساخته می شوند و از نظر ولتاژ خروجی به دو دسته زیر تقسیم بندی می شوند:

۱- ولتاژ خروجی ثابت

۲- ولتاژ خروجی قابل تنظیم [شکل (۳-۱)ب]



(الف) ولتاژ ثابت



(ب) ولتاژ قابل تنظیم

شکل (۳-۱)

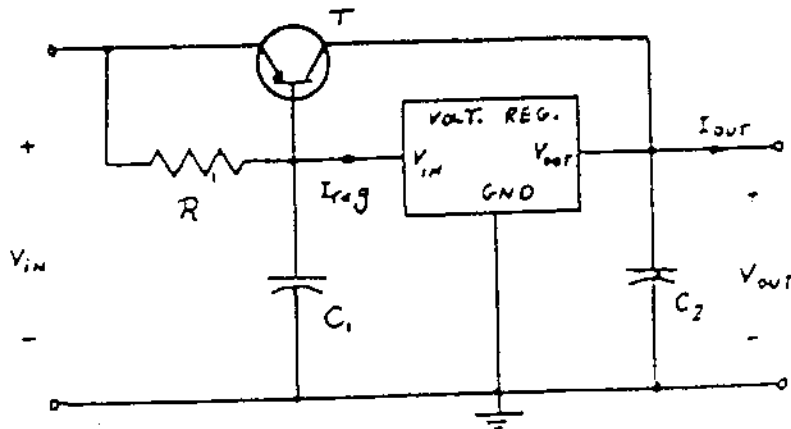
ولتاژ خروجی نسبت کننده ولتاژ شکل (۳-۱) بصورت رابطه زیر می باشد.

$$V_o = V_{REF} \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ} R_2$$

مثال در صورتیکه در شکل (۳-۱) از ICLM317 استفاده می کنیم: که برین این $I_{ADJ} = 100 \mu A$ و $V_{REF} = 1.25V$ می باشد و در حد شبکه $2.4k\Omega$ و $10k\Omega$ باشد. ولتاژ خروجی را محاسبه کنیم

$$V_o = 1.25 \left(1 + \frac{2.4k}{10k} \right) + 100 \mu A \cdot 2.4k = 13.99 = 14V$$

از محدودیت! عمده این IC می توان جریان خروجی ماگزیم I_{omax} و حداقی ولتاژ ورودی V_{inmin} را نام برد.
 سازندگان این IC اغلب مدارهایی به منظور افزایش I_{omax} پیشنهاد می دهند. شکل (۳-۲) یک نمونه از این مدار را نشان می دهد.



شکل (۳-۲) افزایش I_{omax} برای یک تثبیت کننده ولتاژ

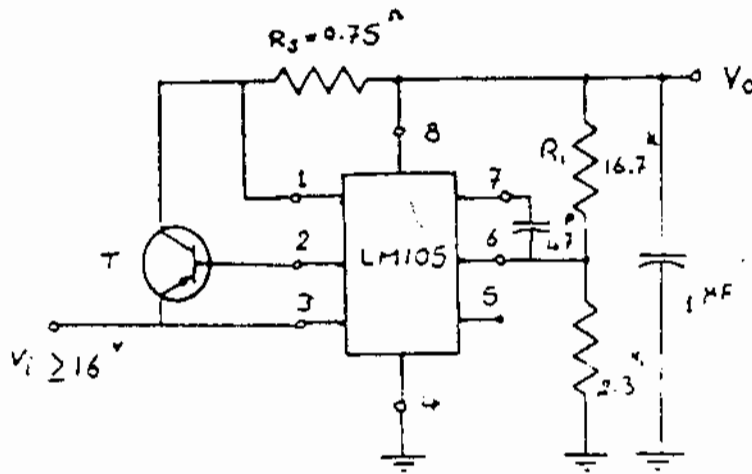
انتخاب ترانزیستور T (Pass Transistor) و مقاومت R معمولاً با توجه به شرایط کار و فرمولی داده شده از طرف سازنده صورت می گیرد. همان مثال برای سری $78xx$ (ششمین کلمه در نام خروجی است) یک تثبیت کننده ولتاژ مثبت است. β ترانزیستور T و مقاومت R از روابط زیر بدست می آید.

$$\beta \geq \frac{I_{omax}}{I_{regmax}}$$

$$R = \frac{0.9}{I_{reg}} = \frac{\beta V_{oe}}{I_{regmax}(\beta+1) - I_{omax}}$$

در این مدار C_1 خازن کوچکی است (مثلاً $100^{\mu F}$) که برای تثبیت ولتاژ می زند. C_2 خازن بزرگتری است که قرار گرفته است. C_2 معمولاً برای دفع توان خروجی این تثبیت کننده ولتاژ از بارها

(heat Sink) استفاده می شود که اندازه و شرایط آن توسط سازنده برای مقادیر معینی از جریان بار داده می شود.
 شکل (۳-۳) یک منبع رگولاتور ۱۵ ولتی که جریان نماز خروجی آن 200^{mA} است را نشان می دهد.



شکل (۳-۳)

در این مدار خازن 1^{uF} برای حذف نوسانات خروجی ، خازن 47^{uF} برای جلوگیری از نوسانات فرکانس بالا ، خازنهای 16.7^{Ω} و 2.3^{Ω} بعنوان شبکه فیدبک ، مقاومت 0.75^{Ω} برای محدود کردن جریان خروجی و ترانزیستور T بعنوان ترانزیستور Pass سرد استفاده قرار گرفته است .

جدول (۷-۱) مشخصات بعضی از رگولاتورهای ولتاژ ثابت را بیان می کند .
 جدول (۷-۲) مشخصات بعضی از رگولاتورهای ولتاژ قابل تنظیم را بیان می کند .

FIXED VOLTAGE REGULATORS

Type	Pkg	V _o (V)	Output current (mA)					Load regulation (%)		Line regulation (%)		Temperature coefficient (%)		Comments
			② 25°C					I _o (mA)	ΔV _o (mV)	ΔV _o (mV)	ΔV _o (mV)	ΔV _o (mV)	ΔV _o (mV)	
			I _o (mA)	V _o (V)	P _o (mW)	r _o (mV)	r _o (mV)							
Positive*														
LM7805	TO-18	5	0.1	0.1	0.6	5	50	35	7	35	50	0.2	0.2	Small package
LM7805	TO-3	5	0.6	0.2	0.7	10	100 [†]	25	7	36	80	0.1	0.05	Small package Signal 1V regulator
LM7805	TO-3	5	1.0	0.8	2.2	20	4	3.0	7	35	80	0.4	0.15	Popular series
LM7805	TO-3	5	1.0	0.48	1.7	10	3	3.0	7	35	80	0.4	0.03	Popular series
LM7805	TO-220	18	1.0	0.18	1.7	12	4	3.0	17	36	70	0.4	0.02	Popular series
LM7805	TO-3	5	1.0	0.6	2.2	10	3	2.6	7	36	80	0.4	0.01	Popular series
LM7805	TO-3	5	2.0	0.75	2.8	30 [†]	100 [†]	2.6	7.6	30	75	0.4	0.02	Lambda, 1.6A, 3A, 6A 8A avail.
LM7805	TO-3	5	3.0	0.6	2	28	8	2.0	7	20	70	0.7	0.01	Hybrid 12V and 15V [†] also
LM7805	TO-3	5	5.0	0.8	3	10	10	2.0	8	26	80	—	0.002	Hybrid 12V and 15V [†] also
LM7805	TO-3	5	8.0	0.8	3	20 [†]	100 [†]	0.7	7.6	25	60 [†]	—	0.004	Hybrid 12V and 15V [†] also
LM7805	TO-3	5	10.0	0.8	3	8	10	1.6	7.6	40	60 [†]	—	—	Hybrid 12V and 15V [†] also
Negative*														
LM7905	TO-92	-5	0.1	0.05	0.6	75 [†]	45 [†]	35	-17	-36	40	0.4	0.05	Small package
LM7905	TO-92	-5	0.4	0.6	0.7	48	7	18	-18.5	-35	60	—	0.06	Small package
LM7905	TO-3	-5	1.0	0.18	1.7	4	3	3.0	-18.5	-36	60	0.4	0.04	Popular series
LM7905	TO-220	-18	1.0	0.2	2.2	4	3	3.6	-18.5	-36	60	0.4	0.07	Popular series
LM7905	TO-3	-5	1.0	0.2	2.2	4	3	3.6	-18.5	-36	60	0.4	0.07	Popular series
LM7905	TO-3	-5	3.0	0.2	2.1	10	8	2.0	-7.6	-20	65	1.0	0.15	Popular series

*V_o = 1.75 V. †For 80°C ambient. ‡10% to 50% I_o. ††For ΔV_o = 15 mV. †††ΔV_o for 0°C to 100°C junction temperature.
 All ratings are based on standard thermal conditions and current-limiting circuitry. Mount on heatsink in ± 5, 8, 9, 10, 12, 15, 18, and 24 volt units. A few are also available in -2, -3, -4, -5.2, -6, -7.2, -8, -9, -10, -12, -15, and 17 volt units.
 *Maximum. †Typical.

جدول (V-1) کوئی اور نامی دستیاب نہیں

ADJUSTABLE VOLTAGE REGULATORS

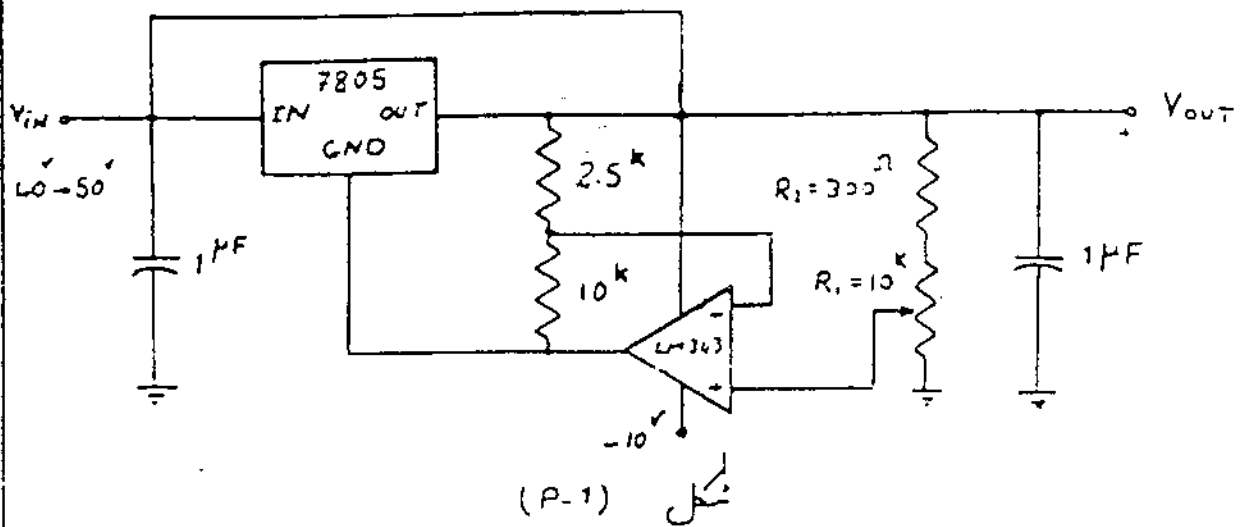
Type	P _{DI}	P _{VO}	Output voltage			Regulation typ			I _{CM}	Input voltage			Dropout voltage	120Hz ripple reject typ	Temp drift typ	Line reg typ	Output impedance	Comments	
			min	max	V _{reg}	load ¹	line ²	min		max	min	max							min
Three-terminal																			
LM111H	+	10/39	1.2	3/ 0.5	0.1	0.2	0.2	12	-	40 ¹ 2 ²	80	0.6	0.1	0.01	0.01	0.01	0.01	Small package	
LM131H	+	10/39	-1.2	-3/ 0.5	0.3	0.2	12	-	40 ¹ 2 ²	75	0.6	0.1	0.02	0.02	0.02	0.02	0.02	Regulation 11/11	
LM317T	+	10/220	1.2	3/ 1.5	0.1	0.2	4	-	40 ¹ 2.6 ²	80	0.6	0.1	0.01	0.01	0.01	0.01	0.01	Regulation 11/11	
LM1131VX	+	10/3	1.2	6/ 1.5	0.1	0.2	2.3	-	60 ¹ 2.5 ²	80	0.6	0.3	0.01	0.01	0.01	0.01	0.01	Regulation 11/11	
LM117T	+	10/220	-1.2	-3/ 1.5	0.3	0.2	2.3	-	40 ¹ 2.6 ²	75	0.6	0.3	0.02	0.02	0.02	0.02	0.02	Regulation 11/11	
LM1131VX	+	10/3	-1.2	-4/ 1.5	0.3	0.2	2.3	-	50 ¹ 2.5 ²	75	0.6	0.3	0.02	0.02	0.02	0.02	0.02	High voltage 11/7	
LM131K	+	10/3	1.2	3/ 3.0	0.1	0.1	2	-	35 ¹ 2.6 ²	80	0.6	0.3	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM131K	+	10/3	1.2	3/ 6.0	0.1	0.1	2	-	35 ¹ 2.5 ²	80	0.6	0.3	0.01	0.01	0.01	0.01	0.01	High voltage 11/7	
Four-terminal																			
µA78M48C	+	10/39	6	30 0.6	1 ¹	1 ¹	18	7.6	40 2.6	60	3 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Small package	
µA78M48C	+	10/39	-2.6	-30 0.6	1 ¹	1 ¹	18	-7	40 2 ²	65	3 ¹	0.1	0.02	0.02	0.02	0.02	0.02	Small package	
µA78M48C	+	10/220	5	30 1.0	1 ¹	1 ¹	7.5	7.6	40 2.6	80	3 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Small package	
µA78M48C	+	10/220	-2.6	-30 1.0	1 ¹	1 ¹	7.5	-7	40 2 ²	65	3 ¹	0.1	0.02	0.02	0.02	0.02	0.02	Small package	
LM151U	+	10/3	4	30 1.5	0.6 ¹	2 ²	3	6.6	40 2.4	71	2 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Bandwidth	
LM151U	+	10/3	-2.6	-30 1.5	0.6 ¹	2 ²	3	-6	40 2.1	63	2 ¹	0.1	0.02	0.02	0.02	0.02	0.02	Bandwidth	
LM151U	+	10/3	4	30 2.0	0.6 ¹	2 ²	2.5	6.6	15 2.6	70	2 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Bandwidth	
LM151U	+	10/3	4	3 ¹ 2.0	0.6 ¹	1 ¹	1.5	6.5	40 2.3	70	2 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Bandwidth	
LM151U	+	10/1	4	3 ¹ 5.0	0.6 ¹	1 ¹	0.9	6.6	35 2.6	66	2 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Bandwidth	
Multi-terminal																			
LM176N	+	new DIP	6	3/ (102) ¹	0.2 ¹	0.6 ¹	10 ¹	9	40 3	10 ¹	1 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Bandwidth	
LM105AII	+	10/6	4.6	40 0.045	0.03	0.3	45	8.6	60 3	10	0.1	0.1	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM104II	+	10/6	0	-40 0.026	1mV	0.2	45	8	40 2	16	0.1	0.1	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
µA727FC	+	DIP	2	3/ 0.16	0.01	0.1	150 ¹	9.6	40 1	6	0.1	0.1	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
SG3172J	+	DIP	2	3/ 0.17	0.1	0.1	125 ¹	4.7	40 2	16	0.6	0.3	0.02	0.02	0.02	0.02	0.02	Regulation 11/7	
NE550N	+	DIP	2	40 0.16	0.01	0.08	150 ¹	8.5	40 1	10	0.2	0.2	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM100K	+	10/5	3	3/ 0.15	0.1 ¹	0.2	150 ¹	5	40 2	60 ¹	1.6 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM100K	+	10/5	3	4/ 0.15	0.1 ¹	0.2	150 ¹	6	60 2	60 ¹	1.6 ¹	0.1	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM10076C	+	10/8	0	-2/ 0.2	0.04	0.1	100 ¹	8	32 3.6	70	0.3	0.3	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM10076C	+	10/8	2.6	3/ 0.6	0.006	0.06	7	9	36 3	100	0.2	0.2	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM1469R	+	10/66	-3.8	-3/ 0.6	0.006	0.06	17	9	-36 3	80	0.2	0.2	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	
LM1469R	+	10/66	0	1000	0.02	0.06	170 ¹	-	-	70	0.4	0.4	0.01	0.01	0.01	0.01	0.01	Regulation 11/7	

For 10% to 60% load regulation. ΔV_{reg} for 0°C to 100°C junction temperature. V_{in} 1000 hours. Maximum V_{in} . V_{out} typical. Maximum or maximum load.

جدول (۷-۲) رگولاتورهای ولتاژ قابل تنظیم

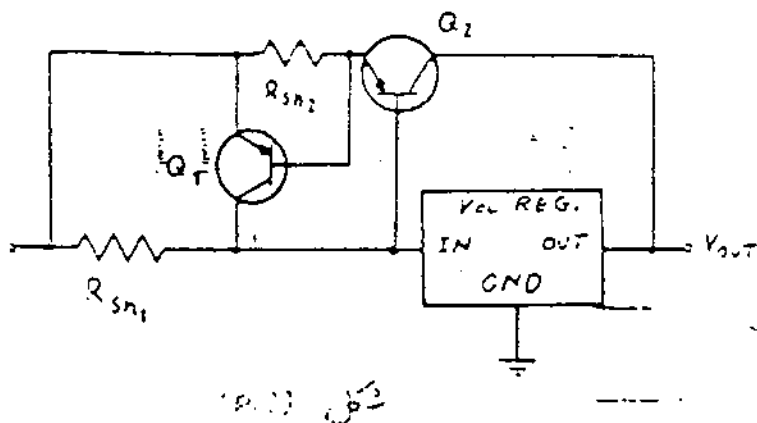
تشریح های مختلف :

۱- یکی از روش های افزایش دلتا خروجی - تثبیت کننده های دلتا ، اتصال ترمینال GND آنها به یک بناسیل دیگر بجای زمین است . مدار شکل (P-1) از این روش استفاده نموده و فعلاً توسط مقاومت متغیر R_1 یک دلتا قابل تنظیم در خروجی ایجاد می کند . مدار را آنالیز کرده و دلتا V_{out} را دقیقاً R_1 از صرتا $10k\Omega$ تغییر می کند بدست آورید .



۲- مدار شکل (P-2) را در نظر بگیرید . در این مدار مدار کنتر جریان خروجی تثبیت کننده ، افزایش یافته است .

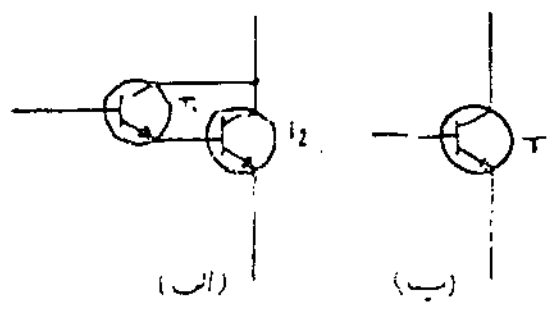
این مدار را آنالیز کرده و نقش دیود از آنها را تشریح کنید .



ضمیمه (۱)

The Darlington Configuration: مدار دارلینگتون

یکی از ترکیب‌هایی که در تقویت کننده‌ها مورد استفاده قرار می‌گیرد زوج دارلینگتون می‌باشد. [شکل (۱.۱.۱)] بعلاوه اینکه در بعضی از تقویت کننده‌ها مثل تقویت کننده‌های قدرت، ترانزیستورهای موجود برای این منظور، دارای β پایینی می‌باشند. لذا برای اینکه β و امپدانس دردی را افزایش دهیم می‌توانیم از زوج دارلینگتون استفاده کنیم.



شکل (۱)

در آنامیزه مدار می‌توانیم برای این ترکیب از یک ترانزیستور معادل استفاده کرد. [شکل (۱.۱.۲)]

$$T_1: h_{ie1}, h_{fe1} \quad T_2: h_{ie2}, h_{fe2} \quad T_{eq}: h_{ie}, h_{fe}$$

$$h_{ie} = h_{ie1} + (1 + h_{fe1}) h_{ie2} = h_{ie1} + h_{fe1} h_{ie2} \quad (I)$$

$$h_{ie2} = h_{fe2} \frac{v_r}{I_{c2}} = h_{fe2} \frac{v_r}{h_{fe2} I_{c1}} = \frac{v_r}{I_{c1}} = \frac{1}{h_{fe1}} v_{be1} \quad (II)$$

$$h_{ie} = h_{ie1} - h_{fe1} \frac{h_{ie1}}{h_{fe1}} = \beta h_{ie1}$$

از روابط (I) و (II) نتیجه می‌گیریم

$$I_{E1} = I_{B2} \quad I_{B1} = I_B, \quad I_C = I_{C1} - I_{C1} + h_{fe} I_B$$

$$I_{B2} = I_{E1} = (1 + h_{fe1}) I_{B1} \quad I_C = I_{C1} + I_{C2} = h_{fe1} I_B + h_{fe2} (1 + h_{fe1}) I_B$$

$$\Rightarrow I_C = (h_{fe1} + h_{fe2} + h_{fe1} h_{fe2}) I_B$$

$$\Rightarrow (1 + h_{fe}) = (1 + h_{fe1})(1 + h_{fe2}) \Rightarrow h_{fe} \approx h_{fe1} h_{fe2}$$

بهین ترتیب مشخصات تراز بسوز معادل بدست می آید.

$$T: \begin{cases} h_{fe} = h_{fe1} h_{fe2} \\ h_{ie} = 2h_{ie1} \end{cases}$$

ضمیمه (۲) ←

جدول مقادیر متناهی و حازنهایی استاندارد

در طراحی مدارهای الکترونیک لازم است که مقادیر الاینها بکار رفته در مدار دارای اندازه‌های استاندارد باشد. در اینجا مقادیر استاندارد بعضی از انواع حازنه‌ها و مقادیر متناهی ارائه گردیده است.

۱- مقادیر متناهی :

۱-۱- مقادیر متناهی کربنی با خطای ۱۰ درصد :

مقادیر متناهی کربنی ۱۰ درصد در توانهای $\frac{1}{10}$ ، $\frac{1}{5}$ ، $\frac{1}{2}$ و ۱ وات ساخته می‌شوند که مقادیر آنها در جدول (۱) ارائه گردیده است.

2.7	3.3	3.9	4.7	5.6	6.8	8.2	10	12	15	18	22
-----	-----	-----	-----	-----	-----	-----	----	----	----	----	----

جدول (۱)

لازم به تذکر است که مقادیر قید شده در جدول در مقادیری از 10^n ($n=0, 1, 2, \dots, 6$) بزرگ ساخته می‌شوند.

۱-۲- مقادیر متناهی کربنی با خطای ۵ درصد :

مجموعه مقادیر متناهی کربنی با خطای کمتر از ۵ درصد در جدول (۲) درج گردیده است.

10	16	27	43	68
11	18	30	47	75
12	20	33	51	82
13	22	36	56	91
15	24	39	62	100

جدول (۲)

این مقادیر تنها بر اثر ضربین از ۱۰^۳ (۵, ۴, ۳, ۲, ۱, ۰, n) نیز
ساخته می شوند.

۱-۲- منادیت یا حتی کمتر از آن عدد:

این مقادیر تنها در زمانی پیش می آید که در وقت زیاد و با براری خوبی نیاز باشد کار می رود.
جدول ۳: نسبت این مقادیر با رابرت می دهد.

100	140	196	274	383	536	750
102	143	200	280	392	549	768
105	147	205	287	402	562	787
107	150	210	294	412	576	806
110	154	215	301	422	590	825
113	158	221	309	432	604	845
115	162	226	316	442	619	866
118	165	232	324	453	634	887
121	169	237	332	464	649	909
127	178	249	348	487	681	953
130	182	255	357	499	698	976
133	187	261	365	511	715	
137	191	267	374	523	732	
124	174	243	340	475	665	931

جدول (۳)

این مقادیر تنها بر اثر مضربین از ۱۰^۳ (۴, ۳, ۲, ۱, ۰, n) موجود
می باشد.

۲- خازنها :

۱- خازنهای سرمایه‌گذاری

در جدول (۴) نسبت خازنهای سرمایه‌گذاری ارائه گردیده است. این خازنها دارای خطایی کمتر از ۱٪ در مدعی باشند.

3.3	30	200	560	2200
5	39	220	600	2500
6	47	240	680	2700
6.8	50	250	750	3000
7.5	51	270	800	3300
8	56	300	820	3900
10	68	330	910	4000
12	75	350	1000	4300
15	82	360	1200	4700
18	91	390	1300	5000
20	100	400	1500	5600
22	120	470	1600	6800
24	130	500	1800	7500
25	150	510	2000	8200
27	180			

(۴) جدول

منظور این جدول بر حسب PF می باشد.

۲-۲ - حازه‌های تانالیوم :
 نسبت این حازه‌ها در جدول ۱۵) گنجانده شده است. این حازه‌ها
 در مضامین ۱۵) (۳، ۲، ۱، ۰) نیز موجود می‌باشند.

۰۰۸۷	۰۰۵۶	۰۰۶۳	۰۰۱	۰۰۱۲	۰۰۱۵	۰۰۱۸	۰۰۲۲	۰۰۲۷	۰۰۳۳	۰۰۳۹	۰۰۵۲
------	------	------	-----	------	------	------	------	------	------	------	------

جدول ۱۵)

مقادیر ذکر شده در جدول ۱۵) بر حسب μF می‌باشند.