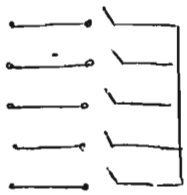
(Analog switch)

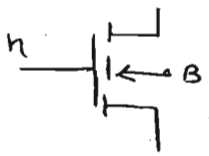
www.maxim-ic.com
Application note 638
selecting the Right emos analog switch

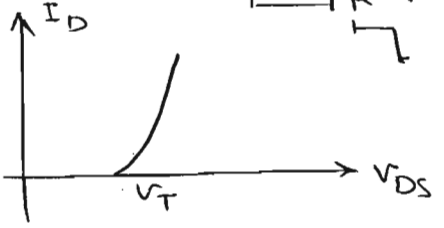
کاربردهای آنالوگ سوئیچ: Multiplexing demux

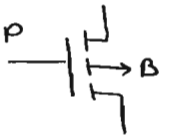


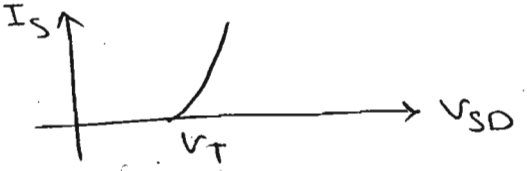
در داخل FPGA ها

IC 4007 دارای ۳ تا nmos و ۳ تا pmos است. توسط این IC می‌توان گیت ها و آنالوگ سوئیچ را ساخت.
در VCO ها، A/D ها، ..

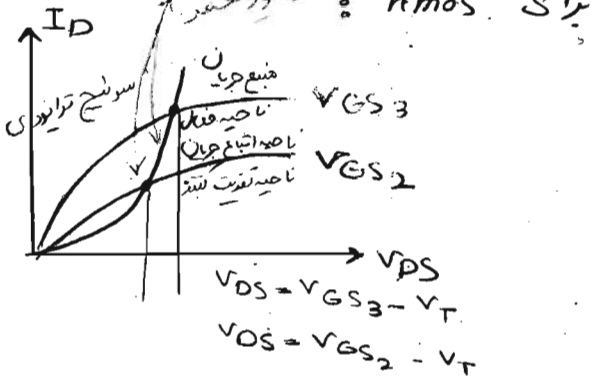




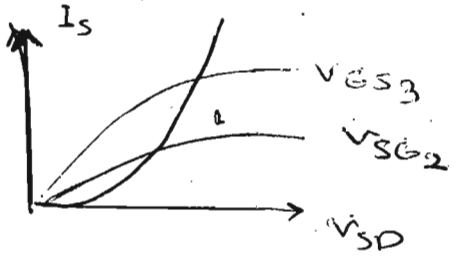




برای nmos :



برای pmos :



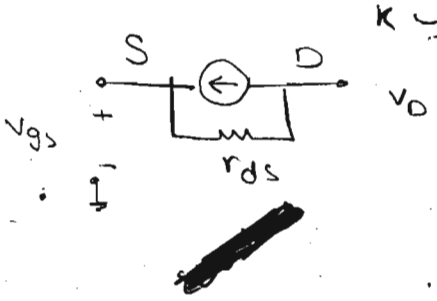
Nmos → در ناحیه فعال

ناحیه فعال: $V_{DS} > V_{GS} - V_T$

$V_D - V_S > V_G - V_S - V_T$

در ناحیه فعال $I_D = \underbrace{\frac{1}{2}(\mu_n)(C_{ox})}_{\text{ضریب } K}\left(\frac{W}{L}\right)(V_{GS} - V_T)^2$

(با دما تغییر می‌کند) قابلیت کانال — ظرفیت کانال — عرض کانال — طول کانال



مطالعه IC CA 3140
مطالعه فصل 1 کتب مدار مجتمع cmos آنالوگ بزاد رحمت
« « 2

نکته: تمام آنالوگ سوئیچ ها در ناحیه ترایود عمیق کار می کنند.

ناحیه تراید :

$V_{DS} < V_{GS} - V_T$ $\quad K = 1/2\, \mu_n C_{ox} \frac{W}{L}$

$$I_D = K\left[2(V_{GS}-V_T)V_{DS} - V_{DS}^2\right]$$

$$I_D \simeq \mu_n C_{ox} \frac{W}{L}(V_{GS}-V_T)V_{DS}$$

$$R_{DS} = \frac{V_{DS}}{I_D} = \frac{1}{\mu_n \cdot C_{ox} \times \frac{W}{L}(V_{GS}-V_T)}$$

(پهنای کانال) — (طول کانال) — (مقدار خازن در واحد طول) — (موبیلیتی الکترون یا آزاد در کانال)

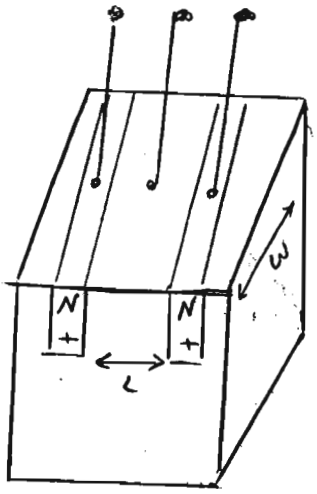
$\frac{V_{GS}-V_T}{V_B - V_S - V_T}$

ولتاژ آستانه $V_T = V_{T_0} + \gamma\left[\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F}\right]$

(ولتاژ سورس به بادی (بدنه))

$$V_{T_0} = \phi_{ms} + c\phi_f + \frac{\phi_{dep}}{C_{ox}}$$

$$\phi_F = \left(\frac{KT}{q}\right) Ln\left(\frac{n_{Sub}}{n_i}\right)$$



تکنولوژی 200 nm (نانومتر) یعنی قدرت ساخت cmos با طول 200 nm کانال

حداقل طول کانالی که توانسته از بازند 80 nm است. طول موج سبز رنگ 555 nm

تکنولوژی 100 nm یعنی عصر کانال 100 ما کردن.

* مشخصات آنالوگ سوئیچ ؟ in ——— out

۱- سوئیچ وقتی وصل گردد باید مقاومت آن صفر باشد.

۲- باید دوطرفه باشد

۳- تابع ولتاژ نیست.

* V_{ds} باید تا می تواند کم باشد اگر مقاومت زیاد باشد خازن شانتی می

بنابراین در آنالوگ سوئیچ به کانال با مقاومت پایین احتیاج است. برای پایین آوردن مقاومت کانال

$\left(\frac{W}{L}\right)$ بزرگ باشد. برای بزرگ کردن W در عمل تعداس زیاد mosfet را باهم موازی می کنیم. هیچ

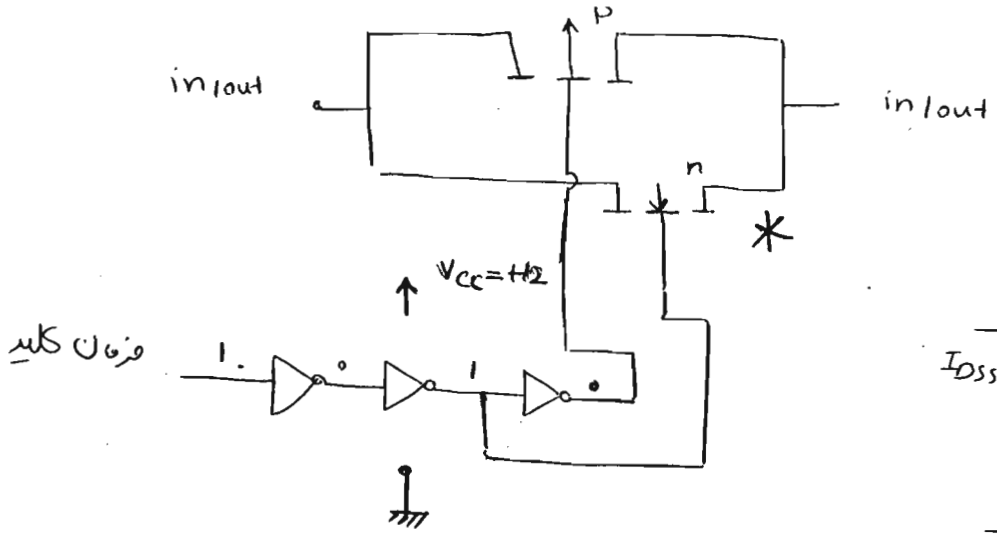
تعداد ترانزیستور استفاده در آنالوگ سوئیچ زیاد است. برای بالا بردن ولتاژ ورودی L را بزرگ می کنیم

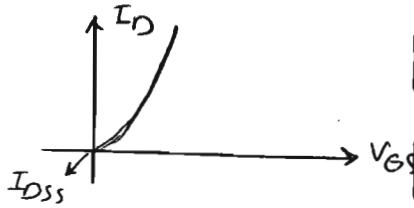
باین کار توانسته از 200 V ولتاژ را افزایش دهند.

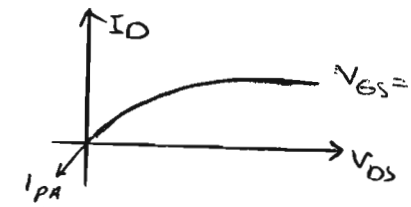
اگر L را برای بالا بردن ولتاژ بزرگ کنیم، W را نیز باید افزایش دهیم تا مقاومت کانال افزایش نیابد

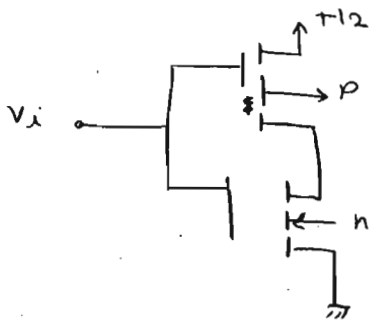
طول قطعه بزرگ می شود.

* کاری که ما برای کاهش R_{DS} می توانیم بکنیم افزایش V_{GS} با بالاترین حد مجاز است.



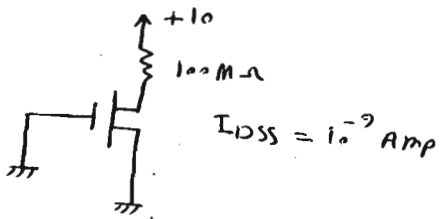




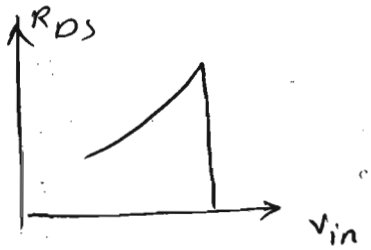


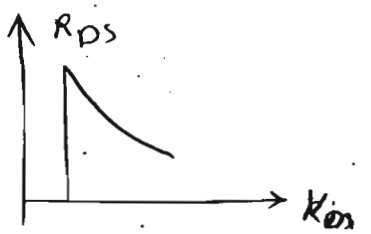
$V_i = high \Leftarrow$ P در ترانزیستور عمیق

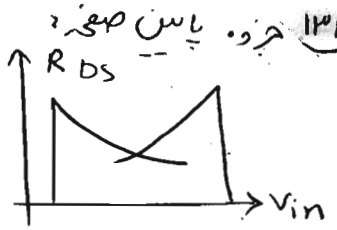
$V_i = low \Leftarrow$ N در ترانزیستور عمیق



* در آنالوگ سوئیچ بار تمام Pها را به $+V_{DD}$ و بار تمام Nها را به $-V_{CC}$ وصل می‌کنند.







در آنالوگ سوئیچ چرا دو تا mosfet با یکدیگر موازی می‌شوند؟

۱- با پیولار بودن (دوجهت بودن) آنالوگ سوئیچ

۲- دو تا مقاومت در ناحیه ترانزیستور موازی شود تا مجموعش از یک مقاومت کمتر میگردد. تا تقریباً

حفظ شود. on Resistance کم شود.

صفحه ۱۳۳ نوزدهم مربوط به MUX 9601 و MUX 9602 درس میدهد.

جلسه دوم ۱۲/۷/۸۵

$$R_{on_N} = \frac{1}{\frac{1}{2}\mu_n C_{ox} \frac{W}{L}(V_G - V_S - V_T)}$$

($V_G \to V_{DD}$, $V_S \to V_{in}$)

$$R_{on(p)} = \frac{1}{\frac{1}{2}\mu_p C_{ox}\left(\frac{W}{L}\right)(V_G - V_S - V_T)}$$

($V_G \to V_{DD}$, $V_S \to V_{in}$)

$$R_{on} = R_{on(N)} \,//\, R_{on(p)}$$

هرچقدر V_{DD} بیشتر باشد R_{on} هم کمتر است.

ص ۱۳۴ منحنی پایین صفحه

هرچقدر V_{DD} (V_+) بیشتر باشد، R_{on} کمتر است. بنابراین در کار با آنالوگ سوئیچ باید بالاترین حد V_{DD} را انتخاب کنیم.

۱- مشکل اول: اگر لایه‌ٔ V_{in} یا V_S (ولتاژ سیگنال یا ورودی) عوض شود R_{on} برعکس می‌گردد.

۲- مشکل دوم

$$V_t = V_{T_0} + \gamma \left[\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F} \right]$$

برای حل مشکلات فوق به ص ۱۱۲ رجوع شود؛

V_c را high بعد سما می‌کنیم. n_1 و P_1 روشن، بنابراین P_2 و در نهایت n_2 روشن می‌گردد سیگنال in از طریق n_2 و P_2 به بادی n_1 می‌رود، بنابراین V_{SB} (ولتاژ سورس به بادی) در n_2 و P_2 صفر می‌گردد.

n_1 و P_1 خاموش و n_2 روشن و بدنهٔ n_1 به زمین می‌چسباند.

ص ۱۱۳ ماتریس ۴x۴ آنالوگ سوئیچ

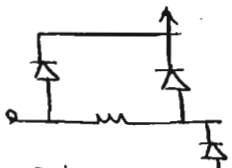
ص ۱۱۴ غار داخل قطعه را ببینید

ص ۱۱۲ ◻ دو سوئیچ باهم ارتباط دارند ولی بسیار ضعیف شده به این ارتباط crosstalk

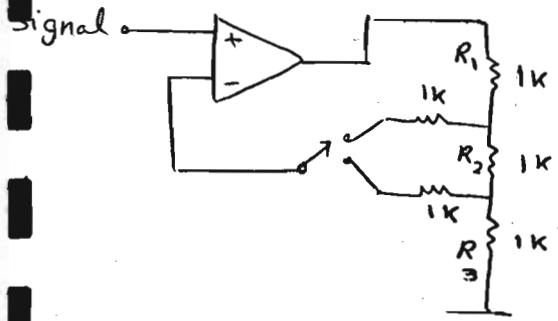
* می‌گویند. یعنی ارتباط اطلاعات از یک کانال به کانال دیگر وقتی که چند تا سوئیچ در داخل یک مدار بکار می‌رود.

مدار محافظت از mosfet ها:

ورودی mosfet ها باید حتماً حفاظت شوند. برای این کار جلوی هر گیت mospet یک مدار حفاظ دیود نصب شده است. در حقیقت در تمام گیت های cmos این کار می‌شود. ص ۱۱۴ ○



در ص ۱۱۴ : مشخصات یک سوئیچ 4051 آورده شده است که در آن به پارامتر break-before-make اشاره شده. برای فهم این مشخصه به ص ۱۳۶ می‌رویم.



△ ص ۱۳۶

وضعیت ۱- $A_V = 1 + \frac{R_1}{R_2 + R_3}$

وضعیت ۲- $A_V = 1 + \frac{R_1 + R_2}{R_3}$

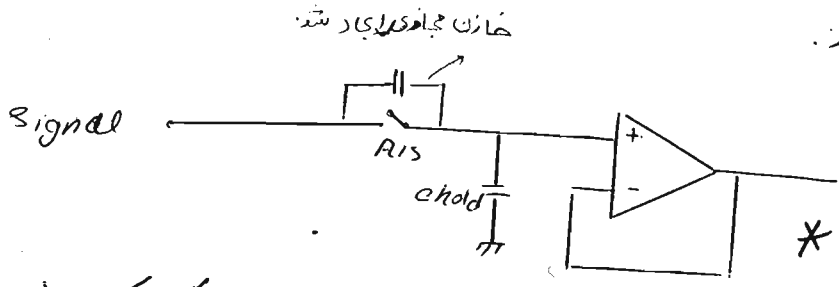
* باید سوئیچ بکار رفته شده در مدار بالا make before break باشد. زیرا در غیر این صورت گسستگی سیگنال بوجود می‌آید و خروجی به اجماع می‌رود. اما سوئیچ های بکار رفته شده در حالتی بلکر ها باید Break before make باشند.

① make befor Breack با تغییر وضعیت کلید سمت پایین کلید وسط می‌شود مدار مدتی باز می‌شود.

② break befor make بازی می‌شود مدار آماده خاموش می‌شود. (۱۷) مدتی از اینکه یک ورودی می‌شود

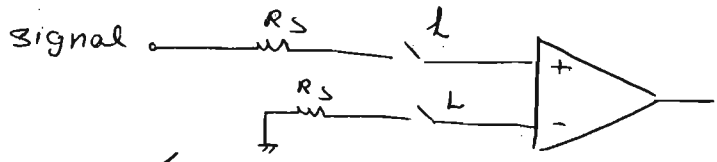
Charge injection Effects : صص 136 و 137

*مدار زیر یک Sample and hold می باشد.
یعنی نمونه گیری و نگه داری می کند.



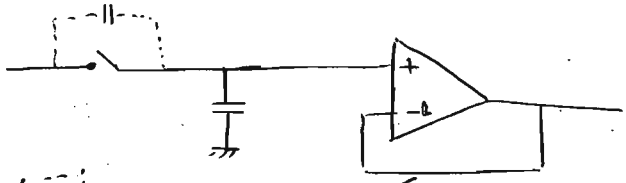
وقتی سوئیچ وصل شود سیگنال ورودی داخل Chold شارژ شده و هنگامی که سوئیچ باز می گردد یعنی قطع می شود اطلاعات ناخواسته ناشی از فرآیند کلید زنی در داخل خازن قرار می گیرد. برای جلوگیری از این کار، معمولاً سیگنال بصورت تفاضلی به داخل یک تقویت کننده دیفرانسیل هدایت می گردد بدین ترتیب سیگنال ناخواسته به ورودی دیفرانسیل به عنوان واحد مشترک داده شده، و سیگنال اضافی حذف می گردد.

به حقیقت برای غلبه بر اثر charge injection در آنالوگ سوئیچ سیگنال بصورت دیفرانسیل مثبت به شکل زیر به ورودی تقویت کننده دیفرانسیل وارد می گردد.

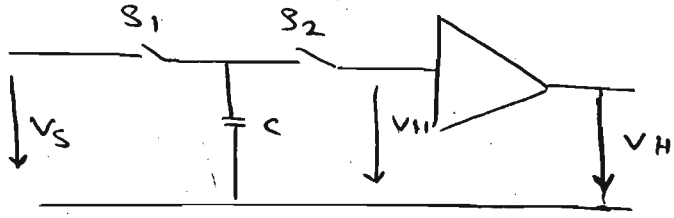


در حقیقت یک اثر کلید زنی مشابه روی پایه منفی خودمان ایجاد کردیم. (صص 137 مطالعه گردد)

(فصل 12) برداز رصفر مطالعه شود. !



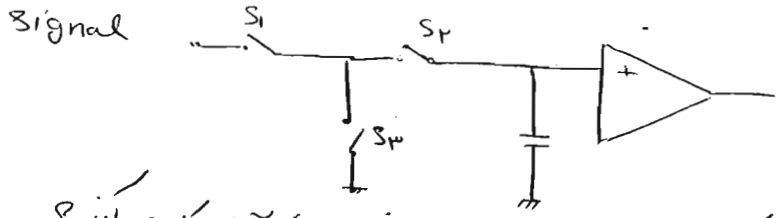
در مدارهای بالا وضع وخیم تر است. چون مقاومت کم تر است. بنابراین انتقال دیتای (Data) ناخواسته از خازن C بیشتر خواهد بود برای این کار از T switches استفاده می گردد. ولی قبل از معرفی T سوئیچها یک نمونه مدار track & hold که در آن از بروز پدیده charge injection جلوگیری به عمل آمده را مثال می زنیم: صص ۱۴۷ جزوه



(توضیحات مدار در صص 137)

۵ T-Switches for higher Frequency

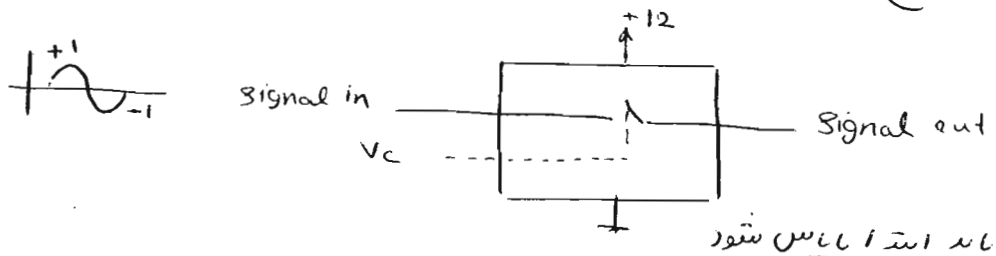
یک نوع آسوئیچ در زیر آمده. جهت انتقال دیتا (Data) ، S_1 و S_2 بسته می‌شود. سیگنال وارد Sample & hold می‌گردد. در موقع hold ، S_1 و S_2 باز گردیده و S_3 بسته می‌شود. پس هرگونه شکستی و charge injection از طریق S_3 زمین می‌گردد.



ص ۱۳۸ :

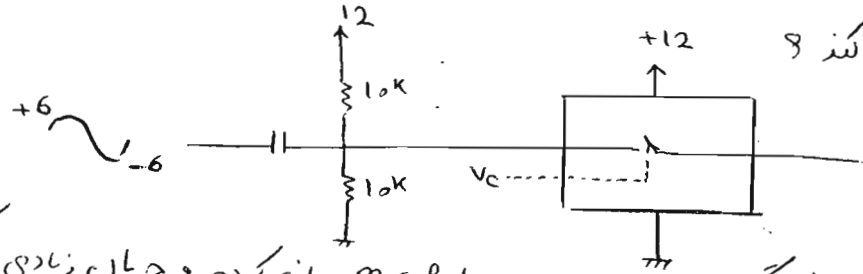
ص ۱۳۵ Signal henceling

سوال: یک آنالوگ سوئیچ که V_C کنترل آن فعال شده (مثل زیر) آیا کار می‌کند؟

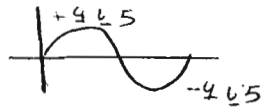


خیر، چون باید ابتدا بایاس شود تا بتواند راه بیفتد.

سوال: آیا مدار زیر کار می‌کند؟

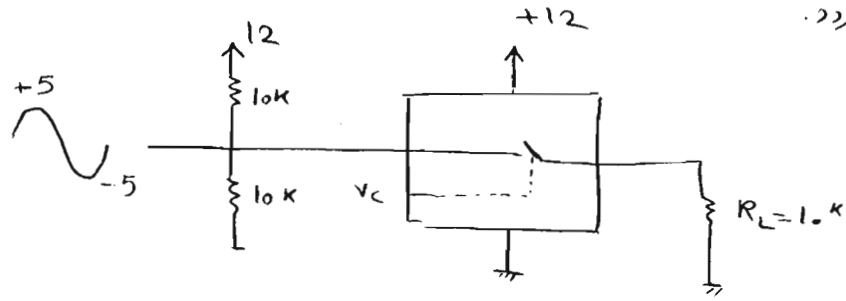


در آنالوگ سوئیچ هرگاه سیگنال آنالوگ ~ V_{DD} برسد، mosfet داغ کرده و جریان زیادی می‌کند. این دامنه سیگنال ورودی زیاد است. پس مدار کار نمی‌کند. (صحیح)



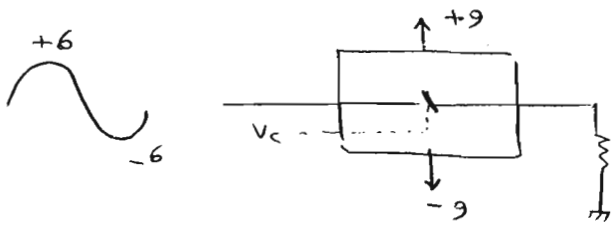
اگر V_i حداکثر $\frac{2}{3} V_{DD}$ باشد مدار جواب می‌دهد.

اگر R_L بزرگ یا کوچک از R_{on} باشد تطبیق امپدانس نداریم ولی اگر R_{on} و R_L با هم برابر باشند بهترین حالت است.



فصل ۱۲ هنراد رصفر مطالعه گردد.

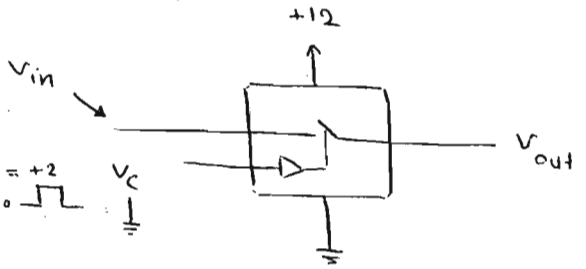
مدار مقابل چون تک تغذیه ای است بایاس می‌خواهد ولی اگر دو تغذیه ای بود بایاس احتیاج نداشت.



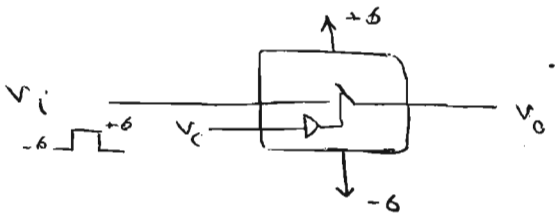
مدار روبرو بایاس نمی‌خواهد زیرا دو تغذیه ای است و سطح Vin کمتر از V_{DD} است.

اعمال پالس فرمان :

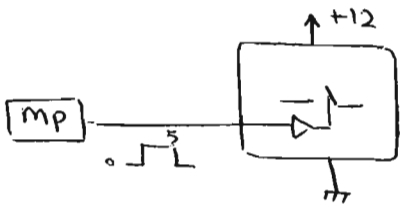
یک سوئیچ وقتی موفق عمل می‌کند که اگر زمین است باید پای فرمان زمین باشد و به اندازهٔ سطح V_{DD} هم فرمان کنترلی بگیرد.

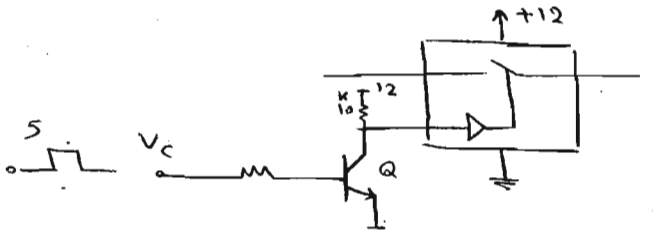


در مدار روبه رو برای داشتن فرمان موفق باید پای کنترل سوئیچ به کمترین مقدار V_{DD} باشد و سطح فرمان اندازهٔ $+V_{DD}$ بالا باشد.



در مدار روبه رو چون پایه کنترلی توسط خروجی میکرو تغذیه می‌شود و سطح خروجی میکرو TTL ($0-5^V$) است پس مدار کار نمی‌کند. برای حل مشکل مذکور باید سطح تحریک V_c را به 12^V برسانیم تا آنالوگ سوئیچ عمل کند.





وقتی V_c = low است Q خاموش بوده و در نهایت خروجی 12^V به ورودی V_c از آنالوگ سوئیچ می‌رسد و روشن می‌گردد.

در صفحهٔ Logic Level convelsim (صفحهٔ P_L ۱۱۷) تبدیل سطح لاجیکی دارد.

فصول ۱ و ۲ و 12 بصورت زمانی مطالعه گردد.

به سایت‌های زیر جهت برداشت اطلاعات تکمیلی مراجعه کنید.

www. vishay. com
www. onsemi .com
www . pericom. com
www. advancedhinear Devive inc . com
www . intersil . com application note AN1034

جلسه سوم ۱۴/۱۲/۸۵

(comprators)

مقایسه کننده‌ها :

صـ ۹۵ Voltage comprators

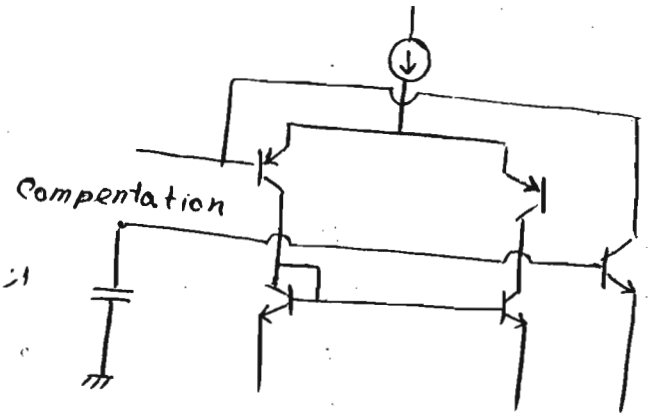
مناسب با مقدار V_1 و V_2 ورودی خروجی high یا low می‌شود. بهرهٔ حلقه باز یک مقایسه کننده معمولاً خیلی بزرگ است گرچه کمتر از بهرهٔ یک op-Amp است.

تمرین: بهرهٔ حلقه باز تعدادی op-Amp را بدست آورید.

بهره ولتاژ مدکانس پایین در رنج 3000 تا 1000 است. در نتیجه ولتاژ ورودی که لازم است تا در خ
تغییر وضعیت ایجاد کند 3mv تا 1mv است.
یک مقایسه کننده یک مبدل A/D یا D/A است.
از op-Amp می‌توان به عنوان مقایسه کننده نیز استفاده کرد.

ص 91
یک op-Amp هموار تقریباً در یک حلقه بسته کار می‌کند. می‌توان op-Amp را به عنوان Comprator
استفاده کرد. ولی Comparator را نمی‌توان بعنوان op-Amp استفاده کرد.
op-Amp ها دارای جبران سازی اند. (مثل 741)

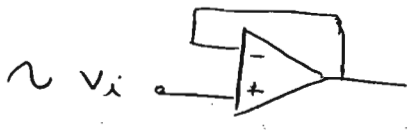
ص 25
~~یک op-Amp هموار تقریباً~~
یک مبدل D/A است از نوع DAC 801
در ورودی آن یک op-Amp موجود است. O ها مانند جریانند.
اگر خازن جبران ساز را اضافه نکنیم دستگاه A/D شما ناپایدار خواهد شد.
در اینجا خازن جبران ساز قطب غالب می‌باشد.



از بیرون خازن وصل می‌کنیم

ص 91 مهم‌ترین مشخصه مقایسه کننده، عموماً زمان پاسخ یا زمان تأخیر می‌باشد.
Delay Time این زمان است بین ولتاژ ورودی و ولتاژ خروجی
مطالعه IC op-Amp CA3140 که یک قطعه 6 طبقه mos-fet است.

Slew Rate : (سرعت چرخش)



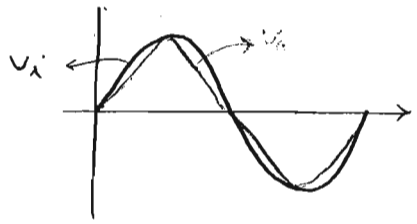
مدار روبرو را در نظر بگیرید.
در خروجی یک ولتاژ $V_o = V_m \sin \omega t$
$\frac{dV_o}{dt}$ سیگنال ورودی باید کمتر از $\frac{dV_o}{dt}$ قطعه باشد.

$$\left.\frac{dV_o}{dt}\right|_{\text{max سیگنال}} < \left.\frac{dV_o}{dt}\right|_{\text{قطعه}}$$

$$\frac{dV_o}{dt} = 2\pi f V_m \cos \omega t$$

$$\left.\frac{dV_o}{dt}\right|_{t=0}^{\max} = 2\pi f V_m$$

$$\left.\frac{dV_o}{dt}\right|_{\text{قطعه}} = \text{Slew Rate}$$



اگر $\frac{dV_o}{dt}$ سیگنال $\leq$ S.R باشد خواهیم داشت:

(مثال)

$$V_i = 10\, V_m \sin \omega t$$

$$S.R(CA3140) = 9\ V/\mu sec$$

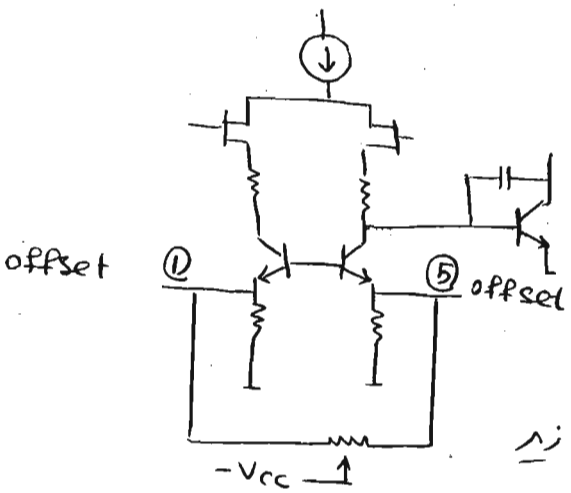
$$9\ V/\mu sec = 2\pi \times 10 \times f_{max}$$

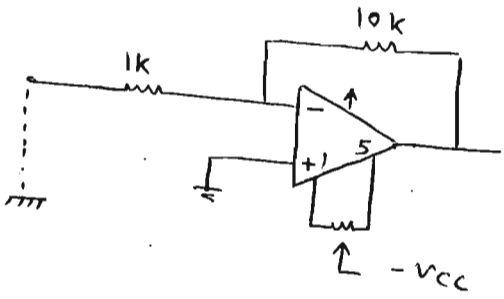
$$f_{max} = \frac{2 \times 10^6}{2\pi \times 10} = 150\ KHZ$$

150 kH فرکانس ماکزیمی است که قطعه می‌تواند در آن کار کند ولی در عمل 100 KHz جواب می‌دهد.
حال اگر دامنه V_m ورودی را کم کنیم با فرکانس بالاتری می‌تواند کار کند.

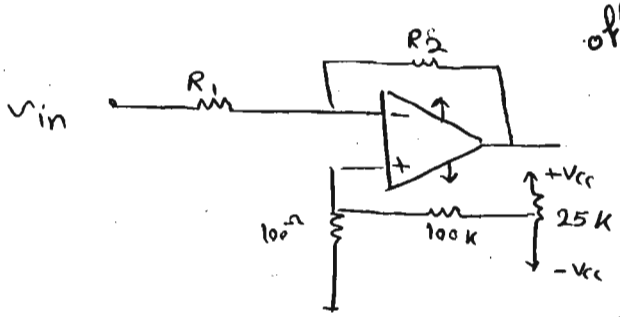
تمرین) آپ امپی پیدا کنید که بتواند بدون جبران سازی کار کند.

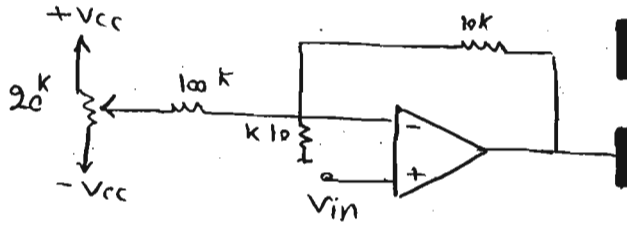
offset : اگر دو پایه آپ امپ به هم وصل شود و آنها را به زمین متصل کنیم باید خروجی صفر گردد و اگر نبود که در اغلب آپ-امپ ها نیست باید با استفاده از پایه offset کمی خروجی را صفر کرد. مثل CA3140





اگر op-Amp پایه off-set نداشته باشد می‌توان از روش زیر برای حذف offset استفاده کرد:

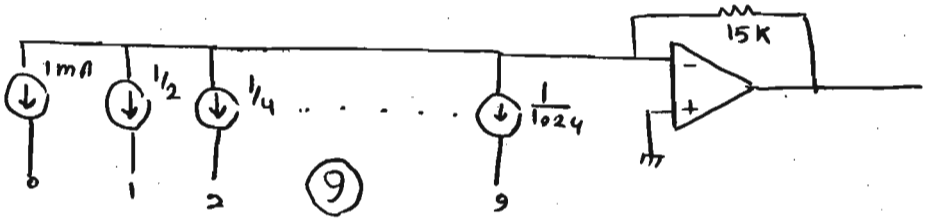




* صفحه ۲ جدول مربوط به سطوح ولتاژ ورودی و خروجی را بررسی کنید

$$V_o(LSB) = \frac{1024}{2^{N-1}} = \frac{2^{10}}{2^{N-1}} = 10^{mV}$$

بنابراین سطوح ولتاژ خروجی ممکن است ± 10mV نیز برند.
یک ورودی ۱۰ بیتی را در نظر بگیرید.



در این مدار نیز ممکن است offset داشته باشیم. پس باید آن را حذف کنیم چون ممکن است offset مدار حدی خروجی به هدکه با V_{LSB} اشتباه بگیریم و آن را به عنوان یک بیت LSB ورودی فرض کنیم.

ص 91

شمتی بالا رفتن *

V_L: مرجع پایینی ، V_H مرجع بالایی باشد.

$(V_1 - V_2) - V_{offset}$

انتظار داریم در خروجی بدون سیگنال ورودی high انتظار داشته باشیم یا low

در op-Amp های معمول خروجی 2 تا 3 ولت کمتر از V_{cc} خواهد بود. (چون پوشش است)

اما در op-Amp های تکنولوژی Rail to Rail که جدیدتر است خروجی می‌تواند تا 0/2 ولت زیر V_{cc} کار کند (ولتاژ بده) بیشترین مقاصد مصرف این op-Amp ها در دستگاههای باطری است.

البته این op-Amp ها پهنای فرکانسی وسیعی ندارند. (زیر 100 MHz)

www.st.com search about Rail to Rail op-amps

بیشتر Comparetor ها خروجی شان open-collector است. برای اینکه آنها را بتوانیم با مدارات دیگر تطبیق دهیم

بررسی یک مدار عملی با خروجی open-Collector :

ص 93 : ICLM139

این IC دارای دو ورودی کلکتور مشترک که یک تقویت کننده دیفرانسیلی ورودی می‌باشد.

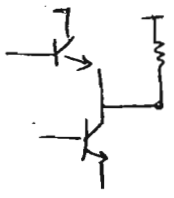
(قبل LM124 - LM180)

Q8 یک ترانزیستور در وضعیت open collector است که به آن (کلکتور Q8) یک مقاومت pull up

(بالا برنده) وصل شده است.

ص 103 : NE529 شماره Comparator. بررسی

خروجی IC از نوع پوش پول نیست بلکه از نوع open collector است که باید یک مقاومت pull up



کرد تا بتوان آن را با TTL یا IC های دیگر تطبیق داد.

ص 91 : کاربردهای Comparator ها:

پالس ژنراتور، مولد موج مثلثی، آشکارساز سطح، pwm ها و...

ww.liner-Tech.com LT1716

Singhe or supply 415 nec

3to5 comparator with Rail to Rail out put

ultra fast 415 nsec at 20 mv over drive

" 7 nsec at 5 mv overdrive

internal hysterisis 4mv

در مورد LT1719 ، LT1720 dubdk ، LT1721 quad کمک کنید.

IC TC 1031

V_{DD} = 1,18 V to X دارای ولتاژ مرجع داخلی X قابلیت shot down X

LM 306 differential Compator with strobe

ص ۱۰۳:

آی سی NE 529 دارای دو پایه strobeA ، strobeB می باشد. که عملکرد این پایه ها بصورت زیر است: که اگر پایه strobeA را low کنیم خروجی قطع (low) خواهد شد و اگر strobeB را low کنیم خروجی (high) قطع خواهد شد.

لازم به ذکر است که IC 3140 هم دارای پایه strobe است. دلیل این است که از Ic می توان به عنوان یک Compartor هم استفاده کرد.

جلسه چهارم ۸۵/۱۲/۲۱

ص ۹۴ *

منحنی Figure 10.7

*منحنی a: هنگامی که خروجی از وضعیت high به وضعیت low تغییر وضعیت می دهد به ازای ۱۰۰ mv ولتاژ ورودی over drive مدت زمان که ابتدای این تغییر وضعیت صرف می شود کم است. اگر ولتاژ overdrive را به 20 mv کاهش دهیم می بینیم که زمان بیشتری برای تغییر وضعیت صرف می شود. و همین طور اگر این ولتاژ به 5 mv برسد زمان پاسخ طولانی تر خواهد شد.

منحنی b: همانند منحنی a است، با این تفاوت که در این منحنی تغییر وضعیت از low به high مدنظر است.

با مقایسه منحنی های a، b (هیستریزیس) خواهیم دید که سرعت high به low از سرعت low به high بیشتر است. یعنی اگر پایه + را به زمین و پایه منفی را به ورودی وصل کنیم سرعت بالاتر خواهیم داشت.

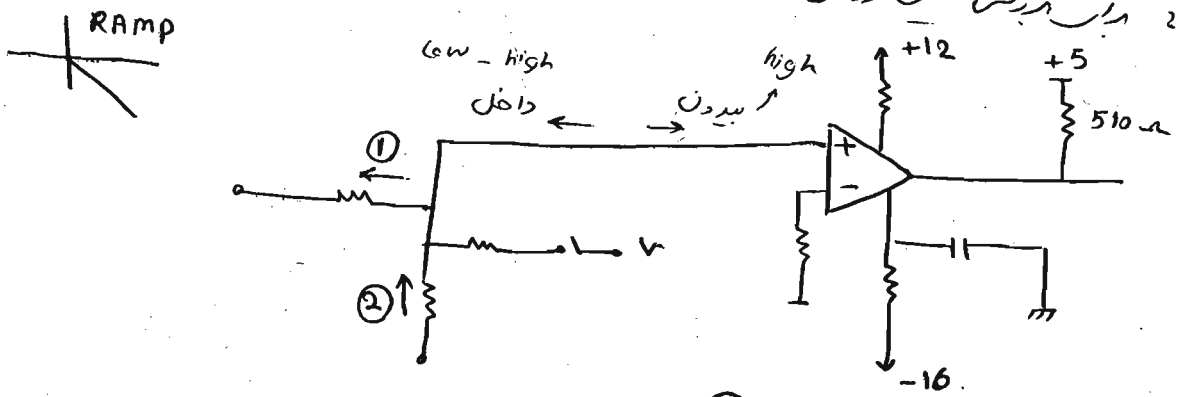
ص ۱۳۱ :

در کل Compartor ها به دو جور مصرف می شوند:

۱- یکی از پایه ها رفرنس (Refrence) و دیگری ورودی

۲- یکی از پایه ها هم به عنوان رفرنس و هم به عنوان ورودی استفاده می شود.

روش دوم را در بررسی این روش قسمتی از مدار ص ۱۳۱ را بررسی می کنیم.



چون خروجی IC از نوع open-collector است از مقاومت 5kΩ به عنوان یک pull up استفاده شده است.

اگر جریان ① به ② باشد یعنی اگر موج RAMP به مقدار منفی شد که جریان ① به سمت بیرون باشد خروجی high است. یعنی خروجی (خروجی high) را از high به low می‌برد. یعنی بیت صفر ۳۱ را رعایت کرده غلبه کند

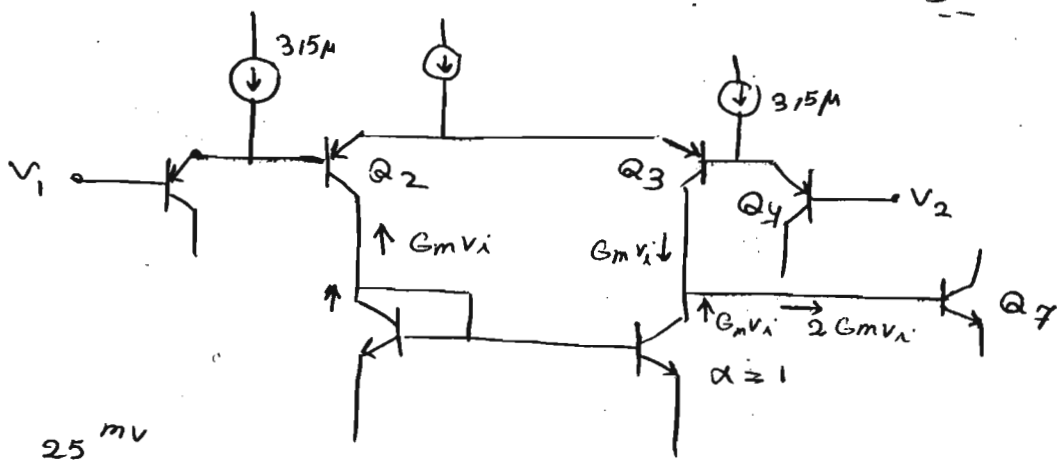
صفحه ۱۱۱ : Figure 11

در این شکل نیز بصورت بایاس شده است. یعنی دو تا سیگنال در یک نقطه باهم جمع شده است به عبارت دیگر از یک پایه op-Amp جهت انجام عمل مقایسه استفاده گردیده است. دقت کنید که همواره در این نوع Comparator ها باید دو سیگنال نسبت به هم معکوس باشند تا بتوانند یک اثر دیگر را خنثی کنند.

صفحه ۹۳ * مطالعه گردد بحث (open-collector)

صفحه ۹۴ . رابطه 10.7

ΔV_i : تغییرات ولتاژ ورودی دیفرانسیل لازم برای اینکه خروجی تغییر وضعیت دهد.



$V_1 - V_2 = \Delta V$

$r_{e_1} = r_{e_4} = \frac{25\,mv}{315\,\mu A} = 79.4\,K$

$G_m = \frac{1}{\frac{r_{e_1}}{\beta} + \frac{r_{e_4}}{\beta} + r_{e_3} + r_{e_2}}$

$r_{e_2} = \frac{25\,mv}{50\,mA} = r_{e_3} = 520\,\Omega$

$G_m = g_f = \frac{1}{2 \times 600\,\Omega} = \frac{1}{2 \times 74\,\Omega + 2 \times 52\Omega}$

$\frac{100\,\mu A}{\beta_7} = \frac{2}{2 \times 600} \times V_1 \Rightarrow V_i = \Delta V_i = \frac{60\,mv}{\beta_7}$

صر ۹۵:

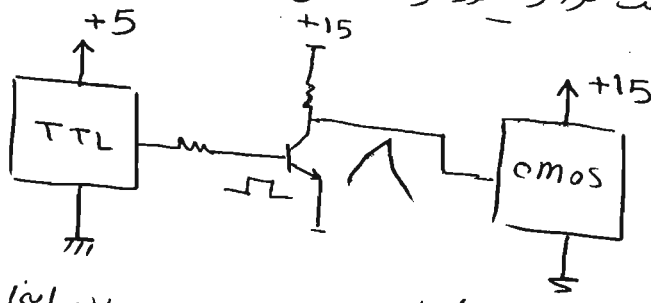
Figure 10-9 + مطالعه گردد Starage time

صر ۹۶: (خوانده شود)

علت سختی ترانزیستور در اشباع: چون در داخل کلکتور بیس بار زیادی قرار می‌گیرد.

صر ۹۷:

برای تبدیل TTL به CMOS از یک ترانزیستور استفاده می‌کنیم که باعث به اشباع رفتن آن ترانزیستور می‌گردد. به اشباع رفتن سرعت ترانزیستور را کاهش می‌دهد یا به عبارت دیگر زمان پاسخ را افزایش می‌دهد.

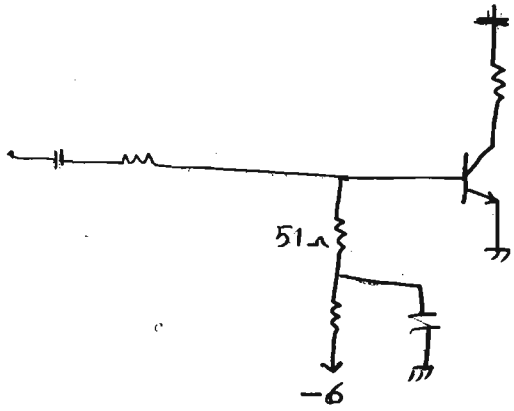


2: Response Time

تکنیک کاهش پاسخ:

برای کاهش زمان پاسخ کلاً ۴ روش (تکنیک) موجود است. ما در اینجا می‌توانیم روی دو تکنیک (۲ و ۴) کار کنیم. تکنیک های ۱ و ۳ را ما نمی‌توانیم استفاده کنیم. چون ابزار گسترش آن را نداریم ولی از تکنیک های ۲ و ۴ می‌توان استفاده کرد.

تکنیک ۲ = جریان ریورس (Riverse) (معکوس) بیس را افزایش می‌دهیم. برای این کار از مدار زیر استفاده می‌کنیم.

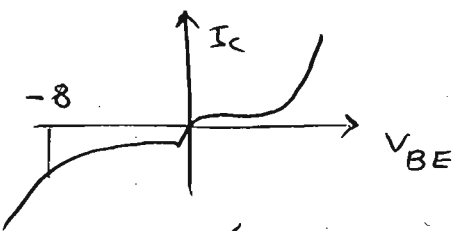


تکنیک ۴ = استفاده از دیود شاتکی

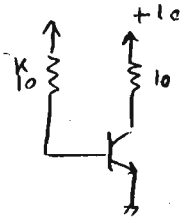
تکنیک ۲: روش در AC ولتاژ 6- ولت در حالت ندارد و از طریق خازن به زمین می‌رسیم. ولی در dc ولتاژ 6- ولت در حقیقت جریان معکوس بیس را افزایش می‌دهد و بدین ترتیب زمان پاسخ را کاهش می‌دهیم.

صر ۲۹ و صر ۳۰ و صر ۳۱ مطالعه شود.

توجه کنید که علت اینکه 6- ولتی را 12- ولت یا بیشتر نگذاشتیم محدودیت موجود در V_{BE} معکوس است.



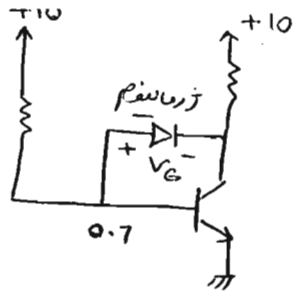
تکنیک ۴ = استفاده از دیود شاتکی جهت کاهش Storge time:



$$I_B \text{ فعال} < \frac{10 - V_{CE(Sat)}}{R_C}$$

I_B فعال حدود 1mA است.

ولی I_B ما حدود 100mA است. پس مدار در اشباع است.



حال مدار زیر را بررسی می‌کنیم:

می‌بینیم که دیود ژرمانیوم باعث می‌شود:

$V_{CE(sat)} \sim V_{CE}$ هرگز

در صورت روشن بودن دیود

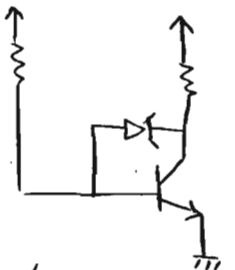
نخواهد رسید بنابراین هرگز ترانزیستور در اشباع نخواهد

$V_G + V_{CE(Sat)} - 0.7 = 0$ $\quad V_G = 0.7$ رفت: $-V_{CE(sat)}$

$V_C = 0.15\,V > V_{CE(sat)}$

البته می‌توان بجای دیود ژرمانیوم از دیود های سریع شاتکی نیز استفاده کرد که ولتاژ حالت روشن آنها

حدود 0.3 است.



$V_{CE} - 0.7 + V_G = 0$

$V_G = 0.7 - V_{CE}$

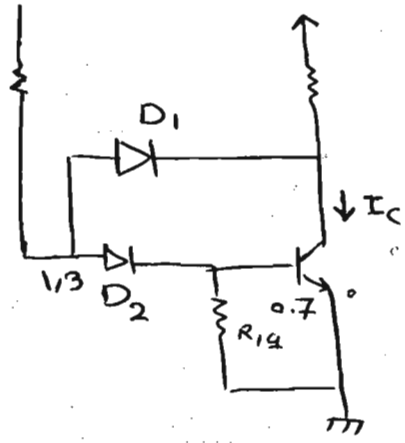
$V_C = 0.4 > V_{CE(sat)}$

ترانزیستور شاتکی: ترانزیستور های ساخته شده است که یک دیود شاتکی بین بیس و کلکتور آنها قرار داده شده است که بصورت زیر نمایش داده می‌شوند.

ص ۱۵۲ پایین صفحه: Q' (شاتکی) *

جهت جلوگیری از اشباع ترانزیستور برای بالا بردن سرعت آن از ترانزیستور های شاتکی استفاده می‌گردد.

ص ۳۰ بررسی Q_2:



$\frac{1.3 - 10}{10} + I_B + I_{D_1} = 0$

$I_C = \frac{10 - 0.7}{10K} + I_{D_1}$

$I_C \simeq 1.6\ mA$ پس Q روشن است.

اگر $\beta = 100$ باشد داریم: $I_B = 16\ mA$

ولی با این حسب D_2 مشکل دارد.

$V_D = \eta V_T \ln \frac{I_D}{I_S}$

بنابراین D_2 روشن نمی‌شود و Q هم روشن نمی‌شود. پس مقاومت R_{14} را به مدار اضافه می‌کنیم (بین بیس و امیتر) پس ترانزیستور فعال می‌شود به علاوه مشکل ذخیره بارها را نخواهیم داشت. ابتدا خروجی گیت U_{38} از طریق $C = 16\,pF$ به سرعت ترانزیستور Q_1 را به یک پایین اوشن کرده و در نهایت از طریق R_{12} و دیود CR_5 جریان لازم برای روشن ماندن ترانزیستور را به Q_1 می‌رساند. بعدش که به اشباع هم نرود.

دوتکنیک دیگر نیز خوانده شود.

جلسه پنجم ۸۶/۱/۲۰

مبدل‌های A/D و D/A :

صـ۱ :

اجزاء مورد نیاز : ۱- ولتاژ مرجع ۲- جریان مارمنبع (مقاومت های توزیع شده)
۳- سوئیچ ۴- آپ- امپ

اگر کلید وصل باشد $\frac{V_{REF}}{R}$ = جریان و..

اکثر DIA ها جریان تولید می کنند. برای اینکه ولتاژ داشته باشیم باید یا خودش در داخل op-Amp داشته باشد یا از بیرون به آن یک op-Amp وصل کنیم.

صـ۶ : DAC - AD 561

صـ۸ : 17.17 از نوع current out put می باشد.

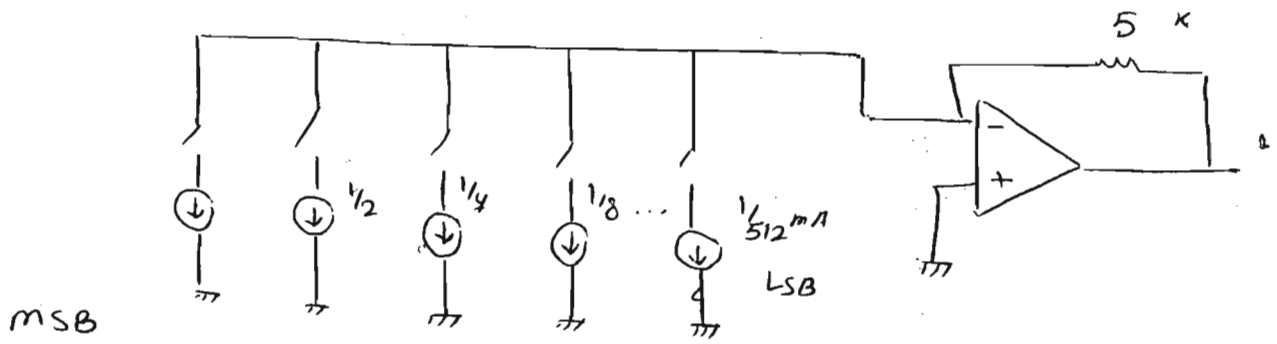
صـ۱۱ : 17.9

صـ۱۰ : 17.1.03

کتاب مدار مجتمع گری. ولتاژ Refrens برای op-Amp ها و A/D ها خوانده شود.

کتاب بهزاد صفوی.

صـ۱ (مجموع جریان های ورودی) α ، مقاومت فیدبک - ، V_0



$0\ 0\ 0\ 0\ 0\ 0\ 0\ \ldots\ 1 \Rightarrow LSB \Rightarrow V_{0\,LSB} = 5K\left[\frac{1}{5k}\,mA\right]$

پس op-Amp یا باید Low offset باشد یا offset آن گیری شود.

offset ای داشته می‌تواند بر این حوزه α باشد یا

$1\ 0\ 0\ 0\ 0\ 0\ \ldots\ 0 \Rightarrow MSB \quad V_{0\,MSB} = 5K \times 1mA =$

در MSB هم اگر offset داشتیم مشکل

$1\ 0\ 0\ 0\ \ldots\ 1$

$1\ 1\ 1\ 1\ 1\ 1\ 1\ 1$ max

$V_{0max} = 5K \times \left(2mA - \frac{1}{5k\,\Omega}\right)$ یا داریم

همواره مقدار ماکزیمم به اندازه یک LSB کمتر از مقدار واقعی است. $V_{offset} = 2\ V_{0\,MSB}$

Full scare

ص۲ منحنی 17.3 و منحنی واقعی 17.3

ص۱ پاراگراف آخر

ص۲

www.Fairchildsemi.com

DAC SPTS240 10 bit DAC ، 400 mvps current out put DAC

T_S (setteling time) = 7/5 nsec

Resolation 10 = ۱۰ بیتی

1 LSB error

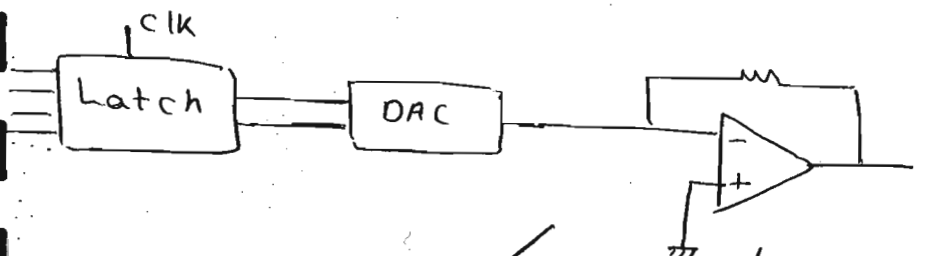
Tc1322 microchip 12 bit DAC

Voltage out خروجی T_S = 10 μsec

Current out خروجی ۲

در current out زمان T_S کاهش می‌یابد.

اما باید یک op-Amp به آن وصل کرد که زمان T_S را افزایش دهد ص۱۲



Setteling time :

اگر تغییر در Data از Latch ها به DAC ارسال شد به اندازه t_s صبر کنیم تا مجدداً data ی بعدی به آن ارسال کنیم.

$\frac{1}{T_S}$ ماکزیمم فرکانس تقریبی که باید Latch clk بدهیم. و سرعت کمی کند است.

ص۲ α

ص۳ α پاراگراف 17.11

ص۴ شبکه‌ای R.RR

فاصله بین قفل کردن Latch و setteling است.

۸۶/۱/۲۷

صص ۱۲۰ و ص ۱۲۱ ولتاژ مرجع :

ولتاژ های رفرنس (Refrence) قبل برنامه ریزی

ولتاژهای مرجع امروز در کنار تمام محصولات الکترونیکی پیشرفته دیده می شوند مشخصه تری مانند دقت، وابستگی دمایی، جریان مصرفی راه اندازی، پایداری زمانی، نویز، مطلوبتری دارند.

در مدارهای داده data am ، در رگولاتورها، در مقایسه کننده های ولتاژ ؛ مبدل های D/A ، A/D نقش ولتاژ مرجع مهمترین بخش سیستم است.

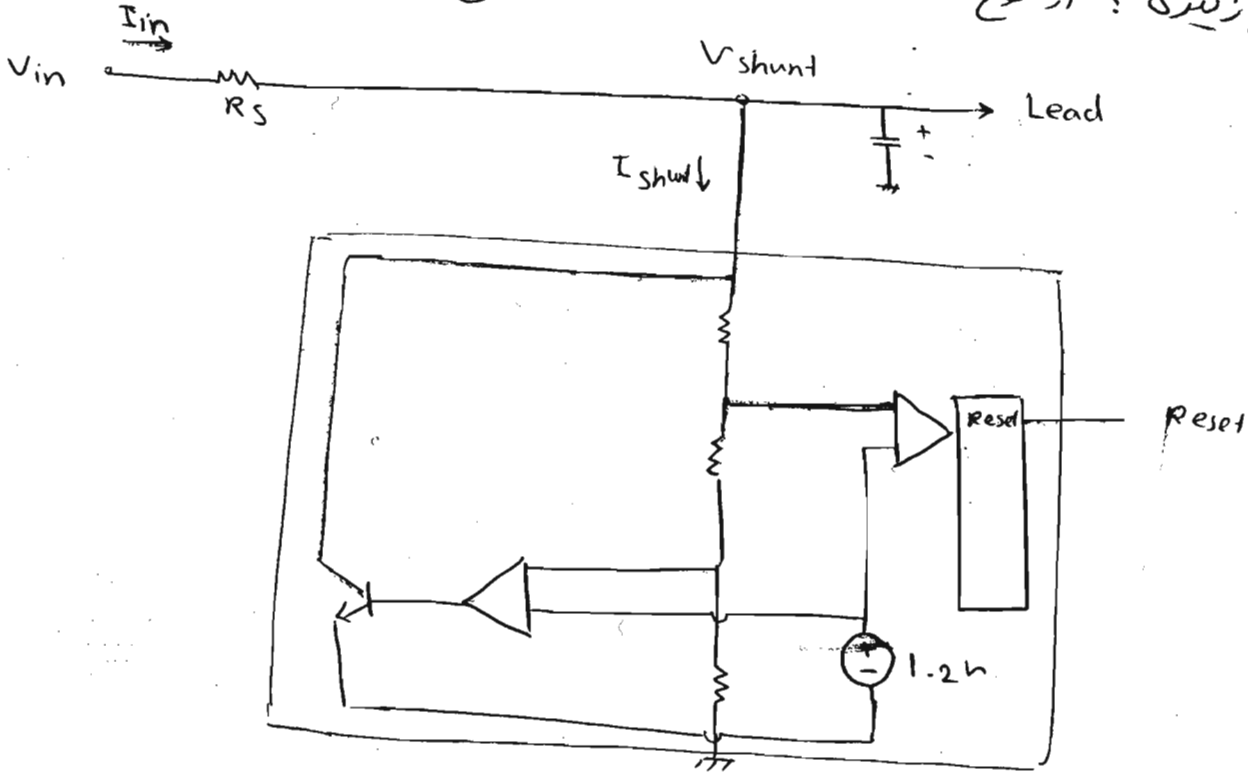
انواع ولتاژ های مرجع:

دو نوع ولتاژ مرجع موجود است :

۱- ولتاژ های مرجع زینری (دو پایه ای) در توپولوژی موازی بکار می رود.

۲- ولتاژ های مرجع Band-gap (حداقل سه پایه) توپولوژی سری بکار می رود.

نوع زینری : از نوع Buried zener مدار مجتمع است.



معمولا زنر به رو نمایش می دهند.

در اینجا نوع ولتاژ های رفرنس همواره R_S را داریم ولی در مدل Band gap نیازی به R_S نیست

$$R_S \geq \frac{V_{in(max)} - V_{shunt(min)}}{I_{shunt(max)} + I_{Lead(min)}}$$

$$R_S \leq \frac{V_{in(min)} - V_{shunt(max)}}{I_{shunt(min)} + I_{Lead(max)}}$$

آی سی Max 6037 از نوع adjustable میباشد.

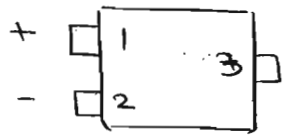
۲- ولتاژ رفرنس از نوع Band gap :

www.maxim-ic.com

shunt Voltage Refrence

Band gap

	دقیق
LM 4040 - 2.1 ولتاژ مرجع	output = 2.048
LM 4040 - 2.5	2.500 ولت
LM 4040 - 3.0	3.000
" - 4.1	4.096
" - 5.0	5.000



$\frac{\Delta V_R}{\Delta t} = \pm 100 \text{ ppm/°C}$ (per milion)

در هر درجه یک قسمت در ۱۰۰۰۰ قسمت جابجا میشود.

۱۰۰۰ واحد دریک میلیون باشد.

Z_R مقاومت دینامیک 0.3 Ω

یک ولتاژ مرجع Band gap از دو نوع ولتاژ سری تهیه شده است.

۱- ولتاژ با ضریب دمایی +

۲- ولتاژ با ضریب دمایی -

که میتوانند مجموع ضرایب دمایی به صفر میل کند.

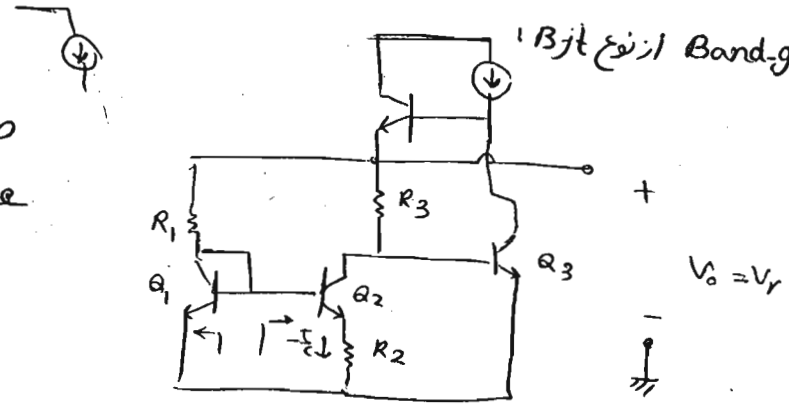
که میتوانند مجموع ضرایب دمایی به صفر میل کند.

مقاومت R_S نیاز ندارند. Band gap ولتاژهای رفرنس مهم:

۱- خلاصه یک Band-gap از نوع Bjt :

willer bandgap

Voltage refrence



$\alpha = 1$

$V_{BE_1} = V_{BE_2} + I_2 R_1$

$V_T \ln \frac{I_4}{I_{S_1}} = V_T \ln \frac{I_{C_2}}{I_{S_2}} + I_C R_2$

$I_C = \frac{1}{R} V_T \ln \frac{I_1}{I_2}$

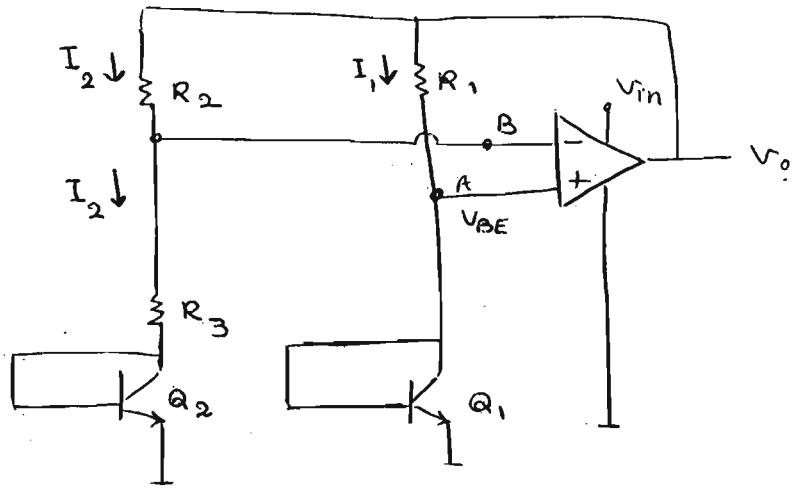
$V_t = \frac{K}{q} (273^\circ + T_C^\circ)$

$V_o = V_{BE_3} + R_3 \cdot I_2$

$V_o = V_{BE_3} + \frac{R_3}{R_2} V_T \ln \frac{I_1}{I_2}$

ضریب دمایی منفی — ضریب دمایی مثبت

: Bandgap نمونه دیگر ولتاژ رفرنس



بیلنس منفی $V_B = V_A$

$V_o = V_{BE_1} + I_1 R_1$

$V_{BE_1} = V_{BE_2} + I_C R_3$

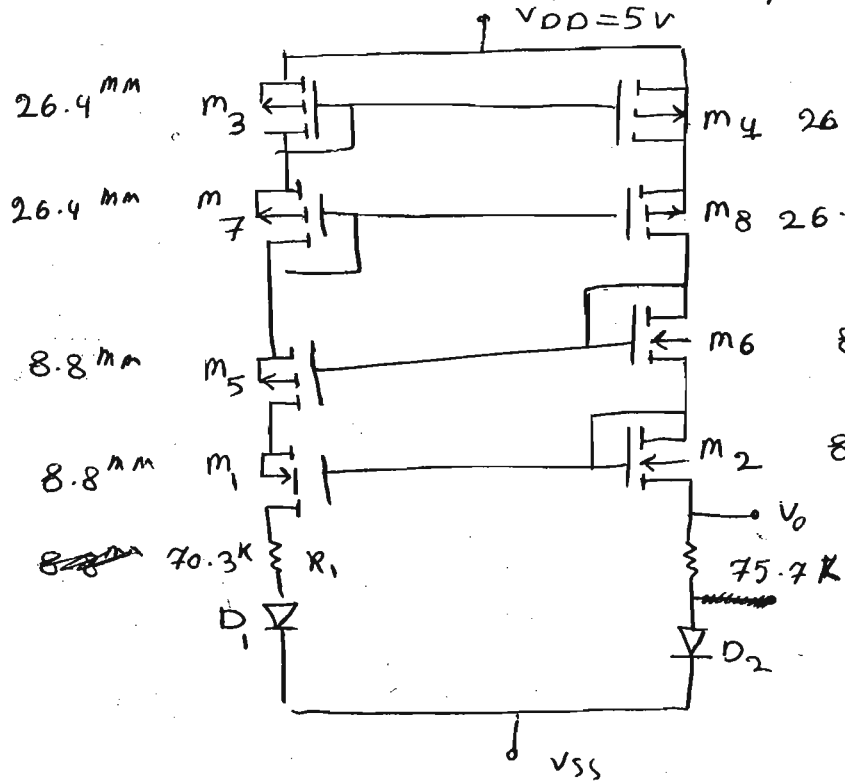
$I_2 = \frac{V_o - V_{BE_1}}{R_2}$

$I_1 = \frac{V_o - V_{BE_1}}{R_1}$

$V_{BE_1} = V_T \ln \frac{I_{C_1}}{I_{S_1}}$ $\quad V_{BE_2} = V_T \ln \frac{I_{C_2}}{I_{S_2}}$

"improved band gap voltage refrence"

؟ most fet ی Bandgap تک ولتاژ رفرنس



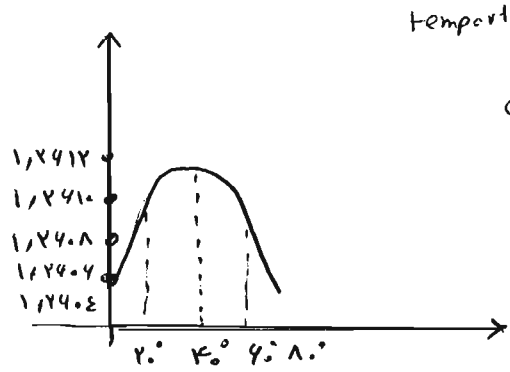
دوبه دو روی هم آینه جریان.

27°c

$V_o = 1.261^V$

$I_{S_1} = 3.9521 \times 1$

$I_{SD_2} = 31.616 \times 1$



I_C V < 5.7 ppm/°C for 0 – 70°C

coefficient

$T_C V \simeq 0$ at 37°C

ضریب دمایی مقاومت $T_{CR} = 2000$ ppm/°C

$D_1, D_2 \Rightarrow n = 2$

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_T)^2$$

$$V_{GS_1} + I_1 R_1 + V_{D_1} = V_{GS_2} + I_2 R_2 + V_{D_2}$$

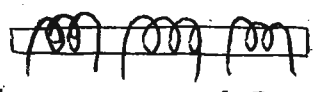
$$I_1 R_1 + I_{D_1} = I_2 R_2 + I_{D_2}$$ پس داریم: تغییرات دما یکدیگر را خنثی می‌کند.

معرفی چند نوع I_C مربوط به ولتاژ رفرنس:

V_{ref}			
1.2 V	ADS891	±3%	100 ppm/°C
	TcL 8096 (Intercel)	±2%	100 ppm/°C
	AD589K	±3%	50 ppm/°C
	AD589K	±3%	10 ppm/°C
V_{ref} 2.5 V	AD580j	±3%	85 ppm/°C
	MC1403A	±1%	25 ppm/°C
	AD580m	±0.4%	10 ppm/°C
V_{ref} 5 V	REF-02C	±1%	65 ppm/°C
	LM 336-5.0	±4%	48
	AD584j	±0.3%	30
	AD584L	±0.06	5

IC SWR 200 percision sine wave Refrence:

Liner veriable differential transforme LVDT

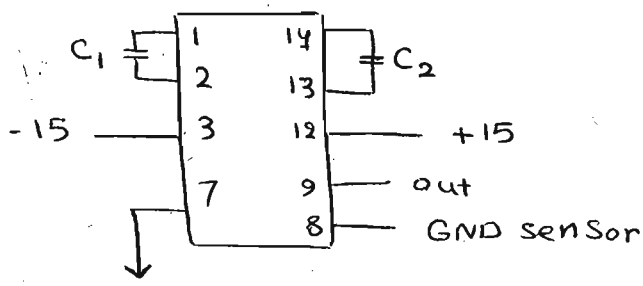


برای اندازه گیری جابجایی

V_{output} 7.071 V (پیک تا پیک) at -25°C to 125°C

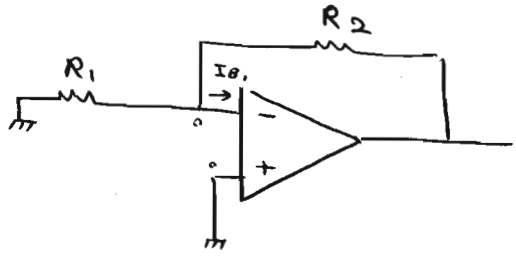
15 ppm/°C

$$f_o = \frac{10^{-5}}{\sqrt{C_1 C_2}}$$



۸۹/۲/۳

صحبت شکل 17-10 حضوصیت سوئیچ بکار برده شده این است که با شخ این سوئیچها در حالت ON و OFF یکسان است. مقاومت روی پایه مثبت op-Amp جهت حذف جریان بایاس op-Amp می باشد.

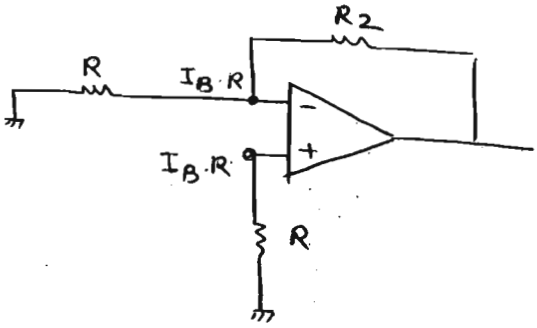


$$\text{input Bais current } I_B = \frac{I_{B1} + I_{B2}}{2}$$

$$\text{input offset current } = I_{B1} - I_{B2}$$

" " Voltage

$$\frac{0 - V_o}{R_F} = I_B \qquad V_o\,(offset) = I_B \cdot R_f$$



قطب منفی KCL $\Rightarrow \frac{I_B \cdot R}{R_1} + \frac{I_B \cdot R - V_o}{R_2} + I_B =$

برای آنکه V_o برابر صفر شود باید :

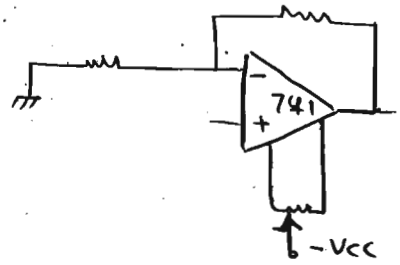
$R = R_1 \| R_2$ شود.

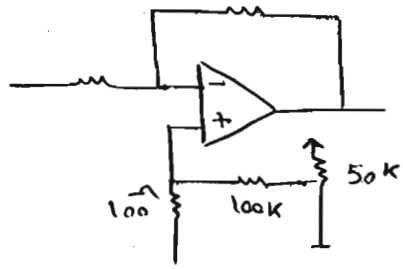
input offset Bais Cancellation : مقاومت R

در op-Amp های با ورودی Fet : input offset voltage زیاداست.

در op-Amp های با ورودی Bjt ; input Bais current زیاداست.

ولی اگر یک op-Amp دارای پایه تنظیم ولتاژ باشد می توان به جای مقاومت R از این دو پایه استفا کنیم که روش استفاده از پایه های op-Amp را باید از کاتالوگ بدست آورد.



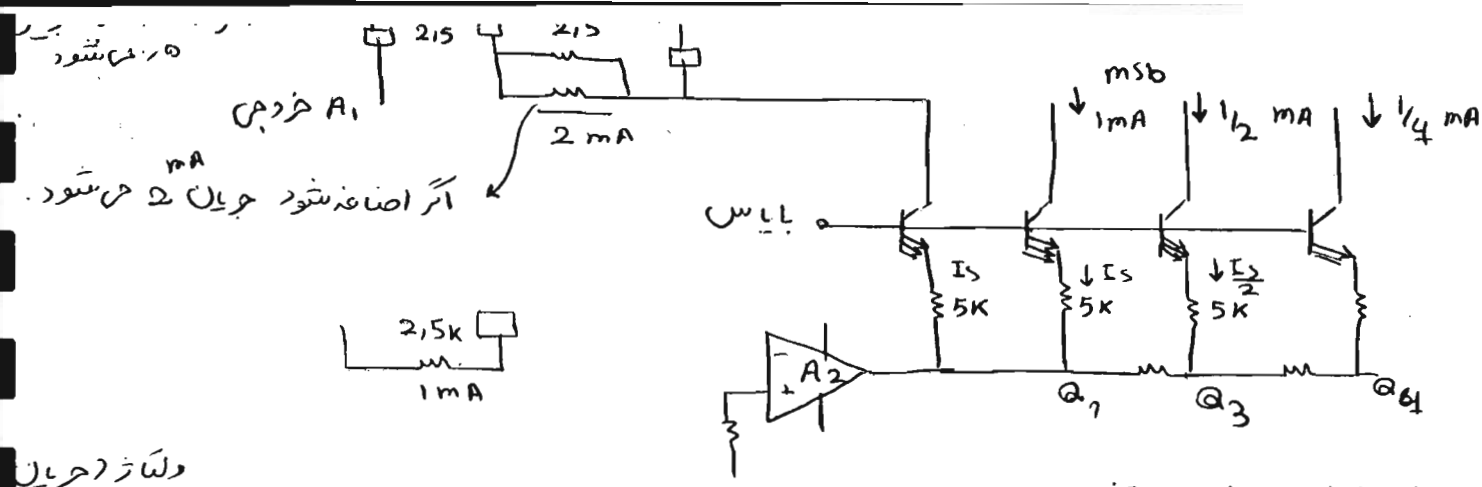


صحبت AD561 :

اگر Bipolar offset را زمین کنیم، 1mA خوب تحویل می دهد.

اگر Refout , Refin $\leftarrow 2.15^K$ از بیرون وصل کنیم جریان خروجی می شود $= 0.5\,mA$

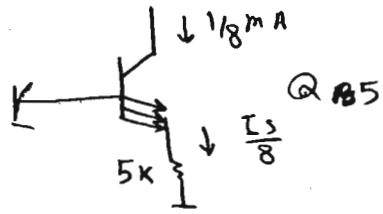
ولی اگر موازی نشود و خود 2.15^K داخلی را استفاده کنیم جریان خروجی می شود $= 1mA$

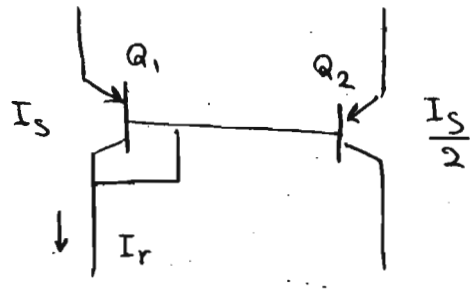


اگر اضافه شود جریان 2 mA می‌شود.

ولتاژ جریان

بنابراین می‌توان با تغییر میزان جریان 0.5 یا 1 یا 2 mA یا هر مقدار دیگر، مقدار MSB را تعیین کرد.



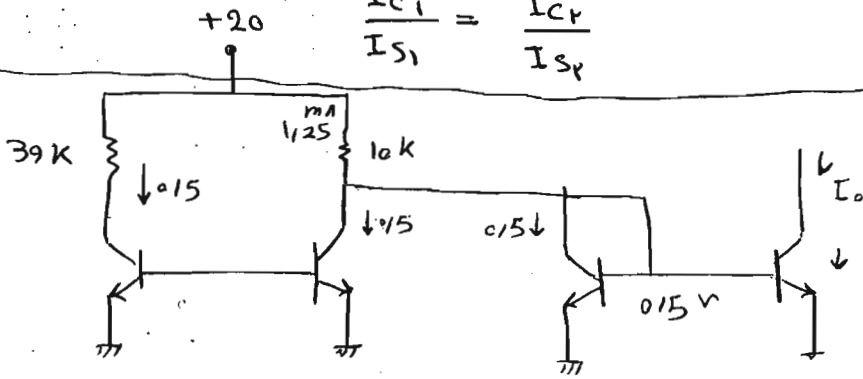


$$V_{BE_1} = V_{BE_2}$$

$$V_T \ln \frac{I_{C_1}}{I_{S_1}} = V_T \ln \frac{I_{C_2}}{I_{S_2}}$$

$$\frac{I_{C_1}}{I_{S_1}} = \frac{I_{C_2}}{I_{S_2}}$$

سوال ارشد:



$V_{BE} = 0.5$

$\beta \to \infty$

$I_o = 1.48\ mA$

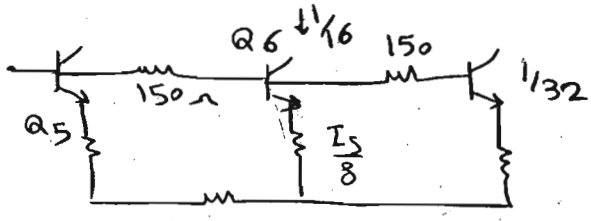
$\frac{20 - 0.5}{39} = 0.5\ A$

1.6

1.5

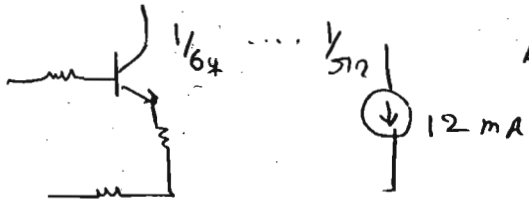
مقطعات مشابه

* در AD561 صرفا ریگر از $\frac{I_S}{8}$ می‌توان کوچکتر گرفت سپس بیس Q_6 یا Q_{10} را به صورت زیر کشید.



$$V_{BE_5} = V_T \ln \frac{I_5}{I_{S_5}}$$

$$V_{BE_6} = V_T \ln \frac{I_6}{I_{S_6}}$$



$$\Delta V_{BE} = V_T \ln \frac{I_5}{I_6} = 18\ mV$$

2 برشو

$$I_{LSB} = \frac{I_{MSB}}{2^{n-1}}$$

صفحه ۵ شکل 17.12

یکی از کلید هایی که در بالای AD561 صفحه ۴ آمده رسم شده.

کلید دیفرانسیلی:

اگر بیس Q_B از 1.2 ولت کمتر باشد، Q_B روشن می‌شود.

و امیتر آمپ از طریق کلکتور Q_D به زمین می‌رفتند ولی Q_C هنوز خاموش است.

کلید های دیفرانسیلی نباید در حالت روشن اشباع کار کنند چون سرعت آن کم می‌شود. باید حتماً در حالت روشن فعال کار کند.

صفحه ۶ کلیدهای دیفرانسیلی

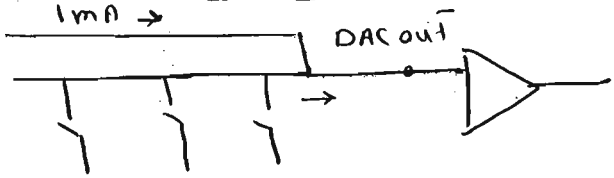
DAC out

تقاضای کلیدها روی کلکتور آمده که در نهایت با هم جمع می‌شوند. حروف جریان ها روی رکتیفایر می‌شود و به ما تحویل می‌دهد. متناسب با جریان ورودی حروف تریک و ..

قابلیت این DAC بایپولار بودن آن است.

یعنی اگر بخواهیم جریان خروجی بالاتر رود می‌توان یک ورودی به آن بدهید.

MSB را به ما بدهد صفر ولت با هر ولتاژ دیگر در صفحه ۷ این نکته را ببینید.



صفحه ۷ شکل A، B (17-4)

صفحه ۸

صفحه ۱۱. می‌توان با تغییر ولتاژ مرجع یا تغییر مقدار مقاومت ها جریان ورودی را تغییر داد.

پایه ۱۲ جبران سازی op_Amp (قطب غالب؛ خازن داخل صورت گرفته است.) تا دستگاه رفتار یک قطبی داشته باشد وگرنه over shoot خواهیم داشت.

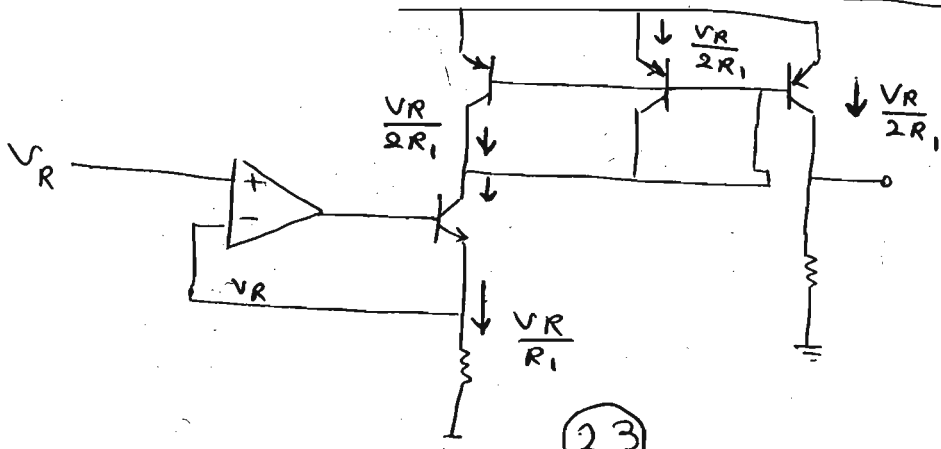
صفحه ۳ غالب اجزای مدار DAC 800 مثل غالب اجزای صفحه ۳ است.

صفحه ۱۱ 8A، 4A، 1A، .. را توضیح دهید.

منابع جریان روی کلید های دیفرانسیلی رفته با هم جمع شده ورودی پایه را به ما تحویل می‌دهند.

دو تا دیود به عنوان ولتاژ (tresh hold) (آستانه) داده می‌شود، یعنی از 1.2 ولت به بالا را به عنوان ولتاژ حساب می‌کند. وگرنه خیر.

سوال از متن:



pnp ها مشابه دو خانه بزرگ

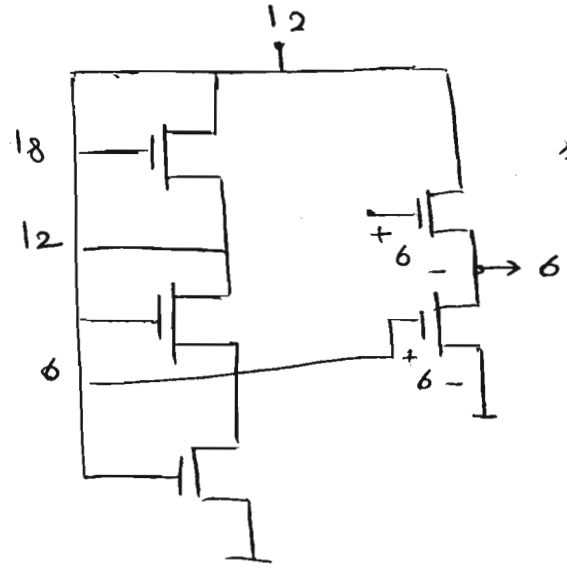
$V_o = ?$

$V_R \frac{R_1}{2R_1}$

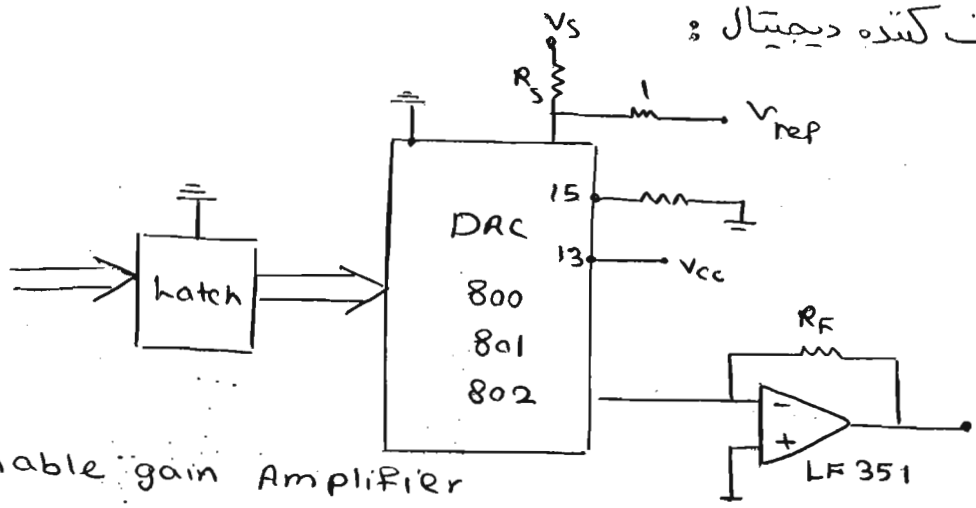
سوال ارشد:

در قطعات با مشخصات یکسان و

جریان لاریکسان = ○ را هم خواهد بود



مدار تضعیف کننده دیجیتال:



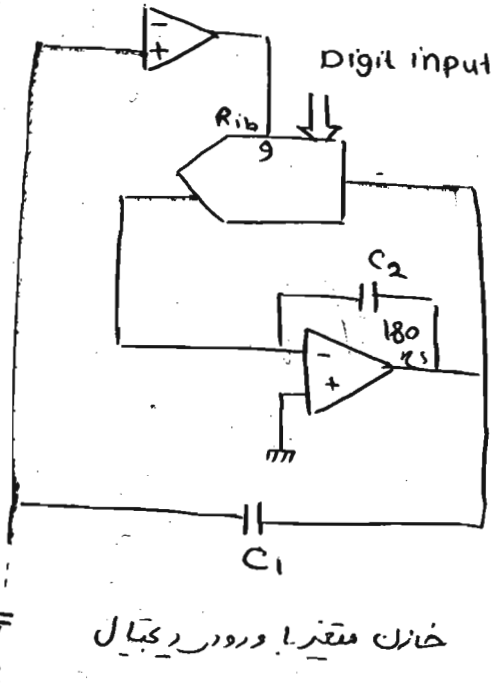
Programable gain Amplifier

or Digital Atlenuator

$$V_o = \left[\frac{V_{ref}}{R_{14}} + \frac{V_S}{R_5} \right] (R_F) [A]$$

$$A = \frac{A_1}{2} + \frac{A_2}{4} + \cdots + \frac{A_8}{256}$$

می‌توان با دادن ولتاژ V_S (که حتی می‌تواند یک بیت نیز متغیر یا Vdc ثابت باشد) و تغییر آن میزان گین خروجی را تغییر داد.



مدار خازن دیجیتالی:

$$C_{eq} = C_1 \left(1 + \frac{256}{A} \right)$$

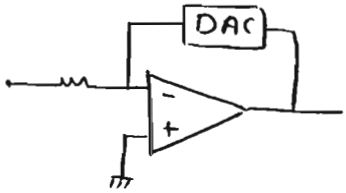
C_2 مدار جبران ساز است.

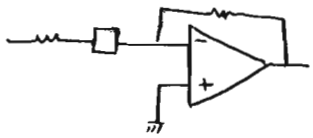
$$A = \frac{A_1}{2} + \frac{A_2}{4} + \cdots + \frac{A_8}{256}$$

هرچه بیت ورودی بالاتر رود (حجم ورودی) خازن C_{eq} بیشتر می‌شود.

C_{eq} خازن متغیر با ورودی دیجیتال

هر DAC را می‌توان در حلقه فیدبک یک op-Amp وصل کرد.

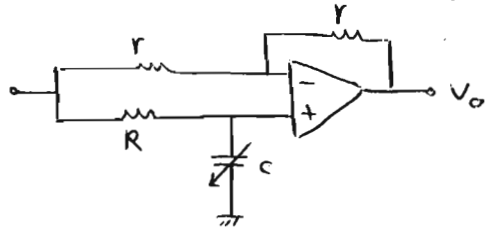




: phase shifter

این مدار یک تغییردهنده فاز با تغییر خازن است. در مدار بالا بجای خازن C مداری که با DAC کار کند استفاده کنید.

$\Rightarrow$



$\varphi = 2 \tan^{-1} R.C.\omega$

$V_i = V_m \sin \omega t$

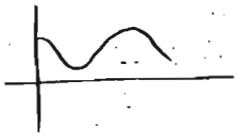
فصل ۱۳ : Analog to digital convertor :

خطای ذاتی داخل هر سیستمی را خطای کوانتیزه می‌گویند.

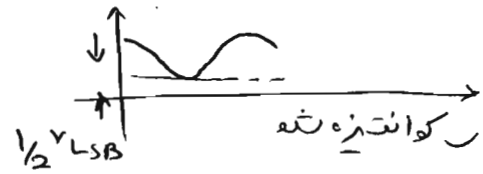
تفاوت ماین ولتاژ آنالوگ معادل خروجی دیجیتال معادل یک مدار سیگنال آنالوگ را به یک دیجیتال تبدیل کرده و سپس به آنالوگ، تفاوت سیگنال درست آمده با سیگنال اصلی را خطای کوانتیزه شده گویند

فصل ۵

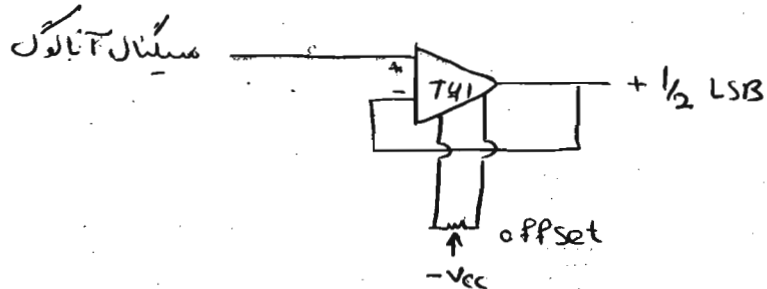
سیگنال آنالوگ برای صفر تا یک واحد، صفر تا پنج واحد، صفر تا پنج واحد کوانتیزه می‌گردد. برای این کار سیگنال آنالوگ را به اندازه $\frac{1}{2}$ LSB به آن ولتاژ اضافه کنیم.



با LSB 1 خطا

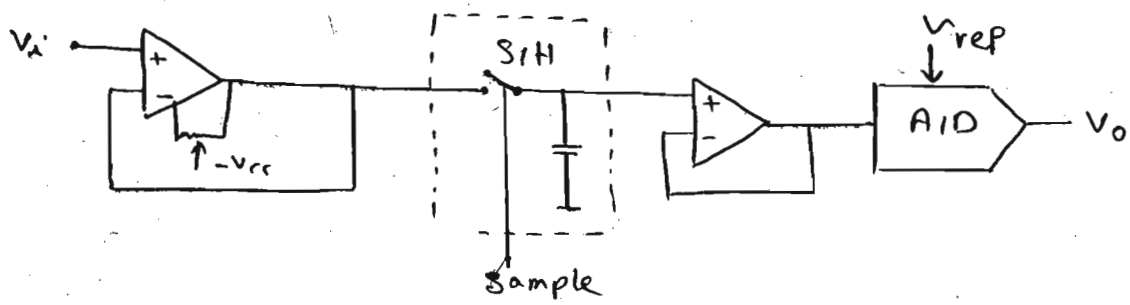


مثال) مداری برای تولید $\frac{1}{2}$ LSB و اضافه کردن آن به سیگنال آنالوگ ورودی جهت کاهش خطای کوانتیزه به $\frac{1}{2}$ LSB



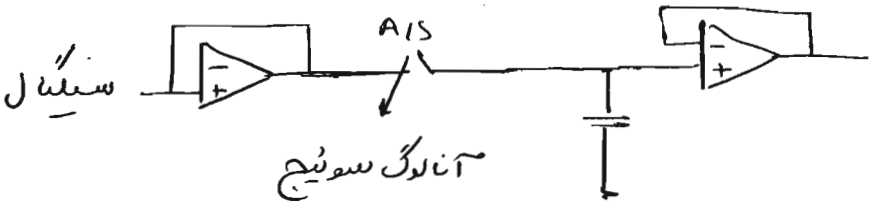
در A/D سیگنال‌ها با فرکانس بالا به مدارهای Sample & hold یا Track & hold احتیاج است که از بین رفتن قسمتی از اطلاعات جلوگیری می‌کند.

Sample & hold تشکیل شده از کلیدهای آنالوگ و خازن‌های سمپلینگ



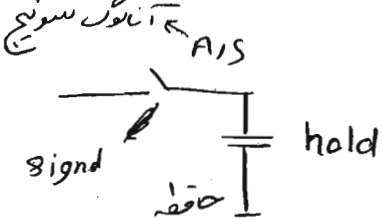
مدار (hold & sample)

مدارهای sample & hold معمولاً این شکلی هستند:



sample & hold.

در صفحه ۲۳ یک یادداشت هشت تایی کن



۱- Flash از نوع 2^{n-1} comprator Flash ها به تعداد 2^{n-1} comprator نیاز دارند. (که n تعداد بیت خروجی است.)

Convension Rate $= \frac{1}{Tc}$

AD 9066 DAUL 6 bit 60msps 2^{n-1} compator صفحه ۲۳

۲- Succassive Approximation تقریب متوالی

convontion time

AD0808, 809 8 bit $Tc = 100\ \mu sec$

AD 574A $\frac{1}{100} \times 10^{-6}$ msps

فرض کنید می خواهیم سگنال با فرکانس 100 KHz را در هر ثانیه (sec) 10 sample per نمونه برداری کنیم.

Conversion Rate (min) $= 10 \times 100K = 1\ MSPS \Rightarrow Tc = 1\ MSec$

اولین نکته در انتخاب A/D ها فرکانس آن هاست.

۳- DUAL integration:

نوع انتگرال گیری

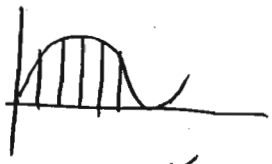
مناسب برای سگنال های IC L 7106

کم فرکانس - ولت - اهم - آمپر IC 7107

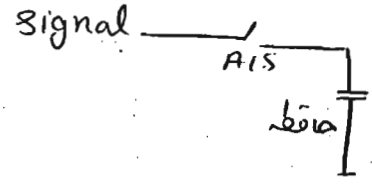
رطوبت - فشار ... نظیر مایعات - سرعت مایعات

۴- V to F ADVFC 32 VtoF, F to V

ولتاژ فرکانس فرکانس ولتاژ



سردهیم Sample & hold سگنالی را که می خواهیم نمونه برداری شود به داخل کلید باز است. زمانی که بخواهیم کلید را بازدن کنیم داطلاعات داخل خازن ذخیره می گردد.



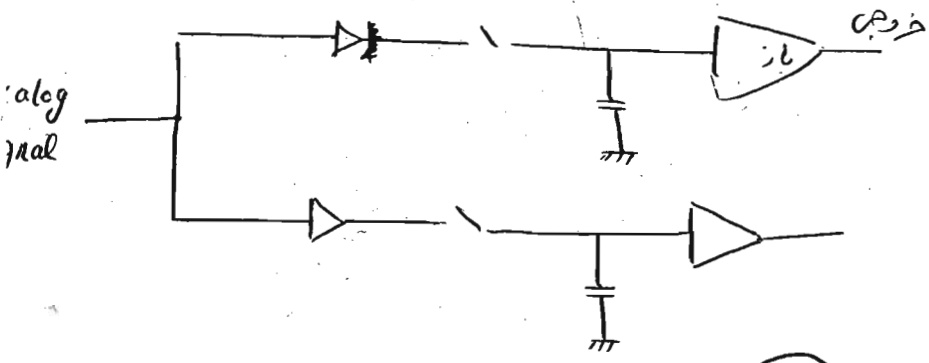
در وقت مناسب کلید زده می شود، اطلاعات در داخل حافظه ذخیره می شوند تا Sample بعدی.

maxim

32 chanal Sample / Hold Amplifier
with output clamping diode

max 5167

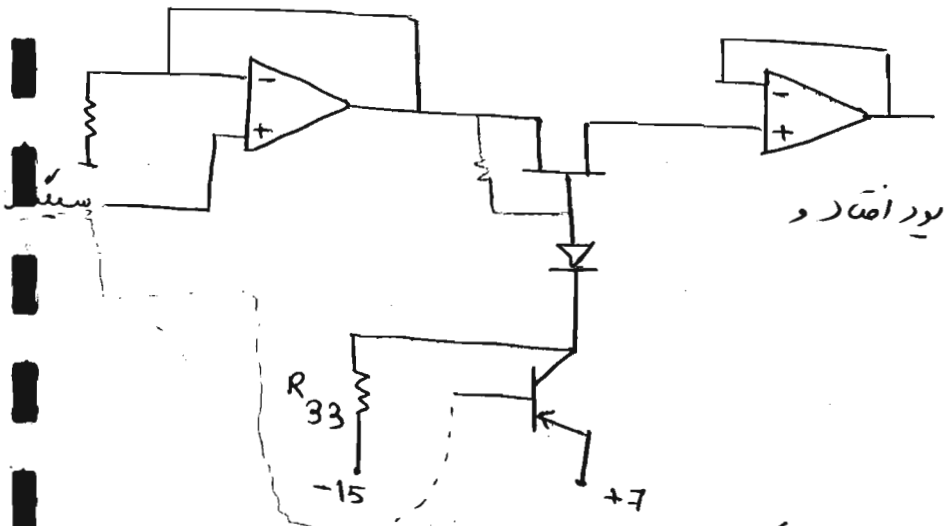
Acqisitime 2.5 μsec



صفحه ۸۷

سیگنال وارد سورس گیت شده . اگر گیت با خاموش شدن دیود R_4 روشن شود اطلاعات روی ورودی AR_4 لغت می‌گردد.

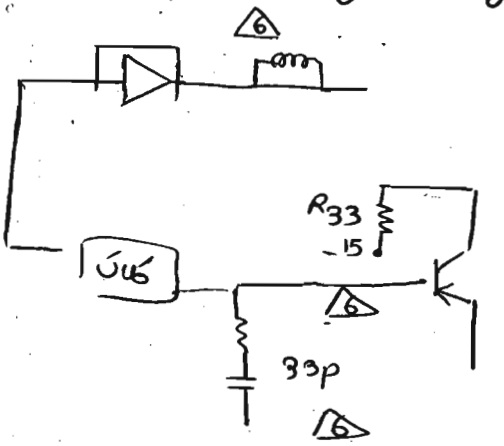
درحقیقت با روشن شدن Fet و سیگنال به طرف مقابل رود. $V_{DS}=0$ می‌شود و درنتیجه R_{DS} بسیار کم می‌شود و اطلاعات بافرشده فوراً خازن را شارژ می‌کند.



دیود در موقع Sampling خاموش
در موقع hold روشن است.
با روشن شدن Q از ریستور $\frac{7}{2}$ روی دیود افتاد و
دیود خاموش می‌شود.

(sample & hold):
ص ۱۷ R_4
مقاومت روی امیتر گین را کم کرده‌این اثر C_M کم می‌شود و اثر C_π را کم می‌کند.
۳- بصورت Cascode وصل شده پس پاسخ فرکانس خوبی می‌دهد.

Q_{38} - Q_3 مدار Ftor است.
لبه همین موج ورودی به عنوان توقیع نیز عمل می‌کند.
درحقیقت فت (fet) باید روشن شود که سیگنال به fet رسیده باشد. برای اینکه سیگنال زودتر برسد یا دیرتر برسد.
برای این کار Engineing change ECN استفاده می‌کنیم.



این کارها مانند latch ها در ورودی DAC ها است.

ص ۱۳ : شروع A/D : یک A/D دارای یک خطا ذاتی است به ۳ خطا ذاتی (کوانتیزه) که دست معرف کننده نیست.
ص ۱۴ : روشن پایین آوردن خطا ی ذاتی : دادن ولتاژ آفست روی سیگنال به اندازه LSB یا ولتاژ مرجع را کم کنیم.

parallel comparator A/D

صفحه ۱۸ یک نمونه اش در صفحه ۱۵ آورده شده.

Fig 17.26 از نوع flash

سیگنال آنالوگ به V_A اعمال می‌شود. در صورتی که V_A از 0.5 V (مثلاً) بالاتر رفت C_1 ← low سیگنال آنالوگ به V_A اعمال می‌شود. اگر از 1.5 ولت بالاتر رفت، C_1، C_2 ← C_3 ← low می‌شود. اگر از 2 ولت بیشتر شد C_1، C_2، C_3، C_4 ← low شود و...

سیگنال آنالوگ به ورودی اعمال شده و بنابراین در هر کدام این C ها مقادیر مختلف دارد. پس در آن کی باید خروجی هر Latch (C) را ببینیم و در خروجی Encoder بصورت digit نشان داده می‌شود.

LM 3914:

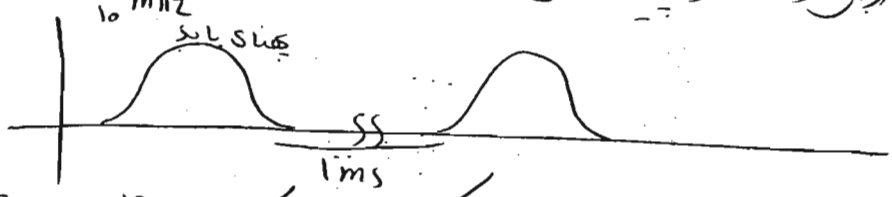
مثال از نوع flash:

برای دستگاههای رقص نور استفاده می‌گردد.

Dot bar display Drive:

حفظ: LM 3914
نگاریتم: LM 3915
$\sqrt{2}$: LM 3916

صفحه ۲۸: مبدل A/D برای رادار هواپیما سیگنال Video وارد می‌شود.



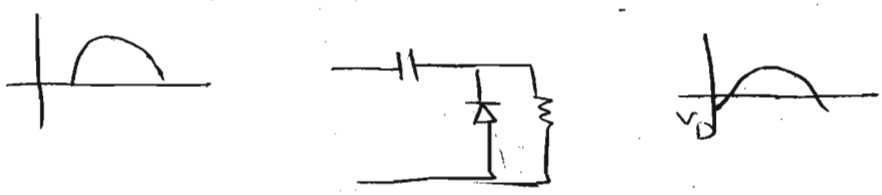
چون فرکانس بالاست پس از نوع flash استفاده می‌کنیم. حداکثر دامنه 2^n است. پس حداقل دامنه ولتاژ رفرنس 2.5^n می‌شود.

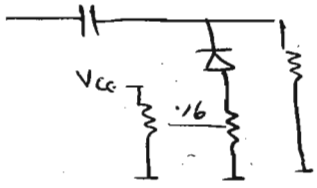
$$V_{LSB} = \frac{2.5}{2^{③}-1} \leftarrow \text{سه بیتی}$$

صد اول جزء $\simeq 0.17$

بنابراین اگر سیگنال کمتر از 0.17 ولت شد، $2^N - 1 \rightarrow 7$ 2^7 شدن 0.16 دیگر نمی‌توان سیگنال را سنس کند.

Q_3 کلکتور مشترک است. که به عنوان بافر استفاده شده و امپدانس خروجی dc دارد.

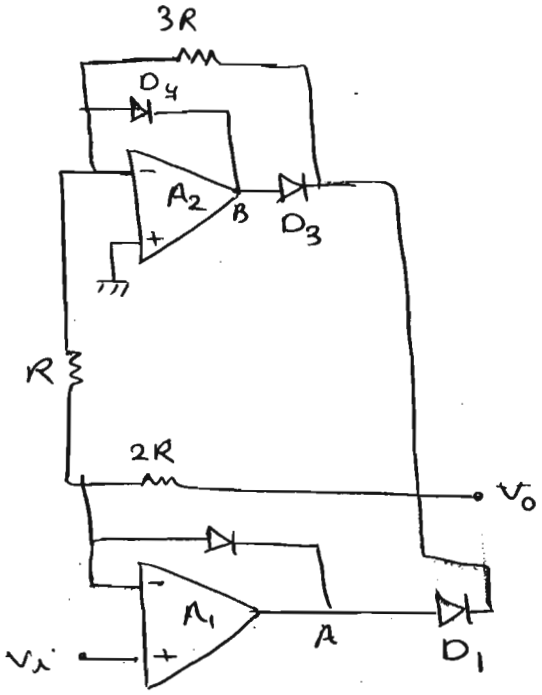




جهت تصحیح اثر منفی دایود.

اما باز هم به ازای جریان های متفاوت مقاومت های دیود متفاوت و باید دانست که این تغییرات خواهد داشت. بنابراین اثر دیود در حلقه فیدبک استفاده میکنیم. هرگاه دیودی در حلقه فیدبک واقع شود ولتاژ آستانه اش به اندازه AB سقوط میکند.

حله ۸۶، ۲، ۲۴



ص ۲۸ : V_i موج سینوسی با دامنه یک ولت است.

V_o کدام گزینه است؟

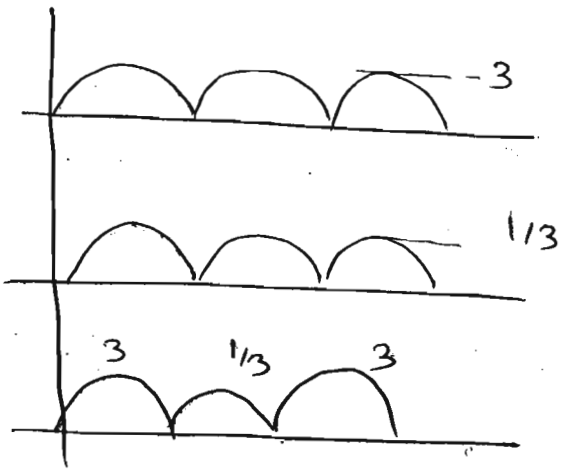
$V_D = 0.7$

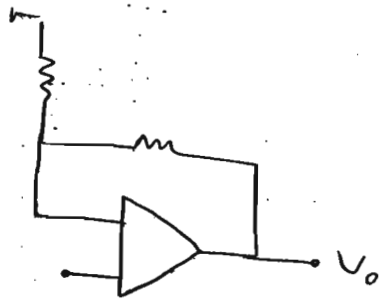
$+V_i \Rightarrow +V_A \Rightarrow D_1 (ON) \Rightarrow$ حلقه فیدبک بسته A_1

$\Rightarrow V(+) = V(-)$

از طریق مقاومت R خروجی B را (-) میکند.

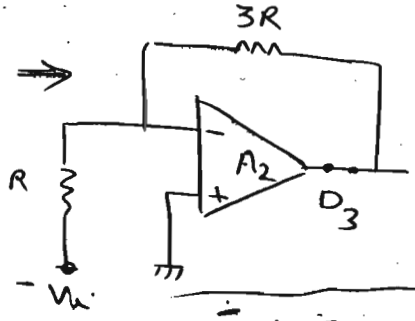
$-V_B \Rightarrow D_4 (ON) \Rightarrow$ حلقه فیدبک بسته A_2 $\Rightarrow V(-) = V(+)$ در A_2





$\frac{V_o}{V_i} = 1 + \frac{2R}{R} = 3$

$-V_i \Rightarrow -V_A$ $D_2 (ON) \Rightarrow$ حلقه فیدبک بسته $A_1 \Rightarrow V(-) = V(+) = V_1$



$\frac{V_o}{V_i} = -\frac{3R}{R} = -3$

ص ۲۸

سیگنال آنالوگ پس از وارد شدن وارد هفت تا مقایسه کننده شده است.

A11 TP6

هر کدام سه بیتی است. $7 = 2^3 - 1$ تا مقایسه کننده داریم یک A/D سه بیتی میسازیم.

A11 – TP7 ولتاژ مرجع که در این مدار 2.5 ولت است.

در پایین ترین مقایسه کننده ولتاژ مرجع ۶/۷ ولت است که در صورتی که ولتاژ ورودی از ۶/۷ ولت بالاتر شد خروجی USB فعال می‌شود. و به همین ترتیب هرچه ولتاژ ورودی بالاتر رود مقدار خروجی ها زیادتر می‌شود.

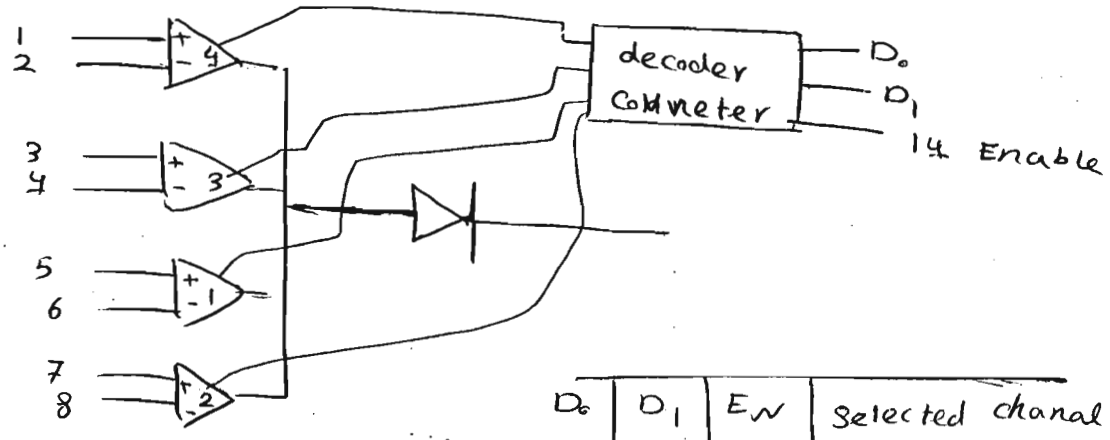
سیگنال خروجی به پایه های V_{15} و V_{24} می‌رود.

ولتاژ مرجع: Tp7 به یک قطعه با چهار آپ امپ داخل می‌رسد که به آن PRAM می‌گوییم.

(programbale Amplifier)

HA - 2406

چند خانه PRAM:



D_0	D_1	EN	Selected chanal
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4
x	x	0	NONE

SIr = 20 V/μsec

Av = 150000

CMRR 80dB

PSRR 90dB

PAM عکس ۲۸ سیگنال ویدیو را به دستگاه A/D وصل می‌کنیم، سیگنال باید بالا رفتن خط صفر قرار گیرد تا اطلاعات از بین نرود و این کار توسط یک clamper که توسط Q_1 و Q_2 و مقاومت مشخص می‌شود. سیگنال از تعدادی از رله ها و یا فرها عبور می‌کند و از آنجا وارد C_4 می‌شود. پس از رد شدن سیگنال از خازن C_4 به اندازه شارژ خازن به سمت بالا می‌آید. (با لا رفتن خط صفر) از Q_4 و AR_1: هرگاه دیود در حلقه منفی وارد شود ولتاژ دارد به اندازه AB می‌کند.

N_{diod} / $1+AB$ = دیود رسیدن آن

RP : out put Amplifier

قابلیت خروجی 15 mA جریان را دارد

بافرها: سه نوعند { کلکتور مشترک، درین مشترک، op-Amp }

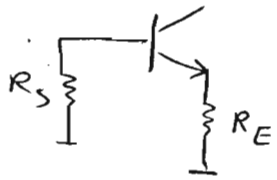
امپدانس ورودی زیاد

" خروجی کم

جریان خروجی بالا

بهره (گین) ولتاژ نزدیک به یک

بافرهای مذکور در جریان های پایین مورد استفاده قرار می‌گیرند. برای جریان های بالاتر از Ic استفاده می‌شود. مثل LH0002 مدار مجتمع output current



$R_o = R_E \parallel \left(r_e + \frac{R_S}{1+\beta}\right)$

$= R_S \parallel \frac{1}{g}$

$Dc = 100\ mA$

$Pulse = 400\ mA$

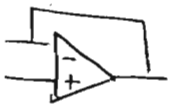
$Slr = 400\ V/\mu Sec$

$gain\ BW = 300\ MHz$

$Av = 0.98$

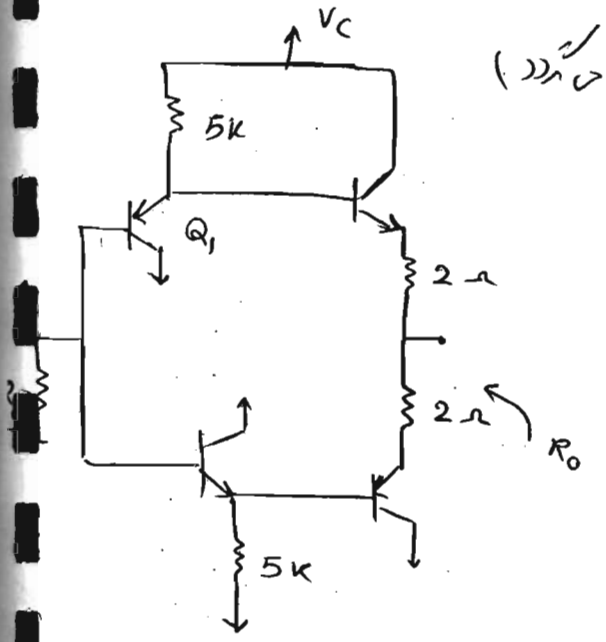
$Ri = 10\ M\Omega$

$R_o = 6\ \Omega$



مدار مجتمع { مونولیتیک (معمولی)
هایبرید (ترانزیستور روی قطعه یا برد درست می‌گردد)

علت استفاده از Bjt جریان بالا در هدفی ماست.
از Fet بیشتر در کارهای توزیع استفاده می‌کنیم.



$$R_o = \frac{1}{2}(2\Omega) + \left(\frac{5k}{1+\beta} \parallel \left(re_1 + \frac{R_S}{1+\beta}\right)\right)$$

I_C چهار پایه با پکیج Metal قابل اجرا است.

مرحله ۲۸ :

D_0 : ۱- سیگنال آنالوگ تا $\begin{cases} 1.67 \\ 2.5 \end{cases}$ ولت Search می‌رود.

۲- سیگنال آنالوگ حداکثر تا 1.67 ولت می‌شود track

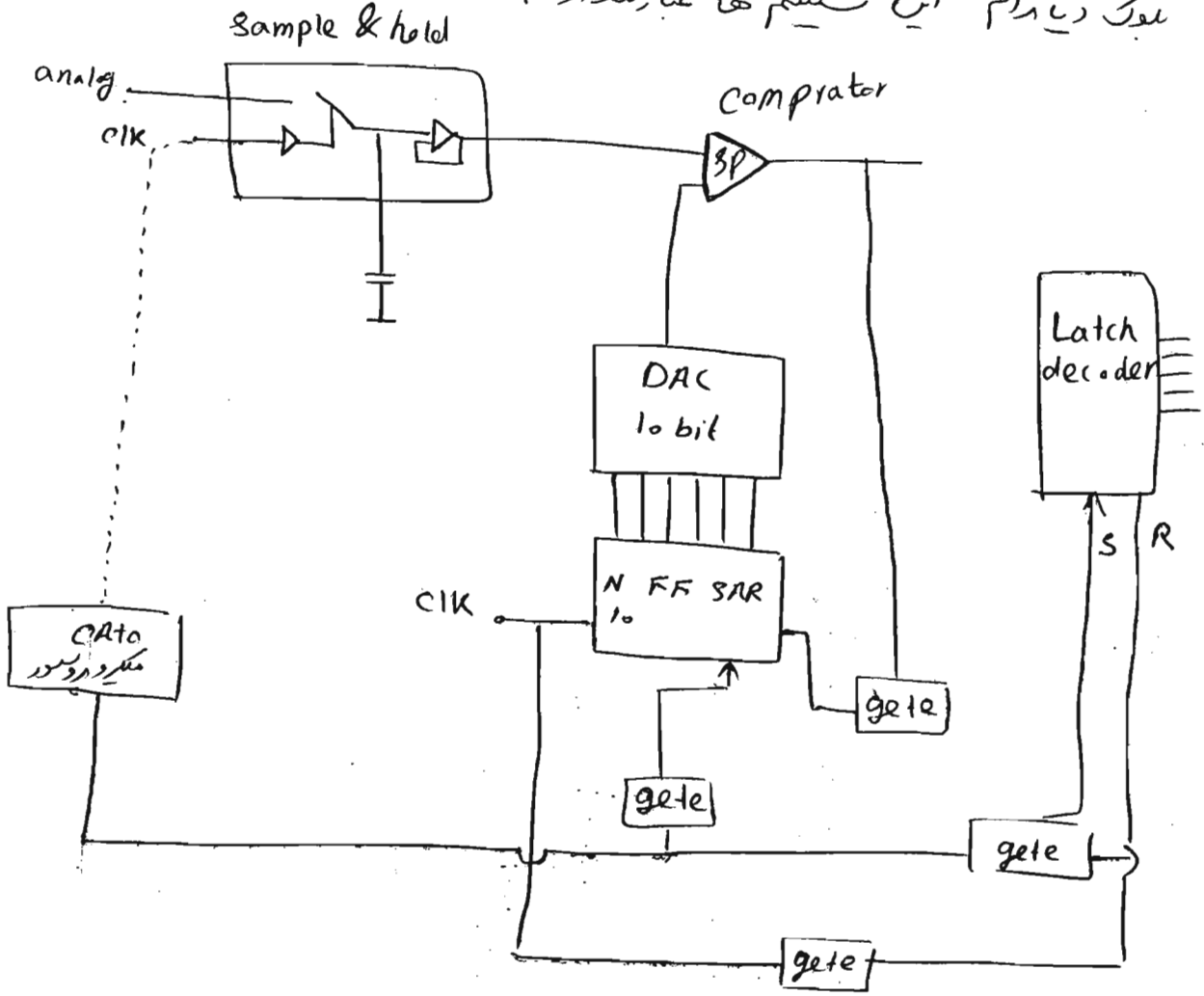
در حد Search فقط آپ امپ شماره ۴ در Pram کار می‌کند. بنابراین ولتاژ 2.5 ولت از خروجی Op-Amp چهار به TP7 می‌رسد.

U3A : یک Compraton است که برای over flow یا سرریز استفاده می‌گردد. در پایه منفی U3A ولتاژ 1.25 ولت مرجع (تقسیم مقاومتی) قرار دارد. پایه مثبت U3A به سیگنال آنالوگ وصل است. وقتی ولتاژ آنالوگ از 2.5 ولت افزایش یابد $V_{BA} \leftarrow$ سلف می‌شود و ترانزیستور Q_5 خاموش می‌شود. در نتیجه کلکتورش باز شده دیود CR12 فعال و یک ولتاژ به پتانسیومتر R_{22} اضافه شده و در نتیجه ولتاژ مرجع را از 2.5 ولت به بالا می‌برد. در نتیجه سیگنال از بین نمی‌رود.

Successive Approximation ADC 17.2.4 ص ۱۷ - سرعت متوسط

سرعت پایین‌تری دارند ولی قوا دانتدند مثل سری 8000

بلوک دیاگرام این سیستم ها عبارتند از :



ص ۱۸ عدد خروجی سیگنال 7.5 ولت ماکزیمم باشد.

$MSB\ (7,5^{V}) = 3.75^{V}$

اولین کلاک که می آید. اولین فلیپ فلاپ FF_{SAR} set و بقیه Reset است.

ولتاژ آن را به دیجیتال آنالوگ تبدیل کرده. خروجی گفت از 7.5 ولت است. Comparator فعال می شود. کلاک دیگر که بیاید باید تبدیل کنیم به آنالوگ 7.685 ولت می‌دهد. پس از 7.5 ولت بالاتر است. گیت فعال شده (از طریق comparator) به همین ترتیب ادامه می دهیم تا کلاک 10 (کلاک دهم). آخرین فلیپ فلاپ را که دیدیم خروجی داد یک پالس می‌دهد بنام End of currention (EOC) که گیت را فعال کرده و این خروجی را set می‌کند.

EOC یعنی تبدیل تمام شد. به دیگران می‌گوید باز شو اطلاعات ثبت شده را به خروجی ارائه بده و یک پالس به Reset بده و آماده کن سیستم را برای شروع بعدی.

$T_C = T(clk)\ [N+2]$

می‌خواهیم کاوش

$clk = 1MHz$

10 bit

minimum conversion time = TC = 1M sec (12) = 12 μsec

در حقیقت کلاک یازدهم E_{OC} را فعال می‌کند.

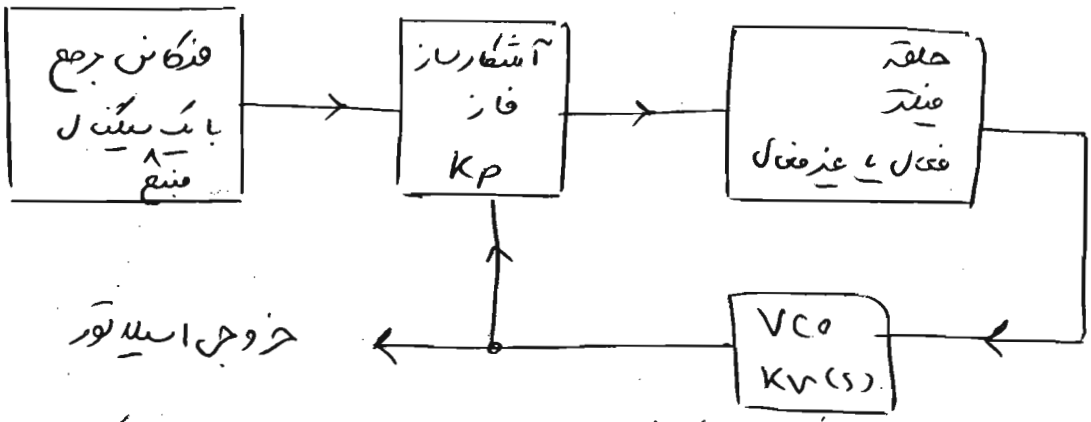
راجع به In ADC صفحه 19 مدل ال استاندارد صحبت می‌کنیم.

---

۸۶ ،۲ ،۳۱

صفحه ۳۲ Phase-Locked

برای تکمیل موضوع به فصل ۱۵ مدار مجتمع CMOS (هراز چندی) مراجعه کنید.

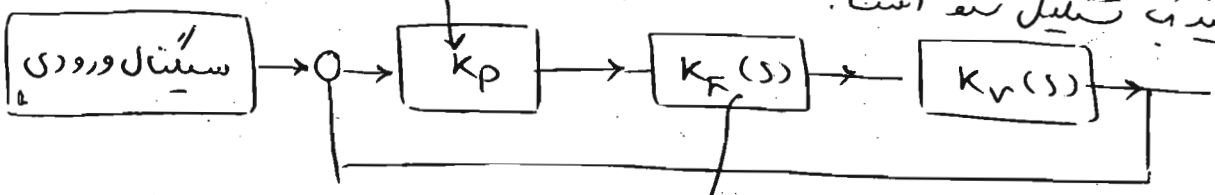


تعادل وقتی است یعنی فرکانس VCO مثل فرکانس ورودی خواهد شد با فاز حداقل یکی خواهد بود.

یعنی فازشان هم منطبق است.

آشکارساز فاز (ولت / رادیان)

حلقه فیدبک تشکیل شده است.



سطح dc یا ولتاژ خروجی آشکارساز داخل VCO

باید فیلتر شود. سطح dc استخراج شود به وسیله $K_F(S)$

اختلاف فاز توسط آشکارساز اندازه‌گیری می‌شود و تقاضا بیرون می‌دهد.

در حلقه فیدبک ⇐ گین فیدبک فیدبک منفی $A_f = \frac{A}{1+A\beta}$

$$\frac{\theta_{OSC}(S)}{\theta_{REF}} = \frac{K_P \times K_F(S) \times K_V(S)}{1 + K_P + K_F(S) \times K_V(S)} = W(S)$$

$K_V(S) = \frac{K_V}{S}$ ⟵ است $1/S$ که همان بتل فازیه فرکانس است.

در صفحه ۳۲ رابطه 2.1 و 2.2 را مشاهده کنید.

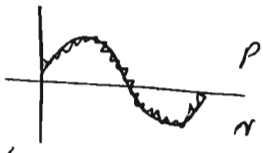
رابطه 2.3 را هم ببینید.

یک حلقه PLL خودش ذاتاً یک دستگاه یک قفله است.

ص ۴۳ : مدل فرکانس - بلوک دیاگرام شکل 2-4

یک فرکانس خوب مرجع داریم که تعداد کثیری فرکانس از آن استخراج می‌کنیم که از حلقه PLL با یک مقسم فرکانسی در حلقه β بنام سینتی سایزر یا مولد فرکانس) استفاده می‌کنیم.

با استفاده از حلقه PLL می‌توان سیگنال‌های نویزی را به سیگنال خوب تبدیل کرد.



(بازسازی سیگنال) یعنی یک فیلتر بسیار خوب ساخته‌ایم.

(اگر N=1 باشد در حلقه β)

اگر VCO هم سینوسی باشد می‌شود یک فیلتر بسیار مقتدر.

به وسیله حلقه PLL با داشتن یک تقسیم کننده به این نتیجه می‌رسیم که کاربردهای این دستگاه چیست

۱- یک فرکانس خوب مرجع است.

۲- از کانال‌های مختلفی در آن استفاده می‌شود.

مثلاً تلویزیون دارای فرکانس بیشتر سازاست.

از PLL به عنوان (مدولاتور FM) نیز می‌توان استفاده کرد.

$N = \frac{1}{N}$ است که بجای 2-3 در حقیقت همان رابطه 2-6 رابطه اصلی PLL است. درحقیقت

گذاشتیم.

مدولاتور FM : همه‌شان دارای حلقه PLL هستند.

ص ۴۴ : فرض کنید در یک حلقه PLL ، f_0 را از نظر بگیرید. فرکانس ورودی زیاد می‌شود. هنگامی که فرکانس ورودی به F_1 رسید فرکانس F_0 سریعاً روی F_1 می‌آید تا وقتی به F_2 برسد و اسیلاتور خروجی همواره سیگنال ورودی را دنبال خواهد کرد و از F_2 به بعد دیگر قفل نخواهد بود.

و در برگشت هم همین‌طور را با F_3 و F_4 داریم.

فیلتر computer Renge را محدود می‌کند.

فرض کنید روی F_0 هستیم. دفعتاً یک فرکانس زیادتر از F_0 وارد شود. هردو وارد آشکارساز فاز شده و اختلاف فاز را تعیین می‌کند. و این اختلاف فاز فیدبک شده تا زمانی که f_0 با f_{in} برابر شود و اختلاف فاز به صفر برسد.

* زمانی که سیگنال درحوزه Captuter می‌آید زمانی که طول می‌کشد تا lock رخ دهد را lock up time می‌گوییم. برای سرعت بالا باید در حد ms باشد.

lock up time وجه برای محاسبه فیلتر است. زمانیست که سیگنال می‌آید در حوزه Capture Range

تا زمانی که lock اتفاق بیفتد فیدبک غیرخطی است (در زمان lock up time)

وقتی lock اتفاق افتاد حلقه فیدبک خطی می‌شود.

اگر فیلتری که نصب می‌کنیم مرتبه دوم باشد با توجه به حلقه ذاتی (2) پس مجموعه درجه ۴ می‌شود.

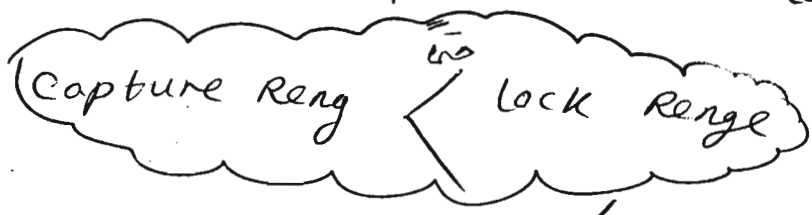
ص ۳۴ (شکل)

عملکرد حلقه pll : فرکانس از سمت چپ داخل می‌شود. اگر فرکانس f_1 وارد حلقه قفل می‌کند. f_2 وجود می‌آید روی f_1 و فرکانس را دنبال می‌کند. ~~f_2 وجود می‌آید~~

فرکانس زیاد می‌شود تا برسد به f_2، اگر فرکانس به f_2 برسد قفل می‌شود. نوسان ساز روی f_2 می‌ایستد، شرط است تا طبقه بعدی را دریافت کند.

فاصله بین f_1 و f_2 را با Δf_L که نام Captcure Range است.

Δf_H فاصله‌ای که lock در داخل می‌ماند نام Lock Range



نکته مهم:

* فیلتر Capture Range را محدود می‌کند. *

وقتی lock اتفاق افتاد خطا خواهد شد. در زمان غیر از lock up time غیر خطی است.

2) بلوک های pll را شناسایی کن : pull Function Blocks

VCO یک نوسان ساز است که فرکانس خروجی به وسیله ولتاژ ورودی کنترل می‌شود.

مشخصات:

الف) K_V : برحسب $\frac{rad}{volt}$ یا $\frac{rad}{s}$ ⇐ کمیت برداری است. تغییرات در دو جهت به خوبی نشان داده.

ب) خطی باشد.

ج) راحت بتوانیم تنظیمش کنیم.

ص ۳۵ به سبب اینکه اعمال همه این موارد مشکل است لذا یک نوسان ساز مناسب برحسب کاربرد انتخاب می‌کنیم. می‌شود همه خواص را از یک مدار الکترونیک انتظار داشت.

نوسان سازهایی که بصورت متعارف استفاده می‌شوند:

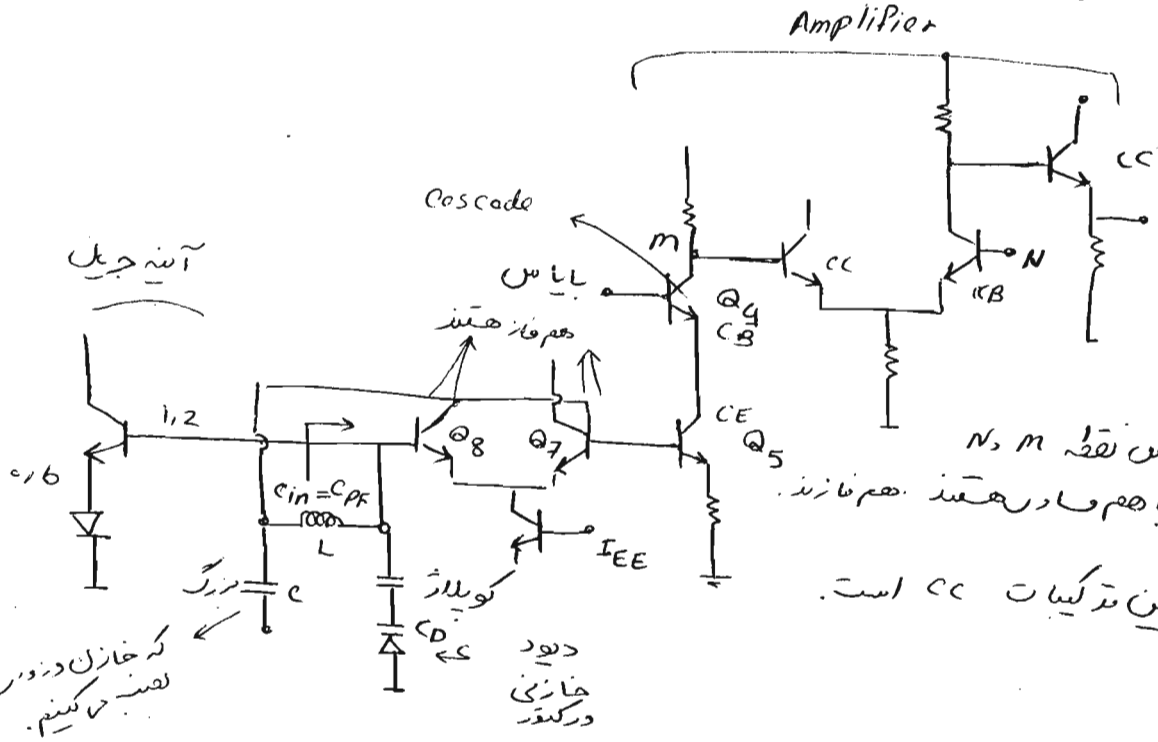
1) Crytral osillator : دارای یک ← فرکانس ثابت

2) LC osillator : فرکانس ثابت

3) RC osillator : را می‌توان کنترل کرد

آی سی MC1648

FIGURE 1 - CIRCUIT SCHEMTIC می خواهیم رفتار VCO را بسنجیم.



باياس نقطه M و N با هم فاز هستند. هم فازند.

قویترین ترکیبات CC است.

که خازن دیود را اینجا 6 پیکوفاراد است فرض می کنیم.

نوسان $$f = \frac{1}{2\pi\sqrt{L(C+6p)}}$$

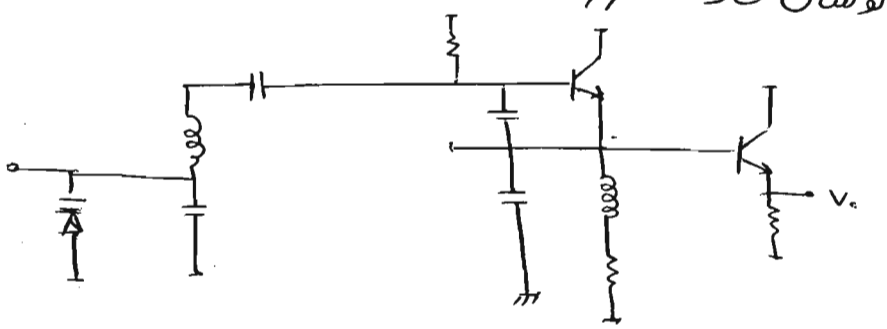
نوسان با دیود وراکتور $$f = \frac{1}{2\pi\sqrt{L(C+C_p+6PF)}}$$

ص ۶۴ گوشه سمت چپ یک طیف مزاحم است که این طیف در نقشه بغل دستی اش است. که

این نقشه مدار مجتمع MC1648 است.

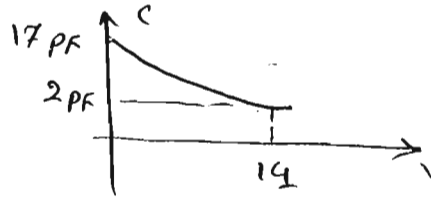
{www.mini-circuits.com این سایت اسیلاتور معرفی می کند.}

نوسان ساز clapp :



دایودهای وراکتور با اعمال ولتاژ معکوس به هر دیود مقدار ظرفیت خازنی آن عوض می شود.

وراکتور دایودها را به همین منظور ولی با دقت بالا می سازند.



ص ۸۲ نگاهی به دیودهای وراکتور

ص ۸۳ BB405 شخص در ص ۱۵ ساخته شده

صـ ۱۸ یک نقشه مزکاری شکنی سایز است. در قسمت بالا سمت چپ، مدار LC - دیود D_3 که BB505 استفاده کرده که از نوع clapp است. LC ها سینوس تحویل می‌دهند. اگر VCO بخواهند بسازند سینوس، حتماً باید به نوسان سازهای LC متوسل شوند.

صـ ۳۵ به نوسان سازهای RC اصطلاحاً استفاده می‌شود.

صـ ۴۵ آی سی ICL8038 که جدیداً XR2206 است که از همین غالب است. هم زمان هم سینوس هم مربع هم مثلثی می‌دهد.

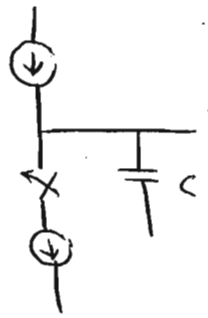
یکی از خصوصیاتش این است که آسان و ساده بشود.

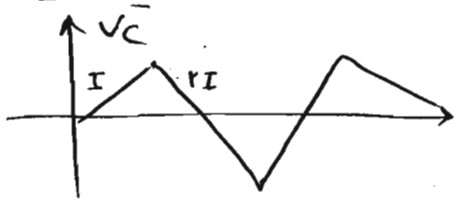
منبع جریان خازن را شارژ می‌کند.

$CV = IT$ مقایسه کننده‌ها آن ولتاژ خازن را مقایسه می‌کنند با ولتاژ مرجعش.

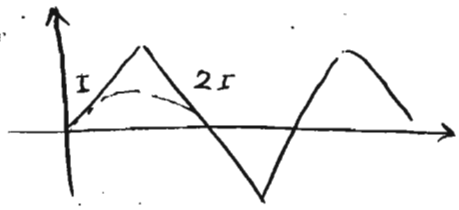
هنگامی که ولتاژ را دید، منبع جریان دوم را به مدار بیاورد و V_C را شارژ کن. هنگامی که ولتاژ V_C به مقدار V_2 از مقایسه کننده دوم رسید. منفی مقایسه کننده باعث تریگ F.F و نهایتاً باعث از شدن I_2 و در نهایت شارژ مجدد خازن می‌شود.

وقتی رسید به ولتاژ convertore، تغذیه می‌دهد. توضیح بسته می‌شود. با I شارژ شد.





صـ ۴۵ از سمت خازن یک مدار مثلثی باز شده تحویل می‌دهد.



صـ ۴۷ IC 8038

در سمت چپ بالا در نقشه مقاومت R_2 ، R_1 است که (وسطش نوشته پایه V).

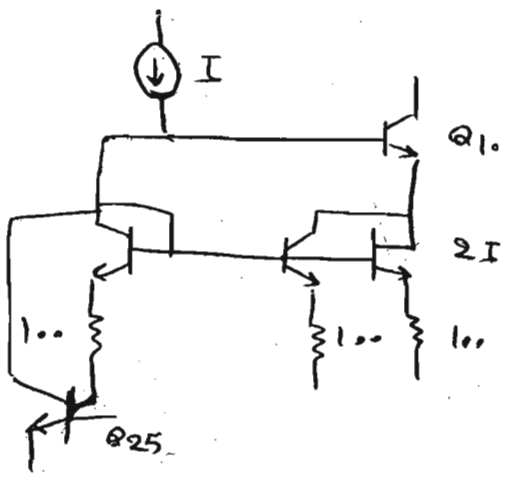
پایه V را به پایه ۸ وصل کن. اگر می‌خواهی ولتاژهای مختلف دریافت کنی می‌توانی مقاومت R_1 و R_2 را تغییر بدهی.

پایه V ← قابلیت تولید Vcc های مختلف در روی پایه 8

پایه 8 به دیگر خود ولتاژ مد نظر را می‌دهیم.

ولتاژ دوسر REXT8 می‌شود جریان ایجاد شده (منبع جریان دوم)

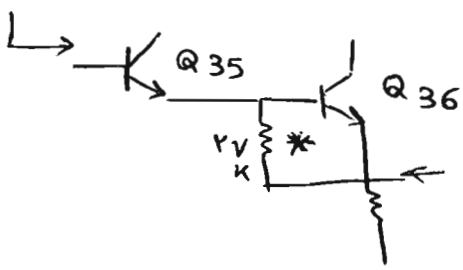
به پایه 8 ولتاژ مادهی که این ولتاژ از بیس Q_1 می‌آید به امیتر Q_1 می‌آید از امیتر Q_1 می‌آید
روی امیتر Q_2. دقیقاً همین ولتاژ بر روی این ولتاژ برابر خواهد بود این ولتاژ می‌افتد روی پایه 5.
از بیس Q_9 به امیتر Q_3 رفته، می‌رود روی پایه 4. ترانزیستور Q_3 و Q_4 یک تقویت کننده
دارلینگتون هستند. از Q_9 یک خازن شروع به شارژ کردن می‌کند. ترانزیستور Q_9 بصورت
یک دایود است.
یک خازن روی پایه 10 وصل است.
Q_{15}، Q_{16}، Q_{17}، Q_{18} وقتی موج رفت به قله بالا رسید این را برمی‌گرداند پایین.
Q_{19}، Q_{20}، Q_{21}، Q_{22} وقتی است که موج به پایین رسید آن را به بالا برمی‌گرداند.
Q_{28} ترانزیستور شاتکی است.
Q_{27}، Q_{28} فیلیپ فلاپ، Q_{25} را روشن می‌کند. (Q_{25} را خاموش می‌کند)
Q_{10} سوئیچ است.
در قله موج Competter فعال شد Q_{25} خاموش می‌شود. Q_{10} بیس‌اش از زمین
برداشته می‌شود.
Q_{12}، Q_{13} آینه جریان هستند با مقاومت‌های مساوی.
خازن C_{Ext} با جریان Q_5 شارژ شد. (R_{ExtA})
RAMP بر روی خازن C_{Ext} بالا می‌رود. اگر $V_{cc}=5^V$ باشد روی مقایسه کننده بالا ۳٫۵ و پایین
۵ ولت.
وقتی ولتاژ RAMP به ۱۰ ولت رسید Q_{15}، Q_{16} فعال شد و توسط R_{41} بین Q_{14} را فعال می‌
نقطه قله RAMP بین Q_{14} را low کرده توسط Q_{15}، Q_{16}، Q_{18}



IC 8038

صـ۶۷ : V.C.O

خروجی روی خازن پایه ۱۰ یک موج مثلثی است که از طریق کلکتور Q_9 سیگنال خارج می‌شود. ورودی روی بیس Q_{35}. که Q_{35} یک دارلینگتون است. مقاومت بین بیس Q_{36} و امیتر Q_{36} چه کاره است؟ یعنی مقاومت 27^k برای چیست؟ جواب: این مقاومت اگر نباشد β ترانزیستور Q_{35} خیلی خواهد شد. جهت افزایش β این مقاومت وصل خواهد شد. تا جریان کلکتور Q_{35} را بالا نگه دارد.



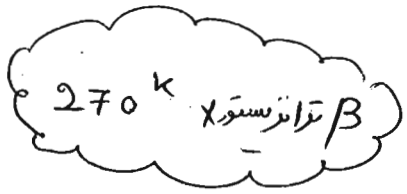
حالا می‌خواهیم مقاومت ورودی را بدست آوریم.

$$\frac{27\,k}{1-A_{36}} \simeq \frac{27\,k}{1-0.9} = 270\,k$$

A_{36}: گین Q_{36}

مثلاً اگر گین Q_{36} برابر با ۰.۹ باشد.

$\Leftarrow$ مقاومت ورودی می‌شود



مقاومت 27 کیلواهمی بوت استریپ شده.

$$V_{CC} = V_{R43} + V_{BE}(Q_{37}) + V_{BE}(Q_{38}) \leftarrow E_{Q36}$$

خروجی Q_{36} می‌آید روی بیس Q_{38} و پایه 3 را به عنوان موج مثلثی ارسال می‌کند. (سیگنال مثلثی روی بیس Q_{35} ارسال شده با دارلینگتون روی Q_{38} می‌آید.

خروجی Q_{36} به بیس Q_{40} پایه 40 را به عنوان موج مثلثی ارسال شده تحویل می‌دهد در حقیقت هر دو کنه از یک کلکتور مشترک می‌گیرد.

جریان Q_{39} همان جریان Q_{40} است.

Q_{40} بایاس شده. کلکتور مشترک دارای امپدانس خروجی کم مصرف کننده پایه 3.

این دستگاه مولد موج سینوسی هم هست.

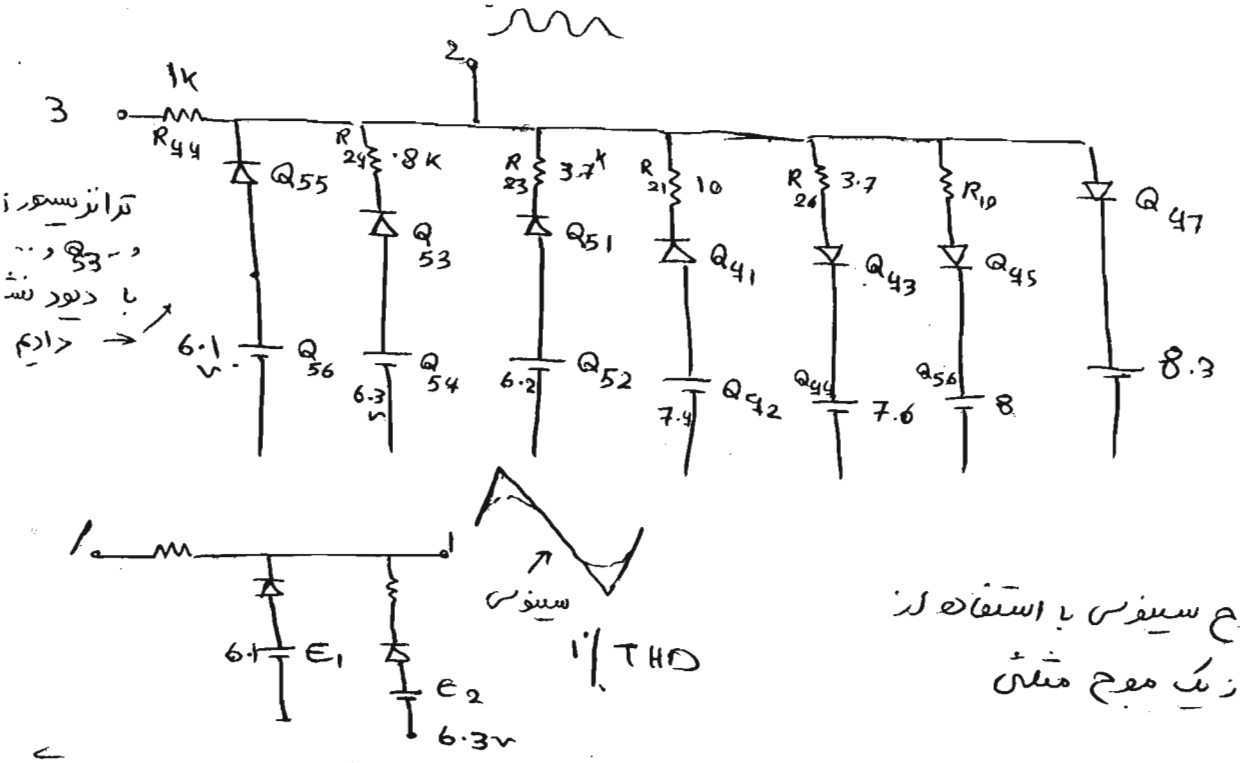
* برای داشتن اعوجاج کمتر از موج سینوسی مقاومت یک سانتی‌متر 32^k وصل شده.

Q_{55} باز است. حالا قرار مجتمع صـ۶۷ را شبیه سازی می‌کنیم یعنی قسمتی از آن را می‌کشیم. که در صفحه بعد می‌کشیم. ولتاژ روی بیس Q_{56} روی امیتر Q_{55} هم هست.

R 40 39 38 37 36 35 34 33 R_{32}

مقاومت 82^k برای داشتن اعوجاج کمتر در موج سینوسی تنظیم می‌شود.

روی بیس Q_{54} یک ولتاژ است که با یک V_{BE} کمتر روی Q_{53} می‌آید.



تولید موج سینوس با استفاده از برشگر از یک موج مثلثی

در حقیقت در مدار بالا به پایه 3 موج مثلثی داریم و از طریق چندین برشگر که بوسیله ترانزیستورها بافر درست شده آن را به یک سینوس با THD 1% تبدیل میکنیم. (در پایه 2)

ص 78 : از VCO های دیگر معرفی کرده.

آی سی 74LS624 که در بازار 74LS124

از نوع فیلیپ فلاپ که فرکانس خروجی را میتوان جابجا کرد. مثلاً بین پایه 5 و 6 کریستال وصل کن. بین پایه 4 و 5 یک خازن نصب کن که با ولتاژ ورودی کنترل شود. ولتاژ ورودی پایه 2 و پایه 3 است.

$$f_o = \frac{5 \times 10^{-4}}{C_{ext}}$$

پایه قابلیت کنترل دارد { 2 : کنترل فرکانس
3 : رنج

ص 79 : در این صفحه مشخصه رفتار این VCO آورده شده. اول منفی سمت چپ را بررسی میکنیم.

به ازای $V_{cc} = 5^V$ و 2^V = frequency control ← Renge = 2^V

در آن صورت به ازا فرکانس مدنظر خازن بین 4 و 5 را انتخاب میکنیم. و یک فرکانس گذر براساس پایه 2 برایش در نظر میگیریم.

و حالا منفی سمت راست:

محل تقاطع Reng = 2 ← frcontrol = 2 میشود یک

ادامه

$K_0 = \frac{\Delta f}{\Delta V} = \frac{\text{تغییرات فرکانس اسیلاتور}}{\text{تغییرات ولتاژ ورودی}}$ درحول فرکانس متوسط

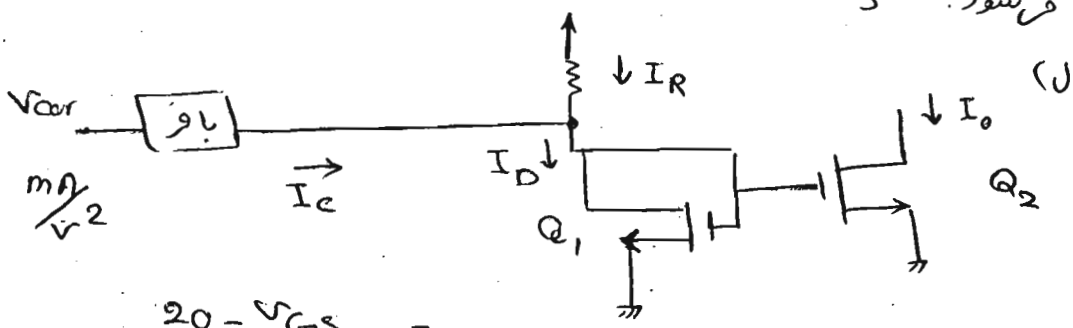
$K_0 \leftrightarrow$ گین اسیلاتور

در شکل بالا صفحه ص۴۹ مدنظر را از این IC استفاده کرده

ص۴۳ : در گوشه پایین شمار داخلی آی سی 4046 است.

در داخل این آی سی یک آشکارساز فاز است. یک V.C.O که نقشه آن بالاست. و حالا VCO را تماشا می‌کنیم.

پایه 5 یک inhibit است. اگر پایه inhibit را low کنیم گیت اول high، گیت $P_1 P_2$ و P_3 روشن می‌شود. ولتاژ V_{DD} مستقیم روی منبع جریان. low می‌شود.



$K = 1/25 \ mA/V^2$

$V_T = 2$ ولت

$$\frac{20 - V_{GS}}{6K} = I_1 \Longrightarrow I_1 = 1\ mA$$

$$I_1 = K(V_{GS} - V_T)^2$$

حالا اگر یک باور داشته باشیم و یک ولتاژ کنترل هم داشته باشیم در شکل نشان دادم.

$$I_D = I_c + I_R$$

حالا در نقشه: ماست فت‌ها P_1 و P_2 ← $I_{reference}$ و P_2 ← I_0

ولتاژ کنترل ~ N_1 ⑪ وصل می‌شود. اگر R_2 را وصل نکنیم و فقط ولتاژ کنترل داشته باشیم و R_1 وصل باشد و $V_{control}$ از 0.8 بیشتر باشد N_1 کار می‌کند. حداقل ولتاژ کنترل 8 ولت جهت روشن شدن لازم است

اگر R_2 نداشته باشیم و فقط N_1 فعال باشد اگر ولتاژ VCO از 0.9 بیشتر باشد فعال می‌شود

P_3 و P_4 روشن می‌شود.

I_0 ، C_1 را با RAMP شارژ می‌کند.

وقتی ولتاژ C_1 به ولتاژ آستانه Gate 1 رسید، گیت 1 فعال می‌شود. فیلیپ فلاپ عوض شده، N_2 و P_5 را روشن می‌کند و P_3، P_4 را خاموش می‌کند.
به علاوه از خروجی گیت یک، یک ولتاژ مربعی به خروجی تحویل می‌دهد.
یعنی از درین P_2 دوتا انشعاب داریم. جریان خروجی P_2 است. یک انشعاب می‌آید روی P_4 و بعد خازن C_1 شارژ می‌شود و بعد هم می‌آید روی N_3.
مهم: وقتی ولتاژ به آستانه گیت 5 رسید فیلیپ فلاپ عوض می‌شود.
وقتی به خازن C_1 رسید می‌آید روی گیت او بعد 2، بعد 3، بعد 4 و می‌آید روی گیت Not که Gate (1) است. وارد آنجا می‌رود به Gate (2) و می‌رود تا به گیت 5 رسید.
وقتی به آستانه گیت 5 رسید فیلیپ فلاپ عوض می‌شود.
در داخل آی سی یک S.K می‌بینیم که همان ترانزیستور N_4 است.

$$CV = IT = \frac{I}{F} \qquad F = \frac{I}{CV}$$

در داخل قطعه یک ترانزیستور داریم که برای جلوگیری از آسیب دیدن فیلت با فعال شدن inhibit ترانزیستور فعال شده و خروجی می‌دهد.

ص ۵۹ و ص ۶۰ : منحنی مربوط به این آی سی

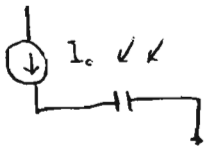
$$V_{CO} = \frac{V_{DD}}{2} \qquad R_2 = \infty \rightarrow$$

یعنی جریان تولید می‌شود
متناسب با بزرگا من انتخابی و مقاومت R_1 انتخاب می‌کنیم V_{DD} مختلف مقدار خازن را انتخاب می‌کنیم.

$$\frac{V_{DD}}{2} = \text{ولتاژ ورودی که} \quad f \simeq \frac{1}{RC}$$

$R_2 = \infty$ و
روی ماستفت N_1 که روی سورس آن باید مقاومت وصل کنیم. (مقاومت R_1)
فرکانس تقریباً می‌شود $\frac{1}{R_3}$ وقتی $V_{GiN} = \frac{V_{DD}}{2}$
حالا اگر بخواهیم مقاومت R_2 را نصب کنیم براساس f_{min} مقدار R_2 را که از 10^K تا بالا می‌شد را به دست می‌آوریم.
اگر R_1 را نصب نکنیم و R_2 را نصب کنیم فرکانس خروجی روی f_{min} می‌شود و اگر R_1 را نصب کنیم و V_c را بالاتر از 8/8 بدهیم می‌توان فرکانس خروجی را کنترل کنیم.
$R_2 = \infty$ ← یعنی فرکانس R_3 را نصب کن.

منحنی پایین فرکانس می‌نیمم را می‌خواهد. مقدار R_2 را می‌دهند به ما تا فرکانس می‌نیمم را محاسبه کنیم.



$$C_V = IT = \frac{I}{f} \qquad f = \frac{I}{C_V}$$

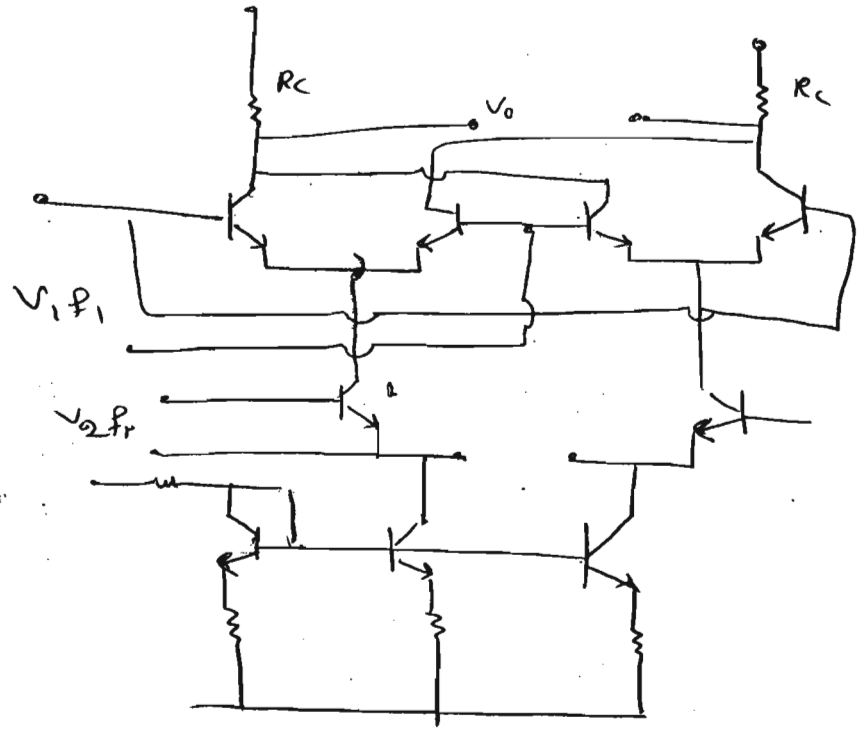
با نسبت فرکانس $\frac{f_{max}}{f_{min}}$ می‌توان $\frac{R_2}{R_1}$ را بدست آورد. از طریق جدول بالای صفحه ۶۰

صفحه ۳۵ آشکارساز فاز: که در حلقه PLL بکار می‌رود.

آشکارساز فاز دو تا سیگنال را می‌گیرد نسبت به تفاوتشان در فاز به آنها دلتا می‌دهد.

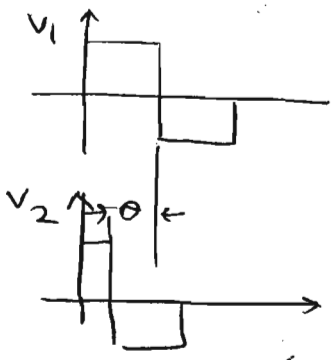
دو نوع آشکارساز فاز داریم: ۱- آنالوگ ← قوی‌تر ۲- دیجیتال

نمونه‌ای از آشکارساز فاز در صفحه ۵۲ آمده. که یک ضرب کننده گیلبرت است. که آن لوک هم هست. و سریعتر عمل می‌کند.



آشکارساز فاز PLL IC 560:

صفحه ۵۲



هم آشکارساز فاز و هم ضرب کننده گیلبرت

$$V_0 = R_C \cdot I_{EE} \left[\frac{2\theta}{\pi} - 1 \right]$$

$$\frac{\Delta V_0}{\Delta \theta} = k_D = k_P$$

خروجی آن‌ها باید به یک فیلتر وصل کرد تا بتواند متوسط را دریافت کند.

صفحه ۵۰ هم آشکارساز فاز گیلبرت دارد.

ص ۳۵ آشکارسازهای دیگر:

که درین اینها آی سی 4046 است که به عنوان قطعه است. هم EXOR دارد و هم PFD.

~~هم گویند R_1, R_2 یک VCO داخلی است~~

74HC4046

ص ۱۲۳ شامل یک VCO که با R_1, R_2, C_1 راه باید از بیرون بهش کنیم.

پایه 3 یک مقایسه کننده دارد. پایین VCO یک دربن مشترک با فز دارد (= شفل آب امپ)

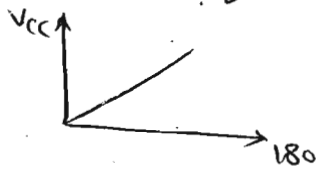
سه تا آشکارساز فاز از نوع
① EXOR
② PFD
③ F.F

ص ۱۲۳ مشمت پایین Logic diagram

اول EXOR
دوم یک PFD که فلیپ فلاپ دارد.
سوم یک سه تا دو فلیپ فلاپ است.

ص ۱۲۴ شکل اول و دوم مربوط به EXOR می باشد. منحنی بالا تغییرات اساس تغییرات ولتاژ کنترل ورودی را نشان می دهد.

شکل دوم PFD: محور افقی فاز دو ورودی را نشان می دهد. $\frac{V_{cc}}{4\pi} = K\pi$



ص ۱۲۵ شکل موج دارد.

هرگاه لبه های دو سیگنال ورودی روی هم باشد خروجی High Ampedance می شود. هرگاه لبه های روی هم باشد شکل وقف

اگر یکی زودتر از دیگری اتفاق بیافتد خروجی High است. اگر لبه ی روی هم باشد خروجی Lock است.

شکل دوم موج سیگنال عقب افتاده خروجی low است.

شکل آخر مربوط به RS فلیپ فلاپ است.

ص ۳۶ اشکال و شکل موج های مربوط به EXNOR است. برای بدست آوردن EXOR اختلاف 180° ایجاد کنید.

ص ۳۷ : آخر صفحه: phase frequency detector

هم فاز و هم فرکانس را از نظر جابجایی آشکار می کند.

EXOR ، گیلبرت وقتی قابل استفاده هستند که سیکل کار 50٪ باشد. اگر نباشد حتی اگر یکی از ورودی ها 50٪ نباشد از PFD استفاده می‌کنیم.

ص۳۸ دیاگرام phase detector PFD را نشان میدهد.

charge pump : نقش این بلوک سه حالته مختلف در خروجی را دارد یعنی خروجی را جدا میکند

اگر in1 (input1) جلوتر از in2 (input2) باشد خروجی ← high

" in1 " " in2 " ← low

" هردو هم بیفتد خروجی ← high impedance است.

2UCDA IC 4044 phase frequency detector

charge pump

ص ۳۸ شکل PFD ص ۳۷ توضیح PFD

PFD یک آشکارساز فاز است

ص ۳۸ زیر شکل نوشته PFD که یا یه U و D دارد. وصل می‌کنند روی charge pump.

آی سی 4044 یک PFD است.

شکل ص ۳۸ می‌گوید که هرگاه در یک PFD یک charge pump استفاده کنند شکل موج اش بصورت زیر

که در بولتن بغل دستی اش نشان داده می‌شود.

هرگاه Signal 1 جلوتر از Signal 2 باشد ⇐ خروجی high است.

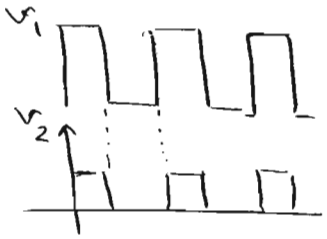
هرگاه در وسط باید هر دو تا رو هم باشه ⇐ خروجی high zed

هرگاه Signal 1 عقب تر از Signal 2 باشد ⇐ خروجی low است.

هرگاه charge pump را وصل کنیم که یا یه U و D استفاده می‌کنیم. (خروجی از U و D استفاده می‌شود) که در ص ۱۲۳ توضیحش قبلا دادیم. و هرگاه charge pump وصل کنیم که در ص ۳۸ توضیحات را دیدیم. هرگاه در PFD charge pump را وصل کنیم دو تا رو هم منطبق باشد خروجی high Ampedans (high امپدانس) است.

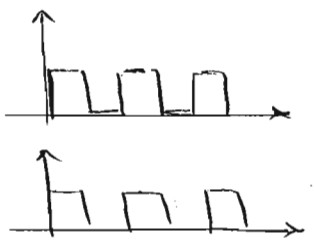
هرگاه یک تا از تا دیگر پیش یا پس باشد خروجی high یا low می‌شود.

عملکرد واقعی PFD:



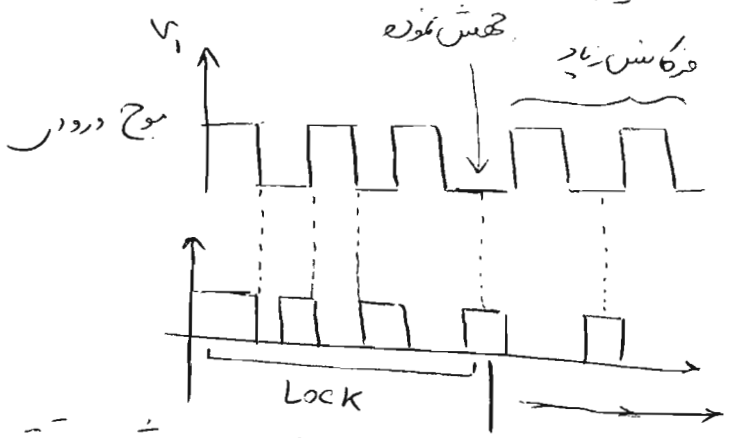
تا ها رو هم منطبق اند خروجی صفر است.

اگر در یک لحظه یکی از آنها جابجا کنیم:



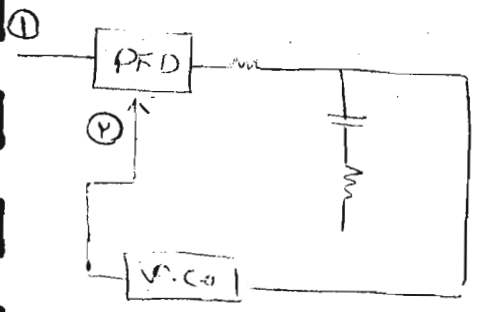
عملکرد PFD :

اگر تغییر در موج ورودی بصورت step ایجاد کنیم.



فرکانس اسیلاتور شروع به زیاد شدن می‌کند تا آنکه لبه دو موج منطبق شود اکنون قفل می‌شود و خروجی Hi امپدانس می‌شود

* لبه عقب تر است پس خروجی Low می‌دهد. جهش فرکانس ⇐ فرکانس زیاد می‌شود. وقتی فرکانس زیاد شد لبه‌ها می‌خواهند به هم منطبق شوند، اطلاعات می‌آید داخل فیلتر، فیلتر ولتاژ را می‌گیرد و به VCO می‌دهد که فرکانس را زیاد یا کم کند تا لبه‌ها به لبه دیگر منطبق می‌شود.

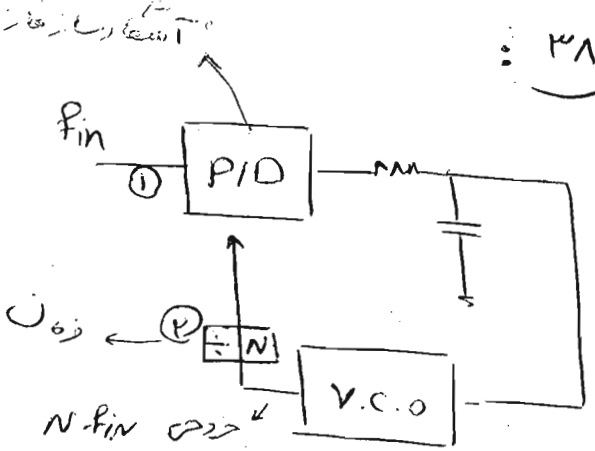


PFD = آشکارساز فاز + PLL

VCO ها را که قبلاً بررسی کردیم در ص ۴۶. VCO را تمام کردیم.

ولتاژ آستانه mosfet اولی حدود ۹ است اگر به آن بدهیم شروع می‌کند به افزایش فرکانس در ص ۴۵ هم یک VCO را بررسی کردیم. که در ص ۴۷ مدار گسترده آن بود.

حالا ادامه حلقه PLL در ص ۳۸ :



اجزاء حلقه PLL :

① تقسیم کننده فاز

② آشکارساز فاز

تقسیم بر N (÷N) ها زیاد هستند. یک تقسیم بر N ها ثابت داریم و دیگر تقسیم بر N ها قابل برنامه ریزی.

4020
4040
4060 : Frequency Diver

صص ۷۰ تقسیم کننده‌ها 4020 و 4060 را نشان می‌دهد. ودر صص ۷۳ مدار داخلی آنها را نشان می‌دهد

شکل اول: CD4020 :

اولین فلیپ فلاپ به خارج می‌دهد. هر فلیپ فلاپی ↓ که داریم یعنی تقسیم بر پایه آن.

شکل دوم: از Q_1 تا Q_{12} داریم

شکل سوم: از 2^4 تا 2^{14} می‌دهد. که "2 هم ندارد.

صص ۷۴: آی سی 4059 که قبل برنامه‌ریزی است و بیا رقمی و پرکاربرد است. این آی سی تا 3 مگاهرتز می‌تواند کار کند. پایه ۱ پایه کلاک است. پایه 2 پایه Latch و ... 19 تا پایه کنترلی دارد. J_1 و J_2 ... و J_{12} و سه تا پایه K_A و K_B و K_C که آنها هم کنترلی هستند

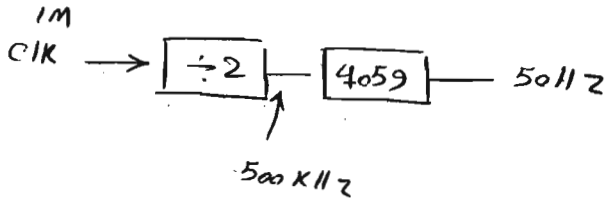
در قسمت * : اگر پایه Latch را یک کنیم پس از تقسیم که انجام شد خروجی high می‌شود. ولی اگر صفر کنیم و دستور تقسیم را بدهیم. پس از تقسیم خروجی به اندازه پهنای یک clock، Low می‌شود.

صص ۷۶ بلوک دیاگرام قفله

صص ۷۷ جدول ① را نگاه کن. ② تا مود بلد است کار کند. در آخرین ستون نوشته است این آی سی می‌تواند تا 15/99 تقسیم کند. نقشه را هم نگاه کن.

اگر کسی مود 2 را انتخاب کند، $N = \frac{1000000}{50} = 20000$ درنتیجه: فرض کنیم کلاک ما، یک مگاهرتز باشد. و ما نیاز 50Hz. و میکاترمود نیاز داریم (یعنی کار تقسیم را انجام دهد)

می‌گوییم که آی سی تولیدکننده بیا ما کار انجام دهد (یعنی کار تقسیم را انجام دهد)



$$N = \frac{500^K}{50\,Hz} = 10000$$

اگر مود 10 را انتخاب کنیم. پایه‌های مود 10 چیست؟

Mode 10 — K_A K_B K_C

1 1 0

$$N \div \text{Mode} = \frac{10000}{10} = 1000$$

یکان، دهگان، صدگان، هزارگان

یکان خروجی بود به J_8 و J_7 و J_6 که صفرش می‌کنیم.

هزارگان مربوط بود به JK ← که یک می‌شود.

صبر VV مثال A ← مثال بعدی است.

مثال B ← 12 382 را بر 8lk تقسیم می‌کنیم.

اگر mode 2 را انتخاب می‌کردیم:

$N \div mode\ 2 = \frac{10000}{2} = 5000$ → یکان، دهگان، هزارگان

JK مربوط به هزارگان است.

5 می‌شود 101 ← پس خط برنامه عیب دارد.

با تقسیم بر 5 اجرا کن.

هزارگان نباید از 1 بیشتر شود.

15477 + 6 → باقی‌مانده

هزارگان ← صدگان ← دهگان ← یکان

درست B ⇐

صبر V۸ برنامه‌اش را نوشته، ادامه صبر VV است.

بلوک دیاگرام صبر V۸:

output مورد نیاز است. بعد از VCO است.

یک فرکانس اصلی را تولید کن (f_{in})

خروجی PFD 4059 سیکل کارش 50٪ است.

فرکانس مرجع 5 کیلوهرتز می‌خواهیم درست کنیم.

8lk را بر 512 تقسیم کن.

در توقع Lock دو تا ورودی Faze comperetor مثل هم هستند. فرض کنیم الان نه، بعداً هم هستند خروجی Faze comperetor می‌شود.

4059 CD تا 3MG بیشتر جا ندارد.

prescaler: تقسیم‌کننده‌های ثابت فرکانس بالا هستند. قبل MC1205 تا 35 گیگاهرتز می‌توانند کار کنند.

MC12015 35MHZ ÷ 32 ÷ 33

MC12016 " ÷ 40 ÷ 41

MC12017 " ÷ 64 ÷ 65

باید دارند.

همشان BjT هستند و همشان 5 ولتی هستند.

نمونه دیگر:

U893 BSE 1.3 GHz ÷63 ، ÷128 ، ÷256

MC12 054A 20 GHz ÷64 ÷65 ÷128 ÷129

صـ۷۸ :

VCO فرکانس ۱۰۰ مگاهرتز

$\frac{100\ M}{5\ KHz} = 20000 \div \frac{40}{K} = 500$

PRESCALER در صـ۷۸

آخرین بحث حلقه PLL را در صـ۳۸ تا ۴۸ دیدیم.

در مورد طراحی فیلتر که تا حالا بحث نشد

در داخل تابع انتقال صـ۳۳ رابطه (2.6) موجود است:

$$W(S) = \frac{K_P \times K_F(S) \times K_n}{S + \frac{K_P \times K_F(S) \times K_n}{N}}$$

این را هم بیاد داشته باشیم

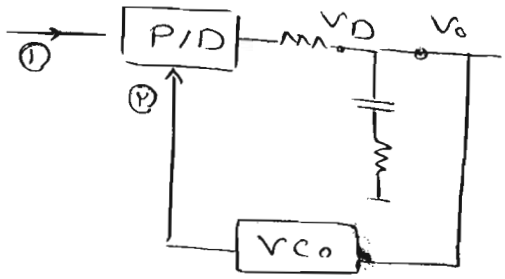
$$K_P = \frac{V_C}{4\pi}$$

قطعات آماده شدند. VCO معلوم شد با کدام خودش N هم تعریف شد. مرحله بعد فیلتر

فیلتر: Lag-Lead

صـ۳۹ و صـ۴۰ ملاحظه شود.

صـ۴۰ اکتیو فیلتر است.



رابطه 2.11 در

صـ۴۲ روش طراحی:

* برای تابع پاسخ پله می‌توانیم کمی را انتخاب کنیم. رابطه ۲-۴۱ را دیدیم. شکل ۲-۴۰ را آماده کن.
* هرچقدر کمی را کم کنیم دامنه بیشتر می‌شود.

شکل ۲-۱۷ در صـ۴۵ را آماده کنیم.

صـ۴۲ کمی را ۰.۷ انتخاب می‌کنیم.

صـ۴۳ اگر کمی را کمتر کنیم سرعت بیشتر می‌شود ولی دامنه خراب می‌شود.

صبر ۸۱ آی سی ۴۰۶۰ که بالایش کریستال است. کریستال ۴.۰MG ~ ۴۰۶۰ وصل شده یعنی
۴MG x ۱۰^۳ شده. پایه شماره ۵ را تقسیم بر ۸ میکنیم.

* خروجی پایه ۵ میشود مزکاس تردیک چیزی حدود خروجی هرتز مثلاً ۴۸۸ HZ.
این مذکاس هرچقدر میخواهد باشد فقط از جایش تکان نخورد
فقط از ۴۰۱۶ PFD. آن را استفاده کرده است. خروجی PFD آمده است پایه ۱۳ آی سی
بالا یک ۱۰۰k میبینم که فیلتر است بجای خازن ۲ تا دیود وصل کرده است.
خازن ۲,۲k و ۱۰M. خازن خروجی میشود.
داخل ۴۰۴۶ یک باز است که فیلتر آنده نشود.
خروجی از پایه Latch گرفته باز شده به بیرون منتقل شده روی دیود رادیو.
رفته روی VCO که VCO از نوع clap است.

---

over drive.

ولتاژ ورودی که ترمینال ورودی مقایسه کننده اول می‌گردد و آن به تدریج امتداد سریع از سطح ۱۰ کیلو ۱۰ بالا رفته میشود.
که داخل آن ولتاژ خروجی over drive می‌شود.

Respons tive ... می‌شود.

یک ... چیزی که خاصیت خاصی دارد سوئیچ ایجاد می‌کند که جهت ... آن را ... استفاده می‌کند.