

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

## آزمایشگاه معماری کامپیوتر

آزمایش شماره ۱ : کنترل باس

استاد :

مهندس توکلی فر

گرد آورنده :

مهدی کمان گری





S8	S9	خروجی Latch	خروجی Bus
0	0	Data2 $Q_{-1}$	Data1 $Q$
0	1	Data2 $Q$	Data1 $Q$
1	0	Data2 $Q_{-1}$	Data2 $Q_{-1}$
1	1	Data2 $Q$	Data2 $Q$

### شرح عملکرد مدار :

$S8=0$  &  $S9=0$ : زمانی که  $S8=0$  است دیتای اول به خروجی باس می رود و دیتای دوم که خروجی لچ است ، در خروجی باس تاثیری ندارد و در این حالت ، خروجی لچ همان حالت قبلی خواهد بود.

$S8=0$  &  $S9=1$ : زمانی که  $S8=0$  است دیتای اول به خروجی باس می رود و دیتای دوم که خروجی لچ است ، در وضعیت باس تغییری بوجود نمی آورد و اگر در این حالت  $S9=1$  باشد چون آی سی لچ فعال شده است، خروجی آن دیتای دوم خواهد بود.

$S8=1$  &  $S9=0$ : چون در این حالت  $S8=1$  است پس اصلاً دیتای یک به خروجی باس نمی رود و چون  $S9=0$  است، لچ غیر فعال بوده و حالت قبلی دیتای ۲ ، در خروجی لچ باقی می ماند و همان نیز در خروجی باس ظاهر می شود.

$S8=1$  &  $S9=1$ : چون در این حالت  $S8=1$  است پس اصلاً دیتای یک به خروجی باس نمی رود و چون  $S9=1$  است، لچ فعال بوده و دیتای ۲ جدیدمان در خروجی لچ ظاهر شده و چون  $S8=1$  است ، همان خروجی لچ در خروجی باس نیز ظاهر می شود.

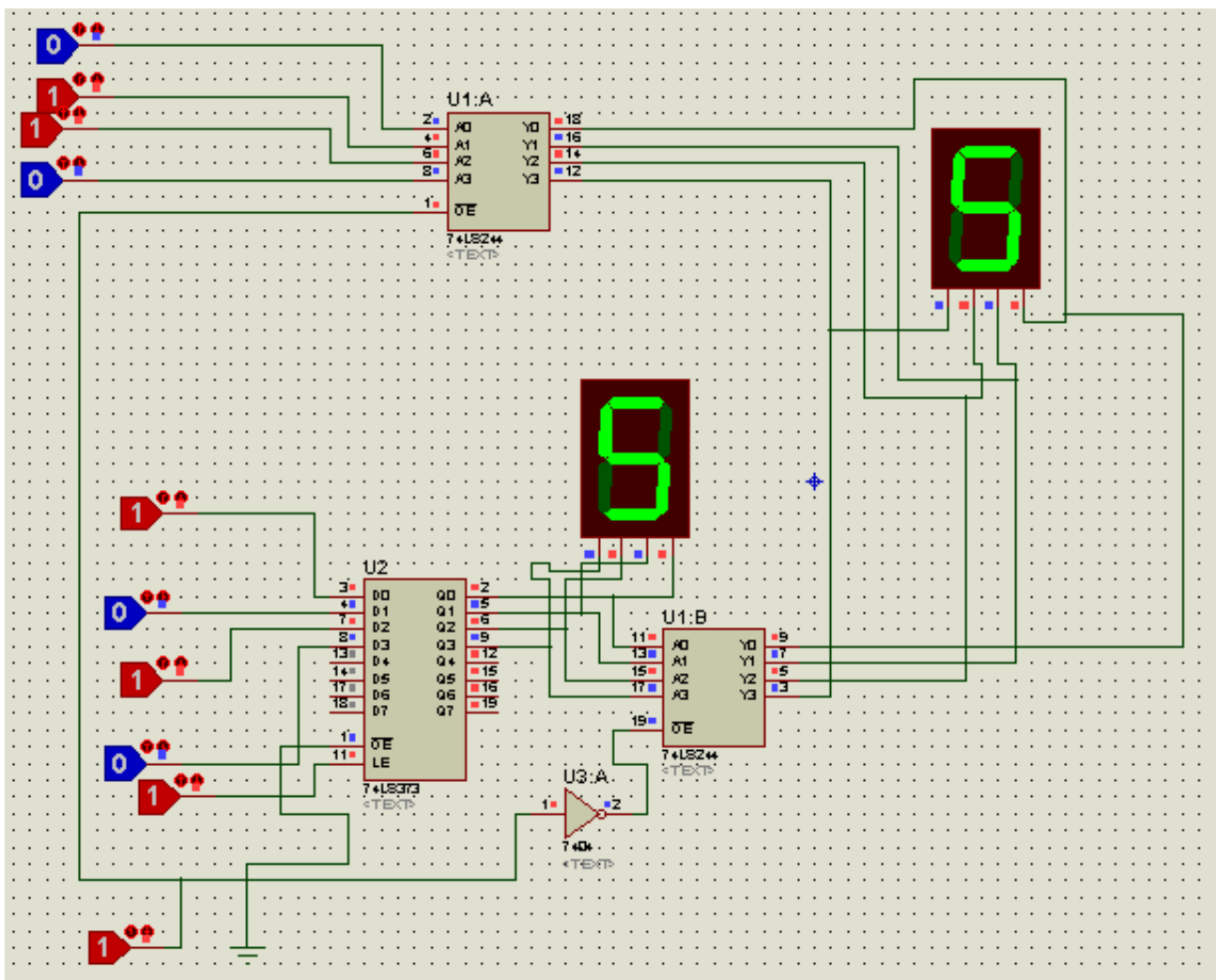
### نکته ی مهم :

اگر  $S9=0$  باشد ، اصطلاحاً مدار لچ می شود یعنی حالت قبلی روی خروجی قرار می گیرد. به عبارتی، اگر  $S9=0$  باشد تغییر در ورودی ها ، تغییری در خروجی بوجود نمی آورد. ولی

اگر  $S9=1$  باشد با تغییر در ورودی ها ، خروجی نیز تغییر می کند . ( مربوط به پایه ی LE لچ )

### تذکره ۱:

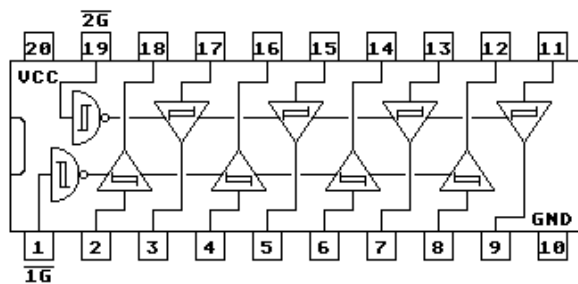
در نرم افزار پروتئوس ، آی سی ۷۴۲۴۴ دارای ۴ ورودی و ۴ خروجی می باشد . لذا برای شبیه سازی مدار مذکور باید از دو آی سی استفاده شود تا ۸ ورودی و ۸ خروجی لازم فراهم گردد. در واقع از دو package ، برای تهیه ی آی سی ۷۴۲۴۴ استفاده می شود که با نام های U1:A و U1:B در صفحه نمایش نرم افزار پروتئوس مشخص می گردد . مدار زیر ، بیانگر تذکره فوق می باشد .



## تذکره ۲:

مدار داخلی آی سی های به کار رفته در این آزمایش بصورت زیر می باشد که برای تحلیل دقیق تر نحوه ی عملکرد مدار ، مورد استفاده قرار می گیرد .

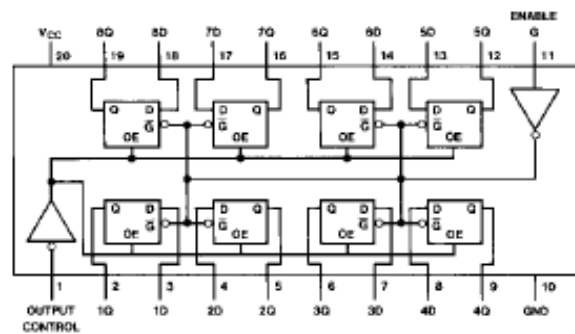
74244 Octal Buffer/Line Driver



3-State Outputs

$\overline{16}, \overline{26}$	D	Output
L	L	L
L	H	H
H	X	High Impedance

DM74LS373



Function Tables

DM74LS373

Output Control	Enable G	D	Output
L	H	H	H
L	H	L	L
L	L	X	$Q_0$
H	X	X	Z

کاری از:

مهدی کمان گری

[www.ir-micro.com](http://www.ir-micro.com)

[kamangari@gmail.com](mailto:kamangari@gmail.com)