موضوع تحقیق :

ساختارداخلی ریزپردازنده ها

گردآورنده :

رامین انگوتی

استاد مربوطه :

استاد محمدپور

آموزشکده فنی پسران سراب ۹۰-۸۹

WWW.MOHANDES.ORG

فهرست

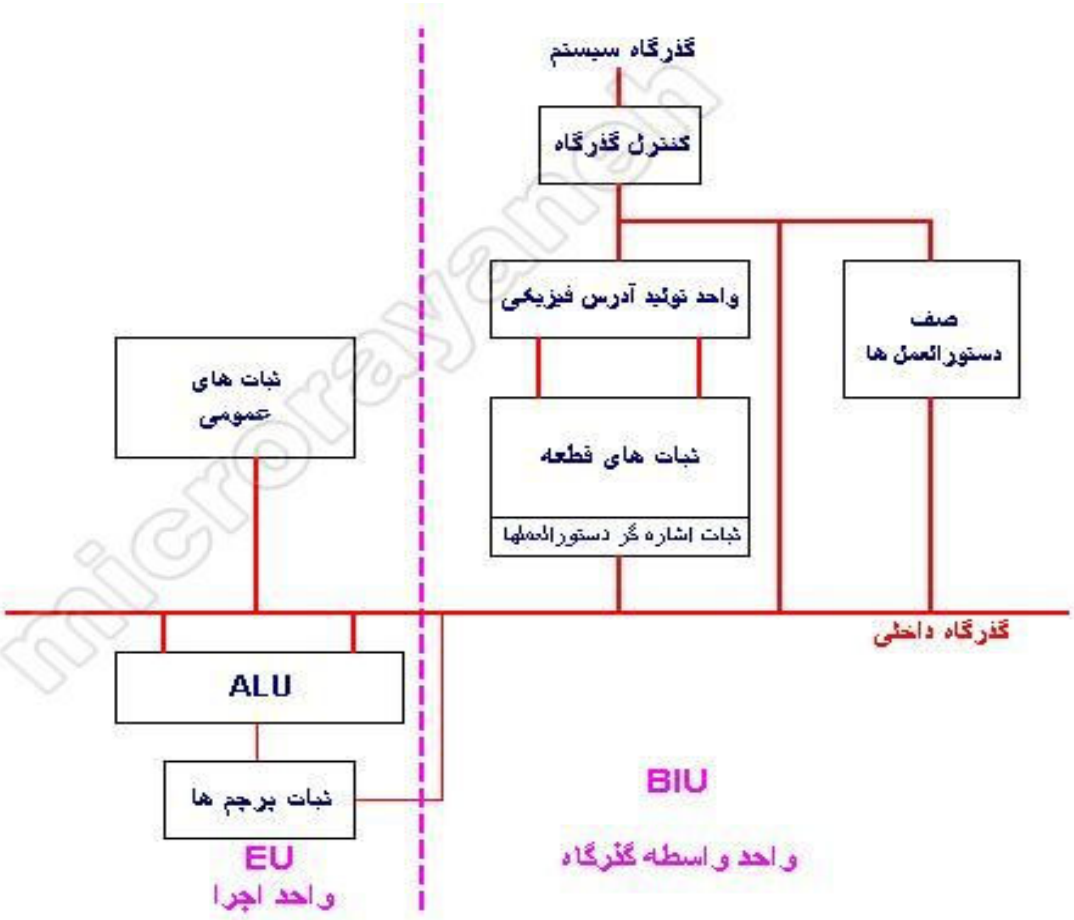
- ساختمان داخلي
- ثبات هاي اشاره گر
- ثبات هاي پرچم
- ثبات هاي عمومي و ثبات های سگمنت
- چگونگی ذخیره سازی داده ها در حافظه
- حافظه پشته
- نواحی رزرو شده حافظه
- مفهوم آدرس فیزیکی در ریزپردازنده
- گذرگاه ها
- مدهای کار ریزپردازنده

WWW.MOHANDES.ORG

- **ساختمان داخلی ریزپردازنده ۸۰۸۸/۸۰۸۶**

ریزپردازنده ۸۰۸۶ یک ریزپردازنده ۱۶ بیتی است. یعنی در هر زمان حداکثر می تواند ۱۶ بیت داده را پردازش نماید. مفهوم دقیق پردازش در این بحث یعنی عملیات محاسباتی و منطقی که عملیات جابجایی را هم در این زمره قرار دادیم. این ریزپردازنده تقریبا از ۲۹۰۰۰ ترانزیستور تشکیل شده است. هدف از بررسی ساختمان داخلی ریزپردازنده ها، معرفی بلوک ها و اجزاء اصلی به کار رفته در آن است.

در شکل زیر بلوک دیاگرام و اجزاء مهم ریزپردازنده ها مشخص شده است:



اینک به بررسی تک تک بلوک های فوق می پردازیم:

واحد محاسباتی ومنطقی (ALU)

WWW.MOHANDES.ORG

تمام اعمال محاسباتی و منطقی در این واحد انجام می گیرد. در واقع تمام عملیات اصلی ریزپردازنده در نهایت به ریزعملیاتی تقسیم می شود که آن ریزعملیات در واحد ALU به سرانجام می رسد. مثل عمل جمع که با مدار جمع کننده ای که در داخل ALU وجود دارد صورت می پذیرد.

ثبات های عمومی

ثبات های داخلی ریزپردازنده هستند که عملیات محاسباتی و منطقی (پردازش) بر روی داده های موجود در آنها انجام می گیرد و داده ها به منظور این گونه عملیات در داخل ریزپردازنده در این ثبات ها ذخیره می شوند.

ثبات های اشاره گر

همانطورکه از نامشان بر می آید برای آدرس دهی کاربرد دارند که به همراه ثبات های قطعه بدین منظور استفاده می شود.
برای بررسی بهتر عملکرد ریزپردازنده، ساختمان داخلی آن را به دو واحد مهم تقسیم می کنیم:
واحد اجرا (یا اجرایی) و واحد واسطه گذرگاه که به اختصار آنها را به ترتیب EU و BIU می نامیم.

واحد اجرا (EU)

همانطوریکه از نامش بر می آید، کار اصلی آن اجرای دستورالعمل هاست و شامل واحد محاسباتی و منطقی و ثبات های عمومی و ثبات پرچم هاست(ثبات هاي پرچم در ادامه توضیح داده خواهد شد). واحد اجرا یک کار کاملا مشخص و تعریف شده ای دارد: اجرای دستورالعمل ها. یعنی دستورالعمل ها را از واحد BIU می گیرد و اجرا می کند.

واحد واسطه گذرگاه (BIU)

این واحد شامل ثبات های قطعه، ثبات های اشاره گر، مدار تولید آدرس فیزیکی و صف دستورالعمل هاست. همانطوریکه از نامش بر می آید این واحد نقش واسطه بین گذرگاه داخلی ریزپردازنده و واحد EU از یک طرف و گذرگاه های خارجی آن را از طرف دیگر دارد.

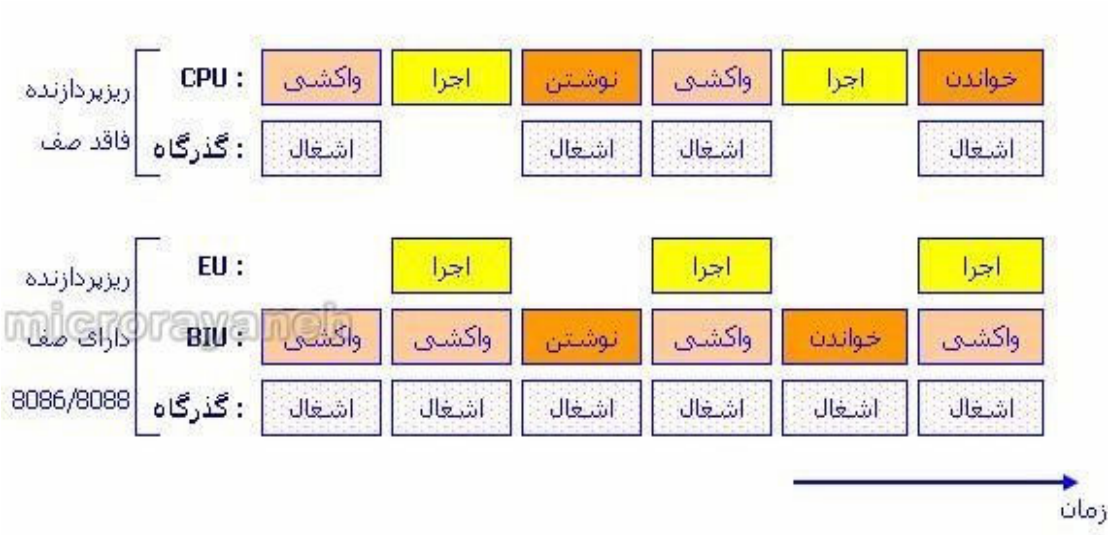
WWW.MOHANDES.ORG

صف دستورالعمل ها

در این ریزپردازنده از یک بافر برای دستورالعمل ها به نام صف دستورالعمل ها استفاده شده است. طول این صف در ریزپردازنده ۸۰۸۶ شش بایت و در ۸۰۸۸ چهار بایت می باشد. این صف به منظور افزایش کارآیی و سرعت عملکرد CPU، در نظر گرفته شده است و به صورت FIFO عمل می کند یعنی کدهایی که اول وارد این صف شده اند، اول هم از صف خارج می شوند.

عملکرد این صف بدین صورت است که دستورالعمل ها از خارج ریزپردازنده (حافظه) وارد این صف می شود (عمل واکشی یا fetch) و واحد اجرا هم دستورالعمل ها را از این صف برداشته و اجرا می کند. پس ریزپردازنده دو کار متفاوت و همزمان انجام می دهد: یکی واکشی کردن دستورالعمل ها از حافظه که توسط BIU انجام می شود و دیگری (که می تواند همزمان با این کار انجام گیرد) اجرای دستورالعملی که واحد EU از صف دستورالعملها واکشی کرده و در حال اجراست.

بنابراین در شرایط عادی کار BIU مستقل از EU، دستورالعمل ها را از حافظه واکشی کرده و در صف دستورالعمل ها قرار خواهد داد و EU هم مستقل از کار BIU دستورالعمل ها را از جلو صف برداشته و اجرا خواهد کرد. یعنی دو کار متفاوت و همزمان که صرفا با همان ایده قرار دادن بافر کوچک (صف) در داخل ریزپردازنده این کار عملی شده است و انجام همزمان این دو عمل باعث بهبود کیفیت کار ریزپردازنده و بالا رفتن سرعت آن می شود و زمان واکشی دستورالعمل ها از حافظه را به طور قابل توجهی حذف می کند. به این ایده اصطلاحا پردازش خط لوله اطلاق می شود. در زیر دو شکل رسم شده و و این ایده با شکل مقایسه شده است:



شکل(1) مقایسه عملکرد ریزپردازنده در دو حالت با صف دستورالعمل ها و بدون آن

WWW.MOHANDES.ORG

شکل بالایی برای ریزپردازنده ایی است که ایده صف در ان پیاده نشده است و در شکل پایینی هم همان ریزپردازنده با در نظرگرفتن صف دستورالعمل ها رسم شده است.(۸۰۸۸/۸۰۸۶) همانطوریکه ملاحظه می کنید زمان واکشی دستورات از حافظه، برای ریزپردازنده دوم به طور قابل توجهی حذف شده است.

در این مثال عملکرد ریزپردازنده ۸۰۸۶/۸۰۸۸ نسبت به ریزپردازندهء معمولی که فاقد صف دستورالعمل هاست ولی از نظر سرعت همانند آن است مورد مقایسه قرار می گیرد.می توان برای راحتی بحث، خود ریزپردازنده ۸۰۸۶/۸۰۸۸ را در نظر گرفت که فاقد صف دستورالعمل ها باشد. در شکل (۱) نحوه عمل این دو نشان داده شده است.

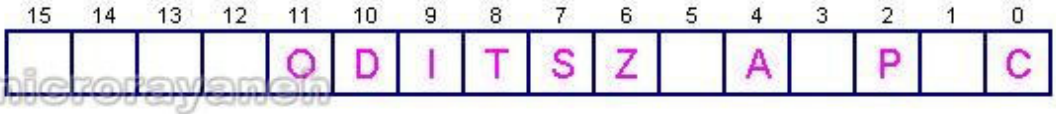
در این شکل به عنوان مثال اجرای سه دستورالعمل در نظر گرفته شده و فرض بر آن است که ابتدا CPU در حال اجرای دستورالعملی بوده و بعد از آن عمل نوشتن انجام شده و سپس اجرای دستورالعمل دوم آغاز گردیده و بعد CPU عمل خواندن را انجام داده و سرانجام مشغول اجرای دستورالعمل سوم شده است.

در حالت اول، یعنی ریزپردازنده بدون وجود صف دستورالعمل ها، گذرگاه آن فقط در بعضی زمان ها اشغال است و حداکثر دو اجرا صورت پذیرفته است. در حالی که در حالت دوم، یعنی وقتی ریزپردازنده دارای صف دستورالعمل ها باشد (۸۰۸۶/۸۰۸۸)، گذرگاه در تمام زمان ها اشغال بوده به طوری که یا واحد اجرا بدان نیاز داشته تا عمل خواندن و نوشتن صورت گیرد و یا آنکه واحد BIU مشغول واکشی دستورالعمل از حافظه بوده است.

در ابتدا که دستورالعملی برای اجرا وجود ندارد EU کاری انجام نمی دهد ولی در همان موقع BIU در حال واکشی دستورالعمل از حافظه است.

- **ثبات های پرچم**

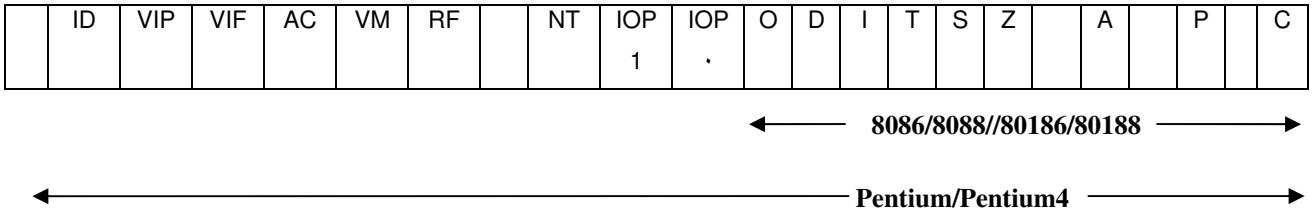
ثبات هاي پرچم درریزپردازنده ۸۰۸۸/۸۰۸۶ نیز همانند سایر ثباتهای آن ۱۶ بیتی است. تک تک بیت های آن به صورت مستقل تحت تاثیر عملیات محاسباتی یا منطقی قرار می گیرند که در **ALU** انجام می شود. البته ۳ بیت پرچم کنترلی هم در آن قرار داده شده که می توان آنها را صفر و یا یک نمود و دستوراتی در ریزپردازنده وجود دارد که با توجه به مقادیر این سه بیت کارهای متفاوتی انجام می دهند.



ثبات پرچم های 8086/8088

شکل زیراین ثبات را درنسخه های ۸۰۸۸/۸۰۸۶//۸۰۱۸۸/۸۰۱۸۶و Pentium/Pentium4 نشان می دهد:

WWW.MOHANDES.ORG



همانطوریکه در شکل مشاهده می شود درریزپردازنده هاي ۸۰۸۶ فقط ۹ بیت از ۱۶ بیت ثبات پرچم ها استفاده شده و بقیه آنها بلااستفاده است و به صورت عادی موقع خوانده شدن صفر خوانده می شود. از نظر ساختمان ثبات پرچم ها، این بیت ها طوری در نظر گرفته شده اند که ۸ بیت کم ارزش آن با بیت های ثبات پرچم ها در ۸۰۸۵ یکسان و سازگار باشد.

در ریزپردازنده ۸۰۸۸/۸۰۸۶ بیت های پرچم به دو دسته تقسیم می شوند: دسته اول بیت های پرچم کنترل و دسته دوم بیت های پرچم شرطی. بیت های پرچم کنترل سه بیت **D,I,T** هستند که عمل کنترل ریزپردازنده را انجام می دهند. بدین صورت که قبل از اجرای بعضی دستورات (که این بیت ها از آنها استفاده می کنند) باید مقادیر این سه بیت تعیین شده باشد. در صورتی که بیت های پرچم شرطی تحت تاثیر آخرین عمل محاسباتی یا منطقی انجام یافته در **ALU** قرار می گیرند و عبارتند از : **S,Z,P,A,O,C**. بنابراین مقادیر این بیت ها بعد از اجرای دستورات (و در اثر اجرای آنها) مشخص می شود. به بررسی تک تک آنها می پردازیم:

پرچم C

پرچم نقلی بوده و به اختصار **CF** نامیده می شود. مشخص کننده بیت نقلی (انتقالی) خروجی مربوط به باارزش ترین بیت در طی عملیات محاسباتی است، به طور خلاصه می توان گفت که اگر پس از عملیات محاسباتی بیت نقلی یا بیت قرضی وجود داشته باشد، این پرچم یک خواهد شد، در غیر این صورت صفر می شود.

پرچم P

پرچم توازن است و به اختصار آن را با **PF** نشان می دهیم و مشخص کننده وضعیت توازن هشت بیت کم ارزش حاصل عملیات است، اگر هشت بیت کم ارزش نتیجه عملیات دارای تعداد زوجی از یک ها باشد این پرچم برابر یک خواهد شد و در غیر این صورت صفر می شود. از این بیت برای بررسی خطا های انتقال داده ها استفاده می گردد و همانطوریکه که گفته شد فقط برای هشت بیت کم ارزش داده ها قابل استفاده است.

WWW.MOHANDES.ORG

پرچم A

بیت پرچم نقلی کمکی نامیده می شود و به اختصار آن را با **AF** نشان می دهیم. مشخص کننده بیت نقلی کمکی یا بیت قرضی کمکی است. یعنی مشخص کننده بیت نقلی یا بیت قرضی مربوط به چهار بیت اول از هشت بیت کم ارزش حاصل عملیات است. از این بیت برای تصحیح و تطبیق عملیات محاسباتی دهدهی (**BCD**) استفاده می شود.

پرچم O

بنام بیت پرچم سرریز نامیده می شود و به اختصار آن را با **OF** نشان می دهیم و مشخص کننده سرریز در عملیات محاسباتی هشت یا شانزده بیتی است. اگر حاصل عملیات محاسباتی هشت بیتی در هشت بیت جا نشود و همچنین حاصل عملیات محاسباتی شانزده بیتی در شانزده بیت جا نشود سرریز اتفاق می افتد و این بیت یک خواهد شد و در غیر این صورت صفر است.

پرچم Z

پرچم صفر نامیده می شود و به اختصار آن را با **ZF** نشان می دهیم و مشخص کننده صفر یا غیر صفر بودن حاصل عملیات است. پس از اتمام عملیات اگر حاصل عملیات برابر صفر باشد این بیت یک خواهد شد، در غیر این صورت این بیت صفر می شود.

پرچم S

پرچم علامت نامیده می شود و به اختصار آن را با **SF** نشان می دهیم. مشخص کننده علامت نتیجه عملیات است. یعنی بیت علامت حاصل عملیات در این بیت پرچم ذخیره می شود. لازم به ذکر است که در ریزپردازنده ۸۰۸۸/۸۰۸۶ همانند بسیاری از **CPU** های معمول، اعداد منفی در فرمت متمم ۲ استفاده می شود و بنابراین

آخرین بیت سمت چپ عدد بیانگر علامت آن خواهد بود. پس می توان گفت بیت پرچم S برابر باارزش ترین بیت حاصل عملیات است.

پرچم D

پرچم جهت نامیده می شود و با **DF** آن را نمایش می دهیم. تمام بیت های پرچم که تاکنون بررسی شد همه از نوع شرطی بودند ولی این بیت، بیت پرچم کنترلی است. یعنی قبل از اینکه عمل مورد نظر انجام گیرد، باید مقدار این

WWW.MOHANDES.ORG

بیت مشخص شده باشد. این بیت در عملیات مربوط به دستورالعمل های رشته (STRING) به کار برده می شود و جهت افزایش یا کاهش آدرس ها (محتویات ثبات های شاخص) را تعیین می کند. در دستورالعمل های رشته، ثبات های شاخص به عنوان ثبات های آدرس های مبدا و مقصد به کار می رود و مقدار این بیت تعیین می کند که آیا بعد از هر عمل رشته، محتویات ثبات های شاخص یک (یا دو) واحد افزایش یابد، یا از مقدار آنها کم شود؟ اگر بیت پرچم D یک باشد آدرس ها کاهشی و اگر این بیت صفر باشد آدرس ها افزایشی است.

پرچم I

بنام پرچم وقفه نامیده می شود و به اختصار با IF نمایش داده می شود. این بیت وضعیت توانا یا ناتوان بودن وقفه ی پوشش پذیر را تعیین می کند. لازم به ذکر است که ریزپردازنده ۸۰۸۸/۸۰۸۶ دارای یک پایه ورودی وقفه (پوشش پذیر) است و با یک قرار دادن بیت IF می توان آن را توانا ساخت. اگر این بیت پرچم یک باشد و اگر وقفه ایی به ریزپردازنده از طریق پایه وقفه (پایه پوشش پذیر) وارد شود، ریزپردازنده وقفه را خواهد پذیرفت. اگر بیت پرچم وقفه قبل از وقوع وقفه صفر شده باشد، در صورت وقوع وقفه، به آن ترتیب اثر داده نخواهد شد.

پرچم T

بنام پرچم تله (TRAP) نامیده می شود و به اختصار آن را با TF نشان می دهیم. اگر این بیت یک گردد ریزپردازنده را در وضعیت یک مرحله ایی قرار می دهد و با اجرای پله به پله (تک تک) دستورالعمل ها می توان به اشکال زدایی برنامه پرداخت. در حالت عادی این بیت برابر صفر است و برنامه ها به صورت معمولی اجرا می شود. وقتی در حالت یک مرحله ایی قرار گرفت (TF برابر یک شد) پس از اجرای هر دستورالعمل، CPU به طور اتوماتیک یک وقفه داخلی تولید می کند تا برنامه به صورت دستور به دستور اجرا گردد.

IOPL برای انتخاب سطح امتیاز قطعات IO بکار می رود اگر سطح امتیاز فعلی از IOPL بالاتر یا قابل اطمینان تر باشد، IO بدون مزاحمت انجام می شود. اگر IOPL از سطح امتیازفعلي بالاتر باشد وقفه ای ایجاد می شود که اجرای آن را لغو می کند.

NT پرچم NT نشان می دهد که وظیفه جاری با یک وظیفه دیگر تداخل پیدا کرده. این پرچم زمانی که نرم افزاري با وظیفه خاص تداخل پیدا کند فعال می شود.

RF درعیب یابی و برای کنترل از سرگیری اجرای برنامه پس از دستور بعدی به کار می رود.

VM این پرچم کارکرد حالت مجازی در حالت حفاظت شده را انتخاب می کند.

WWW.MOHANDES.ORG

AC این پرچم زمانی فعال می شود که کلمه یا دو کلمه در محدوده ای که برای کلمه یا دو کلمه اختصاص نیافته، آدرس دهی شوند.

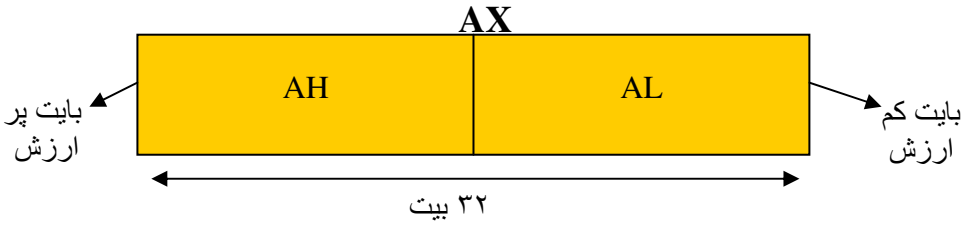
VIF یک کپی از پرچم وقفه است که در ریزپردازنده پنتیوم در دسترس می باشد.

VIP این بیت در پنتیوم اطلاعاتی درباره وقفه حالت مجازی ارایه می دهد و در محیط های چند وظیفه ای اطلاعاتی در مورد پرچم وقفه مجازی و تعلیق وقفه به سیستم عامل می دهد.

ID پرچم ID نشان می دهد که پنتیوم دستورهای CPUID را پشتیبانی می کند. دستورهای CPUID اطلاعاتی در مورد ریزپردازنده پنتیوم مانند شماره نسخه و ساطنده را به سیستم می دهد.

• ثبات های عمومی ریزپردازنده ۸۰۸۸/۸۰۸۶

ریزپردازنده ۸۰۸۸/۸۰۸۶ دارای چهار ثبات عمومی به نام های AX , BX , CX , DX است، که هر کدام از آنها به صورت ۸ بیتی هم قابل استفاده است و به ترتیب به نام های AL , AH , BL , BH , CL , CH , DL , DH نامیده می شوند. یعنی مثلا نیمه کم ارزش ثبات AX ثبات AL و نیمه پرارزش آن ثبات AH است و ..



بدین ترتیب با استفاده از این ثبات های ۸ بیتی ، ریزپردازنده ۸۰۸۸/۸۰۸۶ همانند ریزپردازنده های ۸ بیتی قادر خواهد بود پردازش بر روی داده های ۸ بیتی را هم به راحتی انجام دهد. معمولا شماره گذاری بیت های ثبات های ریزپردازنده از شماره صفر خواهد بود. پس بیت شماره صفر هر ثبات، کم ارزش ترین بیت و بیت شماره ۷ (در ثبات های ۸ بیتی) یا ۱۵ (در ثبات های ۱۶ بیتی) پرارزش ترین آن خواهد بود. با وجود آنکه در اکثر دستورالعمل ها می توان تمام ثبات های عمومی را مورد استفاده قرار داد ولی در بعضی موارد نقش خاصی بر عهده هر کدام گذاشته می شود که در اینجا به بعضی از آنها اشاره می شود.

ثبات AX

WWW.MOHANDES.ORG

پرکاربرد ترین ثبات عمومی است و بنام ثبات انباره نامیده می شود. کاربرد اختصاصی ان بعضی از عملیات رشته و دستورالعمل های محاسباتی نظیر ضرب و تقسیم است. در بسیاری از مواقع اگر عملیات پردازش داده های بلافصل بر روی این ثبات انجام گیرد، فضای حافظه کمتری مورد نیاز خواهد بود.

ثبات BX

به نام ثبات پایه نامیده می شود. تنها ثبات عمومی است که برای آدرس دهی حافظه مورد استفاده قرار می گیرد. یعنی در مراجعه به حافظه به منظور به دست آوردن آدرس حافظه، از محتویات این ثبات به عنوان آدرس پایه استفاده می شود. گاهی به آن ثبات انباره هم می گویند.

ثبات CX

به نام ثبات شمارنده نامیده می شود. در عملیات تکرار و حلقه ها و عملیات رشته از این ثبات به عنوان شمارنده استفاده می گردد.

ثبات DX

به نام ثبات داده ها نامیده می شود. از این ثبات به منظور ذخیره آدرس ها در عملیات I/O استفاده می شود. در عملیات ضرب و تقسیم هم کاربرد اختصاصی دارد.

- **ثبات های سگمنت(قطعه)**

ثبات های افزوده شده که ثبات های سگمنت نامیده می شوند وقتی با ثبات های دیگر ترکیب شوند آدرس حافظه را تولید می کنند، ۴ یا ۶ ثبات سگمنت در نسخه های مختلف ریزپردازنده وجود دارد.

CS سگمنت کد، بخشی از حافظه است که کدهای مورد استفاده ریز پردازنده را در خود نگه می دارد. این ثبات آدرس شروع بخشی از حافظه را تعیین می کند که حاوی کد است در حالت واقعی شروع ۶۴ کیلوبایت از حافظه را مشخص می کند و در حالت حفاظت شده یک توصیف گر را که آدرس شروع و طول حافظه کد را نشان می دهد کنترل می کند.

WWW.MOHANDES.ORG

DS سگمنت داده، بیشتر داده ای که توسط برنامه استفاده می شود را شامل می شود.داده موجود در این سگمنت توسط یک آدرس آفست یا محتوای ثبات هایی که آدرس آفست را در خود دارند در دسترس قرار میگیرند.

ES سگمنت اضافه در حقیقت یک سگمنت داده افزوده شده است که توسط برخی دستورات آرایه ای برای نگه داری داده مقصد استفاده می شود.

SS سگمنت پشته نشان دهنده آن بخش از حافظه است که برای پشته استفاده می شود نقطه ورود پشته توسط ثبات سگمنت پشته و اشاره گر پشته تعیین می گردد. ثبات BP نیز برای آدرس دهی در این سگمنت به کار می رود.

FS, GS ثبات های سگمنت مکمل هستند که در ۸۰۳۸۶ و بالاتر دو سگمنت حافظه بیشتر رادر دسترس یرنامه قرار می دهند.

• ثبات های اشاره گر

ریزپردازنده ۸۰۸۸/۸۰۸۶ دارای پنج ثبات اشاره گر است که برای آدرس دهی حافظه استفاده می شود. دو ثبات اشاره گر به نام های BP و SP که برای آدرس دهی حافظه پشته به کار می رود. دو ثبات شاخص SI و DI و بالاخره ثبات IP که ثبات اشاره گر دستورالعملهاست. نکته مهم در مورد ثبات های اشاره گر آن است که این ثبات ها فقط به صورت ۱۶ بیتی قابل استفاده هستند و به صورت ۸ بیتی نمی توان از آنها استفاده کرد.از محتویات این ثباتها به عنوان آدرس موثر برای آدرس دهی حافظه استفاده می شود. البته در دستورالعمل ها می توان از محتویات آنها به عنوان عملوندهای محاسباتی یا منطقی هم استفاده کرد. هرچند استثناهایی نیز وجود دارد که در جای خود توضیح داده خواهد شد.

ثبات SP

به نام ثبات اشاره گر پشته نامیده می شود. این ثبات در ریزپردازنده های دیگر هم معمولا به این نام نامیده شده و به محل بالای حافظه پشته اشاره می کند. به عبارت دیگر همواره آدرس موثر آخرین محل از حافظه پشته که داده در آن قرار گرفته، در داخل ثبات SP قرار دارد.(بعدا خواهیم دید که در ریزپردازنده ۸۰۸۸/۸۰۸۶ آدرس واقعی بالای حافظه پشته از ترکیب محتویات ثبات SP با ثبات قطعه SS به دست می آید)

WWW.MOHANDES.ORG

ثبات BP

به نام ثبات اشاره گر پایه نامیده می شود. با استفاده از این ثبات می توان داده مورد نظر را در هر محلی از حافظه پشته قرار داد و یا از آن دستیابی کرد. همانند ثبات SP برای محاسبه آدرس فیزیکی از ثبات قطعه SS استفاده می شود.

ثبات های شاخص SI و DI

ریزپردازنده ۸۰۸۸/۸۰۸۶ دارای دو ثبات شاخص می باشد. نقش آنها همانند نقش سایر ثبات های شاخص در پردازنده هاست. محتویات این ثبات ها می توانند به منظور به دست آوردن آدرس موثر با محتویات سایر ثبات ها (که بدین منظور به کار برده می شود) جمع گردد. البته از این ثبات ها هم می توان در عملیات محاسباتی و منطقی به عنوان عملوند استفاده کرد. همانند سایر ثبات های اشاره گر این ثبات ها فقط به صورت ۱۶ بیتی قابل استفاده هستند.

ثبات شاخص SI که به نام ثبات شاخص مبدا نامیده می شود، کاربرد اختصاصی آن در دستورات رشته برای آدرس دهی مبدا است. ثبات شاخص DI نیز به نام ثبات شاخص مقصد نامیده شده و کاربرد اختصاصی آن در دستورات رشته و برای آدرس دهی مقصد است.

ثبات اشاره گر دستورالعمل ها (IP)

در پردازنده های دیگر ثباتی به نام IP وجود دارد که به عنوان شمارنده برنامه عمل می کند. در ریزپردازنده ۸۰۸۸/۸۰۸۶ این ثبات به نام ثبات اشاره گر دستورالعمل ها نامیده می شود. همانند سایر ثباتهای اشاره گر ۱۶ بیتی بوده و به عنوان آدرس موثر برای به دست آوردن آدرس های برنامه و دستورالعمل ها استفاده می گردد.

بلافاصله بعد از هر عمل واکشی از حافظه، محتویات IP به صورت خودکار تغییر می کند تا به دستور بعدی که باید به داخل ریزپردازنده واکشی شود ، اشاره کند. اگر دستورات بصورت متوالی اجرا گردد، بعد از هر واکشی مقدار آن به اندازه طول کد دستورالعمل افزایش خواهد یافت، مثلا برای دستورات دو بایتی ، ۲ واحد و برای دستورات سه بایتی ۳ واحد و ... افزایش خواهد یافت. در صورت استفاده از دستورات پرشی و انشعاب و نظایر آن نیز مقدار IP تصحیح خواهد شد.

WWW.MOHANDES.ORG

تذکراین نکته ضروری است که در پردازنده های معمولی به دلیل عدم وجود صف دستورالعمل ها، هر دستورالعملی که از حافظه واکشی شود بلافاصله نیز اجرا می گردد ولی در پردازنده ۸۰۸۸/۸۰۸۶ به دلیل وجود صف دستورالعملها، دستورالعمل واکشی شده ابتدا در این صف قرار می گیرد. بنابراین شمارنده برنامه یا PC در سایر ریزپردازنده ها یک تفاوت جزئی با اشاره گر دستورالعملها (IP) در ۸۰۸۸/۸۰۸۶ خواهد داشت: PC همواره به دستور بعدی اشاره می کند که به وسیله ریزپردازنده(های معمولی) اجرا خواهد شد ولی IP در ۸۰۸۸/۸۰۸۶ به دستورالعمل بعدی اشاره می کند که به وسیله واحد BIU از حافظه واکشی خواهد شد و به همین جهت به جای لفظ شمارنده برنامه از آن با نام اشاره گر دستورالعمل ها یاد می شود.

• مفهرم آدرس فیزیکی و نحوه ساخت آن

ریزپردازنده ۸۰۸۸/۸۰۸۶ دارای ۲۰ خط آدرس است (گذرگاه آدرس ۲۰ بیتی است) و لذا می تواند حداکثر تا ۲ به توان ۲۰ بایت یا یک مگا بایت (۱۰۴۸۵۷۶ بایت) حافظه را آدرس دهی نماید. پس در داخل ریزپردازنده نیاز به ۲۰ بیت اطلاعات آدرس وجود دارد ولی دیدیم که تمام ثبات های آن از جمله ثبات های اشاره گر ۱۶ بیتی است. در داخل ریزپردازنده و در برنامه نویسی، آدرس دهی ۲۰ بیتی مورد نیاز است و باید بتوان این ۲۰ بیت را در داخل ثبات ها جای داد.

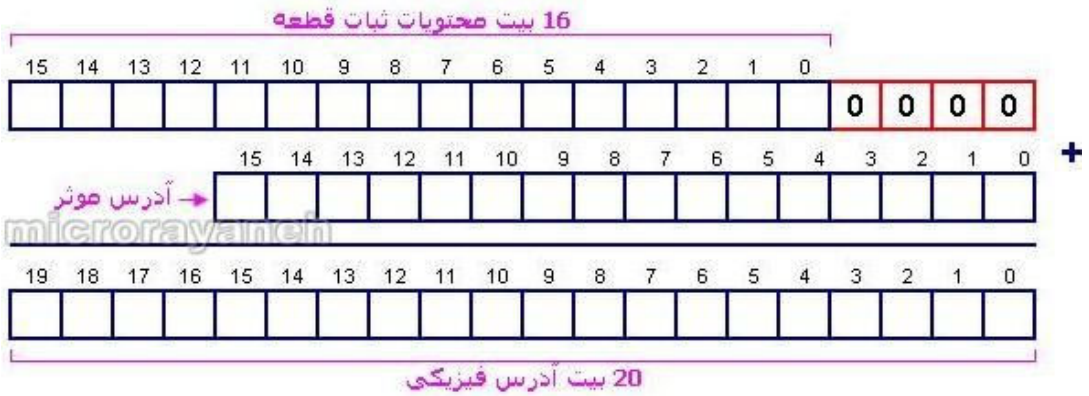
برای به دست آوردن ۲۰ بیت اطلاعات آدرس و قرار دادن آن روی خطوط (پایه ها) ریزپردازنده، از روش خاصی استفاده شده است، که در اینجا به شرح آن می پردازیم:

در ریزپردازنده ۸۰۸۸/۸۰۸۶ برای به دست آوردن حداکثر فضای آدرس دهی حافظه تا یک مگابایت، دو آدرس ۱۶ بیتی باهم ترکیب می شوند. یکی از آدرس ها همواره محتویات یکی از ثبات های قطعه است و آدرس دیگر نیز یک آدرس ۱۶ بیتی است که از آن به عنوان آدرس موثر نام برده می شود و به عنوان offset با محتویات ثبات قطعه ترکیب می شود. آدرس موثر می تواند محتویات هرکدام از ثبات های اشاره گر باشد یا به روش های دیگر به دست آید.

چگونگی ساخت و تولید آدرس فیزیکی در ریزپردازنده ۸۰۸۸-۸۰۸۶

WWW.MOHANDES.ORG

به این ترتیب در داخل ریزپردازنده به جای یک ادرس ۲۰ بیتی، دو ادرس ۱۶ بیتی وجود دارد، که این دو آدرس با همدیگر تشکیل یک آدرس فیزیکی (PA) بیست بیتی را می دهند. در شکل زیر چگونگی این ترکیب و تشکیل آدرس فیزیکی آمده است:



چگونگی تشکیل آدرس فیزیکی

بنابراین ریزپردازنده ۸۰۸۸/۸۰۸۶ برای به دست آوردن آدرس واقعی (actual) بیست بیتی، چهار صفر در سمت راست محتویات ثبات قطعه مورد نظر (که مطابق نرم افزار و برنامه ما برای محاسبه آدرس انتخاب شده) قرار داده و آن را با آدرس موثر جمع می کند. لازم به ذکر است که در داخل ریزپردازنده فقط دو آدرس ۱۶ بیتی وجود دارد و آدرس ۲۰ بیتی واقعی صرفا بر روی پایه های آدرس ریزپردازنده ظاهر می شود و در داخل ریزپردازنده جایی ذخیره نمی گردد.

از نظر ریاضیات اعداد مبنای دو، قرار دادن هر صفر در مقابل عدد، به معنی ضرب کردن آن عدد در ۲ است. بنابراین قرار گرفتن چهار صفر در مقابل عدد (محتویات ثبات قطعه) معادل ضرب محتویات ثبات قطعه در عدد ۱۶ خواهد بود. پس می توان گفت که به منظور محاسبه آدرس فیزیکی، محتویات ثبات قطعه در عدد ۱۶ ضرب شده و حاصل طبق رابطه زیر با آدرس موثر جمع می گردد:

آدرس موثر + محتویات ثبات قطعه * ۱۶ = آدرس فیزیکی

- **حافظه پشته**

WWW.MOHANDES.ORG

در بخش مقدماتی در مورد حافظه پشته به اختصار توضیح داده شد و دیدیم حافظه پشته (Stack) در واقع بخشی از حافظه است که عملکرد آن صورت صف LIFO می باشد. در ریزپردازنده ۸۰۸۶/۸۰۸۸ حافظه پشته بخشی از حافظه اصلی سیستم است که به وسیله ثبات قطعه پشته (SS) آدرس دهی می شود. بنابراین حداکثر طول یک حافظه پشته برابر ۶۴ کیلو بایت خواهد بود. (در نظر داشته باشید که طول یک قطعه حافظه برابر ۶۴ کیلو بایت است) البته نکته مهم آنکه محتویات ثبات قطعه پشته را هم می توان تغییر داد یعنی تعداد پشته های سیستم محدود نبوده و در واقع ثبات SS بیانگر شروع یک قطعه حافظه به نام پشته است. ولی در هر زمان فقط یک پشته دسترس پذیر است. به همین دلیل اینجا برای ساده تر شدن بحث قرارداد می کنیم که فقط همان را به عنوان حافظه پشته در نظر بگیریم، یعنی بخشی از حافظه را که با محتویات جاری ثبات SS می توان دستیابی کرد.

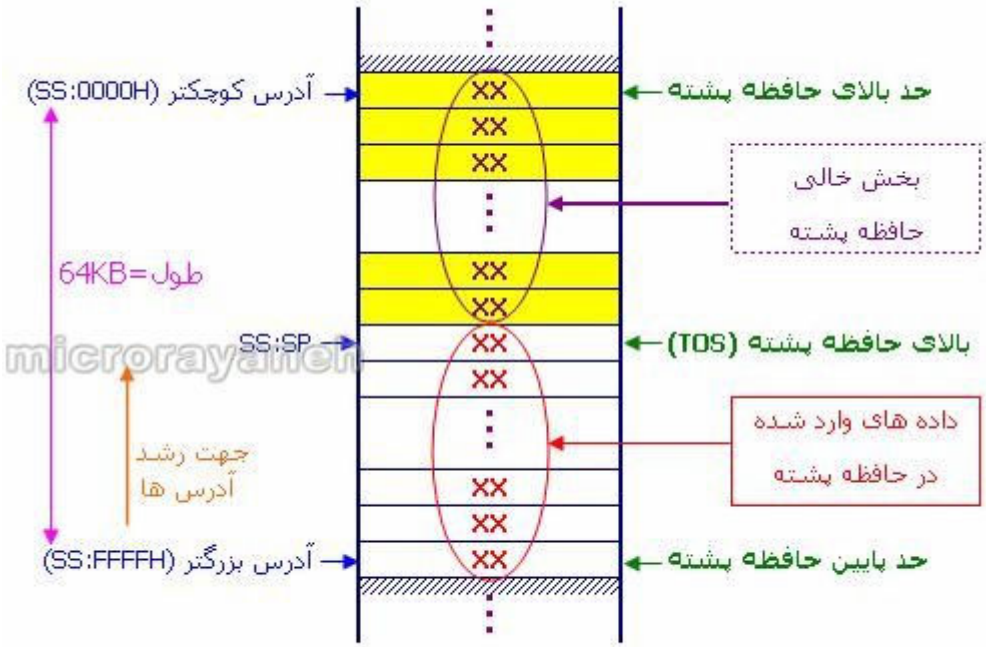
در برنامه نویسی ۸۰۸۶/۸۰۸۸ به دو طریق می توان به حافظه پشته دسترسی پیدا کرد:

یکی از طریق ثبات SP و دیگری از طریق آدرس دهی حافظه با ثبات BP

در حالت کلی ثبات SP آدرس بالای حافظه پشته را در بر دارد و به آخرین داده ای که در پشته وارد شده اشاره می کند. با توجه به مفهوم آدرس دهی حافظه که در ۸۰۸۶/۸۰۸۸ وجود دارد، تاکید بر این نکته ضروری است که در این ریزپردازنده SP دارای آدرس موثر بالای حافظه پشته (آخرین داده وارد شده) است و ثبات قطعه مورد استفاده در آدرس دهی ثبات SS است.

همانند بسیاری از پردازنده ها، SP با رشد منفی آدرس های حافظه، رشد می یابد. به عبارت واضح تر در این ریزپردازنده وقتی بحث از حافظه پشته به میان می آید، آدرس محل بعدی که قرار است داده ی جدیدی در آن وارد شود، دارای آدرس کمتری از محل فعلی خواهد بود. به این ترتیب حافظه پشته از آدرس بالاتر شروع شده و به ترتیب آدرس های آن کم می شود تا به حدپایینی آدرس برسد. توجه به این نکته ضروری است که کاهش آدرس در موقع نوشتن داده ها در بالای حافظه پشته اتفاق می افتد (عمل PUSH) و بدیهی است که در موقع خواندن داده ها (POP) تغییر آدرس ها معکوس و افزایشی است، البته چون در حین POP پشته رشد نیافته و از طول پشته کم می شود، به همین دلیل همچنان همان تعریف (که رشد آدرس ها منفی است) به قوت خود باقی خواهد بود.

WWW.MOHANDES.ORG



شکل حافظه پشته در ریزپردازنده 8086/8088

بالای حافظه پشته که به اختصار TOS نامیده می شود (Top Of Stack)، در واقع محلی است که آخرین داده وارد شده به پشته در آنجا قرار دارد و به اصطلاح آن محل حافظه ی پشته، پُر است و اگر داده جدیدی بخواهد وارد پشته گردد باید ابتدا این آدرس کاهش یابد تا به محل جدید دسترسی به وجود آید و بعد داده جدید در آنجا وارد شود (PUSH). این آدرس TOS در ریزپردازنده ۸۰۸۶/۸۰۸۸ از ترکیب محتویات دو ثبات SS و SP به وجود می آید (SS:SP) که ثبات SP آدرس موثر TOP را در خود دارد. توجه داشته باشید که این محل را با حد بالای حافظه پشته که مشخص کننده آخرین محلی است که داده ها در آن محل به عنوان حافظه پشته می توانند قرار گیرند و بعد از آن محل حافظه پشته وجود ندارد اشتباه نگیرید.

در بخش «چگونگی ذخیره داده ها در حافظه» در مورد ذخیره سازی داده های ۱۶ بیتی در حافظه بحث کردیم و دیدیم که در حالت کلی برای ذخیره داده های ۱۶ بیتی، هشت بیت کم ارزش داده ها در آدرس کوچکتر و هشت بیت پرارزش آنها در آدرس بزرگتر ذخیره می شود. حال می خواهیم نحوه ذخیره سازی داده ها در حافظه پشته را مورد بررسی قرار دهیم.

- **چگونگی ذخیره داده ها در حافظه پشته**

WWW.MOHANDES.ORG

همانطوریکه اشاره شد در حافظه پشته موقع ذخیره سازی داده ها (PUSH) رشد ادرس ها منفی است و مقدار SP کاهش می یابد و نیز بعدا خواهیم دید دستورالعمل هایی که به بالای حافظه پشته دسترسی دارند، فقط می توانند ۱۶ بیت داده را جابجا نمایند. بنابراین برای هر بار ذخیره داده ها در حافظه پشته لازم است ابتدا مقدار SP دو واحد کم شده و بعد با همان قراردادی که در مورد ذخیره سازی داده ها بحث کردیم، ۱۶ بیت داده مورد نظر در محل جدید نوشته شود.

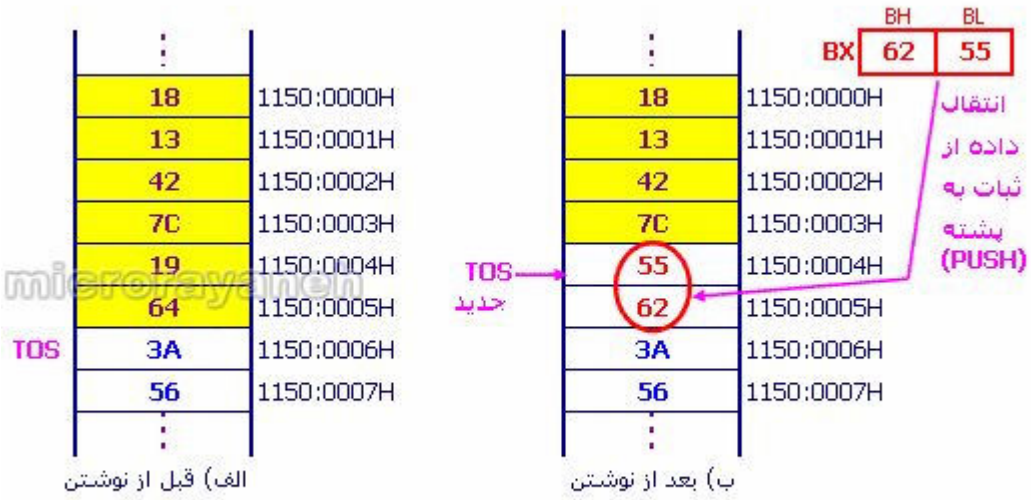
پس به طور خلاصه برای وارد نمودن یک داده ۱۶ بیتی می توان اعمال زیر را به ترتیب در نظر گرفت:

۱- ابتدا مقدار SP دو واحد کم می شود. بنابراین ثبات SP (آدرس فیزیکی SS:SP) به محل جدید و خالی در حافظه پشته اشاره می کند.

۲- ۱۶ بیت داده مورد نظر در این آدرس جدید حافظه پشته، نوشته می شود. نحوه نوشتن نیز به همان ترتیب نوشتن در حافظه در حالت کلی است یعنی هشت بیت کم ارزش در آدرس کوچکتر و هشت بیت پرارزش در آدرس بزرگتر نوشته می شود.

بعد از پایان عملیات انتقال داده به پشته، SP به آخرین داده ای که در آنجا قرار داده شده ، اشاره خواهد کرد. (ویژگی پشته: LIFO)

به عنوان مثال حافظه پشته شکل زیر را در نظر بگیرید:



شکل(1) مثالی از نحوه نوشتن داده در حافظه پشته (PUSH)

WWW.MOHANDES.ORG

در این شکل ابتدا آدرس بالای حافظه پشته برابر 1150:0006 H است. اگر بخواهیم ۱۶ بیت داده موجود در ثبات BX (یعنی عدد 6255H) را در حافظه پشته شکل (الف) وارد کنیم (PUSH)، شکل (ب) به دست می آید. همانطوریکه می بینید اول TOS جدید محاسبه شده و بعد محتویات ثبات BX به ترتیبی که ذکر آن گذشت در محل TOS جدید وارد شده است.

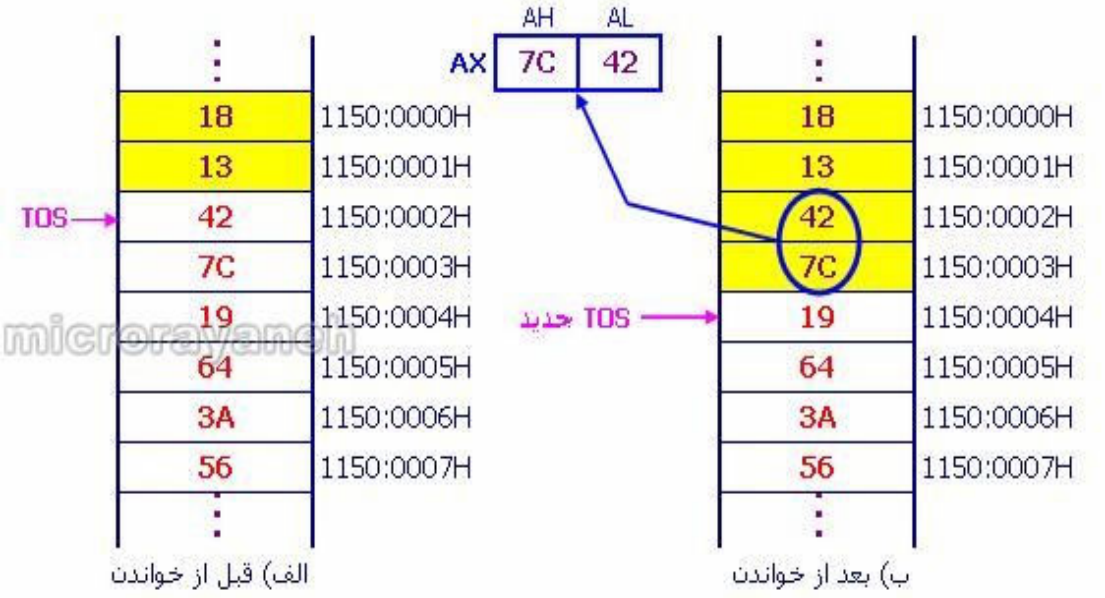
چگونگی خواندن داده ها از حافظه پشته

بدیهی است که برای خواندن داده ها از حافظه پشته (عمل POP) ، عملیات خواندن برعکس عملیات نوشتن انجام گیرد. اولین و مهمترین آن رشد آدرس هاست. به این معنی که موقع خواندن داده ها از حافظه پشته، رشد آدرس ها مثبت خواهد بود (معکوس حالت قبلی). دومین نکته آن است که در هر حال SP به آخرین داده ی ۱۶ بیتی اشاره می کند و لذا لازم است ابتدا داده ی مورد نظر خوانده شده و بعد مقدار SP تصحیح (افزایش) یابد.

بنابراین خلاصه عملیات در این حالت برای خواندن یک داده ۱۶ بیتی به شرح زیر است:
۱- ترکیب دو آدرس SS:SP ، یک آدرس فیزیکی حافظه پشته را مشخص می کند. بنابراین ۱۶ بیت داده از این آدرس و طبق آنچه که قبلا دیدیم، خوانده می شود. (هشت بیت کم ارزش از آدرس کوچکتر و هشت بیت پرارزش از آدرس بزرگتر خوانده می شود.)
۲- محتویات ثبات SP دو واحد افزایش می یابد و بنابراین ترکیب SS:SP به محل جدیدی اشاره خواهد کرد که TOS جدید است.

مثال ۲) به عنوان مثال حافظه پشته شکل زیر را در نظر بگیرید:

WWW.MOHANDES.ORG



شکل(2) مثالی از نحوه خواندن داده از حافظه پشته (POP)

در این شکل ابتدا آدرس بالای حافظه پشته برابر1150:0002H است. یعنی TOS فعلی به آخرین داده اشاره می کند. پس ابتدا از این آدرس ۱۶ بیت داده به ترتیبی که گفته شد خوانده شده و در ثبات AX وارد می شود. بعد از آن مقدار TOS دو واحد افزوده شده و مطابق شکل برابر 1150:0004Hخواهد شد. توجه کنید همانطوریکه در شکل معلوم است داده خوانده شده همچنان در حافظه باقی مانده ولی دیگر از طریق TOS نمی توان به آن دسترسی داشت.

WWW.MOHANDES.ORG

- **گذرگاه های سیستم کامپیوتر(BUS)**

هر سيستم كامپيوتر داراي سه دسته گذرگاه اساسي مي باشد كه وظيفه ارتباط بين بلوك هاي اصلي تشكيل دهنده CPU و كنترل عملكرد صحيح آنها را بر عهده دارد اين گذرگاهها عبارتند از:

گذرگاه داده (Data Bus)، گذرگاه آدرس (Address Bus)، گذرگاه كنترل (Control Bus).

گذرگاه داده (Data Bus)

WWW.MOHANDES.ORG

گذرگاه داده به مجموعه اي از سيم ها و مدارات كنترلي گفته مي شود كه وظيفه انتقال داده به داخل و يا خارج از ريزپردازنده را بر عهده دارند. گذرگاه داده در واقع مسير اطلاعات است كه اين اطلاعات يا از بلوك هاي حافظه يا I/O خوانده شده و يا در آنها نوشته مي شوند، لذا در واقع گذرگاه داده يك مسير دو طرفه محسوب مي شود.

در اغلب ريزپردازنده ها عرض گذرگاه داده با طول ثباتهاي داخلي ريزپردازنده يكسان است تا به راحتی بتوان در ثباتهای ريزپردازنده مقادير مورد نظر را نوشت و يا در صورت لزوم از آنها خواند. بعنوان مثال ريزپردازنده ۸۰۸۶ داراي گذرگاه داده ۱۶بيتي و ثبات های داخلي ۱۶ بيتي است. البته استثناهائي هم وجود داشته كه طول ثبات های آنها از عرض گذرگاه داده بيشتر بوده است. بعنوان مثال هرچند ريزپردازنده ۸۰۸۸ داراي گذر گاه داده ۸ بيتي است اما ثبات هاي آن ۱۶ بيتي در نظر گرفته شده است. هر چه عرض گذر گاه داده بيشتر باشد داده ها سريعتر جابجا مي شوند و سرعت ريزپردازنده نيز بيشتر خواهد شد. بنابر اين يكي از زمينه هايي كه همواره مورد توجه طراحان و سازندگان ريزپردازنده ها بوده افزايش پهناي خطوط داده می باشد. بعنوان مثال شركت اينتل پس از عرضه ريزپردازنده ۸ بيتي ۸۰۸۵، ريزپردازنده های ۱۶ بيتي ۸۰۸۶ و ۸۰۲۸۶ رابه بازار عرضه كرد و پس از آنها نيز ريزپردازنده هاي ۳۲ بيتي ۸۰۳۸۶ و ۸۰۴۸۶ را روانه بازار نمود. امروزه ريزپردازنده ها داراي گذرگاه داده ۶۴ بيتي هستند كه امكان انتقال همزمان ۸ بايت داده را فراهم مي سازد.

WWW.MOHANDES.ORG

اما اگر گذرگاه داده اين قدر بر كارآيي پردازنده ها اثر مي گذارند، چرا از گذرگاه داده ۱۲۸ بيتي و يا حتي ۲۵۶ بيتي استفاده نمي كنند؟

پاسخ اين سؤال، به هزينه ساخت مربوط می شود. افزايش پهناي گذرگاه داده، باعث افزايش حجم مدار ريزپردازنده و خطوط ارتباطي روي مادربرد مي شود. بعنوان مثال پردازنده ۸۰۳۸۶ كه از گذر گاه داده ۳۲ بيتي استفاده مي كند از ۱۳۲ پين و پردازنده پنتيوم كه داراي گذرگاه داده ۶۴ بيتي مي باشد از ۲۹۶ پين براي اتصال به مادربرد استفاده مي نمايد كه يكي از دلايل اين افزايش چشمگير تعداد پين ها ،افزايش پهناي گذرگاه داده است.

علاوه بر پهناي گذرگاه داده، سرعت گذرگاه داده نيز نقش مهمي در سرعت انتقال اطلاعات دارد در واقع براي اكثر ريزپردازنده هاي جديد، گذرگاه داده داخلي بسيار سريعتر از گذرگاه داده خارجي ريزپردازنده مي باشد. هرچند مدارات داخل ريزپردازنده ها با سرعت هايي در حد گيگا هرتز مي توانند كار كنند اما گذرگاههاي خارجي كه برروي مادر برد قرار دارد اكثراً سرعت هايي تا حد چند صد مگاهرتز مي توانند داشته باشند بطوري كه معمولاً سرعت انتقال داده ها در داخل پردازنده حدود ۲ تا ۳ برابر سرعت انتقال اطلاعات در خارج

WWW.MOHANDES.ORG

از ريزپردازنده است. براي حل اين مشكل تدابير مختلفي در نظر گرفته شده است كه شايد بهترين انها استفاده از حافظه Cache می باشد تا ميزان استفاده از گذرگاه داده خارجي حتي الامكان كاهش يابد.

گذرگاه آدرس (Address Bus)

اين گذرگاه همان طور كه از نامش پيداست، از مجموعه سيمها و خطوط ارتباطی تشكيل شده كه وظيفه آنها حمل بيت هاي آدرس است و براي مشخص نمودن محل قرار گرفتن داده در حافظه (يا تعيين دستگاه I/O مورد نظر) مورد استفاده قرار مي گيرند. CPU در هر عمل خواندن از حافظه و يا نوشتن در آن آدرس محل مورد نظر را با گذاشتن صفر و يك هايي بر روي اين خطوط مشخص مي كند. از آنجا كه CPU همواره توليد كننده آدرس است پس جهت اين خطوط همواره به سمت خارج CPU است. هرچه پهناي گذرگاه آدرس بيشتر باشد ريزپردازنده مي تواند به حافظه فيزيكي بزرگتري دسترسي داشته باشد. ميزان حافظه قابل دسترسي برابر است با ۲ به توان تعداد بيتها، مثلاً گذرگاه آدرس ۳۲ بيتي ميتواند ۲ به توان ۳۲ بايت يا ۴ گيگا بايت حافظه را آدرس دهي كند.

ريزپردازنده هاي ۸۰۸۶ و ۸۰۸۸ داراي ۲۰ خط آدرس هستند كه تنها امكان آدرس دهي 1MB حافظه را فراهم مي كنند و البته اين حجم از حافظه براي بسياري از كاربرد ها كافي نيست. اينتل در ريزپردازنده هاي ۸۰۳۸۶ و نسل های بعد از آن از گذرگاه هاي آدرس ۳۲ بيتي استفاده كرد و همانطور كه اشاره شد اين گذرگاه ها امكان آدرس دهي 4GB حافظه را برای سيستم امكان پذير می سازند. در ريزپردازنده هاي Pentium II و Pentium Pro از گذرگاه هاي آدرس ۳۶ بيتي استفاده شد كه گذرگاه هاي فوق نيز امكان آدرس دهي GB۶۴ حافظه را فراهم مي آورند.

WWW.MOHANDES.ORG

گذرگاه كنترل (Control Bus)

گذرگاه كنترل شامل مجموعه سيگنالهايي است كه وظيفه كنترل و هماهنگ كردن ريزپردازنده با مدارات سخت افزاري ديگر موجود در سيستم نظيرحافظه و I/O را بر عهده دارد.

سيگنالهای كنترلی را می توان به سه گروه عمده تقسيم كرد:

۱) سيگنالهاي كنترلي مربوط به وقفه :

در PC براي ارتباط CPU با برخي از ادوات جانبي، به خصوص دستگاه هاي ورودي و خروجي از وقفه (Interrupt) استفاده مي شود. در اين روش، دستگاه مورد نظر از طريق يكي از پايه هاي ريزپردازنده كه مربوط به وقفه است، از CPU مي خواهد كه عمليات مورد نياز اين دستگاه را انجام دهد. ريزپردازنده با توجه به برنامه فعلي خود و تقدم اين وقفه، اجراي برنامه هاي جاري خود را قطع كرده و به سراغ برنامه اي مي رود

WWW.MOHANDES.ORG

که وقفه مورد نظر به ان نیاز دارد. به این برنامه، اصطلاحاً برنامه سرویس دهنده وقفه یا ISR یا Interrupt Service Routine گفته مي شود پس از اجراي برنامه ISR ريزپردازنده به حالت عادي خود باز مي گردد و روال كار عادي خود را ادامه مي دهد. ضمن اينكه ريزپردازنده علاوه بر پايه هايي كه به درخواست وقفه اختصاص مي دهد، پايه هايي را نيز به اين امر مختص مي كند تا به دستگاه مورد نظر بگويد كه وقفه درخواستي را دريافت كرده است. وقفه ها در عمل بسيار مورد استفاده قرار مي گيرند و بسياري از ادوات جانبي، از اين روش براي ارتباط با CPU استفاده مي كنند.

۲) سيگنالهاي كنترلي مربوط به DMA :

DMA مخفف Direct Memory Access است و قابليتي است كه در پردازنده هاي جديد مورد استفاده قرار گرفته است. اين ويژگي، امكان ارتباط مستقيم بين حافظه و ادوات جانبي بدون دخالت CPU را فراهم مي آورد.

۳) سيگنالهاي كنترلي مربوط به كنترل گذرگاه :

اين سيگنالهاي كنترلي بر ورود و خروج داده و آدرس از طريق گذرگاهاي داده و همچنين آدرس و كانالهاي DMA نظارت مي كند.

- **چگونگی ذخیره سازی داده ها در حافظه**

WWW.MOHANDES.ORG

دیدیم که ریزپردازنده ۸۰۸۶/۸۰۸۸ حداکثر تا ۲ به توان ۲۰ حالت آدرس دهی می تواند داشته باشد که برای استفاده در برنامه نویسی به قطعات ۶۴ کیلوبایتی تفکیک می شود و همزمان می توان به چهار قطعه دسترسی داشت که هر قطعه با یک ثبات آدرس دهی می شود و این قطعات، الزاما نواحی جدا از هم نخواهند بود.

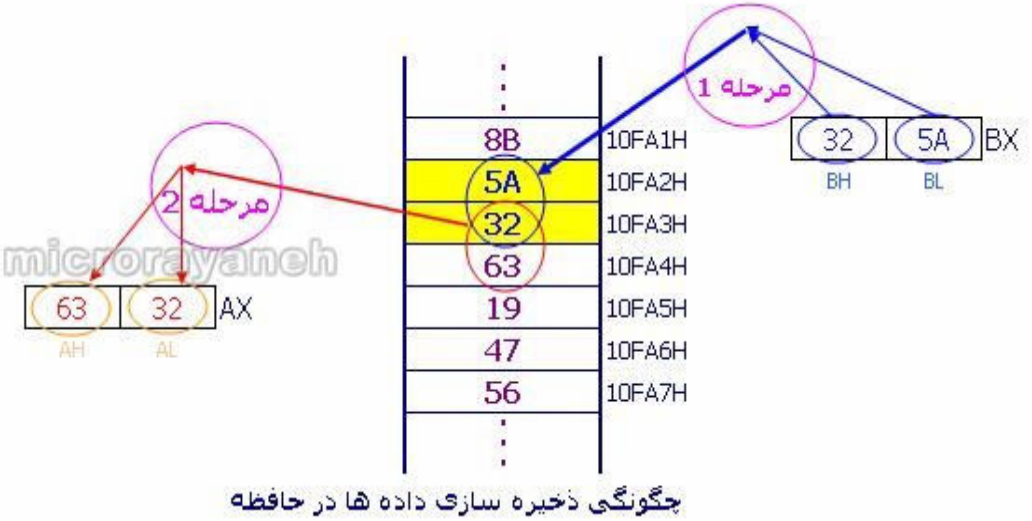
اینک با این مقدمه به بررسی نحوه ذخیره سازی اطلاعات در حافظه ۸۰۸۶/۸۰۸۸ می پردازیم. فضاهای حافظه را در واقع می توان یک آرایه ای در نظر گرفت که در هر خانه آن ۸ بیت می تواند قرار گیرد. وقتی یک محلی از حافظه آدرس دهی می شود ۸ بیت داده در آن محل مستقیما دسترس پذیر است. شاید اولین سوالی که به نظر بیاید اینکه چرا هر محل حافظه در این سیستم ۱۶ بیتی انتخاب نشده است؟ دلیل آن کاملا واضح است: چون داده های ۸ بیتی نیز در سیستم می توان استفاده کرد، در این صورت با فرض استفاده از داده های ۸ بیتی از فضای حافظه استفاده بهینه نخواهد شد.

حال این سوال پیش می آید که اگر داده مورد نظر ۱۶ بیتی و یا بیشتر باشد، بقیه از کدامین آدرس دستیابی خواهند شد؟ در جواب این سوال باید گفت که داده های بعدی نیز از آدرس های بعد دستیابی خواهند شد البته شاید مطلب بدیهی به نظر می رسد ولی نکته اصلی توجه به نحوه ورود و نوشتن داده ۱۶ بیتی به حافظه است: هشت

WWW.MOHANDES.ORG

بیت کم ارزش داده ها همواره در ادرس کوچکتر و هشت بیت پرارزش در ادرس بزرگتر قرار خواهد گرفت. بنابر این موقع خواندن از حافظه نیز باید به این قرارداد دقت کرد.

مثلا اگر بخواهیم عدد 325AH را در آدرس FA210H حافظه قرار دهیم، هشت بیت کم ارزش آن یعنی عدد 5AH در محل FA210H و هشت بیت پرارزش آن یعنی عدد 32H در آدرس FA310H قرار خواهد گرفت.



چگونگی ذخیره سازی داده ها در حافظه

برای خواندن از حافظه نیز باید همین قاعده رعایت گردد. یعنی مثلا اگر بخواهیم در شکل فوق از محل FA310H حافظه، شانزده بیت داده را خوانده و در ثبات AX ذخیره کنیم، پس از خوانده شدن حافظه محتویات AL (هشت بیت کم ارزش) برابر32H و محتویات AH (هشت بیت پرارزش) برابر63H خواهد بود.

WWW.MOHANDES.ORG

• نواحی رزرو شده حافظه

دو ناحیه مجزای ابتدا و انتهای حافظه ریزپردازنده ۸۰۸۶/۸۰۸۸ توسط کارخانه سازنده به اعمال خاصی اختصاص داده شده است و بایستی با توجه به این دو ناحیه، از ریزپردازنده استفاده کرد، این دو بخش عبارتند از:

- ❖ بخش اول ابتدای شروع حافظه از آدرس صفر الی 3FFH است. یعنی اولین ناحیه رزرو شده ۱۰۲۴ بایت اول حافظه است. این ناحیه برای آدرس های وقفه تخصیص داده شده و در صورت وقوع وقفه، ریزپردازنده جهت به دست آوردن آدرس برنامه سرویس وقفه به این ناحیه از حافظه مراجعه می نماید. هر چهار بایت متوالی از این ناحیه به یک وقفه اختصاص می یابد و لازم است در موقع استفاده از حافظه سیستم به این موضوع توجه کافی صورت گیرد.
- ❖ بخش دوم رزرو شده هم در انتهای حافظه از آدرس FFFF0H الی FFFFFH است، یعنی دومین ناحیه رزرو شده حافظه، شانزده بایت انتهایی حافظه است. این ناحیه برای RESET سیستم در نظر گرفته شده و ریزپردازنده پس از عمل RESET به این ناحیه مراجعه می نماید.

WWW.MOHANDES.ORG

نواحی رزرو شده حافظه در 8086/8088

برنامه هایی که برای ۸۰۸۶/۸۰۸۸ نوشته و بر روی آن اجرا می شوند بایستی به این دو محل توجه لازم را مبذول دارند. برنامه ها غیر از اعمال تعیین شده نمی توانند از این دو ناحیه برای مقاصد دیگر استفاده کنند. لازم به ذکر است حتی اگر در سیستم به اندازه یک مگا بایت حافظه مورد نیاز نباشد، آدرس دهی و تخصیص حافظه باید طوری انجام گیرد که این دو ناحیه را برای اهداف مورد نظر در اختیار داشته و آدرس دهی نماید.
و در انتها اشاره به موضوع دیگری در این رابطه ضرورت دارد که این نواحی صرفا توسط ریزپردازنده برای کاربردهای فوق تخصیص یافته و در صورت استفاده از سخت افزار یا نرم افزار خاص، توجه به الزامات آن نیز اجتناب ناپذیر است.

• مدهای کار پردازنده

WWW.MOHANDES.ORG

مد مینیمم

مد مینیمم یا حداقل، به مدی گفته می شود که در آن مد، ریزپردازنده به تنهایی در سیستم کار می کند و به عبارت دیگر در سیستم هیچ ریزپردازنده دیگری برای کمک به آن و انجام عمل کنترل یا محاسبات و نظایر آن وجود ندارد. پس هرگاه در طراحی سیستمی، هدف قرار دادن فقط یک ریزپردازنده و ارجاع تمام کارها (برنامه) بدان باشد ، در این صورت ریزپردازنده باید در مد مینیمم طراحی شود.

با وصل کردن پایه شماره ۳۳ ریزپردازنده (که به نام پایه MN-MX نامیده می شود) به ولتاژ یک منطقی (۵ ولت) در این مد قرار می گیرد:

قراردادن ریزپردازنده در مود می نیمم

WWW.MOHANDES.ORG

همانطوریکه اشاره شد در این مد ریزپردازنده به تنهایی در سیستم انجام وظیفه می نماید و مدار فقط از یک CPU که ۸۰۸۶ یا ۸۰۸۸ است، تشکیل یافته است.ریزپردازنده با تمام ظرفیت آدرس دهی می نماید و مستقیما سیگنال های گذرگاه را تولید کرده و آنها را بی واسطه کنترل می کند.

سیگنالهای کنترل که در این مد مستقیما به وسیله خود ریزپردازنده تولید می شوند عبارتند از: INTA , WR , RD , M/IO , ALE , DEN , DT/R. البته در این مد ریزپردازنده قادر به کار با کنترل کننده DMA نیز خواهد بود که با استفاده از سیگنال های HOLD و HLDA این کار را انجام می دهد و در جای خود بدان اشاره خواهد شد.

مد ماکزیمم

مد ماکزیمم یا حداکثر، به مدی گفته می شود که در آن مد، ریزپردازنده ۸۰۸۶ یا ۸۰۸۸ به همراه ریزپردازنده کمکی دیگر در سیستم انجام وظیفه می نماید. همانگونه که در بخش اول اشاره شد ریزپردازنده ۸۸/۸۰۸۶ توانایی کار با پردازنده کمکی را نیز دارد. بنابراین اگر در طراحی مداری، ریزپردازنده کمکی نیز وجود داشته باشد، لازم است ریزپردازنده ۸۸/۸۰۸۶ در مد ماکزیمم قرار گیرد و بدین منظور پایه شماره ۳۳ ریزپردازنده (که به نام پایه MN-MX نامیده می شود) به ولتاژ صفر منطقی (زمین) وصل می شود:

WWW.MOHANDES.ORG

قراردادن ریزپردازنده در مود ماکزیمم

وجود یک ریزپردازنده کمکی (۸۰۸۷ یا ۸۰۸۹) در مدار کافی است تا ریزپردازنده در مد ماکزیمم طراحی شود. در این حالت سیگنال های کنترل در ارتباط با سایر اجزاء سیستم متشکل از چندین پردازنده، تولید خواهد شد. بدین منظورباید در سیستم تراشه کنترل کننده گذرگاه قرار داده شود که این سیگنال ها را دریافت نموده و سیگنال های مورد نیاز سخت افزار و کنترل گذرگاه را تولید کند.

سیگنالهای کنترل اختصاصی مد ماکزیمم عبارتند از : S , S1 , S2 , QS , QS1 , RQ/GT , RQ/GT1 و سیگنال LOCK

WWW.MOHANDES.ORG