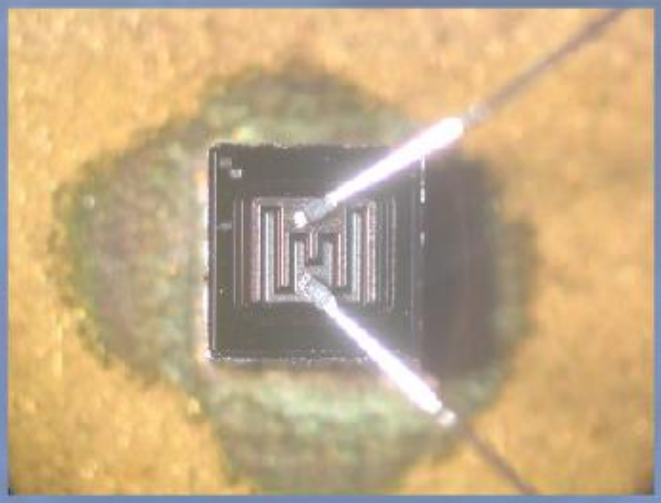
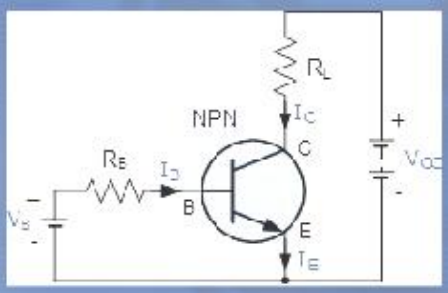
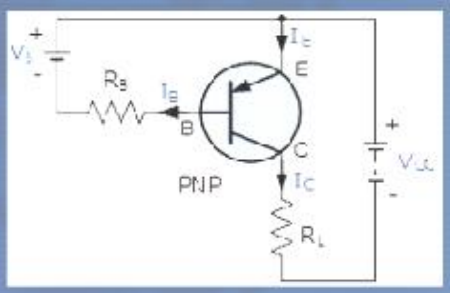
مبانی الکترونیک دیجیتال
جلسه دهم



مدارهای ترانزیستوری

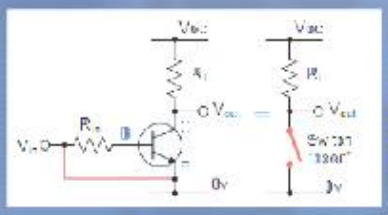
- برای حل مدارهای ترانزیستوری باید از روابط ترانزیستور در ناحیه ی کار صحیح استفاده کنیم.
- همیشه تا قبل از حل کامل مدار، ناحیه ی دقیق کار ترانزیستورها مشخص نمی شود. بنابراین در بعضی از موارد باید ناحیه ی کار ترانزیستور رو حدس زد.
- بعضی وقت ها برای فهمیدن ناحیه ی کار ترانزیستورها مجبور به سعی و خطا هستیم.



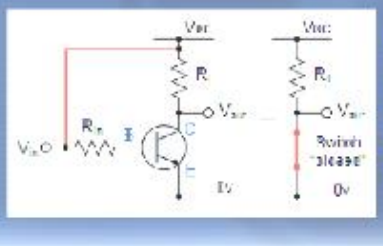


حل تقریبی NPN

در این مثال به جای حل دقیق مدار ، رفتار تقریبی مدار با دو ورودی صفر و ولتاژ تغذیه بررسی شده.



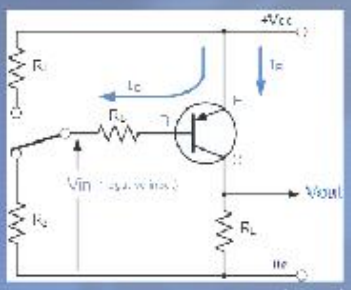
Vbe = 0 < .7V ➔ BE diode: reverse bias
Vbc = 0-Vcc = -Vcc < .7V ➔ BC diode: reverse bias
➔ Cut off region ➔ Ic = 0 ➔ Ir = 0
Vout = Vcc – I * r = Vcc – 0 = Vcc



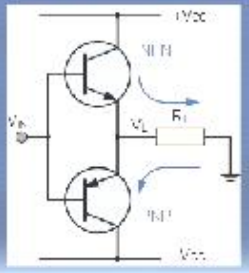
Vbe >= .7V ➔ BE diode: forward bias
Vbc = Vb – Vc = (Vcc-Ib.Rb) – (Vcc-Ic.Rc) >=.7
➔ BC diode: forward bias ➔ Saturation region
➔ Vce = .2V
Vout = Vce = .2V ≈ 0V

حل تقریبی

در این مثال ترانزیستور pnp استفاده شده که بر خلاف مثال قبل با سیگنال منفی تحریک و روشن می شود.



در این مدار از خاصیت هر دو ترانزیستور npn و pnp استفاده شده:

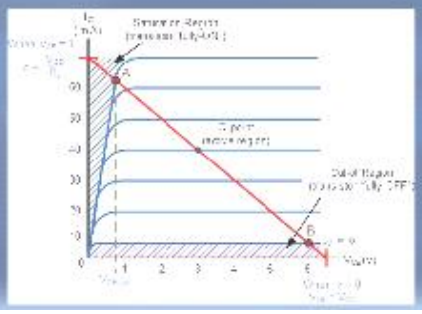


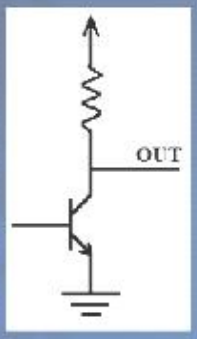
حل دقیق، روش ترسیمی

حل دقیق مدار با استفاده از رسم نمودار ولتاژ جریان محل تلاقی دو نمودار جواب معادله است.

KVL : Vcc – Vr – Vce = 0 ➔

Vr = Vcc – Vce





روند حل مدارهای ترانزیستوری

۱- ابتدا پایه های درین و سورس رو تشخیص می دهیم.

۲- ناحیه ی کار هر ترانزیستور را حدس میزنیم.

۳- رابطه های KCL و KVL لازم رو می نویسیم.

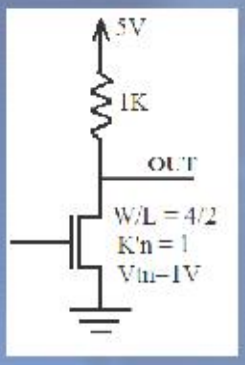
۴- با توجه به ناحیه ی ترانزیستورها، روابط مناسب رو در معادله ها قرار می دهیم.

۵- با حل معادله ها، جواب ها رو به دست می آوریم.

۶- با مقایسه ی جواب ها با فرض های اولیه، از درستی جواب ها مطمئن می شویم.

۷- در صورت غلط بودن جواب، فرض ناحیه کار را تغییر می دهیم و دوباره مسئله رو حل می کنیم.

مثال، NMOS، قطع



به ورودی ولتاژ Vin = 0V را اعمال می کنیم.

هر چه از بالای این مدار به سمت پایین حرکت کنیم ولتاژ کمتر می شود.

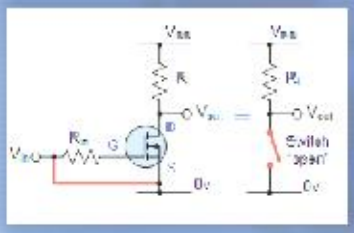
بنابراین پایه ی درین بالایی و پایه ی سورس پایینی است.

Vgs = Vg – Vs = 0 – 0 = 0

0 < 1V ➔ کانال سمت سورس بسته است

کانال سمت سورس بسته است ➔ حتمن کانال سمت درین هم بسته است

زیرا ولتاژ درین بزرگتر مساوی ولتاژ سورس است.

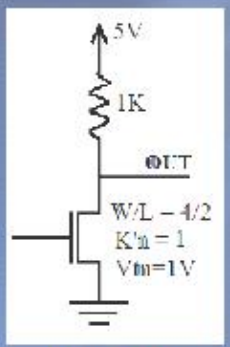


➔ Cut off region ➔ Id = 0

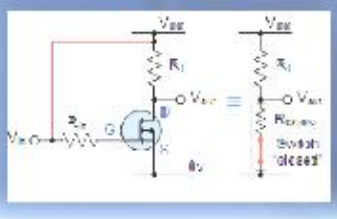
KCL : Ir = Id ➔ Ir = 0

KVL : 5 – I * R = Vout ➔ Vout = 5

مثال، NMOS، خطی



Vout = Vds



به ورودی ولتاژ Vin = Vdd را اعمال می کنیم.

Vgs = Vg – Vs = 5 – 0 = 5

5 > 1 ➔ کانال سمت سورس باز است

فرض می کنیم که ترانزیستور در ناحیه ی خطی است.

می دانیم که در این ناحیه اختلاف ولتاژ درین تا سورس کمتر از ناحیه ی اشباع است.

KCL : Ir = Id

I = (5 – Vout)/1K = .5*1*2*[2(Vgs-Vtn)Vds – Vds^2]

(5 – Vout)/1K = [2(5-1)Vout – Vout^2]

5-Vout = 1K (8Vout – Vout^2) ➔

5 – Vout = 8K Vout – 1K Vout^2 ➔

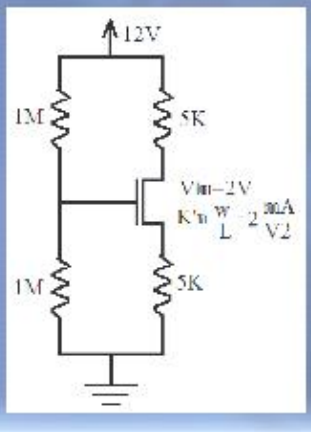
Vout^2 -8Vout +5m = 0 ➔ Vout^2 -8Vout ≈ 0

Vout ≈ 0 , 8

مقدار ۸ غیر قابل قبول – مقدار ۰ در شرایط خطی صدق می کند، پس جواب به صفر بسیار نزدیک است.

مثال، NMOS ، اشباع

- جریان های گذرنده از دو مقاومت 5K و ترانزیستور با هم برابر هستند.
- به دلیل وجود مقاومت های یکسان بالا و پایین ترانزیستور، قطعن ولتاژ درین از 6V بیشتر است و ولتاژ سورس از 6V کمتر است.
- برای حل مدار ترانزیستور رو در ناحیه ی اشباع در نظر می گیریم.



به دست آوردن ولتاژ گیت

KCL :

جریان گذرنده از هر دو مقاومت 1Mاهم با هم برابر است. زیرا گیت عایق است.

KVL :

Vg = 12* [1M/(1M+1M)] = 6V

فرض اشباع:

Vgs > Vtn ➔ 6-Vs > 2 ➔ Vs < 4

Vgd < Vtn ➔ 6-Vd <2 ➔ Vd > 4

مثال، NMOS ، اشباع

KCL : Ir1 = Ir2 = Id = I

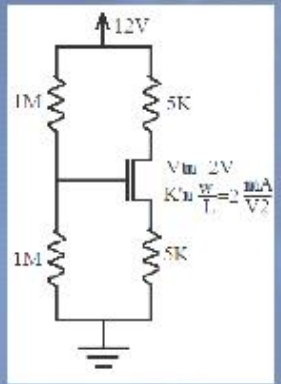
KVL : 12 – I*5K – Vds – I*5K = 0

از رابطه ی جریان ترانزیستور در ناحیه ی اشباع استفاده می کنیم:

I = .5 K'n (W/L) [Vgs-Vtn]^2

با توجه به این که سورس و مقاومت هم پتانسیل هستند:

Vs = Vr = 5K*I



حالا مقادیر رو در KCL جاگذاری می کنیم

I = .5*2 [6 – (5K*I) - 2]^2 ➔ I = (4 – 5K*I)^2

I = 16 -40K*I + 25M*I^2 ➔

25M*I^2 – 41K*I + 16 =0 ➔ I = 1mA , 0.64mA

با جواب 1mA ولتاژ سورس 5V و با جواب 0.64mA ولتاژ سورس 3.2V می شود. بنابراین جواب 0.64mA جواب قابل قبول است.

جلسه آینده...

- باز هم حل مدارهای ترانزیستوری