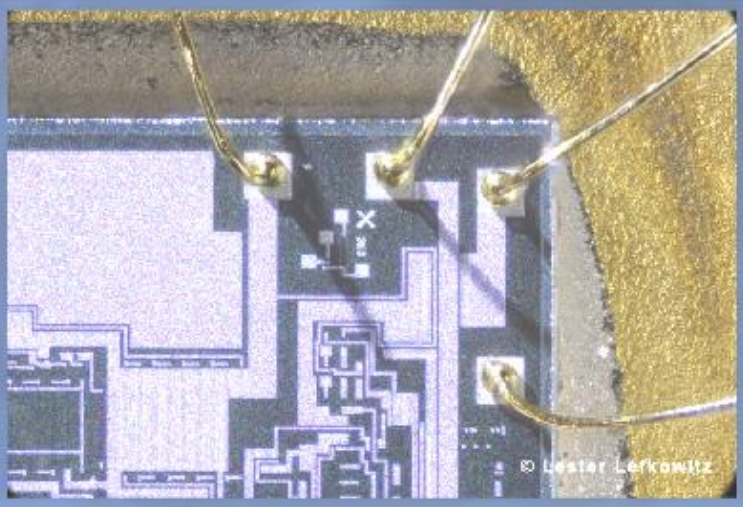
مبانی الکترونیک دیجیتال

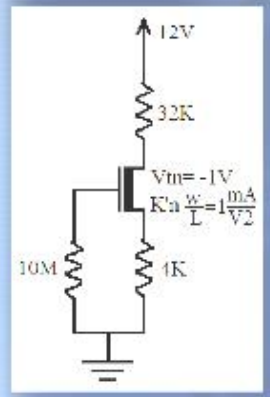
جلسه یازدهم



مثال، NMOS، تخلیه ای

ترانزیستور تخلیه ای NMOS مثل ترانزیستور NMOS با ولتاژ مثبت تحریک می شود.

- تفاوت ترانزیستور تخلیه ای با ترانزیستور عادی در این است که ترانزیستور تخلیه ای از قبل کانال دارد.



$Vg = Ig * 10M = 0 * 10M = 0$

فرض می کنیم ترانزیستور در ناحیه ی اشباع قرار دارد

$I = 0.5K'(W/L)(Vgs-Vt)^2 \rightarrow I = .5(0-4K*I - -1)^2$

$2*I = (-4K*I + 1)^2 \rightarrow 16M*I^2 -10K*I + 1 = 0$

$I = .5mA , .125mA$

با فرض .5mA :

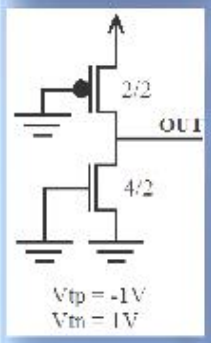
$Vs = 4K*.5m = 2V \rightarrow Vgs = -2V : Vgs < Vt \rightarrow$ سورس بسته

با فرض .125mA :

$Vs = 4K*.125m = .5V \rightarrow Vgs = -.5V : Vgs>Vt \rightarrow$ سورس باز

اگر سورس بسته باشد ترانزیستور قطع است و جریان صفر می شود . پس جواب .125mA درست است.

مثال PMOS



برعکس NMOS ، برای روشن شدن ترانزیستور PMOS باید به گیت آن ولتاژ پایین تر اعمال کنیم.

NMOS : Vgs = 0 – 0 = 0 ; 0<Vtn ➔ سورس بسته است

به دلیل بسته بودن سورس ، ترانزیستور در ناحیه ی قطع است .

PMOS : Vgs = 0 – 5 = -5 ; -5<Vtp ➔ سورس باز است

به دلیل منفی تر بودن Vgs از Vtp سورس باز است . ترانزیستور نمی تواند در ناحیه ی قطع باشد . ناحیه ی کار ترانزیستور رو خطی فرض می کنیم.

KCL : Ipmos = Inmos

Inmos = 0

Ipmos = .5K'p(W/L) [2(Vgs-Vt)Vds – Vds^2]

.5K'p(W/L)[2(Vgs-Vt)Vds–Vds^2] =0 ➔ [2(Vgs-Vt)Vds–Vds^2] =0

2(0-5- -1)(Vout-5) - (Vout-5)^2=0 ➔ 8(Vout-5) + (Vout-5)^2=0

(Vout-5)[8+(Vout-5)]=0 ➔ Vout= 5 , -3

عدد 3- از کمترین ولتاژ تغذیه کمتر هست . عدد 5 رو با شرایط فرض شده بررسی می کنیم :

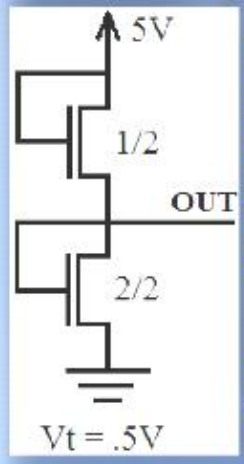
PMOS: Vgs=-5 < Vtp , Vgd=-5 < Vtp ➔ درین و سورس باز است و ناحیه خطی

مثال

در هر دو ترانزیستور NMOS درین به گیت وصل شده :

Vgd = 0 : Vgd < Vtn ➔ درین بسته است چون ولتاژ آستانه مثبت است

هر دو ترانزیستور رو در ناحیه ی اشباع در نظر می گیریم :



KCL : I1 = I2

.5K'n(W1/L1)(Vgs1-Vt)^2 = .5K'n(W2/L2)(Vgs2-Vt)^2

(1/2)(5-Vout - 1)^2 = (2/2)(Vout-0 - 1)^2

(4-Vout)^2 = 2(Vout-1)^2 ➔ |4-Vout| = √2 Vout - 1|

4 – Vout = ± 1.4 (Vout - 1) ➔ Vout = 2.25 , -6.5

از این دو جواب ، 2.25 درست است . در این صورت :

Vgs1 = 2.25-0 = 2.25 > Vt ➔ سورس ترانزیستور پایین باز است

Vgs2 = 5-2.25 = 2.75 > Vt ➔ سورس ترانزیستور بالا باز است

به همین دلیل هر دو ترانزیستور طبق فرض ، در ناحیه ی اشباع هستند .

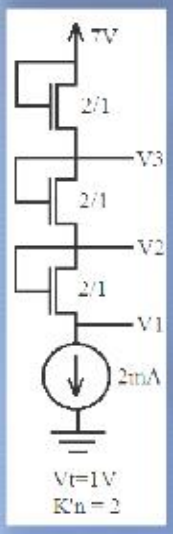
یه مثال دیگه!

گیت هر سه ترانزیستور به درین آن ها وصل شده .

وجود منبع جریان نشان می دهد که ترانزیستورها خاموش نیستند .

ترانزیستورها در حالت اشباع قرار دارند .

نتیجه ی KCL در سه نود ۱ و ۲ و ۳ در رابطه ی زیر دیده می شود :



$.5K'(W1/L1)(Vgs1 - Vt)^2 = .5K'(W2/L2)(Vgs2 - Vt)^2 = .5K'(W3/L3)(Vgs3 - Vt)^2 = 2mA$

$\rightarrow 2(Vgs1 - Vt)^2 = 2(Vgs2 - Vt)^2 = 2(Vgs3 - Vt)^2 = 2mA$

$\rightarrow |Vgs1 - 1| = |Vgs2 - 1| = |Vgs3 - 1| = 1$

$V2 - V1 - 1 = \pm 1 \rightarrow V1 = V2 - 1 \pm 1$

$V3 - V2 - 1 = \pm 1 \rightarrow V2 = V3 - 1 \pm 1$

$7 - V3 - 1 = \pm 1 \rightarrow V3 = 6 \pm 1 = 5V$

$\rightarrow V2 = 5 - 1 + 1 = 3V$

$\rightarrow V1 = 3 - 1 + 1 = 1V$

جلسه آینده ...

- مزایای سیستم های دیجیتال نسبت به آنالوگ
- منطق کلیدزنی و شبکه های سویچ
- استفاده از ترانزیستور به عنوان کلید