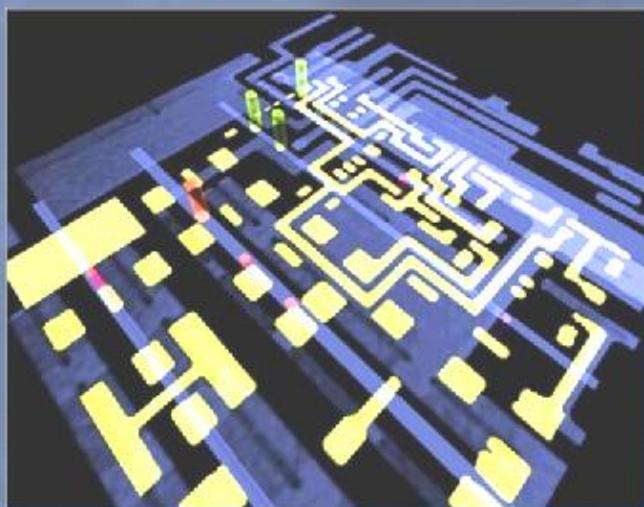


مبانی الکترونیک دیجیتال

جلسه هجدهم



TTL

مشکلات خانواده‌ی DTL را با جایگزین کردن دیود با ترانزیستور و تغییرات جزئی دیگر برطرف کردند، به این خانواده‌ی جدید TTL می‌گویند.

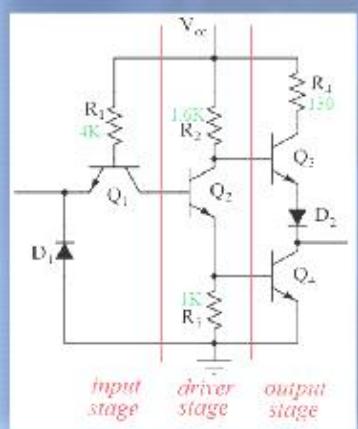
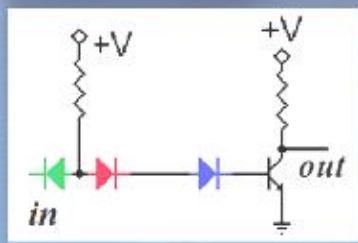
دلیل کند بودن خانواده‌ی DTL

وروڈی کند: بار موجود در بیس ترانزیستور خروجی باید در مقاومت $5K$ تخلیه شود.
خروجی کند: در صورت یک شدن خروجی، حافظ خروجی باید از طریق مقاومت شارژ شود.
http://www.play-hookey.com/digital/electronics/ttl_gates.html

مشخصات خانواده‌ی TTL

- $V_{CC} = 5V$
- Power : $11mW$
- $T_p = 10ns$
- Noise Margin : $0.4V$

ساختار خانواده‌ی TTL



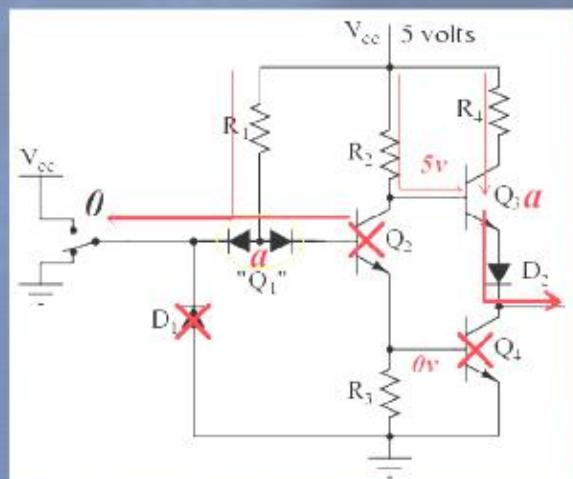
- به جای دیودهای سبز و قرمز رنگ که در DTL بودند، ترانزیستور Q1 جایگزین شد.

- دیود بیس-امپیتر ترانزیستور Q2 به جای دیود آبی رنگ، حاشیه‌ی نویز را افزایش می‌دهد.

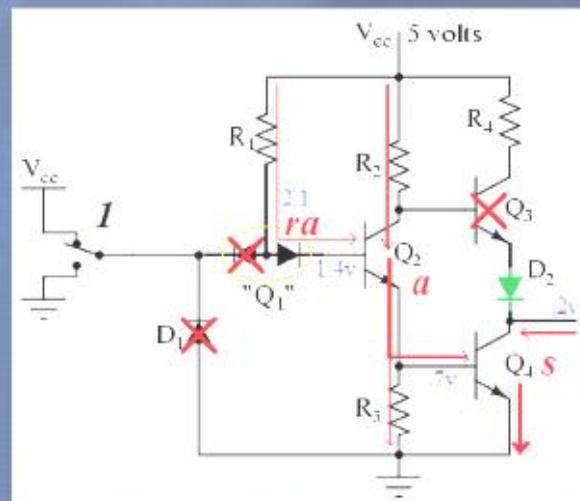
- برای افزایش سرعت شارژ خازن خروجی و کاهش مصرف توان استاتیک صفر، به جای مقاومت خروجی، ترانزیستور Q3 قرار گرفته.

- به این طبقه‌ی خروجی totem pole گفته می‌شود. برای تحریک این دو ترانزیستور مجبور به اضافه کردن طبقه‌ی میانی یا راه انداز هستیم.

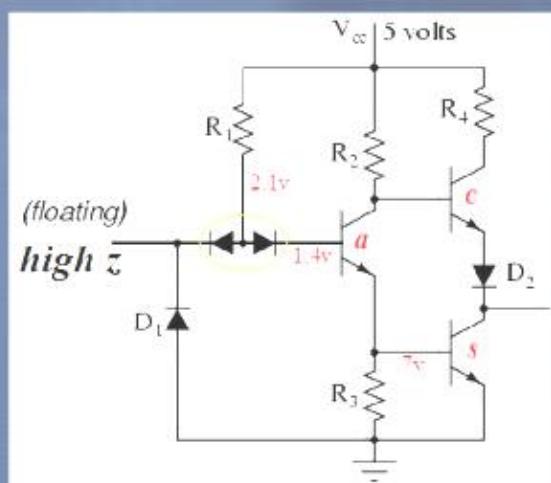
TTL : not , in=0



TTL : not , in=1



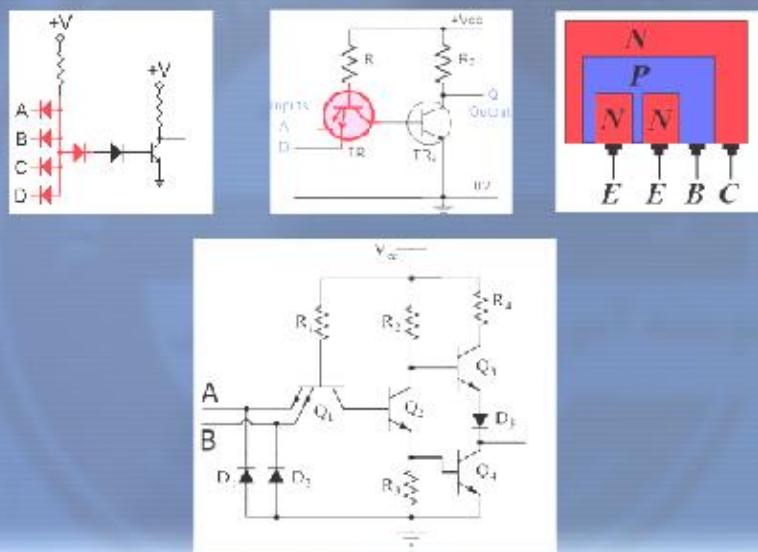
TTL : not , in=Z



TTL : nand

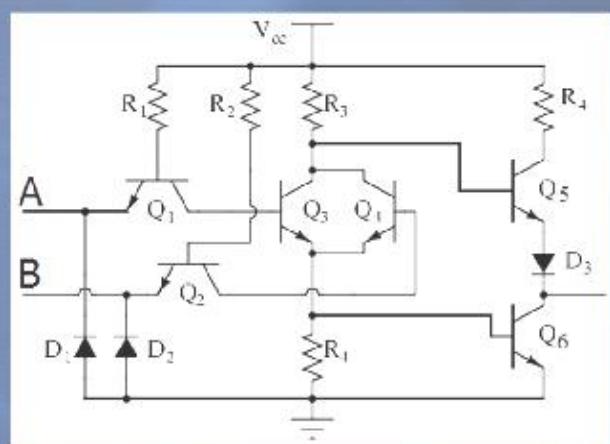
ترانزیستور BJT با چندین امیتر

- اگر جریان از بیس به سمت هر کدام از امیترهای جاری شود، ترانزیستور روشن می‌شود.



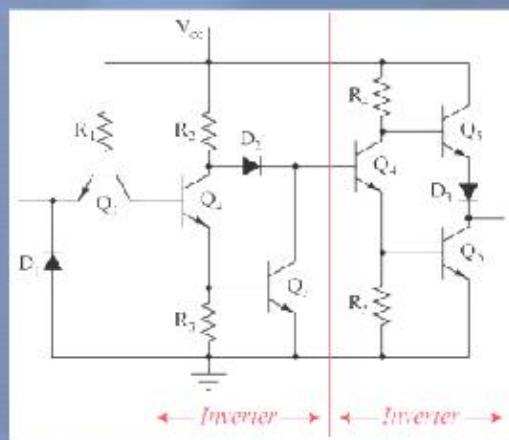
TTL : nor

- در طبقه‌ی راه انداز تابع nor پیاده سازی می‌شود.
- برای پیاده سازی توابعی به فرم AOI چه کاری می‌توان کرد؟

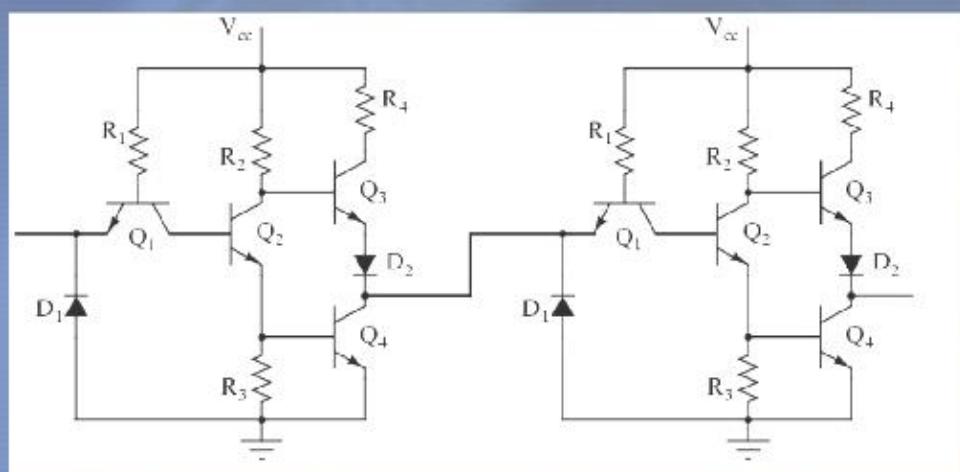


TTL : buffer

- بافر از دو معکوس کننده‌ی پشت سر هم تشکیل شده.
- برای پیاده سازی توابع or و and نیز از همین روش استفاده می‌کنند.



به هم بستن



جلسه آینده...

✓ گیت با خروجی کنترل شونده

✓ گیت با خروجی گلکتور باز

✓ آشنایی با خانواده ECL