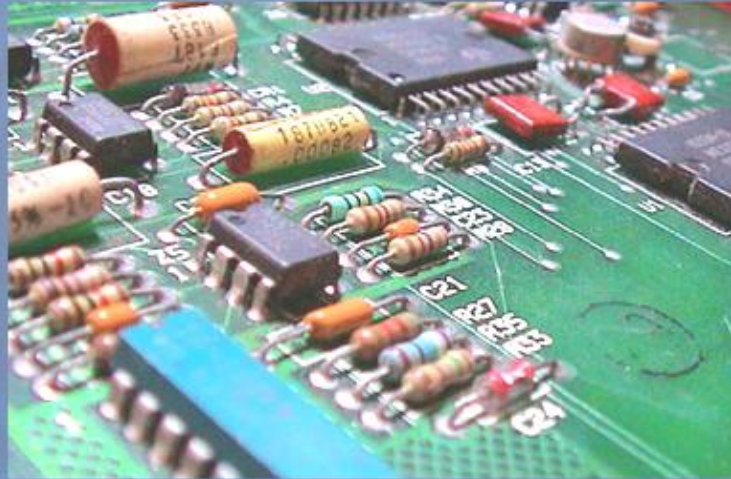


مبانی الکترونیک دیجیتال جلسه بیست و سوم

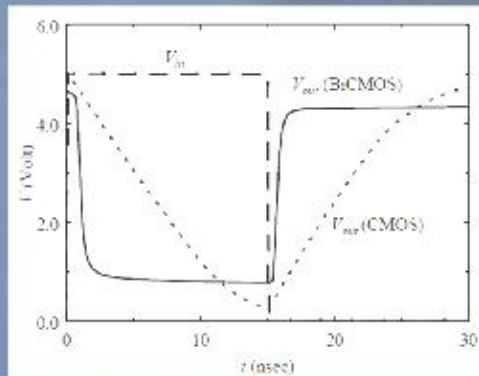


ضعف خانواده ی CMOS

- ترانزیستورهای MOSFET نسبت به ترانزیستورهای BJT جریان دهی کمتری دارند.
- در صورتی که لازم باشد تا از خروجی گیت های CMOS جریان زیادی عبور کند یا لازم باشد خروجی این گیت ها خازن های بزرگ را شارژ کنند، تاخیر این گیت ها بسیار زیاد می شود.
- در مدارهای CMOS چون خازن ها کم هستند و مقاومت ورودی گیت ها بسیار بالا هست، این مشکل دیده نمی شود.
- مدارهای بزرگی چون پردازنده ها با استفاده از گیت های CMOS ساخته می شوند.
- برای اتصال خروجی این گیت ها به بارهای بزرگ دیگر، از تکنولوژی BiCMOS استفاده می شود.

مقایسه ی خروجی MOSFET با BJT

نمودار مقایسه ی سرعت شارژ و دشارژ خروجی گیت



خط چین : سیگنال ورودی به گیت not

نقطه چین : خروجی گیت not با تکنولوژی CMOS

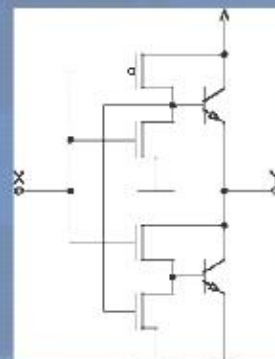
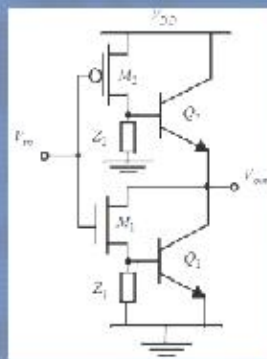
خط پیوسته : خروجی گیت not با تکنولوژی BiCMOS

ساختار گیت های BiCMOS

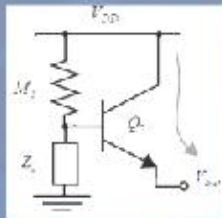
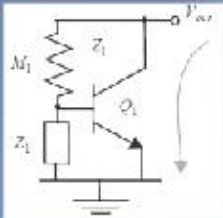
- به دلیل عبور جریان از بیس ترانزیستورهای BJT ، نباید خروجی یک گیت CMOS را به زوج npn و pnp وصل کرد.
- افت ولتاژ در کانال ترانزیستور MOS باعث روشن شدن هر دو ترانزیستور BJT می شود.
- مدار قرمز رنگ مدار غلطی است که خروجی منطقی ندارد.
- اتصال خروجی گیت CMOS به ترانزیستورهای BJT به روش های مختلف انجام میشود.



روش غلط اتصال خروجی
BJT به ترانزیستورهای CMOS

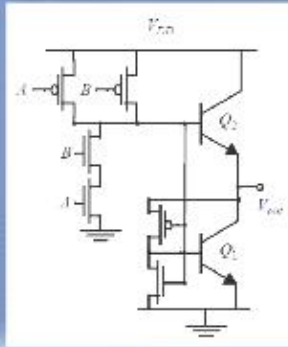


خروجی گیت BiCMOS

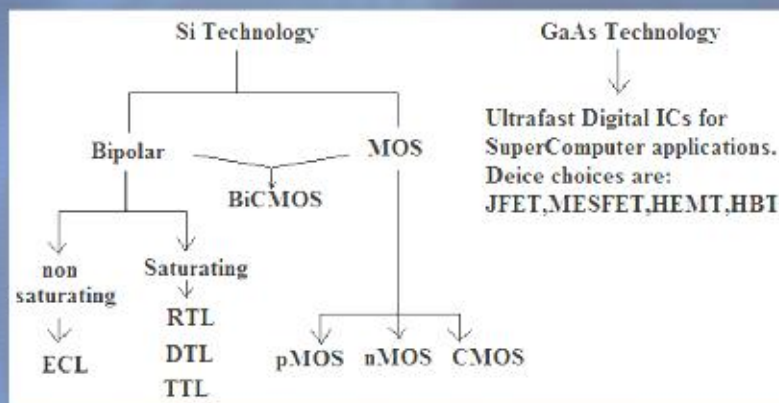


- ولتاژ صفر منطقی به صفر ولت نمیرسد
- ولتاژ یک منطقی به ولتاژ تغذیه نمیرسد
- ساخت ترانزیستورهای BJT در میان فرآیند ساخت CMOS بسیار هزینه بر است ،

2 input BiCMOS nand gate



مرور خانواده های منطقی

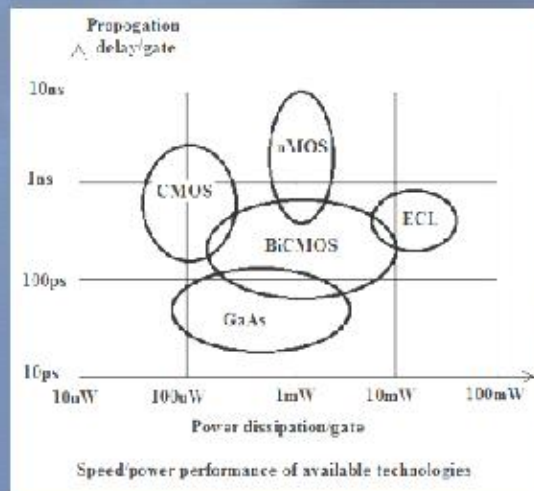


http://en.wikipedia.org/wiki/Logic_family

پارامترهای انتخاب خانواده ی گیت ها

- توان مصرفی
- سرعت
- در دسترس بودن
- قیمت ساخت مدار
- نویز پذیری
- سطوح ولتاژ
- تراکم ساخت مدار

مقایسه ی توان و سرعت چند خانواده ی منطقی



جلسه آینده...

✓ بررسی خانواده ی DCVSL