



وب سایت جامع الکترونیک ، برق و کامپیوتر
www.ir-micro.com

2

www.ir-micro.com

مراجع فارسی
میکروکنترلرهای PIC

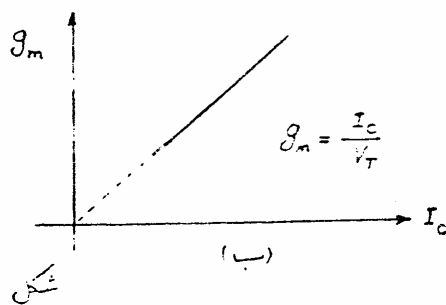
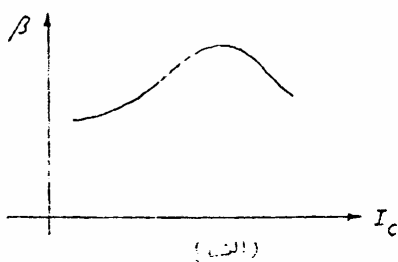


بخش ۳

تقویت کننده های (قدرت)

تمام تقویت کننده های که تاکنون بررسی شده اند، در اصل تقویت کننده توان هستند زیرا ولتاژ یا جریان دیا هر دو، دریا به عبارت دیگر توان را تقویت می کنند ولی منظور از تقویت کننده توان با تقویت کننده قدرت، تقویت کننده ای است که بر روی معادست بار توان قابل ملاحظه ای مثل کند.

معمولاً اگر قدرت خروجی تقویت کننده ای بیش از چند ده میلی وات باشد جزو تقویت کننده توان بحساب می آید. تقویت کننده های قدرت برای ایند حد اکثر توان ممکنه را مثل کند. باید دارای ولتاژ و جریان خروجی با دامنه ماکزیم باشند بنابراین این تقویت کننده ها جزو تقویت کننده های سیگنال بزرگ (Large Signal) بشمار می آیند. از آنجائیکه در این حالت تغییرات جریان کلکتور نسبت به جریان نقطه کار قابل اغماض نیست در نتیجه مشخصات ترانزیستور مورد نظر، از نظیر β و g_m با جریان خروجی تغییر می کنند. [شکل (۳-۱)]



اعوجاج طبقات قدرت معمولاً زیاد است که با درتهای این اعوجاج
را به حدائق می‌رسانند.

تقویت کننده‌های قدرت معمولاً در طبقه نهایی یک تقویت کننده قرار
می‌گیرند و فریب تقویت دهنده آنها معمولاً در حدود واحد است.

- خواصی که تقویت کننده‌های قدرت باید دارا باشند:

- ۱- اعوجاج کم
- ۲- امیدانی خروجی کوچک
- ۳- رانندگی بالا
- ۴- هتضه فرکانسی خوب

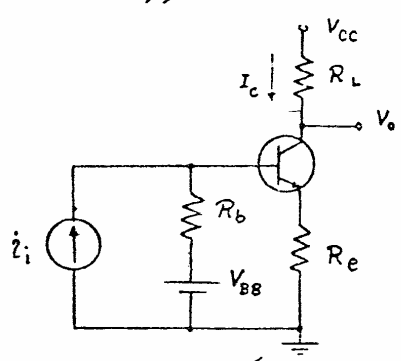
در این فصل ما تقویت کننده‌های کلاس A، کلاس B (PUSH-PULL) و کلاس AB را مورد بررسی قرار می‌دهیم.

1- تقویت کننده کلاس A The class 'A' Power Amplifier

به تقویت کننده ای که تمام موج ورودی را به طور کامل عبور دهند و همواره در ناحیه آکتیو کار کنند، تقویت کننده ای کلاس 'A' گفته می شود این تقویت کننده ای تواندهی است آرایشهای آن - امپد مشترک - ب - کلکتور مشترک - ج - بیس مشترک - باشند.

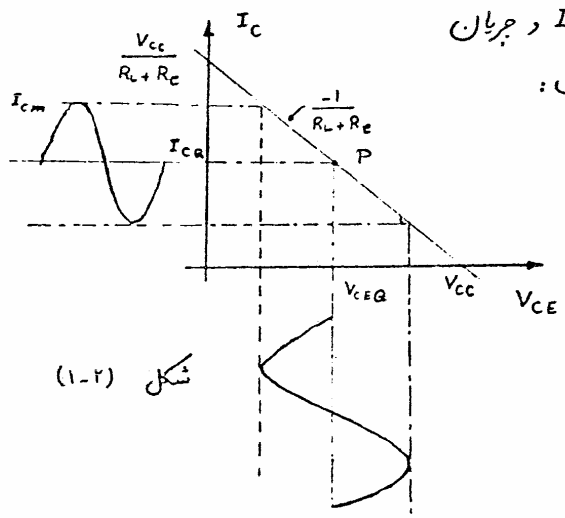
(1-1) بررسی یک تقویت کننده ساده کلاس A :

شکل (1-1) یک مدار ساده امپد مشترک که بار R_L در کلکتور آن قرار گرفته است را نشان می دهد.



شکل (1-1)

گذشتن مقاومت R_e (هر چند هم کوچک باشد) به پایداری مدار کمک می کند و از طرفی می خواهیم که توان مصرفی در R_L تا کزیم شود در نتیجه $R_e \ll R_L$ در نظر می گیریم. و بدلیل اینکه حداکثر دامنه و ستاز و جریان در خروجی را می خواهیم نقطه کار ترازیستور را در وسط خط بار (AC) قرار می دهیم [شکل (1-2)]. اگر جریان نقطه کار را I_{CQ} و جریان بیسی را i_c نایش دهیم، آنوقت:



شکل (1-2)

$$I_c = I_{CQ} + i_c$$

$$i_c = I_{CM} \sin \omega t$$

$$V_{CEQ} = \frac{V_{CC}}{2} \Rightarrow I_{CQ} = \frac{V_{CC}}{2(R_L + R_e)}$$

- توان AC مصرفی در بارها

$$P_{Lac} = \frac{1}{2} R_L I_{cm}^2 \quad I_{cm} \Big|_{\max} = I_{ca} = \frac{V_{cc}}{2(R_L + R_e)}$$

$$(P_{Lac})_{\max} = \frac{1}{2} R_L I_{ca}^2 = \frac{1}{2} R_L \left(\frac{V_{cc}}{2(R_L + R_e)} \right)^2 = \frac{1}{8} \frac{R_L V_{cc}^2}{(R_L + R_e)^2} \approx \frac{1}{8} \frac{V_{cc}^2}{R_L}$$

- توان داده شده توسط منبع:

اگر توانی که منبع به شبکه تحویل می‌دهد را P_{cc} بنامیم داریم:

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} (I_{ca} + i_c) dt = \boxed{V_{cc} I_{ca}}$$

دیده می‌شود که توان تحویل داده

شده توسط منبع تغذیه ثابت می‌باشد و به دامنه و سائز و جریان خروجی بستگی ندارد.

$$\boxed{P_{cc} = \frac{V_{cc}^2}{2(R_L + R_e)} \approx \frac{V_{cc}^2}{2R_L}}$$

- توان مصرفی در ترانزیستور:

اگر از توان مصرفی در بیس ترانزیستور صرف نظر کنیم، آنوقت:

$$P_c = \frac{1}{T} \int_0^T V_{ce} \cdot I_c dt = \frac{1}{T} \int_0^T [V_{cc} - (R_L + R_e)(I_{ca} + I_{cm} \sin t)] (I_{ca} +$$

$$I_{cm} \sin t) dt = \frac{1}{T} \int_0^T V_{cc} I_{ca} dt + \frac{1}{T} \int_0^T V_{cc} I_{cm} \sin t dt - \frac{1}{T} \int_0^T (R_L + R_e) I_{ca}^2 dt$$

$$- \frac{2}{T} \int_0^T (R_L + R_e) I_{cm} I_{ca} \cos t dt - \frac{1}{T} \int_0^T (R_L + R_e) I_{cm}^2 \sin^2 t dt$$

$$= V_{cc} I_{ca} - (R_L + R_e) I_{ca}^2 - (R_L + R_e) \frac{I_{cm}^2}{2}$$

توان مصرفی در ترانزیستور:

$$P_c = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)^2} - \frac{1}{2} (R_L + R_e) I_{cm}^2$$

$$P_{cmax} = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{1}{2} \frac{V_{cc}^2}{(R_L + R_e)} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{V_{cc}^2}{4R_L}$$

- رانندگی:

$$\eta = \frac{\text{توان AC مصرفی در بار}}{\text{توان داده شده توسط منبع}} = \frac{P_{Lac}}{P_{cc}} = \frac{\frac{1}{2} R_L I_{cm}^2}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = \frac{R_L^2}{V_{cc}^2} I_{cm}^2$$

$$\eta_{max} = \eta \Big|_{I_{cm} = I_{ca}} = \frac{R_L^2}{V_{cc}^2} \times I_{ca}^2 = \frac{R_L^2}{V_{cc}^2} \left(\frac{V_{cc}}{2R_L} \right)^2 = 0.25$$

دیده می شود که رانندگی این

مدار پایین است و از نظر عملی به صرفه نیست. در واقع برای یک دات توان منفی 4W توان مصرفی داریم.

- ضریب شایستگی:

$$\text{Figure of merit} = \frac{P_{cmax}}{P_{Lmax}}$$

ضریب شایستگی بهر صورت تعریف می شود.

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{1}{4} \frac{V_{cc}^2}{R_L}}{\frac{1}{8} \frac{V_{cc}^2}{R_L}} = 2$$

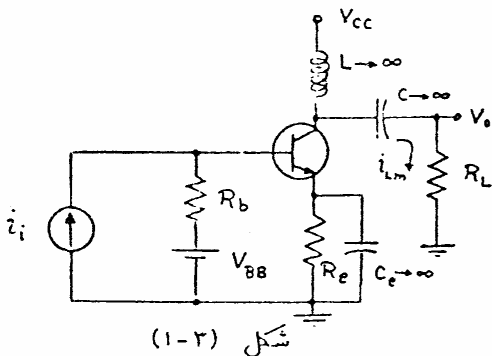
مشاهده می شود که به ازای یک دات توان

مصرفی در بار، 2W در ترانزیستور مصرف می شود که اگر توان مصرفی بار چند ده دات باشد، توان ترانزیستور قابل ملاحظه خواهد بود.

در صورتیکه کلاسبات فون را برای تقویت کننده ای بیس مشترک و کلتور مشترک در کلاس A مکرار کنیم به نتایج بدست آمده برای حالت امیتر مشترک خواهیم رسید. می توان نشان داد که در صورتیکه تقویت کننده کلاس A در حالت کلتور مشترک بکار رود نسبت به در حالت دیگر دارای امواج بسیار کمتری در خروجی خواهد بود.

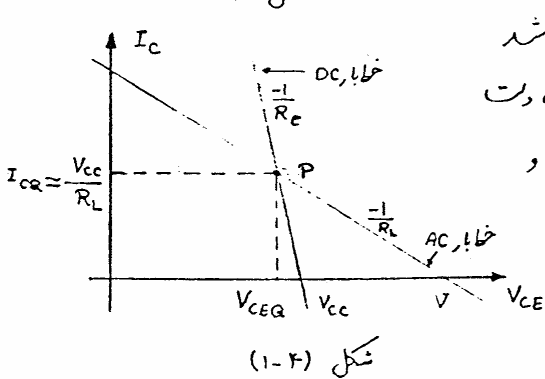
۱-۲) استفاذه از سلف در تقویت کننده کلاس A:

دیدیم که مدار قبلی دارای راندمان پائینی بود، حال برای بهبود بخشیدن به راندمان می توانیم در کلتکتور ترانزیستور یک سلف با اندک تانس زیاد فرار دهیم بطوریکه در فرکانسهای مورد نظر این سلف بصورت اتصال باز عمل کند. شکل (۱-۳) این مدار را نشان می دهد.



شکل (۱-۳)

بدلیل اینکه می خواهیم دامنه ولتاژ و جریان خروجی ماکزیم شود بنا بر این نقطه کار باید وسط خط بار AC قرار گیرد. [شکل (۱-۴)]



شکل (۱-۴)

معمولاً مقدار R_e خیلی کوچک می باشد و مدار را طوری طراحی می کنند که در حدود یک دت روی معادمت R_e لنت ولتاژ داشته باشیم و $R_e \ll R_L$

$$\frac{V_{CEQ}}{I_{CQ}} = R_L = R_{ac}$$

$$\frac{V_{CC} - V_{CEQ}}{I_{CQ}} = R_e = R_{dc}$$

$$\Rightarrow V_{CEQ} = \frac{R_L}{R_L + R_e} V_{CC} \approx V_{CC}$$

$$I_{CQ} = \frac{V_{CC}}{R_L + R_e} \approx \frac{V_{CC}}{R_L}$$

$$V = 2V_{CEQ} \approx 2V_{CC}$$

دید می شود که ترانزیستور بکار رفته باید بتواند تا ولتاژ $2V_{CC}$ را تحمل کند.

- توان مصرفی در بار:

$$P_L = P_{Lac} = \frac{1}{2} R_L I_{Lm}^2 \quad P_{Lmax} = \frac{1}{2} R_L I_{CQ}^2 = \frac{1}{2} R_L \frac{V_{CC}^2}{(R_L + R_e)^2} \approx \frac{1}{2} \frac{V_{CC}^2}{R_L}$$

- توان P_{cc} شده توسط منبع؛
 بدلیل اینکه تلف بزرگی در کلکتور ترانزیستور داریم پس جریانی که منبع می دهد
 یک جریان ثابت I_{ca} می باشد.

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{ca} dt = V_{cc} I_{ca}$$

$$\Rightarrow P_{cc} = V_{cc} \frac{V_{cc}}{R_L + R_e} \approx \frac{V_{cc}^2}{R_L}$$

- توان مصرفی در ترانزیستور:

$$P_c = P_{cc} - P_L = \frac{V_{cc}^2}{R_L} - \frac{1}{2} R_L I_{Lm}^2 \quad \text{اگر از توان مصرفی در } R_e \text{ صرف نظر کنیم، داریم:}$$

$$P_{cmax} \Big|_{I_{Lm} = 0} \approx \frac{V_{cc}^2}{R_L}$$

- راندمان:

$$\eta = \frac{P_L}{P_{cc}} = \frac{\frac{1}{2} R_L I_{Lm}^2}{V_{cc} I_{ca}} \quad \eta_{max} \Big|_{I_{Lm} = I_{ca}} = \frac{\frac{1}{2} R_L I_{ca}^2}{V_{cc} I_{ca}} = 50\%$$

مشاهده می شود که با استفاده از تلف راندمان مدار دو برابر شده است.

- ضریب شایستگی:

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{V_{cc}^2}{R_L}}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = 2$$

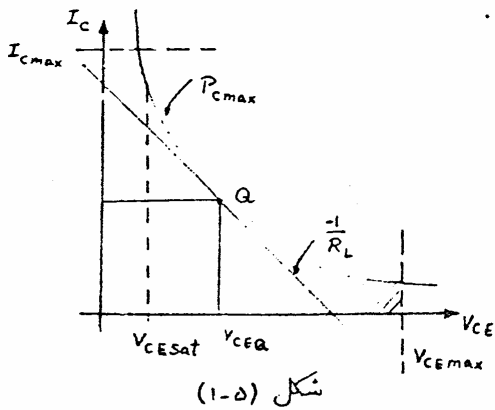
تذکره: باید توجه کنید که در اینجا

P_{cmax} و P_{Lmax} در یک جریان I_{Lm} اتفاق می افتند:

(۱-۲) بررسی محدودیت های توان، جریان و ولتاژ یک ترانزیستور:

می دانیم که هر ترانزیستور دارای مشخصاتی است که این مشخصات توسط کارخانه سازنده داده می شوند. وقتی که ما طراحی خود را پایان رساندیم، می توانیم جریان ماکزیم کلکتور، ولتاژ ماکزیم که کلکتور می تواند تحمل کند و ماکزیم توانی که در ترانزیستور

مصرف می شود را محاسبه نمائیم. حال با توجه به این محاسبات به دنبال ترانزیستوری می رویم که بتواند این جریان و ولتاژ در توان را تحمل کند. شکل (۱-۵) ناحیه کار مجاز یک ترانزیستور را نشان می دهد.



مثلاً برای مدار شکل (۱-۳) داریم:

$$2I_{CQ} \leq I_{Cmax}$$

$$V_{CEmax} = 2V_{CC} \leq BV_{CE0}$$

معمولاً برای اینکه بتوانیم از حداکثر امکانات یک ترانزیستور استفاده کنیم $P_C = P_{Cmax}$ در نظر می گیریم. یعنی نقطه کار را روی مدار می قرار می دهیم:

$$P_{Cmax} = V_{CEQ} I_{CQ} \quad (I)$$

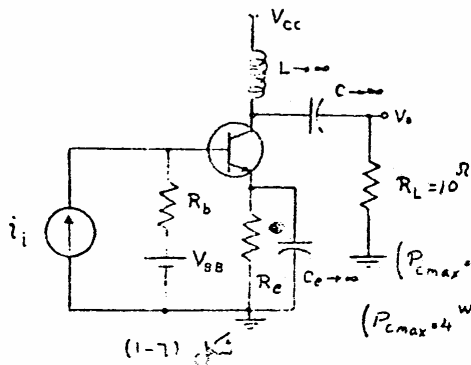
$$I_{CQ} = \left(\frac{1}{R_L}\right) V_{CEQ} \quad (II) \quad \text{اگر ماکزیم دامنه جریان و ولتاژ را در بار بخواهیم پس:}$$

$$(I), (II) \Rightarrow \boxed{I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}}} \quad , \quad \boxed{V_{CEQ} = \sqrt{P_{Cmax} R_L}} \quad \text{اگر شیب منحنی (I)}$$

$$I_{CQ} = \frac{P_{Cmax}}{V_{CEQ}} \Rightarrow \frac{\partial I_{CQ}}{\partial V_{CEQ}} = - \frac{I_{CQ}}{V_{CEQ}} = - \frac{1}{R_L}$$

پس هرگاه ماکزیم دامنه در خود می

را بخواهیم، ضرب زاریه منحنی در نقطه Q همان ضرب زاریه خط بار AC است.



شکل (۱-۶)

مثال) مطلوبیت نقطه کار برای مدار شکل (۱-۶)

بطوریکه حداکثر توان در بار R_L

مصرف شود. ($R_e \ll R_L$)

الف: مشخصات ترانزیستور ($P_{Cmax} = 4W, BV_{CE0} = 40V, I_{Cmax} = 2A$)

ب: $(P_{Cmax} = 4W, BV_{CE0} = 40V, I_{Cmax} = 1A)$

حل الف: $P_{Cmax} = V_{CEQ} I_{CQ} \quad I_{CQ} \approx \frac{V_{CC}}{R_L} \Rightarrow I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}}$

$V_{CEQ} = \sqrt{R_L P_{Cmax}} \Rightarrow I_{CQ} = \sqrt{\frac{4}{10}} = 0.63^A \quad V_{CEQ} = \sqrt{4 \times 10} = 6.3^V$
 حالا محدودیت‌های دیگر را بررسی می‌کنیم:

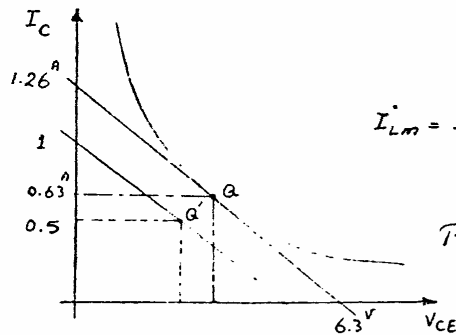
$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.63^2 = 2W$

$2I_{CQ} \leq I_{Cmax} \Rightarrow 2 \times 0.63 = 1.26^A < 2^A$

$2V_{CEQ} \leq BV_{CE0} \Rightarrow 2 \times 6.3^V = 12.6^V < 40^V$

$V_{CC} = V_{CEQ} = 6.3^V$

حل (ب) - با توجه به نقطه کار در "ان" اگر بخواهیم توان ماکزیم را در بابت کنیم دیده می‌شود که محدودیت $2I_{CQ} \leq I_{Cmax}$ نقض می‌شود. یعنی دامنه جریان خروجی باید $I_{Lm} < I_{CQ}$ شود. با توجه به شکل (۱-۷)



$I_{Lm} = I_{Cmax} - I_{CQ} = 1 - 0.63^A = 0.37^A$

$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.37^2 = 0.68W$

شکل (۱-۷)

مشاهده می‌شود که این توان خیلی کم می‌باشد.

برای اینکه P_{Lmax} را افزایش دهیم باید نقطه کار تراژیستر را تغییر دهیم بصورتیکه $2I_{CQ} = 1^A$ شود.

$I_{CQ} = 0.5^A \quad V_{CEQ} = R_L I_{CQ} = 10 \times 0.5 = 5^V$

$V_{CC} = V_{CEQ} = 5^V$

$2V_{CEQ} \leq BV_{CE0} \Rightarrow 2 \times 5 = 10 < 40^V$

$P_{Lmax} = \frac{1}{2} R_L (I_{CQ})^2 = \frac{1}{2} \times 10 \times (0.5)^2 = 1.25W$

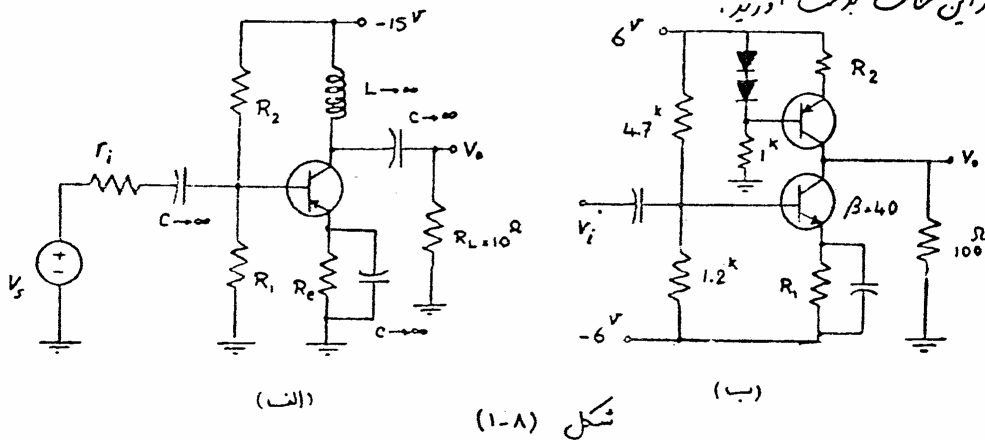
راه دیگری که می‌تواند حداکثر توان در خروجی را فراهم آورد، تغییر بار R_L از دیده

ترانزیستور می باشد چونکه معمولاً بار R_L داده شده است. لذا با استفاده از ترانزستورمانند
می توانیم این معادمت را از دید ترانزیستور تغییر دهیم. (تطبیق امپدانس)

تشریح

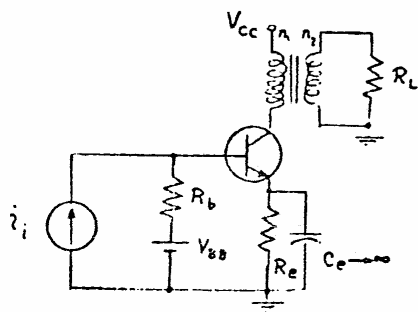
۱- مطلوبت تعیین نقطه کار ترانزیستور مدار شکل (۱-۸) و محاسبه P_{CC} ،
 P_{Lmax} ، P_C ، I_{Cmax} ، V_{CE0} .

۲- معادله های مجموع مدار شکل (۱-۸ ب) را طوری انتخاب کنید که
توان خروجی ماکزیم مقدار مکنه را داشته باشد و همچنین P_{Lmax} ، I_{max} را سینه
در این حالت بدست آورید.



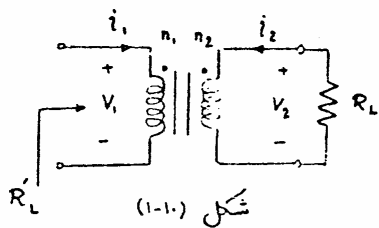
شکل (۱-۸)

۱-۴ استفاده از ترانسفورماتور در تقویت کننده کلاس A :
در بعضی از موارد برای تطبیق امپدانس لازم است که از ترانسفورماتور استفاده



شکل (۱-۹)

کنیم. شکل (۱-۹) یک تقویت کننده کلاس A
با کوپلاژ ترانسفورماتور را نشان می دهد.
در محاسباتمان ترانسفورماتور را ایده آل
فرض می کنیم [شکل (۱-۱۰)].



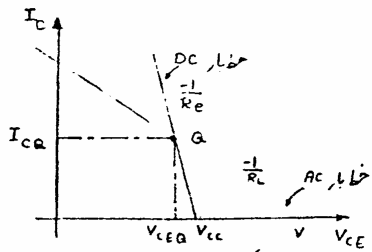
شکل (۱-۱)

و برای ترانس ایده‌آل داریم:

$$\frac{V_1}{V_2} = \frac{n_1}{n_2} \quad \frac{i_1}{i_2} = -\frac{n_2}{n_1} \quad R'_L = \left(\frac{n_1}{n_2}\right)^2 R_L$$

برای ماکزیم دامنه در خروجی توییت کننده،

$$\frac{n_1}{n_2} = N \quad R'_L = N^2 R_L$$



شکل (۱-۱۱)

و انتخاب $R_c \ll R'_L$ می‌کنیم

$$\frac{I_{CQ}}{V_{CEQ}} = \frac{1}{R'_L} = \frac{1}{N^2 R_L}$$

$$V_{CEQ} = V_{CC} \quad I_{CQ} = \frac{V_{CC}}{R'_L} = \frac{V_{CC}}{N^2 R_L}$$

- توان مصرفی در بار:

$$P_L = \frac{1}{2} R'_L I_{cm}^2 = \frac{1}{2} R_L (I'_{cm})^2 = \frac{1}{2} R_L N^2 I_{cm}^2$$

$$P_{Lmax} = \frac{1}{2} R'_L I_{CQ}^2 = \frac{V_{CC}^2}{2 R'_L} = \frac{V_{CC}^2}{2 N^2 R_L}$$

- توان د.ا. شده توسط منبع:

$$P_{CC} = V_{CC} I_{CQ} = \frac{V_{CC}^2}{R'_L} = \frac{V_{CC}^2}{N^2 R_L}$$

- توان مصرفی در ترانزیستور:

$$P_C = P_{CC} - P_L = \frac{V_{CC}^2}{R'_L} - \frac{1}{2} R'_L I_{cm}^2$$

$$P_{Cmax} = \frac{V_{CC}^2}{R'_L} = V_{CC} I_{CQ}$$

- راندمان:

$$\eta = \frac{P_L}{P_{CC}} = \frac{\frac{1}{2} R'_L (I_{cm})^2}{V_{CC}^2 / R'_L} = \frac{1}{2} \left(\frac{I_{cm}}{I_{CQ}}\right)^2 \Rightarrow \eta_{max} = 50\%$$

- ضریب شایستگی:

$$\frac{P_{Cmax}}{P_{Lmax}} = \frac{\frac{V_{CC}^2}{R'_L}}{\frac{V_{CC}^2}{2 R'_L}} = 2$$

هائیکه مشاهده می شود همان محاسبات مانند حالت قبل می باشد، فقط R'_L به R_L تبدیل شده است.

مثال ۱) با استفاده از ترانزیستورما تدر قسمت (ب)، مثال قبل را حل نمائید.

حل:

$$V_{CEQ} = \sqrt{P_{cmax} R'_L} = N \sqrt{P_{cmax} R_L} \quad I_{CQ} = \sqrt{\frac{P_{cmax}}{R'_L}} = \frac{1}{N} \sqrt{\frac{P_{cmax}}{R_L}}$$

$$I_{CQ} = \frac{1}{N} \sqrt{\frac{4}{10}} = \frac{0.63}{N} \quad V_{CEQ} = N \sqrt{4 \times 10} = 6.32 N$$

$$\begin{cases} 2I_{CQ} \leq I_{cmax} = 1^A \\ 2V_{CEQ} \leq BV_{CE0} = 40^V \end{cases} \Rightarrow \begin{cases} \frac{1.26}{N} \leq 1 \\ 12.6N \leq 40^V \end{cases} \Rightarrow \begin{cases} N \leq 3.17 \\ N \geq 1.26 \end{cases} \Rightarrow 1.26 \leq N \leq 3.17$$

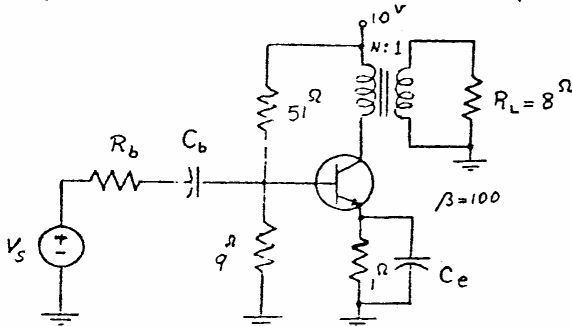
اگر $N=2$ بگیریم آنوقت:

$$V_{CEQ} = 12.6^V$$

$$V_{CC} = 12.6^V$$

$$P_{Lmax} = \frac{1}{2} \frac{V_{CC}^2}{N^2 R_L} = \frac{1}{2} \frac{12.6^2}{2^2 \times 10} = 2^W$$

دید می شود که با استفاده از ترانس توانیم حداکثر توان را به بار R_L انتقال دهیم.

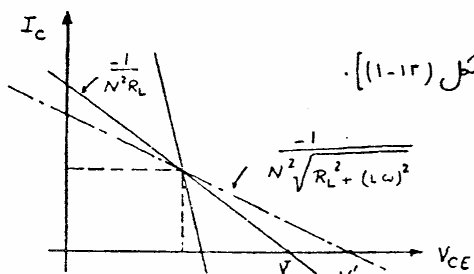


شکل (۱-۱۲)

تشریح:

مدار شکل (۱-۱۲) را طوری طرح کنید که ماکزیمم توان در بار مصرف شود.

در تقویت کننده های کلاس A اگر بار مایک بلندگو باشد در فرکانسهای بالا از خود خاصیت سلفی نشان می دهد که باعث از یاد انداز R_L و در نتیجه R'_L می شود و بنا بر این شب خط بار AC کاهش و V_{CEmax} افزایش می یابد که در این



شکل (1-14)

حالت ممکن است ترانزیستور آسیب ببیند. [شکل (1-14)].

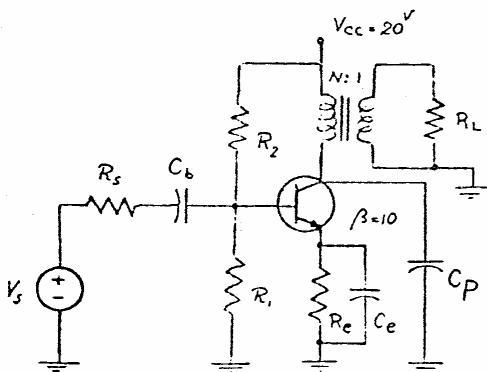
برای برطرف کردن این اشکال می توان از خازنی با ظرفیت چند ده (nF) که در کلکتور ترانزیستور قرار می گیرد استفاده نمود.

این خازن نقش جبران کننده را داشته

و امپدانس دیده شده از کلکتور را در فرکانسهای بالا تقریباً ثابت نگه می دارد.

مثال 2) تقویت کننده کلاس A شکل (1-14) را در نظر بگیرید. در صورتیکه حداکثر توان مصرفی

بار $2W$ باشد با صرف نظر از تلفات R_e و با بایاس مدار در بیس مطروبت:



شکل (1-14)

ان، توان منبع تغذیه (P_{cc}) در صورتیکه تقویت

کننده برای رانندمان ماکزیم طرح شده باشد.

ب - جریان نقطه کار (I_{ca})

ج: مشخصات ترانزیستور

(I_{cmax} , $V_{ce max}$, P_{cmax})

د: مقدار N در صورتیکه $R_L = 6.25 \Omega$ باشد.

ه: تعیین C_p , R_2 , R_1 , R_e .

ی: بررسی کار مدار وقتی که $R_L < \infty$ تغییر کند.

حل:

ان: $\eta_{max} = \frac{P_{Lmax}}{P_{ccmax}} = 50\% \Rightarrow P_{cc} = 2P_{Lmax} \Rightarrow \boxed{P_{cc} = 4W}$

ب: $P_{cc} = V_{CEQ} I_{ca} \Rightarrow \boxed{I_{ca} = 200mA}$

ج: $I_{cmax} \geq 2I_{ca} = 2 \times 200 = \boxed{0.4A}$ $BV_{ce} \dots \geq 2V_{cc} = \boxed{40V}$

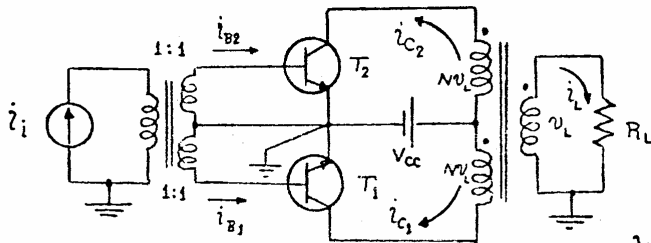
$P_{cmax} \geq V_{CEQ} I_{ca} = \boxed{4W}$

۲- تقویت کننده کلاس B **Class B power Amplifier:**

عیب تقویت کننده ای کلاس A در کم بودن راندمان. یا به عبارت دیگر زیاد بودن اتلاف آنهاست. دلیل این امر وجود جریان نقطه کار است زیرا بنا به تعریف، در یک تقویت کننده کلاس A جریان کلکتور هیچگاه نباید صفر شود و از آنجا $I_{Q} \geq I_{cm}$ می باشد. پس در زمانیکه سیگنال خروجی صفر باشد $P_{cc} = V_{cc} \cdot I_{ca}$ توانی است که از منبع کشیده می شود زیرا جریان کشیده شده از منبع مجموع یک جریان سینوسی و یک جریان نقطه کار است که متوسط این جریان همان جریان نقطه کار می شود در نتیجه توان تحویل داده شده توسط منبع مستقیلاً از توان مصرفی در بار بوده و عملاً مقداری ثابت است. این عیب را می توان با انتخاب $I_{ca} = 0$ (کلاس B) برطرف کرد ولی در این حالت فقط نصف موج تقویت می شود این عیب را هم می توان با ترکیب دو مدار که با هم ۱۸۰ درجه اختلاف فاز داشته باشند برطرف کرد، به همین مداری پوش پول (Push-pull) گفته می شود.

(۲-۱) تقویت کننده پوش پول کلاس B با ترانس:

شکل (۲-۱) یک تقویت کننده پوش پول با دو ترانس در دردی و خروجی را



نشان می دهد. در این صورت در حالت استاتیک هر دو ترانزیستور

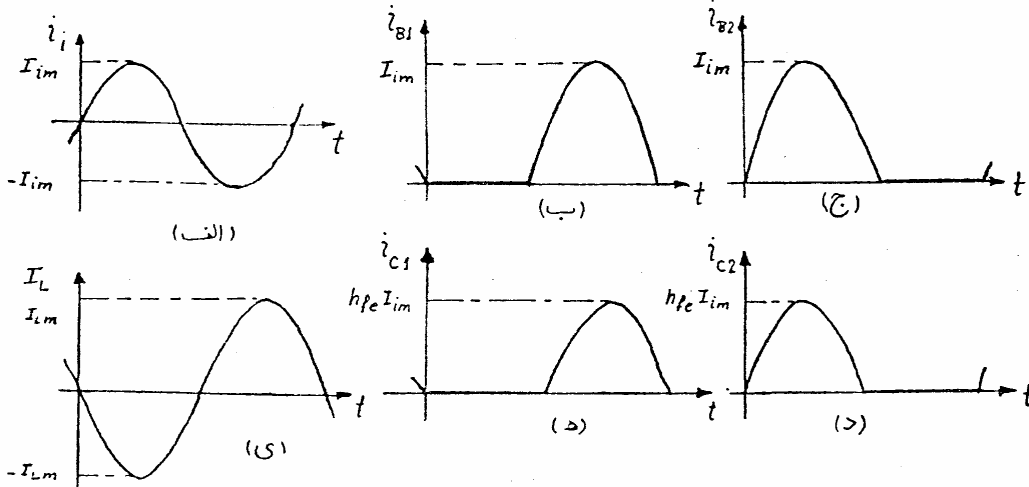
قطع هستند $I_{C1} = I_{C2} = 0$.

اگر دردی مانند شکل

(۲-۲) باشد، در نیم برپرد

شکل (۲-۱) T_2 شروع به هدایت کرده و T_1

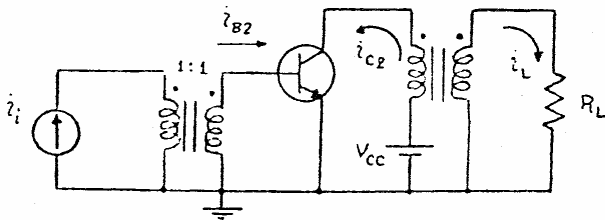
قطع می ماند در نیم برپرد بعد T_2 قطع می شود و T_1 شروع به هدایت می کند.



$$I_L = N (i_{C1} - i_{C2}) \quad \text{شکل (۲-۳)}$$

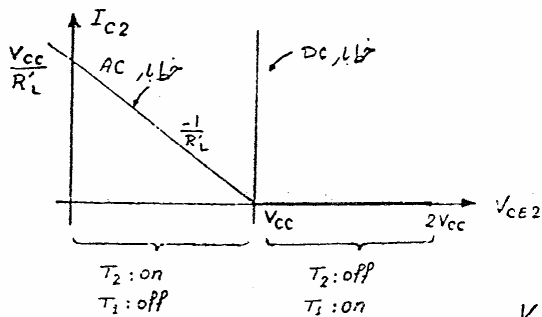
شکلهای (۲-۲) جریانهای مختلف مدار را نشان می دهد. از آنجا که هر ترانزیستور صورت مستطانی درین از بریود کاری کند گمان است که برای بررسی این مدار یکی از ترانزیستورها را بررسی نماییم.

شکل (۲-۳) مدار ترانزیستور T_2 و شکل (۲-۴) خط بار AC و DC آنرا نشان می دهد.



شکل (۲-۳)

$$R_{dc} = 0 \quad R_{ac} = R'_L = N^2 R_L$$



شکل (۲-۴)

$$i_{C2} = I_{cm} \sin \omega t$$

$$I_{cm} \Big|_{max} = \frac{V_{cc}}{R'_L}$$

$$T_2 : \text{off} \quad i_{C2} = 0$$

$$V_{CE2} = V_{cc} + N V_L$$

$$V_{EC1} = 0 \Rightarrow N V_L = V_{cc} \Rightarrow V_{CE2} \Big|_{max} = 2V_{cc}$$

۱.۳

$$i_L = I_{Lm} \sin \omega t$$

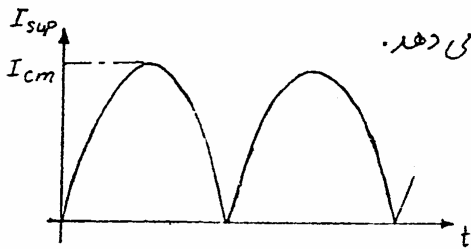
- توان مصرفی در بار:

$$P_L = \frac{1}{2} R_L I_{Lm}^2 = \frac{1}{2} R'_L I_{cm}^2 \quad (I_{cm})_{max} = \frac{V_{cc}}{R'_L}$$

$$P_{Lmax} = \frac{1}{2} R'_L \left(\frac{V_{cc}}{R'_L} \right)^2 = \frac{V_{cc}^2}{2 R'_L} = \frac{V_{cc}^2}{2 N^2 R_L}$$

- توان داده شده توسط منبع:

شکل (۲-۵) جریان منبع تغذیه را نشان می دهد.



شکل (۲-۵)

$$I_{sup} = I_{c1} + I_{c2}$$

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{sup} dt = V_{cc} \frac{1}{T} \int_0^T I_{sup} dt$$

$$P_{cc} = \frac{2}{\pi} V_{cc} I_{cm} \quad P_{ccmax} = \frac{2}{\pi} V_{cc} \frac{V_{cc}}{R'_L} = \frac{2}{\pi} \frac{V_{cc}^2}{R'_L}$$

- توان مصرفی در هر ترانزیستور:

اگر توان مصرفی هر ترانزیستور را P_c بنامیم آنگاه:

$$2P_c = P_{cc} - P_L$$

دیده می شود که اگر در بار، توانی مصرفی صفر باشد، خود ترانزیستورهای T_1 و T_2 نیز توانی مصرف نمی کنند.

$$2P_c = \frac{2}{\pi} V_{cc} I_{cm} - \frac{1}{2} R'_L I_{cm}^2$$

$$\frac{d}{dI_{cm}} (2P_c) = 0 \Rightarrow \frac{2}{\pi} V_{cc} - \frac{1}{2} \times 2 R'_L I_{cm} = 0 \Rightarrow I_{cm} = \frac{2}{\pi} \frac{V_{cc}}{R'_L}$$

به ازای این جریان توان مصرفی شده در ترانزیستورها ماکزیم می شود.

$$P_{cmax} = \frac{1}{\pi^2} \frac{V_{cc}^2}{R'_L} \approx 0.1 \frac{V_{cc}^2}{R'_L}$$

- راندها:

$$\eta = \frac{P_L}{P_{cc}} = \frac{\frac{1}{2} R'_L I_{cm}^2}{\frac{2}{\pi} V_{cc} I_{cm}} = \frac{\pi}{4} \frac{R'_L}{V_{cc}} I_{cm}$$

مشاهده می شود که راندها نسبت

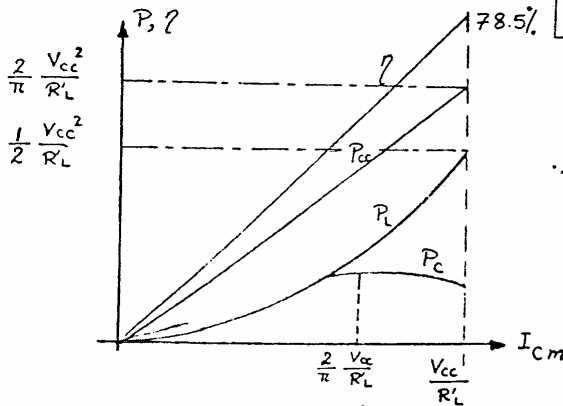
به تقویت کننده های کلاس A بیشتر شده است.

$$\eta_{max} \Big|_{I_{cmmax}} = \frac{\pi}{4} \approx 78.5\%$$

- ضریب شایستگی:

$$\frac{P_{cmax}}{P_{Lmax}} = \frac{0.1 \frac{V_{cc}^2}{R'_L}}{\frac{1}{2} \frac{V_{cc}^2}{R'_L}} = 0.2$$

$$P_{cmax} = 0.2 P_{Lmax}$$



شکل (۲-۶) تغییرات توان و راندها را نسبت به I_{cm} نشان می دهد.

شکل (۲-۶)

یک تقویت کننده پوش پول طراحی کنید که توان ماکزیمم در بار $R_L = 10 \Omega$ مصرف

مشخصات ترانزیستور ($P_{cmax} = 4W$, $BV_{CE0} = 40V$, $I_{cmmax} = 1A$)

برود.

مثال ۱

$$P_{Lmax} = \frac{V_{cc}^2}{2R'_L} = \frac{V_{cc} I_{cmmax}}{2}$$

حل:

با براین با افزایش V_{cc} و I_{cmmax}

توان مصرفی در بار R_L افزایش پیدا می کند ولی با توجه به اینکه V_{cc} و I_{cmmax} دارای محدودیت هایی هستند داریم.

$$V_{cc} \leq \frac{1}{2} BV_{CE0} = 20V$$

$$I_{cmmax} \leq I_{cmA} = 1A$$

$$P_{Lmax} = \frac{V_{cc} I_{cmmax}}{2} \leq 5 P_{cmax} = 20W$$

اگر V_{CC} و I_{Cmax} را به ترتیب زیر انتخاب کنیم

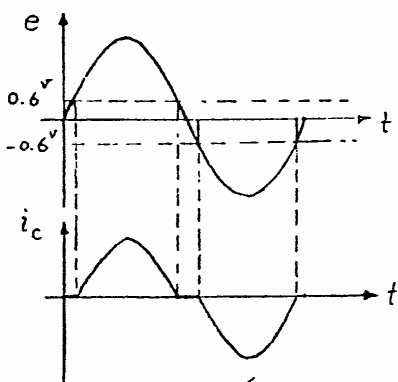
$$\begin{cases} V_{CC} = 20V \\ I_{Cmax} = 1A \end{cases} \Rightarrow P_{Lmax} = 10W \leq 20W$$
 که شرط $P_{Lmax} \leq 5P_{Cmax}$ هم برقرار می شود.

$$I_{Cmax} = \frac{V_{CC}}{N^2 R_L} \Rightarrow N^2 R_L = 20 \Rightarrow N^2 = 2 \Rightarrow N = 1.414$$

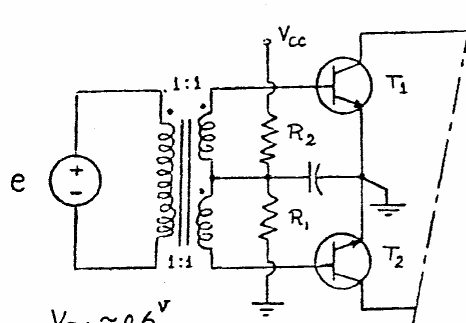
- اگر مدار پوش بول را مانند شکل (۲-۱) بکار ببریم بدلیل اینکه دیناز آستانه هدایت

دیود بیس-امپتر در حدود ۰.۶ است این امر باعث اعوجاج در جریان

خرد می شود [شکل (۲-۷)].



شکل (۲-۷)



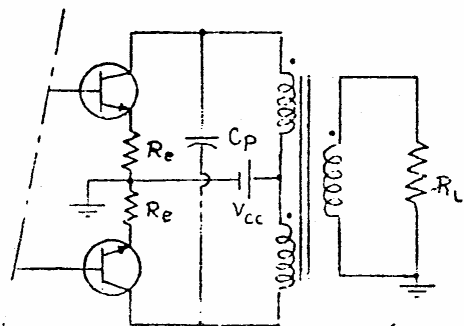
شکل (۲-۸)

$$V_{R1} \approx 0.6V$$

به این اعوجاج، اعوجاج عبوری (Crossover Distortion) می گویند.

برای از بین بردن این عیب معمولاً ترانزیستورها را طوری با یاس می کنند که دیناز

بیس-امپتر آنها در حدود ۰.۶ شود. [شکل (۲-۸)].



شکل (۲-۹)

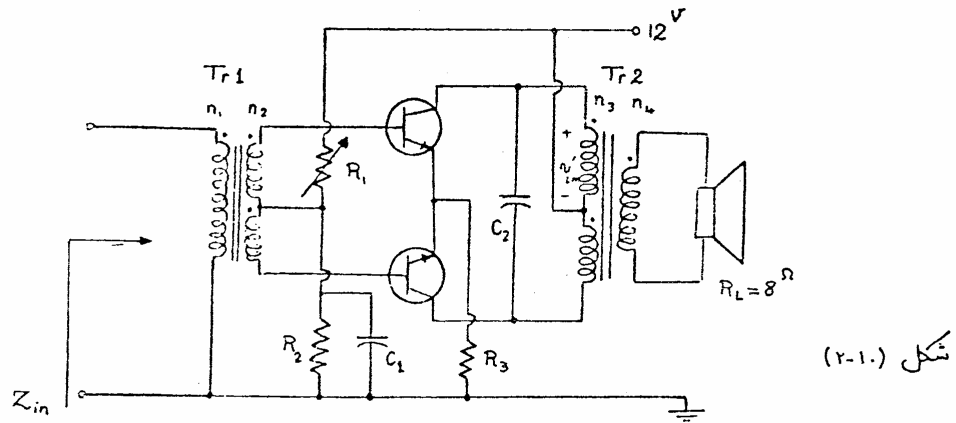
ملا حظات عملی:

برای اینکه تقویت کننده مطلق تر عمل کند در امپتر ترانزیستورها مقاومت خیل کوچکی قرار می دهند. [شکل (۲-۹)].

این عمل که در مورد تقویت کننده

کلاس A گنجه شده، در کلکتور ترانزیستورهای کلاس B نیز یک خازن در حدرد چند ده (nF) قرار میدهند تا از زیاد شدن ولتاژهای بالا جلوگیری کند. [شکل (۲-۹)].

مثال ۲) تقویت کننده پوش پول با ترانس شکل (۲-۱۰) را برای $V_{CC} = 12V$ ، $R_L = 8\Omega$ ، $P_{Lmax} = 1W$ ، $Z_{in} = 1k\Omega$ و با فرض اینکه راندهای ترانس خروجی، $\eta = 80\%$ طرح کنید. ($f_L = 400Hz$ ، $I_{CA} = 10mA$ ، $R_3 I_{Cmax} = 1V$ ، $\beta > 50$ ، $V_{CESat} = 1V$)



شکل (۲-۱۰)

حل: توانی که به درودی (Tr2) $P'_{Lmax} = \frac{P_{Lmax}}{\eta} = 1.25W$ داده می شود.

اگر دامنه ولتاژ اولیه ترانس دم را V'_{Lm} بنامیم از kvl در حلقه خروجی داریم:

$$V'_{Lm} = V_{CC} - V_{CESat} - R_3 I_{Cmax} \quad V'_{Lm} = 12 - 1 = 10V$$

$$P'_{Lmax} = \frac{1}{2} \frac{V'_{Lm}{}^2}{R'_L} \Rightarrow 1.25 = \frac{1}{2} \frac{10^2}{R'_L} \Rightarrow R'_L = 40\Omega$$

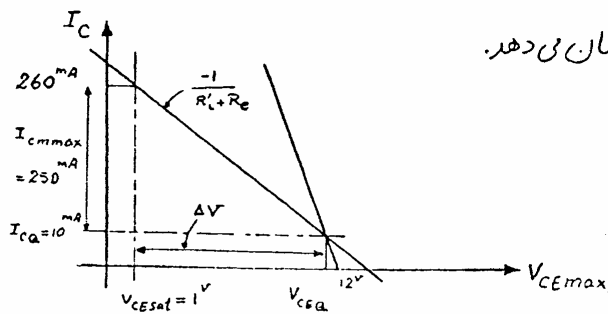
چونکه ترانس دم دارای تلفات می باشد

$$\frac{n_3}{n_4} \approx \sqrt{\frac{R'_L}{R_L}} = \sqrt{\frac{40}{8}} = 2.24$$

پس $R'_L \approx \left(\frac{n_3}{n_4}\right)^2 R_L$ است

$$I_{Cmax} = \frac{V'_{Lm}}{R'_L} = \frac{10}{40} = 250mA \quad R_3 = \frac{1V}{I_{Cmax}} = \frac{1}{250mA} = 4\Omega$$

۱.۷



شکل (۲-۱۱) خط بار DC, AC, و نشان می دهد.

مخفیات ترانزیستورها،

$$I_{cmax} \geq I_{cmmax} + I_{cQ} = 260 \text{ mA}$$

شکل (۲-۱۱)

$$V_{ce max} = 12 - R_3 I_{cmmax} + V_{Lm}$$

$$V_{ce max} = 21 \text{ V}$$

$$P_{cmax} = 0.2 P_{Lmax}$$

که P_{Lmax} کلیه توانایی است که به عنوان مصرف کننده می باشند.

$$R_e = \frac{1}{250} = 4 \Omega$$

$$P_{cmax} = 0.2 \left(P_{Lmax} + \frac{1}{2} R_e (I_{cm})^2 \right)$$

$$P_{cmax} = 0.2 \left(1.25 \text{ W} + \frac{1}{2} \times 4 \times 0.25^2 \right) = 275 \text{ mW}$$

$$T_1, T_2 \begin{cases} I_{cmax} \geq 0.26 \text{ A} \\ BV_{ce0} \geq 21 \text{ V} \\ P_{cmax} \geq 0.275 \text{ W} \end{cases}$$

- محاسبه مقادیر R_1, R_2 *

$$V_{B1} = V_{B2} = 2 I_{cQ} R_3 + V_{BE} = 2 \times 10 \times 4 + 0.6 = 0.68 \text{ V}$$

$$I_{R1} = I_{R2} = \frac{10 \text{ mA}}{50} = 0.2 \text{ mA}$$

$$I_{R1} \gg 2 I_{B1} \Rightarrow I_{R1} = 10 \times (2 \times 0.2) = 4 \text{ mA}$$

$$R_1 = \frac{V_{B1}}{I_{R1}} = \frac{0.68}{4} = 170 \Omega$$

$$R_2 = \frac{V_{cc} - V_B}{I_{R2}} = \frac{12 - 0.68}{4 \text{ mA}} = 2.83 \text{ k}\Omega$$

- محاسبه $\left(\frac{n_1}{n_2}\right)$

در تقویت کننده های قدرت رنج دینامیک جریان کلکتور بزرگ است و در نتیجه h_{ie} این ترانزیستور را طریقی تغییرات زیادی است با توجه به اینکه در تقویت کننده های کلکتور مشترک h_{ie} تأثیر چندانی در گسبات ندارد. بنابراین می توان از h_{ie} صرف نظر کرد.

$$Z_{in} = 1 \text{ k}\Omega = \left(\frac{n_1}{n_2}\right)^2 (h_{ie} + (1+\beta)R_3) \Rightarrow 1000 = \left(\frac{n_1}{n_2}\right)^2 51 \times 4 \Rightarrow \frac{n_1}{n_2} = 2.21$$

* در موقع محاسبه R_2, R_3 پایداری نقطه کار از نظر حرارتی مطرح نیست و شرط های گذاشته شده لزومی ندارند.

- محاسبه خازنهای C_1, C_2 :

خازن C_2 که برای جلوگیری از زیاد شدن R_i' در فرکانسهای بالا است را در حدود چند ده (nF) انتخاب می‌کنیم و با توجه به فرکانس قطع پایین:

$$C_2 = 22 \text{ nF}$$

$$f_L = \frac{1}{2\pi R_i' C_1}$$

$$R_i' = R_1 \parallel R_2 = 2.83 \text{ k} \parallel 0.17 \text{ k} = 160.3 \Omega \Rightarrow C_1 = \frac{1}{2\pi \times 400 \times 160.3} = 2.48 \mu\text{F}$$

$$C_1 = 2.7 \mu\text{F}$$

استاندارد

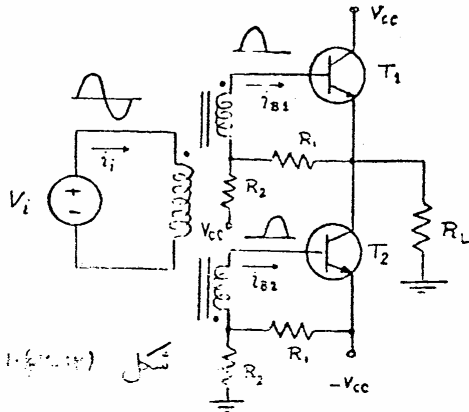
(۲-۲) تقویت کننده پوش پول کلاس B بدون ترانس:

به علت اینکه ترانس دارای حجم و وزن زیادی است، گران دهنده آن مشکل می باشد و به علت ایده آل نبودن، بهنای باند فرکانسی را کم می‌کند، همواره سعی بر این است که حتی الامکان از استفاده آن اجتناب شود. در اینجا روشهایی را برای برداشتن ترانس ورودی و خروجی بیان می‌کنیم.

۲-۲-۱ - برداشتن ترانس خروجی:

شکل (۲-۱۳) مدار ساده یک تقویت کننده پوش پول بدون ترانس خروجی

را نمایش می‌دهد.



شکل (۲-۱۳) ۱۰-۴

که ترانزیستور T_1 در نیم برپود مثبت و ترانزیستور T_2 در نیم برپود منفی عمل کرده و جریان خروجی یک سینوسی کامل خواهد بود.

اشکالات عمده این مدار:

۱- به علت اینکه T_1 بهمنان کلکتور مشترک و T_2 مشترک عمل می‌کند مدار کاملاً متقارن نیست.

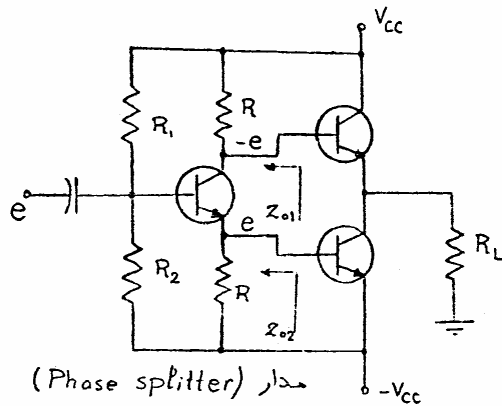
۲- از در منبع ولتاژ استفاده شده است.

۲-۲-۲- برداشتن ترانس ورودی:

بجای ترانس ورودی باید از مدار استفاده کرد که بتواند خود ورودی و ۱۸۰ درجه اختلاف

فاز ورودی را به تقویت کننده بدهد.

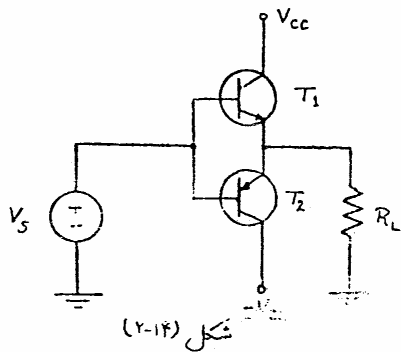
شکل (۲-۱۳) چگونگی این عمل را با یک ترانزیستور نشان می دهد.



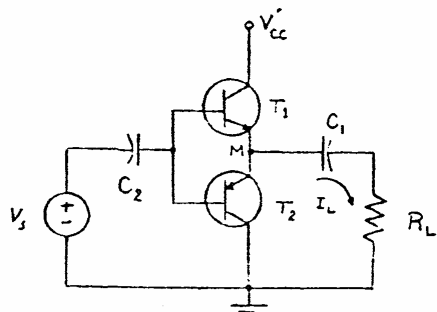
یکی از اشکالات این مدار این است که امپدانس دیده شده توسط ترانزیستورهای T_1 ، T_2 متفاوت است. که این خود باز موجب عدم تقارن در تقویت کننده می شود.

۲-۲-۳- استفاده از ترانزیستورهای مکمل: «Complementary symmetry»

ها نظوریکه ذکر شد، در طبقه پوش پول یک ترانزیستور در نیم پر بود مثبت و ترانزیستور دیگر در نیم پر بود منفی باید عمل کند، چون در آغاز ساخت ترانزیستورها فقط از نوع PNP بودند لذا تمام طراحی بر این اساس صورت گرفته بود با پیدایش ترانزیستورهای NPN این امکان بوجود آمد که با استفاده از ترانزیستورهای مکمل PNP، NPN (که دارای مشخصه های کاملاً یکسان باشند) هر دو ترانزیستور بصورت کلکتور مشترک عمل کنند [شکل (۲-۱۴)]، و عدم تقارنی که با برداشتن ترانس خروجی بوجود آمد، بود برطرف شود.



یکی از اشکالات مدار (۲-۱۴) استفاده از در منبع می باشد برای از بین بردن این اشکال می توان مطابق شکل (۲-۱۵) از یک

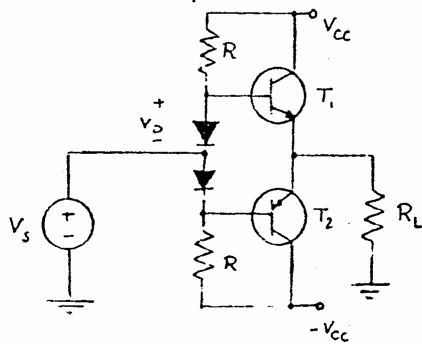


منبع استفاده کرد و بار R_L را با خازن بزرگ سری کرد. باید توجه کرد که با فرار دادن این خازن مدار تقویت کننده، دیگر قادر به تقویت سیگنالهای فرکانس پایین و DC نخواهد بود.

در حالتیکه سیگنالی در ورودی نداشته باشیم شکل (۲-۱۵)

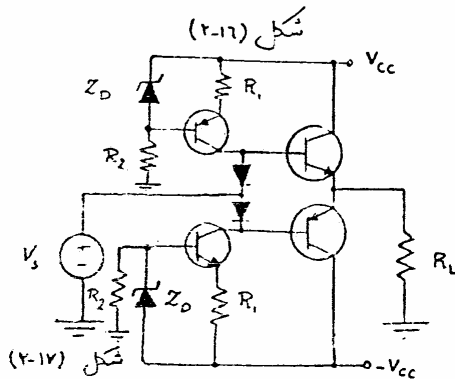
پهلت تقارن $V_{T1} = \frac{V_{CC}}{2}$ و جریان $I_L = 0$ می باشد پس $V_{CE1} = \frac{V_{CC}}{2}$ در حالتیکه T_1 قطع و T_2 روشن باشد خازن C_1 جریان بار R_L را تأمین می کند و در حالتیکه T_2 خاموش و T_1 روشن است خازن C_2 شارژی شود پس باید خازن C_1 را به اندازه کافی بزرگ در نظر گرفت تا مانند یک منبع دماژ عمل کند.

تذکره: باید توجه کرد که در آناستیز این حالت $V_{CC} = 2V_{CC}$ در نظر گرفته می شود. برای اینکه امواج عبوری (crossover dist.) را به حداقل برسانیم باید ترانزیستورها را تا آستانه هدایت بایاس کنیم.



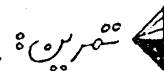
شکل (۲-۱۶) یک نمونه از بایاس ترانزیستورها برسیه دید را نشان می دهد.

عیب عمده این کار باین آمدن ایدراس ورودی از βR_L به $\beta R_L \parallel R/2$ است. داز طرفی مقاومت R را نمی توان بزرگ انتخاب کرد زیرا جریان بیس و جریان دید را از طریق همین مقاومت تأمین می شوند.

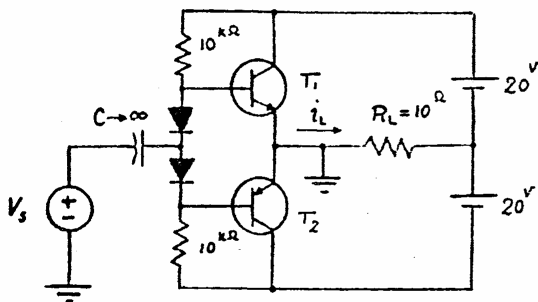


برای از بین بردن این اشکالی توان بجای مقاومت R مطابق شکل (۲-۱۷) از منابع جریان استفاده کرد که هم جریان مورد لزوم را تأمین می کند و هم دارای معادله خازن زیاده است.

شکل (۲-۱۷)



تقویت کننده کلاس AB شکل (۲-۱۸) را در نظر بگیرید.



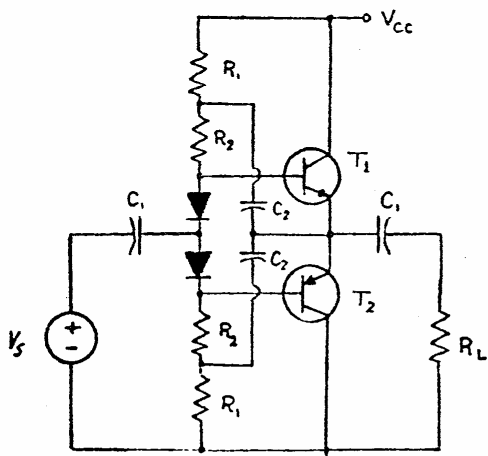
شکل (۲-۱۸)

الف: جریان نقطه کار دیودها و ترانزیستورها (فرض کنید تقارن کامل برقرار است)

ب: طرز کار مدار در V_{CE2} و V_{CE1} و I_L وقتی مدار بدون ایجاد اعوجاج کاری کند.

ج: P_{CC} و P_{Cmax} و η وقتی که جریان خروجی ناگزیریم است.
د: P_{Cmax} و حداکثر دامنه جریان کلکتور که P_{Cmax} را بر وجود می آورد.

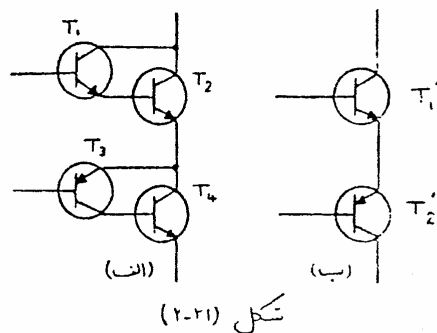
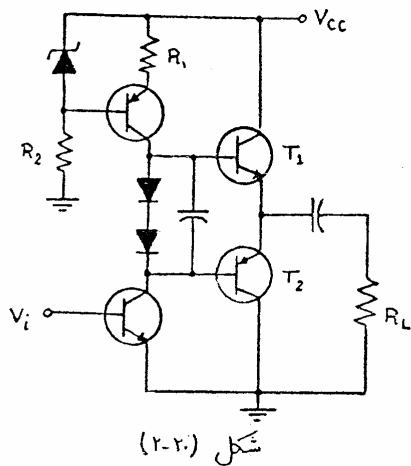
هیچنین می توان به کمک پرت استرپ [شکل (۲-۱۹)]، شکل مدار را ساده تر و امپدانس ورودی را افزایش داد.



شکل (۲-۱۹)

- در مدار شکل (۲-۱۷) در منبع جریان بکار رفته است ولی در عمل، اغلب موارد بجای یکی از منابع جریان یک مدار امپدانس مشترک قرار داده، سینکالی را به بیس آن اعمال کرده، و از خاصیت تقویت کنندگی و نشان آن استفاده می کنند. [شکل (۲-۲۰)].

برای بالا بردن امپدانس ورودی و ضریب تقویت، می توان بجای T_1 و T_2 از دارلینگتون استفاده کرد ولی چون در عمل ترانزیستورهای قدرت بیشتر به صورت npn ساخته می شوند بجای ترانزیستور T_2 می توان از ترکیب $(NPN-PNP)$ استفاده کرد. شکل (۲-۲۱) نظر اعلی و ساده شده آنرا نمایش می دهد.

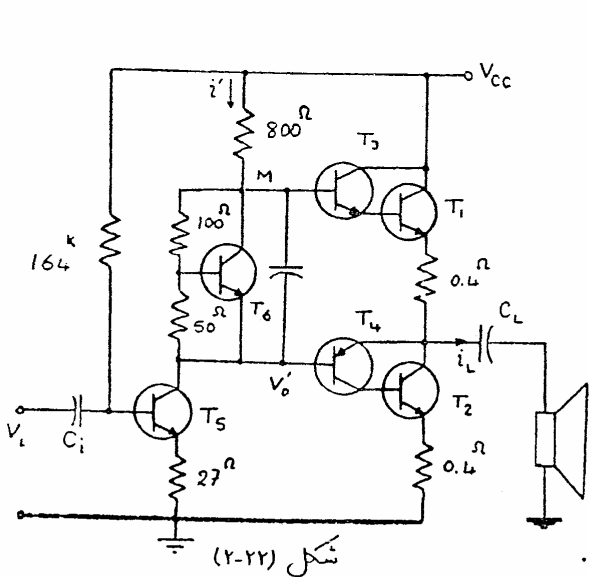


شکل (۲-۲۱)

$$T_1': \beta_1' \approx \beta_1 \beta_2 \quad h_{ie1}' = 2 h_{ie1}$$

$$T_2': \beta_2' \approx \beta_3 \beta_4 \quad h_{ie2}' = h_{ie3}$$

مثال) در نویز کننده شکل (۲-۲۲) با فرض $\beta_1 = \beta_2 = 25$ $\beta_3 = \beta_4 = \beta_5 = \beta_6 = 100$



انت: برای ایجاد قدرت ماکزیم:

$$V_{cesat} = 1^v \quad V_{BE} = 0.6$$

$$P_{Lmax} = 25^w$$

در بلندگو حدود V_{cc} را تعیین نائید.
 ب: با انتخاب مدار V_{cc} مدار را
 کما لینه خود، رانش هر یک از
 ترانزیستور را مشخص کنید.
 ج: راندمان ماکزیم
 (η_{max}) راندمان و نشان درودی
 برای ایجاد ماکزیم راندمان را حساب کنید.

حل: انت:

$$P_{Lmax} = \frac{1}{2} R_L I_{cmmax}^2 \Rightarrow 25 = \frac{1}{2} \times 8 \times I_{cmmax}^2$$

$$\Rightarrow I_{cmmax} = 2.5^A$$

در این مسئله تبدیل ایکه در کلکتور ترانزیستور
 T_3 متادمن وجود ندارد در نتیجه برای ترانزیستور
 T_1 اشباع نداریم یعنی: $(V_{ce} = 2V_{BE}) > 1^v$

اگر بنابه تقارن ولتاژ دوسر خازن $V_{C1} = \frac{V_{CC}}{2}$ بگیریم

$$\begin{cases} V_M = 2V_{BE} + 0.4 i_L + \frac{V_{CC}}{2} + 8 i_L \Rightarrow i_L = \frac{V_M - 2V_{BE} - V_{CC}/2}{8.4} \\ V_M = V_{CC} - 800 i' = V_{CC} - 800 \left(\frac{i_L}{\beta_1 \beta_3} + i_{C5} \right) \Rightarrow 8.4 i_L = \frac{V_{CC}}{2} - \frac{800}{2500} i_L - i_{C5} - 1.2 \end{cases}$$

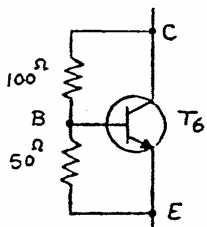
$$i_{Lmax} \rightarrow i_{C5} = 0 \Rightarrow \boxed{V_{CC} = 46V}$$

ب- ترانزیستورهای T_1, T_2 که در طبقه‌های بار گرفته‌اند ترانزیستورهای تدرت می‌باشند

- ترانزیستورهای T_3, T_4 امپدانس دیده شده توسط کلکتور ترانزیستور T_5 را افزایش می‌دهند که باعث افزایش فریب تقویت ولتاژ می‌گردد.

- ترانزیستور T_5 عمل تقویت سیگنال ولتاژ را انجام می‌دهد.

- برای ترانزیستور T_6 داریم:



$$V_{BE} = \frac{50}{50+100} V_{CE6} \Rightarrow \boxed{V_{CE6} = 3V_{BE}}$$

دیده می‌شود که ترانزیستور T_6 در واقع ولتاژ آستانه

هدایت ترانزیستورهای T_3, T_4, T_5 را تأمین می‌کند. (V_{BE} multiplier)

$$I_{E5} = \frac{V_{CC} - 0.6}{R_e + \frac{R_b}{1+\beta}} = \frac{46 - 0.6}{0.027 + \frac{16k}{101}} = 27.5 \text{ mA} \quad h_{ies} = \beta \frac{25 \text{ mV}}{I_{C5}} \quad \text{ج:}$$

$$h_{ies} = 100 \frac{25 \text{ mV}}{27.5 \text{ mA}} = 90 \Omega$$

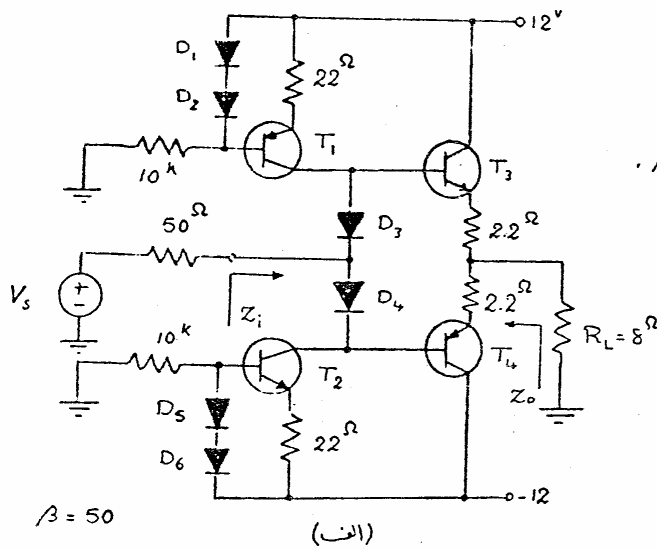
$$P_{CC} = V_{CC} I_{E5} + \frac{2}{\pi} \frac{V_{CC}}{2} I_{Cmax} = 46 \times 27.5 \text{ mA} + \frac{2}{\pi} \times \frac{46}{2} \times 2.5 = 37.87 \text{ W}$$

$$\eta_{max} = \frac{P_{Lmax}}{P_{CCmax}} = \frac{25}{37.87} = 66\%$$

$$A_N = \frac{v_o}{v_i} = \frac{v_o}{v'_o} \frac{v'_o}{v_i} = \frac{8}{8+0.4} \times \frac{-100 [800 \parallel (100 \times 25) \times 8.4]}{90 + 101 \times 27} = -26$$

$$v_{omax} = 2.5 \times 8 = 20^v$$

$$v_{imax} = \frac{v_{omax}}{|A_v|} = \frac{20}{26} = 0.77^v$$



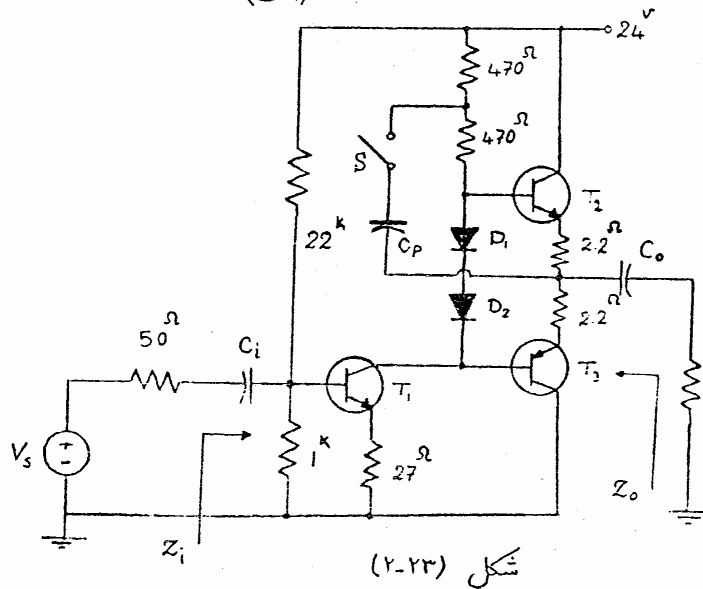
تشریح:

$$A_{N_s} = \frac{v_o}{v_s}$$

مطلوبت محاسبه

Z_o ، Z_i

P_{Lmax} ، Z_{max}
 مدارات شکل (۲-۲۳)



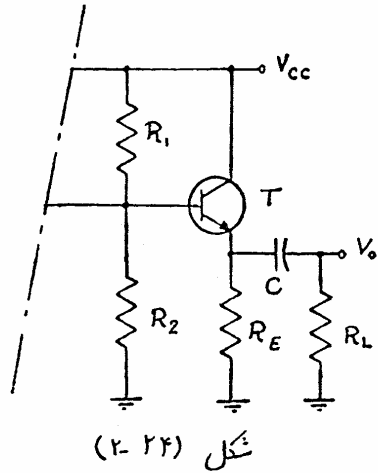
ب: کلید S باز

ج: کلید S بسته

$\beta_1 = 100$

$\beta_2 = \beta_3 = 50$

تشریح‌های مختلف :



شکل (۲-۲۴)

۱- مدار تقویت کننده شکل (۲-۲۴)

راد نظر بگیرید.

مقدار مقاومت R_L را بر حسب R_E ،
برای آنکه رانزمان $(\xi = \frac{P_{Lac}}{P_{cc}})$ و
سویکت و ناز خودی ماکزیم گردد
محاسبه نمایید.

۲- مدار تقویت کننده قدرت شکل (۲-۲۵) راد نظر بگیرید. با فرض اینکه

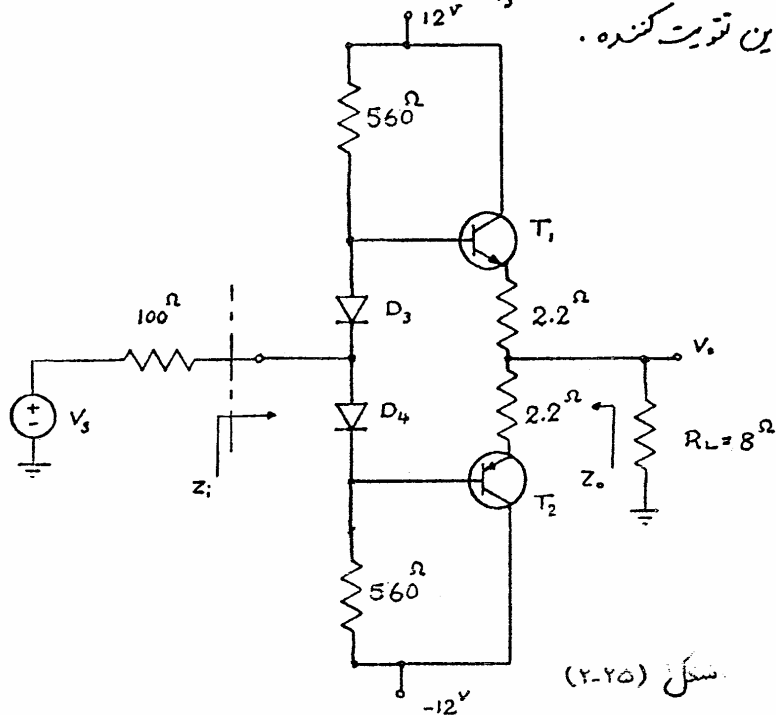
$$\beta_1 = \beta_2 = 40$$

$$|V_{BE}| = V_D = 0.6V$$

$$r_{o1} = r_{o2} = 100 k\Omega$$

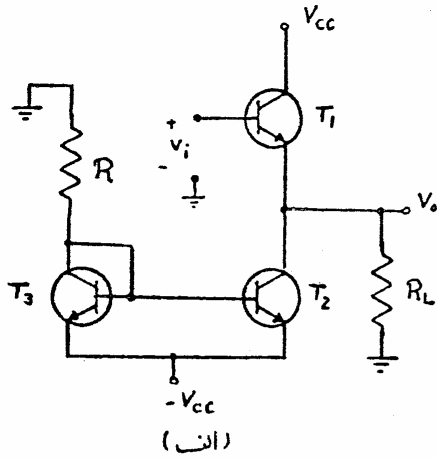
مطلوبت محاسبه $A_{V0} = \frac{V_o}{V_s}$ ، Z_i ، Z_o ، P_{Lmax} و I_{max} برای

این تقویت کننده .



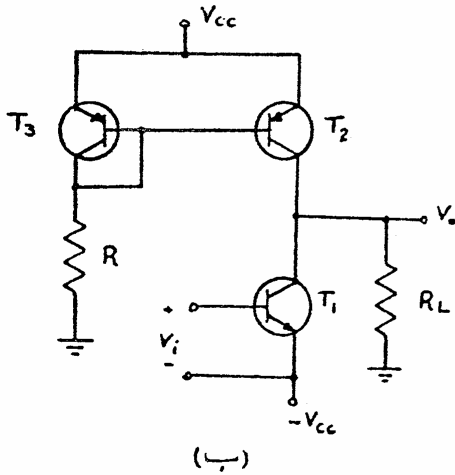
شکل (۲-۲۵)

۳- مقایسه دو تقویت کننده امپتر مشترک و کلکتور مشترک از نظر اعوجاج:



شکل (۲-۲۶)

الف: تقویت کننده امپتر فالور شکل (۲-۲۶-الف) را در نظر بگیرید. در صورتیکه $V_{CESat} = 0.2V$, $R = 4.65 k\Omega$, $V_{CC} = 10V$ و $V_{BE(on)} = 0.7V$ باشد. $R_L = 1k\Omega$ مدل سیگنالهای کوچک تقویت کننده را در نظر گرفته و مقدار $A_{v0} = \frac{V_o}{V_i}$ را وقتی که دامنه سیگنال خردی v_o بین $\pm 0.6V$ تغییر می کند، مورد بررسی قرار دهید. (ترانزیستورهای T_2 و T_3 مشابهند)



(ب)

ب: تقویت کننده امپتر مشترک شکل (۲-۲۶-ب) را در نظر بگیرید در صورتیکه مقادیر الانهای مدار همانند قسمت الف باشند. مدل سیگنالهای کوچک تقویت کننده را در نظر گرفته و مقدار $A_{v0} = \frac{V_o}{V_i}$ را وقتی دامنه سیگنال خردی v_o بین $\pm 0.6V$ تغییر می کند، مورد بررسی قرار داده و با قسمت الف مقایسه نمایید.

ج: حداکثر توانی که بار $R_L = 1k\Omega$ در حالت (الف) می تواند محرف نماید، بدون اینکه در سیگنال خردی v_o اعوجاج گسری بوجود آید را حساب کنید و در این حالت راندمان $(\frac{P_o}{P_{CC}})$ را بدست آورید. به ازای چه مقدار R_L راندمان مدار ماکزیم بدست می آید؟

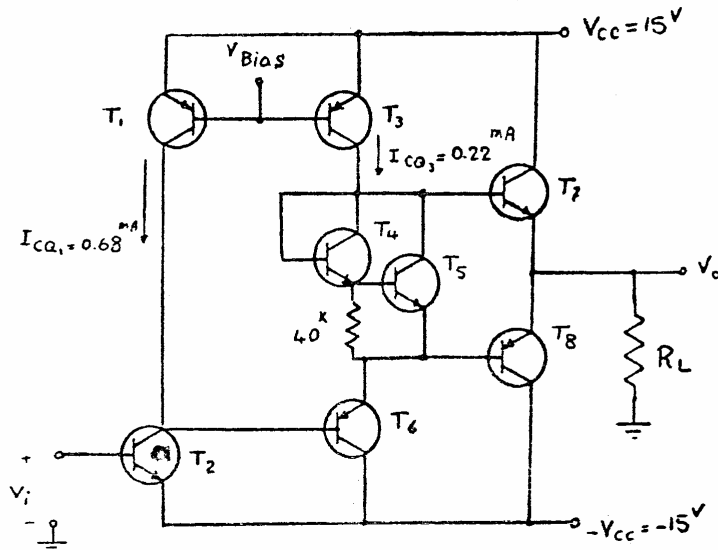
۴- مدار شکل (۲-۲۷) طبقه نهایی یک تقویت کننده عملیاتی ۷۴۱۰ را نشان می دهد. در صد تیکه $\beta_{FPNP} = 50$ و $\beta_{FNPN} = 200$ و برای همه ترانزیستورها:

$$|V_{BE(on)}| = 0.7^V, |V_{CE(sat)}| = 0.2^V, I_S = 10^{-14} A \quad (I_{S1} \neq I_S) \text{ باشد.}$$

الف، حداکثر مقدار مثبت و منفی V_o را برای $R_L = 10^k, 1^k, 200^{\Omega}$ بدست آورید.
 ب، حداکثر توان متوسطی که به بار $R_L = 1^k \Omega$ می توان داد بدون آکند امواج محسوس در V_o بوجود آید را حساب کنید. دقت این شرایط مقدار راندمان را حساب کنید. (توان دراندمان در طبقه پوش-پول مورد نظر است. سیگنال را سینوسی فرض کنید)

ج، حداکثر توان لحظاتی مصرفی در هر یک از ترانزیستورهای طبقه پوش-پول را بدست آورید. ($R_L = 1^k \Omega$)

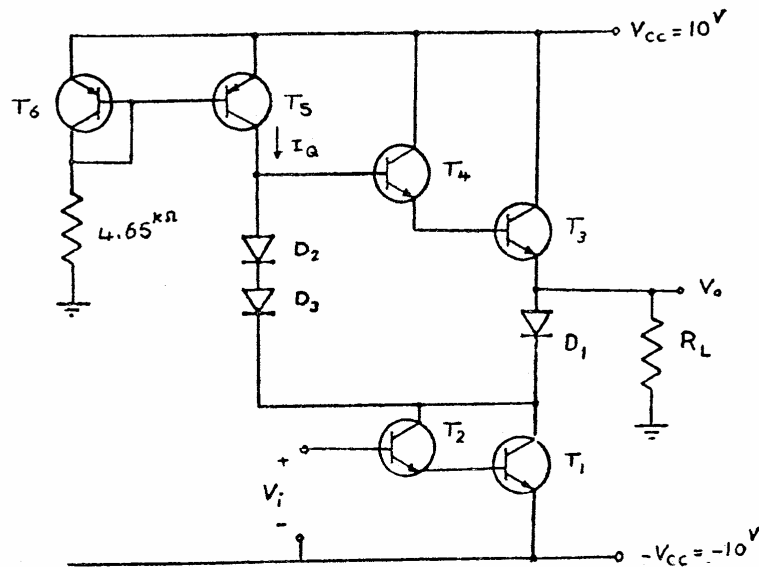
د، سیگنال خروجی را سینوسی فرض کرده، حداکثر توان متوسطی که به بار می توان داد، با آکند توان لحظاتی مصرفی T_7 و T_8 از 100^{mW} بزرگتر نشود را بدست آورید. در این حالت مقدار R_L و راندمان را محاسبه کنید.
 ه، جریان کلکتور ترانزیستور را برای $V_o = -10^V$ بدست آورید. ($R_L = 1^k \Omega$)



شکل (۲-۲۷)

۵- تقویت کننده قدرت شکل (۲-۲۸) را که قسمت پرش-پول آن کلاً از ترانزیستورهای npn تشکیل شده است در نظر بگیرید. در صورتیکه $V_{O(on)} = 0.7^V$ ، $|V_{BE(on)}| = 0.7^V$ ، $|V_{CEsat}| = 0.2^V$ و $\beta_F = 100$ و ترانزیستورهای T_6 ، T_5 مشابه باشند.

- الف، حداکثر مدار مثبت و منفی V_o در حالیکه $R_L = 8 \Omega$ است را بدست آورید.
 ب، در حالیکه $V_o = 0$ است توان مصرفی در مدار چقدر است؟
 ج، در صورتیکه V_o تقریباً یک سیگنال سینوسی باشد مطلوبیت ۱ ج-۱- حداکثر توان مصرفی بار $R_L = 8 \Omega$ بدون آنکه بالا و پایین سیگنال V_o بریده شود در اندامان مدار در این حالت .
 ج-۲- حداکثر توان لحظه‌ای مصرفی ترانزیستورهای T_1 و T_3



شکل (۲-۲۸)

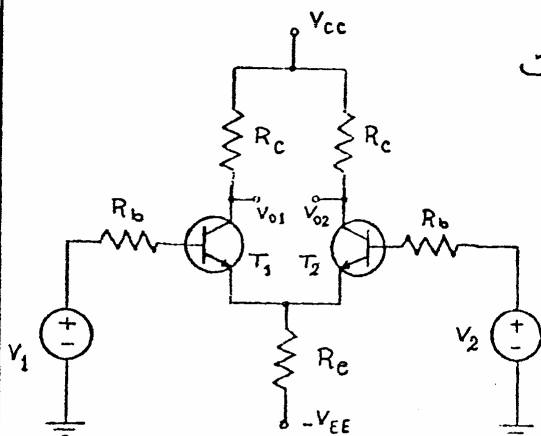
بخش ۳

تقویت کننده های (دیفرانسیل)

در مدار تقویت کننده امپد مشترک برای بدست آوردن پایداری حرارتی مناسب باید معادمت R_e نسبتاً بزرگ باشد که این خود باعث کاهش ضریب تقویت می شود. در صورتیکه بخواهیم سیگنالهای AC را تقویت کنیم می توان معادمت R_e را به اندازه کافی بزرگ انتخاب کرد تا پایداری حرارتی مطلوب بدست آید و برای داشتن ضریب تقویت کافی می توان توسط یک خازن "bypass" معادمت R_e را برای سیگنالهای AC اتصال کوتاه نمود، ولی اگر فرکانس سیگنال کم یا DC باشد در اینصورت وجود خازن تأثیری نداشته و ضریب تقویت کاهش می یابد برای اینکه بتوانیم سیگنالهایی با فرکانس پایین و یا DC را تقویت کنیم، از تقویت کننده دیفرانسیل استفاده می کنیم.

همچنین یکی دیگر از مشکلات تقویت کننده ها مسأله نویز می باشد، تقویت کننده ای را که تاکنون بررسی کردیم بین سیگنال و نویز تفاوتی قائل نمی شوند و هر دو را به یک اندازه تقویت می کنند ولی تقویت کننده دیفرانسیل بین سیگنال و نویز تفاوت قائل شده و هر کدام را با ضریب تقویت متفاوتی به خروجی مدار منتقل می نماید.

۱- بررسی مدل ساده بک تقویت کننده دیفرانسیل:



شکل (۱-۱) مدل ساده یک تقویت کننده دیفرانسیل متقارن را نمایش می دهد. این مدار را می توان متشکل از دو مدار امپتر مشترک مشابه دانست که امپتر ترانزیستورهای آنها به یکدیگر متصل شده اند. در این مرتبه ترانزیستورهای T_2 و T_1 باید کاملاً مشابه باشند.

شکل (۱-۱)

هر یک از دنازهای V_1 و V_2 را ترکیبی از دنازهای مشترک (Common) و دیفرانسیل (Differential) فرض می کنیم.

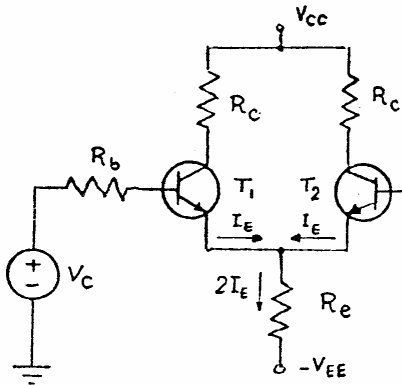
$$\begin{cases} V_1 = V_C + V_D \\ V_2 = V_C - V_D \end{cases} \Rightarrow V_C = \frac{V_1 + V_2}{2} \quad V_D = \frac{V_1 - V_2}{2}$$

اگر ترانزیستورهای این تقویت کننده را در ناحیه خطی کارکنند می توان از اصل «جمع آثار» (Superposition) در مورد دنازهای V_1 و V_2 استفاده کرد و سیگنالهای مشترک و دیفرانسیل را بطور جداگانه تأثیر داد.

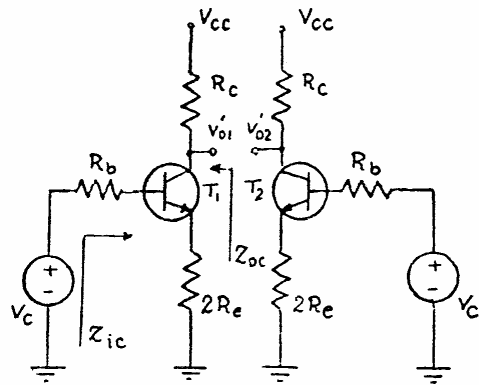
حالت سیگنال هلی مشترک: (۱-۱)

شکل (۱-۲) تقویت کننده دیفرانسیل را در حالت $V_1 = V_2 = V_C$ نشان می دهد. بدلیل متقارن بودن مدار این تقویت کننده، می توان از قضیه «جانسنی» که در تئوری مدارهای الکتریکی بیان می شود استفاده کرد. مدار تقویت کننده شکل (۱-۲) را بصورت مدار شکل (۱-۳) در آوریم.

(۱۲.۱)



شکل (۱-۲)



شکل (۱-۳)

برای این حالت داریم:

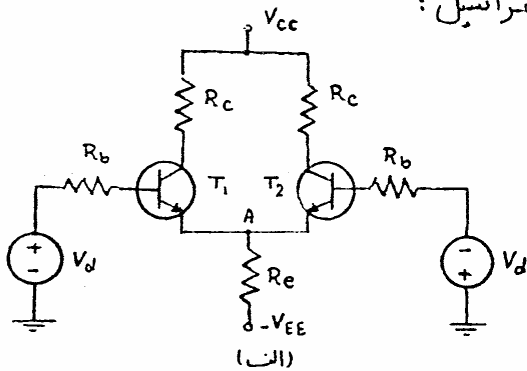
$$V'_{01} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

$$V'_{02} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

$$Z_{ic} = R_b + h_{ie} + (1+\beta)2R_e$$

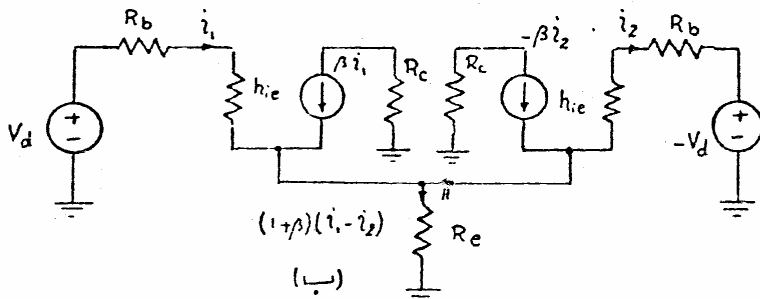
$$Z_{oc} = R_c$$

(۱-۲) حالت سیگنال های دیفرانسیل:



(الف)

شکل (۱-۴) تقریب
کننده دیفرانسیل را در حالت
مدار معادل AC آنرا نمایش می دهد.



(ب)

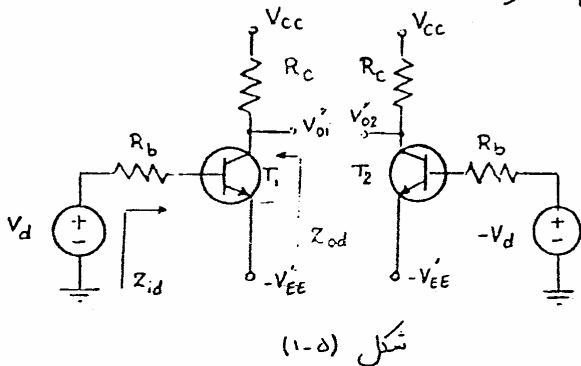
شکل (۱-۴)

با نوشتن KVL در دو حلقه‌ای که شامل منابع ولتاژ V_d و $-V_d$ می‌باشند خواهیم داشت:

$$\begin{cases} V_d = (h_{ie} + R_b) i_1 + R_e (1 + \beta) (i_1 - i_2) \\ -V_d = -(h_{ie} + R_b) i_2 + R_e (1 + \beta) (i_1 - i_2) \end{cases} \Rightarrow R_e (1 + \beta) (i_1 - i_2) = 0 \Rightarrow \boxed{i_1 = i_2}$$

یعنی جریان دیفرانسیل معادمت R_e برابر صفر است و ولتاژ نقطه A از نظر منابع ولتاژ دیفرانسیل ثابت می‌باشد.

مدار شکل (۱-۵) مدل ساده شده تقویت کننده شکل (۱-۶) را نشان می‌دهد.



$$V'_{oi} = \frac{-\beta R_c}{R_b + h_{ie}} V_d$$

$$V'_{o2} = \frac{\beta R_c}{R_b + h_{ie}} V_d$$

مشاهده می‌شود که فزب تقویت ولتاژ در این حالت بیشتر شده است.

$$Z'_{id} = R_b + h_{ie}$$

$$Z'_{od} = R_c$$

حالت کلی تقویت کننده دیفرانسیل: (۱-۳)

چون ولتاژهای ورودی تقویت کننده دیفرانسیل را بصورت ترکیبی از ولتاژهای

$$\begin{cases} V_1 = V_c + V_d \\ V_2 = V_c - V_d \end{cases}$$

مشترک و دیفرانسیل در نظر گرفتیم. در نتیجه طبق قضیه "جمع آثار" خروجی‌های ناشی از ولتاژهای مشترک و دیفرانسیل را با هم جمع می‌کنیم.

- ولتاژهای نهایی:

$$\begin{cases} V_{oi} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} V_d \\ V_{o2} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} (-V_d) \end{cases}$$

$$\begin{cases} V_{o1} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} \left(\frac{V_1 + V_2}{2} \right) + \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \\ V_{o2} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} \left(\frac{V_1 + V_2}{2} \right) - \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \end{cases}$$

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e}$$

$$A_d = \frac{-\beta R_c}{2(R_b + h_{ie})}$$

اگر A_c و A_d را برابر
زیر تعریف کنیم:

$$\begin{cases} V_{o1} = A_c \left(\frac{V_1 + V_2}{2} \right) + A_d (V_1 - V_2) \\ V_{o2} = A_c \left(\frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2) \end{cases}$$

معمولاً در $(1+\beta)2R_e \gg R_b + h_{ie}$ نتیجه $A_d \gg A_c$ است یعنی رانش مشترک

(معمولاً نویز) خیلی کمتر از رانش دیزانسیل (سیگنال) در خروجی اثر می‌کند.

نسبت $\left| \frac{A_d}{A_c} \right|$ مشخصه مهمی برای تعریف یک تقویت کننده دیزانسیل است، که این نسبت را « ضریب حذف سیگنال مشترک » (Common mode rejection ratio) یا CMRR می‌نامند. هر قدر CMRR بزرگتر باشد تقویت کننده به یک تقویت کننده ایده‌آل نزدیکتر می‌شود.

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{R_b + h_{ie} + (1+\beta)2R_e}{2(R_b + h_{ie})} \approx \frac{(1+\beta)R_e}{R_b + h_{ie}}$$

مثال ۱) مطلوبت CMRR برای تقویت کننده دیزانسیل شکل (۱-۱) که $R_e = 10^k \Omega$ $R_b = 1^k \Omega$ $h_{ie} = 1^k \Omega$ $\beta = 200$

$$CMRR = \left| \frac{A_d}{A_c} \right| \approx \frac{(1+\beta)R_e}{R_b + h_{ie}} = \frac{201 \times 10^k}{1^k + 1^k} = 1000$$

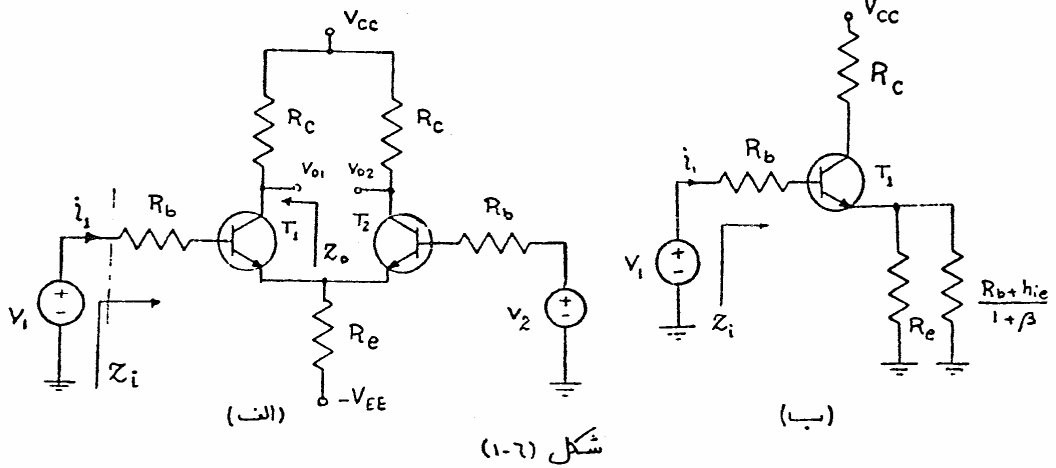
حل:

- امپدانس ورودی:

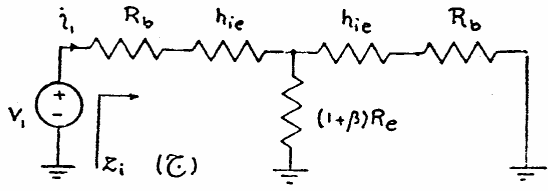
امپدانس ورودی تقویت کننده دیزانسیل شکل (۱-۶) را

$$Z_i = \frac{V_1}{I_1} \Big|_{V_2=0}$$

بعورت فوق تعریف می‌کنیم:



شکل (۱-۶)



برای محاسبه امپدانس درودی این تقویت کننده می توان از روش انعکاس امپدانس استفاده کرد.

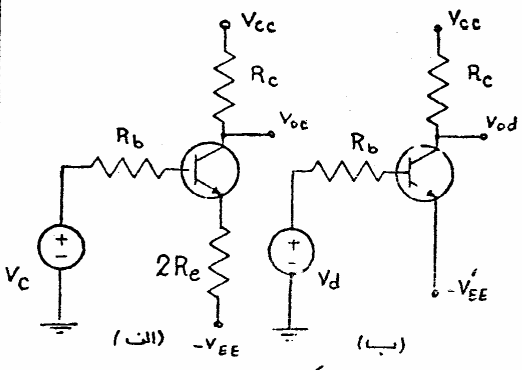
بطوریکه ابتدا متاد متناهی در بیس ترانزیستور T_2 را به امپدانس آن مثل می کنیم. [شکل (ب-۱-۶)] در بیس متاد متناهی در امپدانس ترانزیستور T_1 را به بیس آن انتقال می دهیم. [شکل (ج-۱-۶)]. در نتیجه داریم:

$$Z_i = R_b + h_{ie} + (1 + \beta)R_e \parallel (R_b + h_{ie})$$

برای بالا بردن امپدانس درودی می توان از دارلینگتون و یا FET بجای ترانزیستورهای T_1 و T_2 استفاده کرد.

$$Z_o = R_c$$

- امپدانس خروجی:

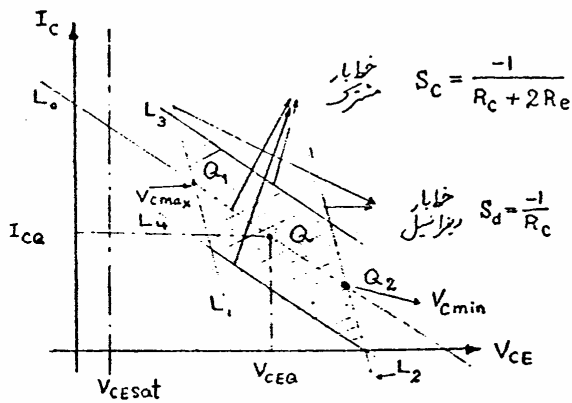


شکل (۱-۷)

- فقط کار و خط بار:
ابتدایی از ترانزیستورهای تقویت کننده شکل (الف-۱-۶) را در نظر می گیریم و ولتاژهای درودی V_1 و V_2 را ترکیبی از ولتاژهای مشترک و دیزانسیل فرض می کنیم. بنا به تقارن مدار، برای ولتاژ مشترک

شکل (۱-۷-الف) د برای رتاز دیناریل شکل (۱-۷-ب) بدست می آید.
در حالت $v_1 = v_2 = 0$ نقطه کار استاتیک ترانزیستور (Q) بدست می آید [شکل (۱-۸)].
برای حالت سینال

مشترک [شکل (۱-۷-الف)] داریم:



$$(V_{CC} + V_{EE}) = (R_C + 2R_E) I_{C1} + V_{CE1}$$

با توجه به این رابطه، شیب خط بار مشترک برابر خواهد بود با:

$$S_c = \frac{-1}{R_C + 2R_E}$$

شکل (۱-۸)

با توجه به دامنه رتاز v_c نقطه کار ترانزیستور روی خط بار مشترک (L_0) از Q_1 تا Q_2 تغییر می کند. [شکل (۱-۸)].

با در نظر گرفتن مدار شکل (۱-۷-ب)، معادله خط بار دیناریل بصورت زیر بدست می آید.

$$(V_{CC} + V_{EE}) = R_C I_{C1} + V_{CE1} \Rightarrow S_d = \frac{-1}{R_C}$$

مشاهده می شود که شیب خط بار دیناریل بیشتر از شیب خط بار، در حالت مشترک است.

مداکثر دامنه رتاز v_c برای اینکه تقویت کننده در ناحیه خطی عمل کند، بستگی به دامنه رتاز v_c و نقطه کار استاتیک ترانزیستور (Q) دارد. این محدودیت عملاً در نقطه کار Q_2 از تقاطع خط بار دیناریل با محور رتاز (V_{CE}) و یا در نقطه کار Q_1 از تقاطع خط بار دیناریل با خط $V_{CE} = V_{CESAT}$ بدست می آید، در شکل (۱-۸) این محدودیت در نقطه کار Q_2 به وجود می آید.

با توجه به مطالب گفته شده ناحیه کاری را که در آن ترانزیستور T_1 بصورت خطی عمل می کند، بدست می آید. (ناحیه λ مشور خورده) شکل (۱-۸)

تعمیرین: \blacktriangleleft تقویت کننده دینانسیل شکل (۱-۹) را در نظر بگیرید. ورودی های تقویت کننده (e_1, e_2) منابع ولتاژ با امپدانس داخلی $R_b = 1k\Omega$ می باشند و ترانزیستورها از نوع سیلیسیم $(V_{BE} = 0.6)$ با $h_{FE} = 250$ هستند.
الف: الیافی مدار را چنان تعیین کنید که تقویت کننده دارای مشخصات زیر باشد.

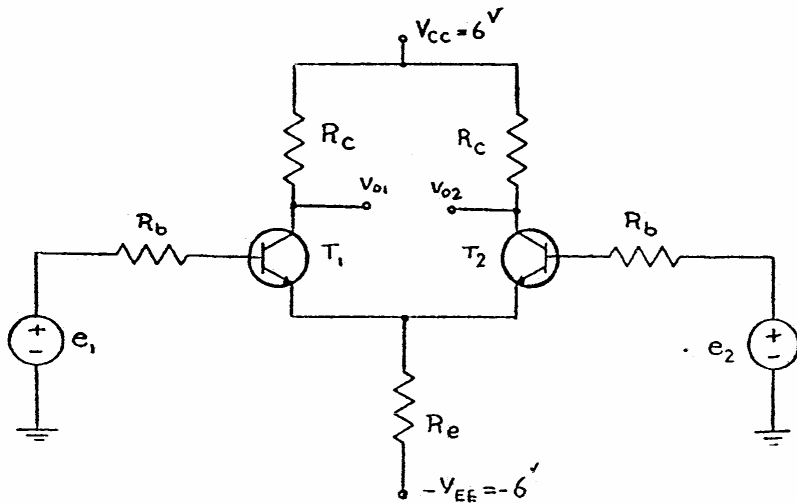
CMRR = 40 dB -

- امپدانس خروجی $Z_o = 1k\Omega$

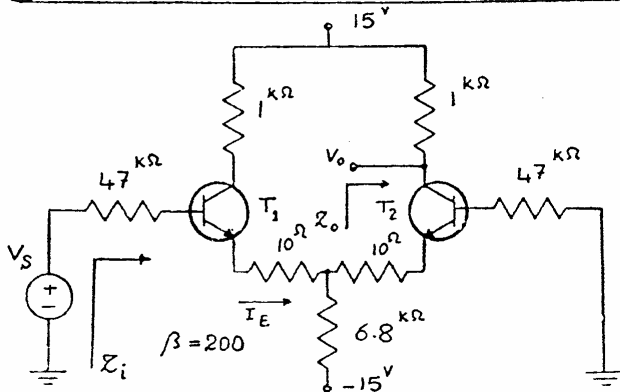
ب: خط بار برای ولتاژهای مشترک $(V_c = \frac{e_1 + e_2}{2})$ را رسم کرده و نقطه کار ترانزیستورها را روی آن مشخص کنید.

ج: در صورتیکه دامنه ولتاژ مشترک در خروجی برابر $1V$ باشد مطلوبیت حداکثر ولتاژ دینانسیل $(V_d = e_1 - e_2)$ در ورودی برای آنکه تقویت کننده در ناحیه خطی کار کند.

د: در صورتیکه $V_c = 10^{mV}$ باشد V_d چند می تواند باشد بطوریکه نسبت دامنه ولتاژ دینانسیل به دامنه ولتاژ مشترک در خروجی حداقل 50 باشد.



شکل (۱-۹)



مثال ۲) تقویت کننده دیزانسیل

شکل (۱-۱۰) را در نظر بگیرید.

مطلوبست A_d ، Z_o ، Z_i و $CMRR$ برای این تقویت کننده.

شکل (۱-۱۰)

حل: ابتدا نقاط کار را بدست می آوریم:

$$V_{EE} - V_{BE} = \left(\frac{4.7}{1+\beta} + 10^{\Omega} + 2 \times 6.8 \right) I_E \Rightarrow 15 - 0.7 = \left(\frac{4.7}{201} + 0.01 + 13.6 \right) I_E$$

$$\Rightarrow I_E \approx 1 \text{ mA}$$

$$h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25}{1} = 5 \text{ k}\Omega$$

- امپدانس ورودی

$$Z_i = 4.7 \text{ k}\Omega + 5 \text{ k}\Omega + (1+\beta) \left\{ 10^{\Omega} + 6.8 \text{ k}\Omega \parallel \left[10^{\Omega} + \frac{4.7+5}{1+\beta} \right] \right\}$$

با توجه به روش انعکاس امپدانس داریم

$$\Rightarrow Z_i \approx 106 \text{ k}\Omega$$

$$Z_o = 1 \text{ k}\Omega$$

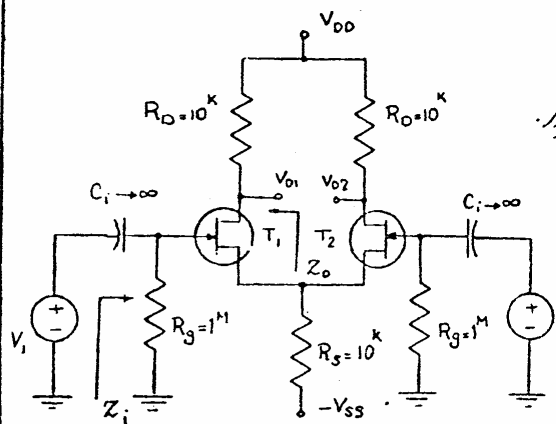
- امپدانس خروجی:

- $CMRR$ ، A_d ، A_c

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)[10^{\Omega} + 2R_e]} = \frac{-200 \times 1}{4.7 + 5 + 201(0.01 + 13.6)} = -0.07$$

$$A_d = \frac{-\beta R_c}{2[R_b + h_{ie} + (1+\beta)10^{\Omega}]} = \frac{-200 \times 1}{2[4.7 + 5 + 201 \times 0.01]} = -1.85$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{1.85}{0.07} = 26.43$$



تقریباً :
 تقویت کننده شکل (۱-۱۱) را در نظر بگیرید.
 در صورتیکه ترانزیستورهای بکار رفته کاملاً
 مشابه باشند و پارامترهای آنها
 $g_m = 1 \text{ mA/V}$ و $r_d = 100 \text{ k}\Omega$ باشد.
 مطلوبت Z_o ، Z_i ، $CMRR$

شکل (۱-۱۱)

- اگر در مدار شکل (۱-۶ الف) بار R_L را بین خروجیهای V_{01} و V_{02} قرار دهیم.
 آنگاه:

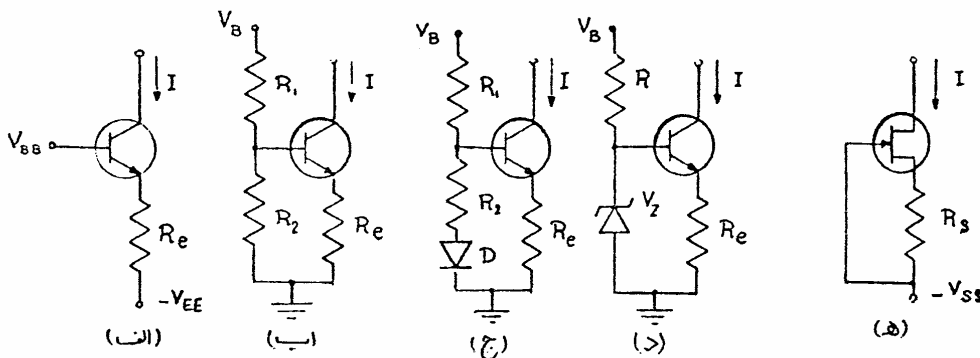
$$V_{od} = V_{01} - V_{02} = (A_c V_c + A_d (V_1 - V_2)) - (A_c V_c - A_d (V_1 - V_2)) = 2A_d (V_1 - V_2)$$

مشاهده می شود که در این حالت ولتاژ دوسر بار R_L ناشی از اختلاف ولتاژهای ورودی است، در نتیجه این مدار برای بار R_L یک تقویت کننده دینترانسیل لبره ال می باشد.
 بعلاوه ولتاژ V_{od} یک ولتاژ نسبی است، در نتیجه نمی توان آنرا به معادمت باری که یک طرف آن زمین (ground) شده، متصل کرد. همچنین این ولتاژ به تقویت کننده های که ولتاژ ورودی آنها نسبت به زمین سنجیده می شود، قابل اعمال نیست.
 برای رفع این اشکال می توان $CMRR$ مدار این تقویت کننده را آنتند افزایش داد تا اثر ولتاژ مشترک نسبت به ولتاژ دینترانسیل در هر یک از خروجی ها ناچیز شود، آنگاه می توان یکی از ولتاژهای V_{01} یا V_{02} را بعنوان خروجی، مورد استفاده قرار داد.

با توجه به اینکه $CMRR = \frac{(1+A)R_e}{R_b + h_{ie}}$ می باشد. برای افزایش آن می توان معادمت R_e را افزایش داد، ولی بزرگ کردن معادمت R_e موجب تغییر نقطه کار مطلوب ترانزیستور می گردد، برای رفع این اشکال باید ولتاژ منابع V_{CC} و V_{EE} را افزایش داد، ولی با توجه به محدودیت های عملی این روش بهره نیست. حال اگر بجای معادمت R_e از یک منبع جریان استفاده نمایم ادلاً جریان نقطه کار ترانزیستور را بیشتر تثبیت نموده، ثانیاً معادمت دینامیکی، در امپتر ترانزیستور را بزرگ کنیم.

۲- منابع جریان در تقویت کننده دیفرانسیل:

منابع جریان در مدار تقویت کننده با معزایان یک لام با یاس کننده و یا بصورت بار فعال « active load » بطور گسترده ای مورد استفاده قرار می گیرند. منابع جریان انواع گوناگونی داشته که ساده ترین آنها منابع جریانی هستند که شامل یک ترانزیستور Bipolar و یا FET باشند. شکلهای (۲-۱) چند نمونه از منابع جریان ساده را نمایش می دهند.



شکل (۲-۱)

در شکل (الف-۲-۱) با ثابت بودن ولتاژهای V_{BB} ، $-V_{EE}$ و V_{BE} و مقاومت R_e ، جریان I از رابطه زیر بدست می آید.

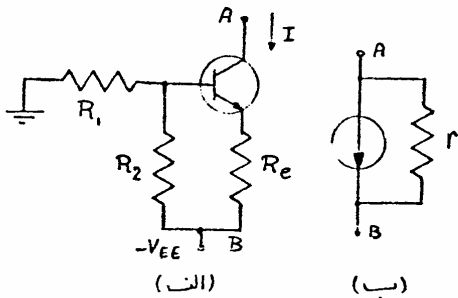
$$I = \frac{V_{BB} + V_{EE} - V_{BE}}{R_e}$$

شکلهای (ب-۲-۱) و (ج-۲-۱) مدل های دیگر این منبع جریان، که در آن از یک منبع ولتاژ استفاده شده است، را نشان می دهد. بدلیل اینکه ولتاژ V_{BE} ترانزیستور تابعی از درجه حرارت نیز می باشد، در نتیجه جریان I ، در منابع جریان شکلهای (ب-۲-۱) و (ج-۲-۱) با تغییر درجه حرارت، ثابت نمی ماند. برای رفع این اشکال می توان یک دیود معمولی را بصورت جریان کننده، مطابق شکل (د-۲-۱) بکار برد.

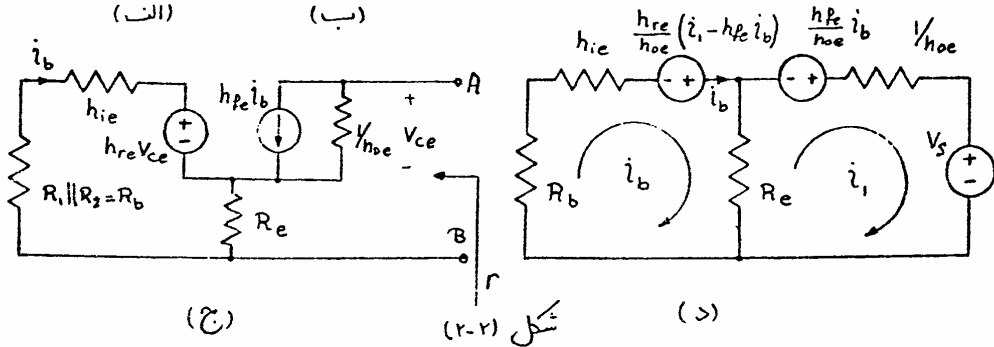
در منابع جریان شکلهای (الف-۲-۱) و (ب-۲-۱) نسبت به تغییرات منابع ولتاژ بکار رفته، حساس می باشد. برای کاهش این اثر می توان از یک دیود زener مطابق شکل (ه-۲-۱) استفاده کرد.

(۲-۱) محاسبه مقاومت دینامیکی بیس منبع جریانی :

منابع جریانی که در عمل ساخته می‌شوند لیدر آل نبوده و دارای مقاومت دینامیکی هستند که این مقاومت دینامیکی، تقریباً برای تمام منابع جریان مقدار بزرگی می‌باشد.



شکل (۲-۲-ا) یک منبع جریان ساده و شکل (۲-۲-ب) مدل مداری و شکل (۲-۲-ج) مدل AC مدار منبع جریان در شکل (۲-۲-د) مدار ساده شده آنرا نمایش می‌دهد.



برای بدست آوردن مقاومت دینامیکی این منبع جریان از معادلات « مش » استفاده می‌کنیم.

$$r = \frac{V_s}{-i_1}$$

$$\begin{pmatrix} R_b + h_{ie} + R_e & -R_e \\ -R_e & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} \frac{h_{re}}{h_{oe}} (i_1 - h_{fe} i_b) \\ -V_s - \frac{h_{fe}}{h_{oe}} i_b \end{pmatrix}$$

$$\begin{pmatrix} R_b + h_{ie} + R_e + \frac{h_{re} h_{fe}}{h_{oe}} & -R_e - \frac{h_{re}}{h_{oe}} \\ -R_e + \frac{h_{fe}}{h_{oe}} & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} 0 \\ -V_s \end{pmatrix}$$

با توجه به برداش « کرامر » در حل دستگاهی معادلات جریان i_1 را بر حسب V_s محاسبه می‌کنیم.

$$r = \frac{V_S}{-i_1} = \frac{(R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}) \left(\frac{1}{h_{oe}} + R_c \right) + \left(R_e + \frac{h_{re}}{h_{oe}} \right) \left(\frac{h_{fe}}{h_{oe}} - R_e \right)}{R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}} \quad (I)$$

معمولاً از پارامتر h_{re} بخاطر کوچک بودنش، صرف نظر می‌کنیم. در نتیجه:

$$r = \frac{(R_b + h_{ie})(1 + R_e h_{oe}) + R_e (1 + h_{fe})}{h_{oe} (R_b + h_{ie} + R_e)} = \frac{1}{h_{oe}} \left(1 + \frac{h_{fe} R_e}{R_e + R_b + h_{ie}} \right)$$

$$r \approx \frac{h_{fe}}{h_{oe}}$$

اگر $R_e h_{oe} \ll 1$ و $R_b + h_{ie} \ll R_e$ باشد آنگاه:
و اگر $R_e h_{oe} \ll 1$ و $R_e h_{fe} \ll R_b + h_{ie} + R_e$ باشد آنگاه:

$$r \approx \frac{1}{h_{oe}}$$

مثال مطلوبست محاسبه مقاومت دینامیکی منبع جریان

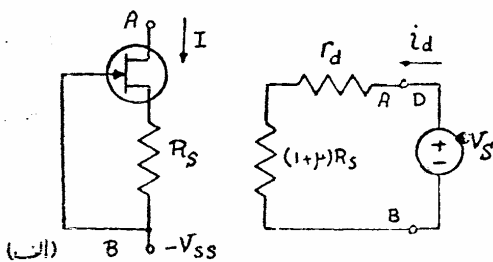
شکل (۲-۱ ج) با فرض اینکه $h_{fe} = 200$ ، $h_{re} = 10^{-4}$ ، $h_{oe} = 2 \times 10^{-5} \Omega^{-1}$

$h_{ie} = 5 \text{ k}\Omega$ ، $R_e = 1 \text{ k}\Omega$ ، $R_1 = 1.8 \text{ k}\Omega$ ، $R_2 = 1.2 \text{ k}\Omega$ ، $r_D = 8 \Omega$

حل:

با توجه به معادله (I): $R_b = R_1 \parallel (R_2 + r_D) = 1.8 \parallel (1.2 + 8) = 0.72 \text{ k}\Omega$

$$r = \frac{(0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-5} \times 1000}) \left(\frac{1}{2 \times 10^{-2}} + 1 \right) + \left(1 + \frac{10^{-4}}{2 \times 10^{-2}} \right) \left(\frac{200}{2 \times 10^2} - 1 \right)}{0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-2}}} = 1.8 \text{ M}\Omega$$



شکل (۲-۲ الف) یک منبع جریان با استفاده از یک FET را نشان می‌دهد. برای بدست آوردن امپدانس خروجی این منبع جریان می‌توان از روش انعکاس امپدانس استفاده کرده و همه لامپها را به درین

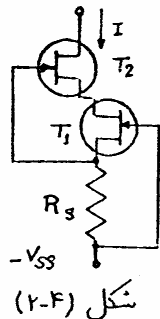
این ترانزیستور مثل ماژیم . [شکل (۲-۳) - ب] .

$$r = \frac{V_s}{i_d} = r_d + (1+\mu)R_s \quad (II)$$

بنابر این :

معمولاً ساختن منابع جریان با FET دلای

نویز کمتری می باشد ولی همانطوریکه از رابطه (II) دیده می شود امپدانس دینامیکی این منبع جریان نسبت به منابع جریان با ترانزیستورهای Bipolar کمتر است ، برای بالا بردن امپدانس خروجی این منبع جریان می توان مطابق شکل (۲-۴) از دو ترانزیستور استفاده کرد .



شکل (۲-۴)

تشریح :

امپدانس خروجی منبع جریان شکل (۲-۴) را

بدست آورید .

(۲-۲) انواع دیگر منابع جریان :

در تکنولوژی ساخت مدارهای مجتمع ، امکان ایجاد ترانزیستورهای مشابه بسادگی فراهم است لذا می توان منابع جریان را بسید ترانزیستورهای مشابه طرح کرد .

- منبع جریان آئینه ای :

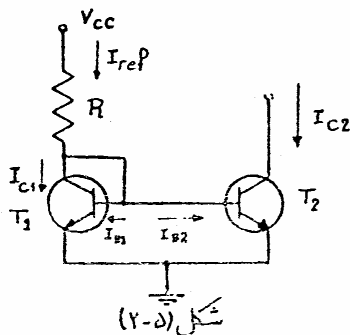
شکل (۲-۵) یک منبع جریان (آئینه ای) که با ترانزیستورهای مشابه

ساخته شده است را نشان می دهد .

در فیزیک الکترونیک ثابت می شود که جریان

کلکتور یک ترانزیستور Bipolar بهررت زیر بیان

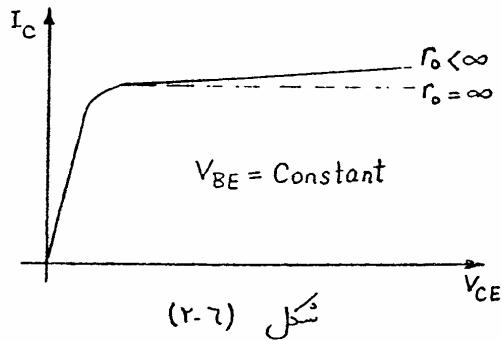
می شود .



شکل (۲-۵)

$$I_c = I_s \left(\exp \frac{V_{BE}}{V_T} \right) \left(1 + \frac{V_{CE}}{V_A} \right)$$

که V_A را راناز "Early" می نامند و در اغلب ترانزیستورها $V_A \geq 100^V$ می باشد.



شکل (۲-۶) مشخصه خروجی یک ترانزیستور را در حالت $r_o < \infty, r_o = \infty$ نشان می دهد. برای منبع جریان شکل (۲-۵) داریم:

$$V_{BE1} = V_{BE2} = V_{BE}$$

$$I_{C1} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE1}}{V_A}\right), \quad I_{C2} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE2}}{V_A}\right)$$

بافرض اینکه $V_{CE} \ll V_A$ باشد انگاه $I_{C1} = I_{C2}$

$$\frac{I_{C1}}{I_{C2}} = \frac{1 + \frac{V_{CE1}}{V_A}}{1 + \frac{V_{CE2}}{V_A}} \approx 1 \Rightarrow I_{C1} = I_{C2}$$

$$I_{ref} = \frac{V_{CC} - V_{BE}}{R}$$

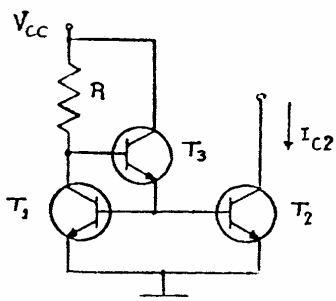
از KCL در کلکتور ترانزیستور T_1 : $I_{ref} - I_{C1} - 2 \frac{I_{C1}}{\beta_F} = 0$

$$\Rightarrow I_{C1} = \frac{I_{ref} \beta_F}{1 + \frac{2}{\beta_F}} = I_{C2}$$

اگر $\beta \gg 2$ باشد انگاه $I_{C1} = I_{C2} = I_{ref}$

مشاهده می شود که با تغییر منادمت R می توان جریان I_{C2} را کنترل کرد.

اگر β ترانزیستور کوچک باشد می توان برای تأمین جریان بیس ترانزیستورهای T_1 و T_2 از یک ترانزیستور دیگر استفاده کرد. [شکل (۲-۷)].



شکل (۲-۷)

- منبع جریان Widlar:

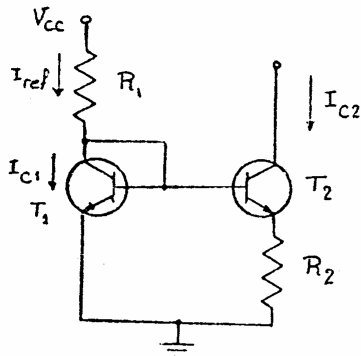
در مدار تقویت کننده β خاص برای بایاس کردن مدار،

با بالا بردن آمپدانس خروجی منبع جریان* به جریانهایی خیلی کوچکی (مثلاً $5^{\mu A}$) نیاز مندیم. اگر بخواهیم از منبع جریان آئینه ای استفاده کنیم، باید جریان

مرجع (I_{ref}) خیلی کوچکی ایجاد کنیم، که با $(V_{cc} = cte)$ مقاومت R_1 را باید بزرگ در نظر گرفت (مثلاً $600 k\Omega$) و از طرفی کاربرد مقاومت های بزرگ در مدارهای مجتمع بسیار، در خرج می باشد. برای رفع این اشکال می توان در امپدانس ترانزیستور T_2 مطابق شکل (۲-۸) مقاومتی قرار داد.

برای این منبع جریان، داریم:

$$V_{BE1} - V_{BE2} - R_2 I_{C2} = 0$$



شکل (۲-۸) Widlar Current Source

$$\begin{cases} I_{C1} = I_{S1} e^{\frac{V_{BE1}}{V_T} \left(1 + \frac{V_{CE1}}{V_A}\right)} \\ I_{C2} = I_{S2} e^{\frac{V_{BE2}}{V_T} \left(1 + \frac{V_{CE2}}{V_A}\right)} \end{cases} \Rightarrow \frac{I_{C1}}{I_{C2}} \approx \frac{I_{S1}}{I_{S2}} \frac{e^{\frac{V_{BE1}}{V_T}}}{e^{\frac{V_{BE2}}{V_T}}}$$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} - V_T \ln \frac{I_{S1}}{I_{S2}} = V_{BE1} - V_{BE2} \quad I_{S1} = I_{S2} \text{ برای ترانزیستورهای مشابه}$$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2} R_2 \Rightarrow \boxed{V_T \ln \frac{I_{ref}}{I_{C2}} \approx I_{C2} R_2} \quad (I)$$

با انتخاب نسبت $\frac{I_{ref}}{I_{C2}}$ و I_{C2} ، مقاومت R_2 از معادله (I) بدست می آید.

مثال) مقدار مقاومت R_2 در منبع جریان شکل (۲-۸) را طوری بدست آورید که: $I_{C2} = 10 \mu A$ ، $V_{CC} = 30 V$ ، $R_1 = 27 k\Omega$ ، $V_{BE} = 0.7 V$ (از جریان بیس با صرف نظر کنید)

حل:

$$I_{C1} = \frac{30 - 0.7}{27 k} = 1.08 \mu A \quad V_T \ln \frac{1.08 \mu A}{10 \mu A} \approx 10 \mu A R_2$$

$$\Rightarrow \boxed{R_2 = 11.7 k\Omega}$$
 از پهنای باند استفاده می کنیم

* در فیزیک الکترونیک داریم $h_{oe} = \frac{I_C}{V_A}$ و از طرفی $R_o \approx \frac{1}{h_{oe}} = \frac{V_A}{I_C}$ آر خواهیم امپدانس خروجی منبع جریان (R_o) را بالا ببریم باید I_C را کوچک کنیم.

$$\Rightarrow I_{E3} = I_{E4} = 0.45 \text{ mA} \Rightarrow I_{E1} = I_{E2} \approx \frac{0.45 \text{ mA}}{100} = 4.5 \text{ } \mu\text{A}$$

$$h_{ie1} = h_{ie2} = \beta \frac{25 \text{ mV}}{I_{E1}} = 100 \frac{25 \text{ mV}}{4.5 \text{ } \mu\text{A}} = 555.5 \text{ k}\Omega$$

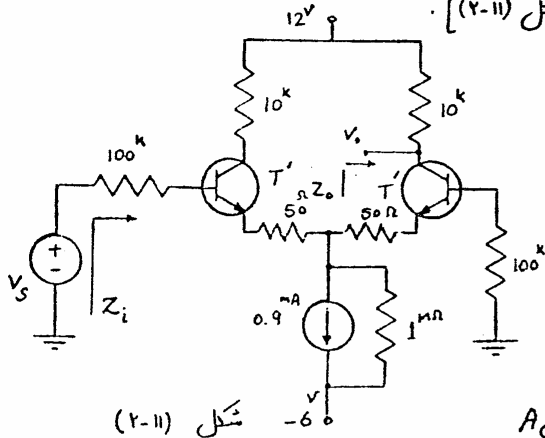
حال می توان بجای ترانزیستورهای

دارینگتون یک ترانزیستور معادل قرار داد. [شکل (۲-۱۱)]

که بار مترای ترانزیستور معادل عبور است زیر می باشد.

$$\beta' = \beta_1 \beta_2 = 10^4 \quad h'_{ie} = 2h_{ie1} = 1.1 \text{ M}\Omega$$

A_V و $CMRR$ ، A_d ، A_c -



$$A_c = \frac{-\beta' R_c}{R_b + h'_{ie} + (1 + \beta')(R_p + 2r_o)}$$

$$A_c = \frac{-10^4 \times 10}{100^k + 1.1^M + 10^4 (50^\Omega + 2 \times 1^M)} = -5 \times 10^{-3}$$

$$A_d = \frac{-\beta' R_c}{2(R_b + h'_{ie} + (1 + \beta')R_p)}$$

$$\Rightarrow A_d = \frac{-10^4 \times 10}{2(100 + 1.1^M + 10^4 \times 0.05)} = -29.4$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{29.4}{5 \times 10^{-3}} = 5882.3$$

مشاهده می شود که $CMRR$

بدرتقابل ملاحظاتی افزایش یافته است بگونه ای که $V_o \approx A_d V_i$

$$Z_o = 10^k$$

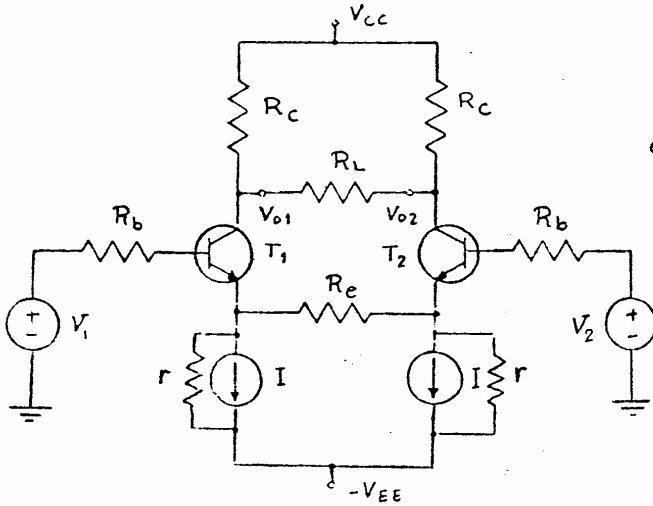
- امیدانس خروجی :

- امیدانس ورودی :

باتوجه به روش

$$Z_i = 100^k + 1.1^M + 10^4 \left\{ 50^\Omega + 1^M \parallel \left[50^\Omega + \frac{(100^k + 1.1^M)}{10^4} \right] \right\} \approx 3.4^M \Omega$$

انعکاس امیدانس:



تشریح:
مدار تقویت کننده دیزاینیل
شکل (۲-۱۳) را در نظر بگیرید.
با فرض اینکه ترانزیستورهای T_1 و T_2
کاملاً مشابه هستند.
مطلوبست $CMRR$, A_c , A_d
برای این تقویت کننده.

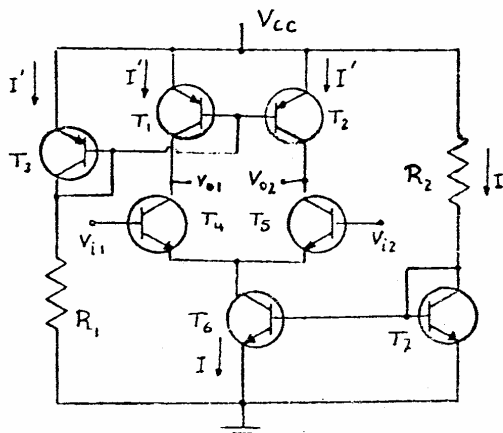
شکل (۲-۱۳)

- استفاده از بارفعال:

- در مدارهای مجتمع در نوع بارگذاری داریم که عبارتند از:
- ۱- Passive Load: مثل قرار دادن یک مقاومت در کلکتور ترانزیستور
 - ۲- Active Load: مثل قرار دادن یک منبع جریان در کلکتور یک ترانزیستور بجای مقاومت R_c

اگر در تقویت کننده ای دیزاینیل، بجای مقاومت بار (R_c) از یک منبع جریان استفاده نمود (active load)، مقاومت معادل بار در کلکتور برآیند بزرگتر شده و در نتیجه ضریب تقویت و تاثیر مدار بالا می رود. همچنین بدلیل اینکه در مدارهای مجتمع ساخت ترانزیستور

(بعثت حجم و توان کمتر) نسبت به مقاومت اقتصادی تر می باشد، لذا سعی می نمود که همواره از حالت بارفعال استفاده شود.
شکل (۲-۱۳) یک تقویت کننده دیزاینیل با بارهای فعال را نشان می دهد.



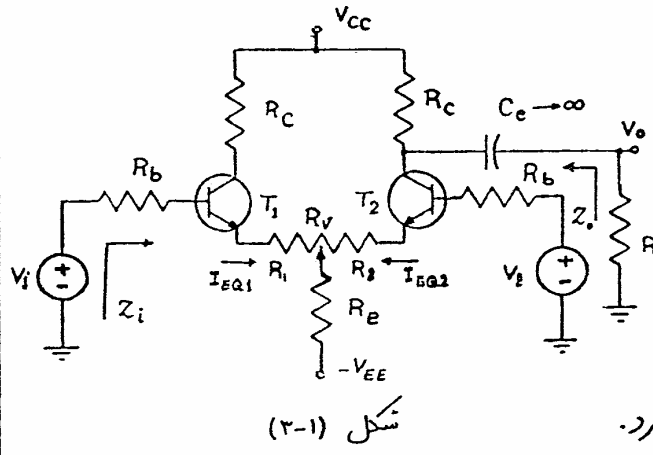
شکل (۲-۱۳)

استفاده از بارفعال سبب می شود که امپدانس خروجی تقویت کننده نیز افزایش یابد برای رفع این مشکل می توان از یک طبقه تطبیق امپدانس استفاده کرد.

۳- تقویت کننده دینفرانسیل نامتقارن Unsymmetrical Differential Amp.

تقویت کننده ای را که تاکنون بررسی کردیم، از نظر ترانزیستورها و معادله آنها کاملاً متقارن، و دامنه ولتاژ خروجی های آن کاملاً یکسان بوده اند. همچنین در حالتیکه فقط معادله های دیده شده از طرف کلکتور ترانزیستور یکسان نباشد، تقویت کننده متقارن بوده و شکل های (۱-۲) و (۱-۵) نیز در مورد آن صادق می باشند. ولی معادله A_d و A_c برای هر دو خروجی یکسان نمی باشد. و بجای R_c در روابط A_d و A_c مقاومت دیده شده در کلکتور همان ترانزیستور را قرار می دهیم. بنا بر این تقویت کننده دینفرانسیلی را متقارن می نامیم که ترانزیستورها و معادله های در بیس و امیتر آن یکسان باشند.

معمولاً ترانزیستورهای بکار رفته در تقویت کننده دینفرانسیل کاملاً مشابه نبوده و همچنین برای تنظیم جریان کلکتور ترانزیستورها، مقاومت های کوچکی در امیتر هر یک از ترانزیستورها قرار می دهند.



شکل (۳-۱)

شکل (۳-۱) یک تقویت کننده دینفرانسیل نامتقارن را نشان می دهد. برای اینکه جریان نقطه کلر ترانزیستورها را یکسان کنیم، می توان از یک پتانسیومتر کوچک (R_v) در امیتر ترانزیستورها استفاده کرد. بطوریکه:

از KVL در ورودی ترانزیستورها:

$$\left(\frac{R_b}{\beta_1} + R_i\right) I_{EQ1} + V_{BE1} = \left(\frac{R_b}{\beta_2} + R_2\right) I_{EQ2} + V_{BE2}$$

$$R_2 - R_1 = R_b \left(\frac{1}{\beta_1} - \frac{1}{\beta_2} \right) \quad (I)$$

اگر $V_{BE1} \approx V_{BE2}$

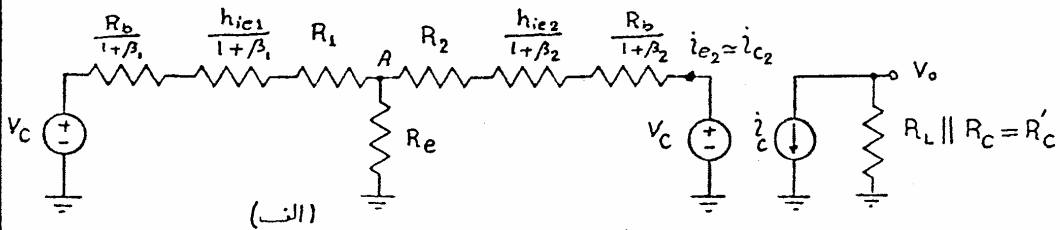
$$R_1 + R_2 = R_v \quad (II)$$

از معادلات I و II نتیجه می شود که:
بدین ترتیب جریان نقطه کار ترانزیستورها
یکسان می شوند.

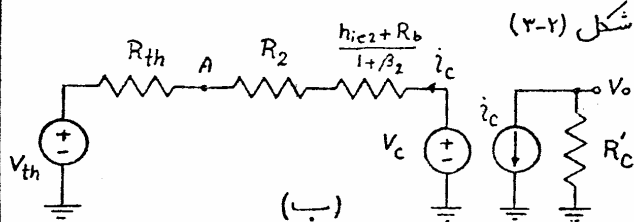
- محاسبه A_c :

$$V_o = A_c \left(\frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2)$$

اگر ولتاژ خروجی را ناشی از ولتاژهای
دینرانسیل و مشترک در نظر بگیریم.



(الف)



(ب)

شکل (۳-۲)

شکل (۳-۲-الف) مدل AC
تقویت کننده شکل (۳-۱) را
برای $V_1 = V_2 = V_c$ و در حالتیکه الایهای
بیس به هم متصل شده اند و
شکل (۳-۲-ب) مدل ساده شده آنرا نمایش می دهد.

بایم:

$$R_{th} = R_e \parallel \left(R_1 + \frac{R_b + h_{ie1}}{1 + \beta_1} \right)$$

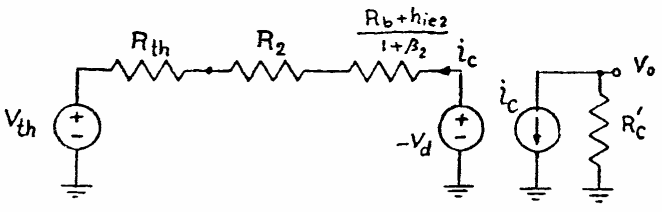
$$V_{th} = \frac{R_e}{R_e + R_1 + \frac{h_{ie1} + R_b}{1 + \beta_1}} V_c = k V_c$$

$$i_c = \frac{V_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{V_o}{V_c} = \frac{-R'_c i_c}{V_c} = \frac{-R'_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{-R'_c [R_b + h_{ie1} + (1 + \beta_1) R_1]}{R_e \left[(1 + \beta_1) (R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left(R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) \left[(1 + \beta_1) R_1 + R_b + h_{ie1} \right]}$$

مشاهده می شود که با بزرگ کردن مقادیر R_e و یا قرار دادن منبع جریان بجای آن، $A_c = 0$ خواهد شد.



شکل (۳-۴)

- محاسبه A_d
 شکل (۳-۳) مدار ساده شده برای حالت $V_1 = V_d = -V_2$ را نشان می دهد.
 برای این حالت داریم:

$$R_{th} = R_e \parallel \left(\frac{R_b + h_{ie1}}{1 + \beta_1} + R_1 \right) \quad V_{th} = k V_d \quad i_c = - \frac{V_d (1 + k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_d = \frac{V_o}{-(V_1 - V_2)} = \frac{R'_c i_c}{2 V_d} = \frac{-R'_c (1 + k)}{2 \left(R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right)}$$

$$A_d = \frac{-R'_c [2(1 + \beta_1) R_e + R_b + h_{ie1} + (1 + \beta_1) R_1]}{2 \left\{ R_e \left[(1 + \beta_1) (R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left(R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) \left[(1 + \beta_1) R_1 + R_b + h_{ie1} \right] \right\}}$$

$$A_d \approx \frac{-R'_c (1 + \beta_1)}{(1 + \beta_1) R_e + 2 R_b + h_{ie1} + h_{ie2}}$$

با در نظر گرفتن R_e های بزرگ و یا منبع جریان بجای آن خواهیم داشت:

$$Z_i = R_b + h_{ie1} + (1 + \beta_1) \left\{ R_1 + R_e \parallel \left[R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right] \right\}$$

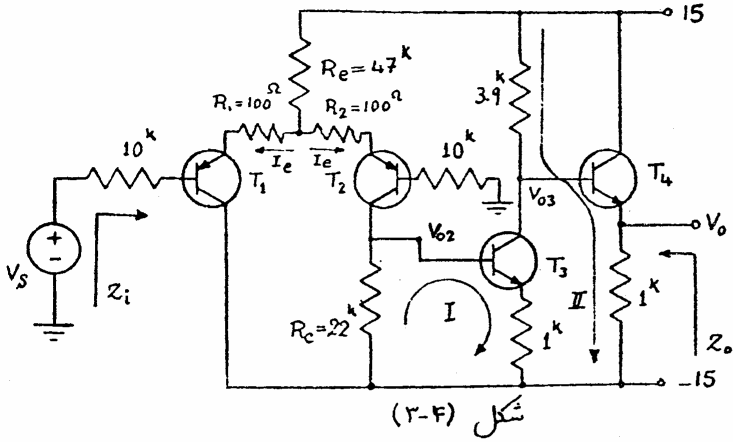
- امپدانس ورودی:
 با توجه به روش انعکاس امپدانس:

(۱۴۱)

$Z_o = R_c$

- ابعادش خروجی

با توجه به مقادیر A_d و A_c که برای تقویت کننده های دینانسیل نامتقارن محاسبه گردیده است، مشاهده می شود که این تقویت کننده ها نیز دارای $CMRR$ بزرگی هستند.



مثال مطلوب است
محاسبه Z_o ، $A_v = \frac{V_o}{V_s}$
و Z_i برای تقویت کننده
شکل (۳-۴) با فرض اینکه:
 $V_{BE} = 0.6$
 $\beta_1 = \beta_2 = 100$ ، $\beta_3 = 250$
 $\beta_4 = 200$

حل:

از KVL در ورودی: $47 \times 2I_e + 0.1I_e + 0.6 + \frac{I_e}{\beta_1} \times 10 = 15 \Rightarrow I_e = 0.15 \text{ mA}$

$\Rightarrow r_{\pi 1} = r_{\pi 2} = \beta \frac{25 \text{ mV}}{I_c} = 16.7 \text{ k}\Omega$

از KVL در حلقه (I): $22 \times 0.15 = 0.6 + 1 \times I_{e3} \Rightarrow I_{e3} = 2.7 \text{ mA} \Rightarrow r_{\pi 3} = 23 \text{ k}\Omega$

از KVL در حلقه II: $15 - 3.9 \times 2.7 = 0.6 + 1 \times I_{e4} - 15 \Rightarrow I_{e4} = 19 \text{ mA} \Rightarrow r_{\pi 4} = 250 \Omega$

- محاسبه A_v :

$$V_{o2} = \frac{-\beta_2 R_{c2}}{R_b + r_{\pi 2} + (1 + \beta_2)(R_2 + 2R_c)} \times \frac{V_s}{2} - \frac{-\beta_2 R_{c2}}{2(R_b + r_{\pi 2} + (1 + \beta_2)R_2)} V_s$$

$R_{c2} = 22 \text{ k} \parallel (2.3 \text{ k} + (1 + \beta_3) \times 1) = 20.2 \text{ k}\Omega$

$$V_{o2} = \frac{-100 \times 20.2}{10 + 16.7 + 101(0.1 + 2 \times 47)} \times \frac{V_s}{2} - \frac{-100 \times 20.2}{2(10 + 16.7 + 101 \times 0.1)} = -0.21 \times \frac{V_s}{2} + 27.45 V_s = 27.3 V_s$$

دید می شود که می توانستیم از A_c در مقابل A_d مری نظر کنیم.

$$A_V = \frac{V_o}{V_s} = \frac{V_o}{V_{o3}} \times \frac{V_{o3}}{V_{o2}} \times \frac{V_o}{V_s} = \frac{201 \times 1^k}{250^2 + 201 \times 1^k} \times \frac{-250 [3.9 \parallel (0.25 + (1+200) \times 1^k)]}{2.3 + 251 \times 1^k}$$

$\times 27.3 \Rightarrow$ $A_V = -103.13$

- امپدانس ورودی:

$$Z_i = 10^k + 16.7 + (1+100) \left\{ 0.1 + 47 \parallel \left[0.1 + \frac{16.7 + 10}{1 + 100} \right] \right\} = 73.3^k \Omega$$

- امپدانس خروجی:

$$Z_o = 1^k \parallel \left(\frac{0.25 + 39}{1 + 200} \right) = 20.2^k \Omega$$

تشریح:

مدار شکل (۳-۵) یک تقویت کننده دینانیل را که دارای امپدانس

ورودی بزرگی است، نشان می دهد.

در صورتیکه $R_i \gg R_e$

امپدانس منبع جریان بی نهایت،

تراز بیسترای T_1 و T_2 مشابه

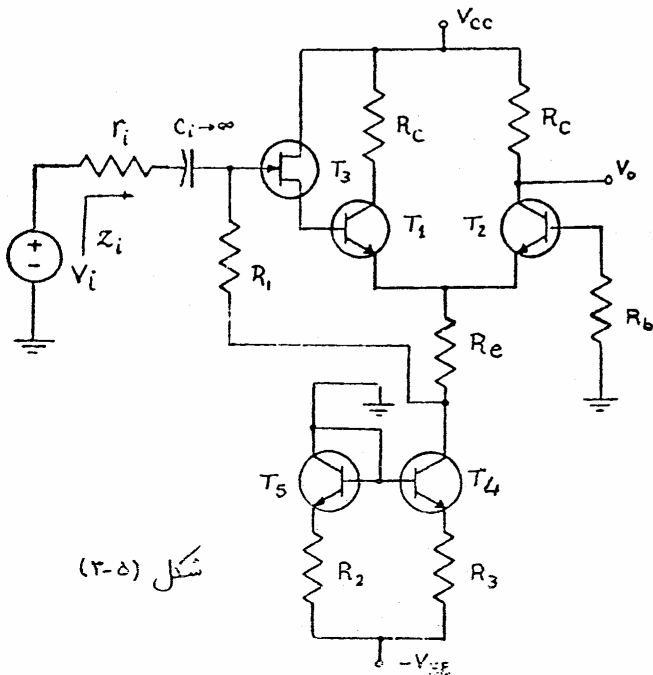
و پارامترهای آنها h_{ie} و β

و برای FET، r_d و r_e باشند.

مطلوبست:

الف) امپدانس ورودی Z_i

ب) بهره ولتاژ $A_V = \frac{V_o}{V_i}$



شکل (۳-۵)

۴ - استفاده از طبقه دیفرانسیل بعنوان تقویت کننده DC:

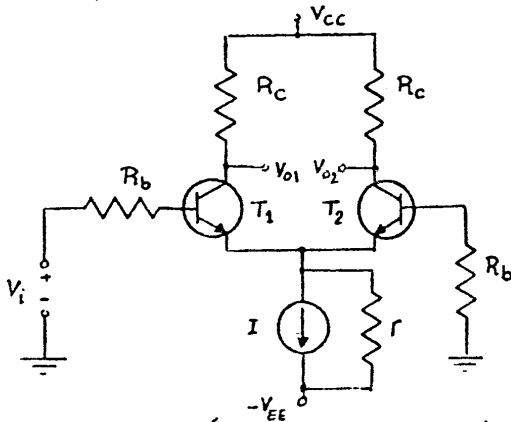
اگر یکی از ورودی های تقویت کننده دیفرانسیل را به زمین متصل کنیم، آنگاه تقویت کننده دیگر خروجی های دیفرانسیل، یک تقویت کننده DC بسیار مطلوبی خواهیم داشت.

در واقع به ازای $V_i = 0$

$$V_{od} = V_{o1} - V_{o2} = 0$$

و فریب تقویت ولتاژ مدار:

$$V_{od} = 2A_d V_i \Rightarrow A_v = \frac{\beta R_c}{R_b + h_{ie}}$$



شکل (۴-۱)

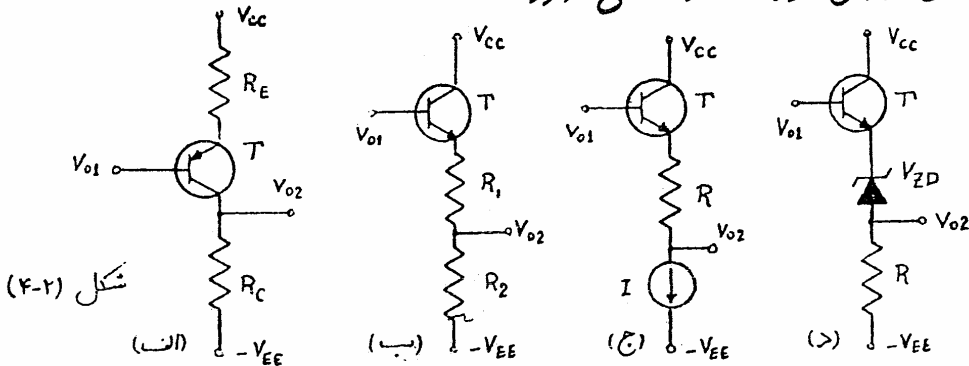
چونکه V_{od} یک ولتاژ نبی است،

بنابراین از V_{o1} یا V_{o2} بهنهایی بعنوان

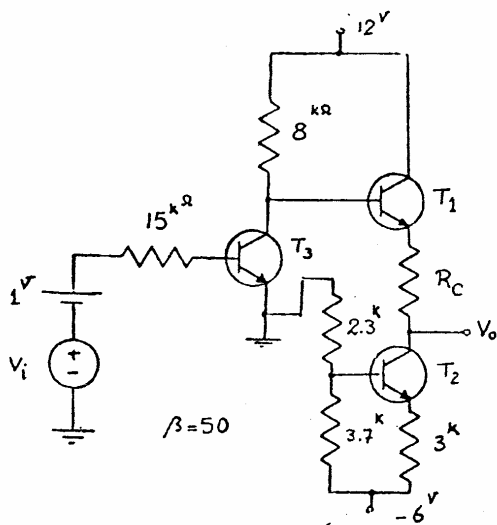
خروجی استفاده کنیم ولی در این حالت اگر $V_i = 0$ باشد

ولتاژ V_o لزوماً صفر نخواهد بود. برای رفع این اشکال می توان بدینال طبقه دیفرانسیل از یک تغییر سطح دهنده ولتاژ (Level Shifter) استفاده کرد و ولتاژ خروجی را صفر کنیم.

شکل (۴-۲) چند نمونه ساده از تغییر سطح دهنده را نشان می دهد. در طراحی تغییر سطح دهنده باید توجه کرد که فریب تقویت کل مدار تقویت کننده، نباید کاهش یابد یعنی اینکه فریب تقویت خود تغییر سطح دهنده باید در حدود واحد باشد و اثر بارگذاری قابل ملاحظه ای بر روی تقویت کننده اصلی ندارد.



شکل (۴-۲)



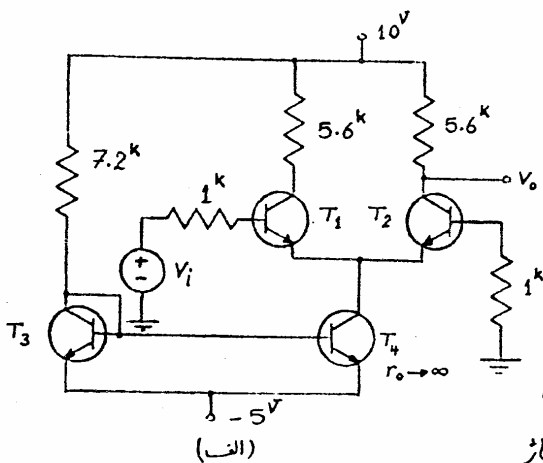
شکل (۴-۳)

مثال مدار تقویت کننده DC شکل (۴-۳)
 رادر نظر بگیرید. مقاومت R_C را چنان تعیین کنید که با منریودن ولتاژ ورودی خروجی V_o نیز صفر شود.

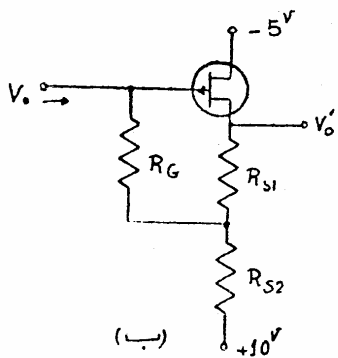
حل: $V_{B2} = \frac{2.3}{3.7+2.3} \cdot 1.6 = -2.3V$

$I_{E2} = \frac{-2.3 - 0.7 + 6}{3k} = 1mA$ $I_{C3} = \frac{1 - 0.7}{15/51} = 1mA$

$V_{C3} = 0.7 + R_C(1mA) \Rightarrow R_C = 3.3k\Omega$



(الف)



(ب)

شکل (۴-۴)

تشریح:

مدار تقویت کننده شکل (۴-۴) الف)
 رادر نظر بگیرید با فرض اینکه:

$\beta = 100$ ، $V_{BE} = 0.7$

الف) مطلوبست ضریب تقویت ولتاژ $A_{V} = \frac{V_o}{V_i}$

ب) می خواهیم بک یک FET بسطع ولتاژ DC خروجی V_o رادر حالت $V_i = 0$ روی صفر است کند داریم. [شکل (۴-۴) ب)]

مقاومت های R_G ، R_{S1} و R_{S2} و سپس

$A_V = \frac{V_o}{V_i}$ را به دست آورید.

پارامترهای FET:

$V_p = 6V$ ، $r_d = 100k$ ، $I_{DSS} = 16mA$

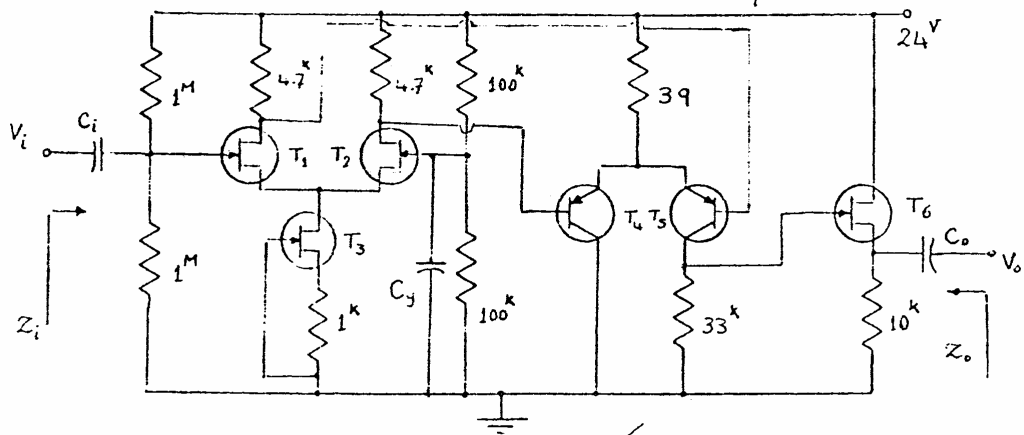
۱۴۵

تمرین های مختلف :

۱- در موریکه مشخصات زائربستورهای تئویت کننده شکل (P-1) مشابه باشند

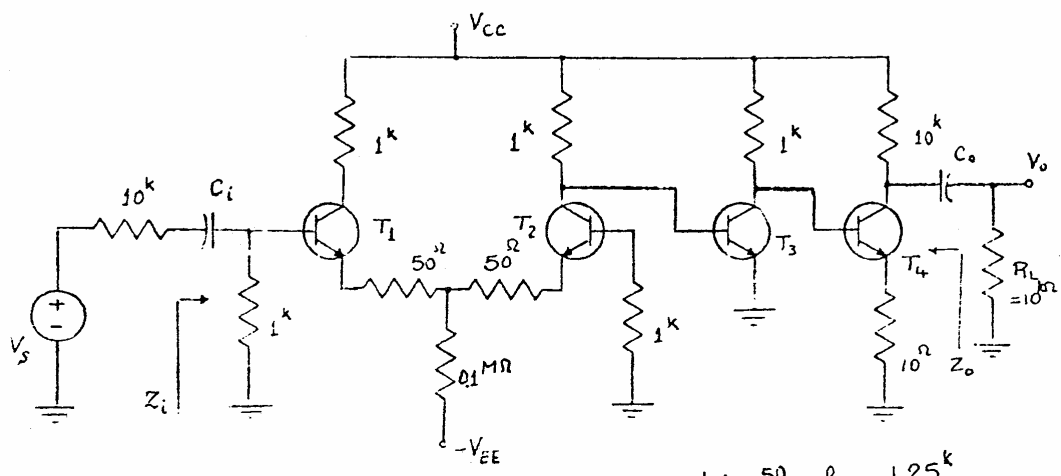
$V_{BE} = 0.6$ $\beta = 200$ $V_P = -4V$ $I_{DSS} = 8mA$ $r_d = 100k$

مطلوبت محاسبه Z_i و Z_o ، $A_V = \frac{V_o}{V_i}$



شکل (P-1)

۲- مطلوبت محاسبه Z_i ، Z_o و $A_V = \frac{V_o}{V_s}$ برای تئویت کننده مدار شکل (P-2).



$h_{fe} = 50$, $h_{ie} = 1.25k$

(P-2)

۳- مدار تقویت کننده شکل (P-3) را در نظر بگیرید.

مطلوبت محاسبه

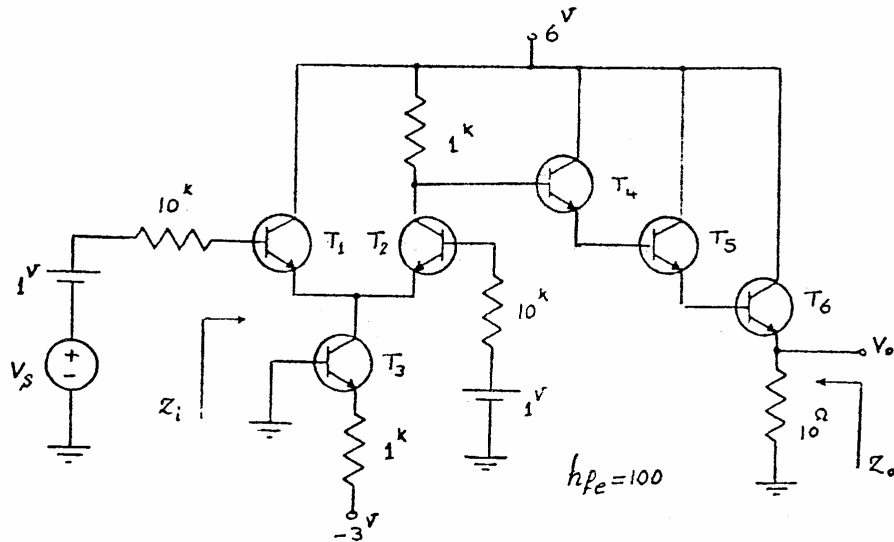
الف، نقطه کار ترازیستورها

ب، امپدانس خروجی منبع جریان (۲)، در صورتیکه برای ترازیستور T_3 :

$h_{oe} = 10^{-4}$ ، $h_{re} \approx 0$ ، $h_{fe} = 100$ باشد.

ج: فریب تقویت کننده $A_v = \frac{V_o}{V_s}$

د، امپدانس ورودی و خروجی.



شکل (P-3)

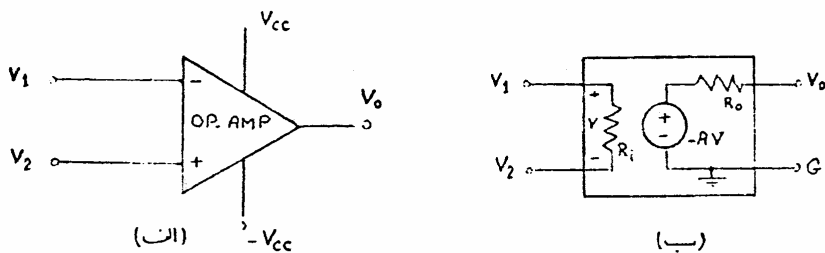
بخش (۵)

تقویت کننده های (عملیاتی)

تقویت کننده های عملیاتی (Operational Amplifier)، که به اختصار "OP-AMP" نامیده می شوند، تقویت کننده ای با کوپلاژ مستقیم هستند که دارای ضریب تقویت و دینامیک بسیار بزرگی می باشند. از آنجائیکه "OP-AMP" دارای ضریب تقویت و دینامیک بسیار بزرگی است، بنا بر این اگر به ورودی های آن اختلاف پتانسیل بسیار کوچکی نیز اعمال شود، می بایست در خروجی آن دینامیک بسیار بزرگی بوجود آید، ولی در عمل، تقویت کننده واردناحیه اشباع شده و به صورت غیر خطی عمل می نماید. در صورتیکه OP-AMP بتواند به عنوان یک تقویت کننده خطی مورد استفاده قرار گیرد، خواهیم دید که ضریب تقویت کل تقویت کننده مورد نظر با روشهای مختلف قابل کنترل خواهد بود.

تقویت کننده های عملیاتی مجتمع با مشخصات بیش از پیش شده، کاربردهای متنوعی در سیستم های الکترونیک داشته و از نظر اقتصادی نیز بخش ارزان قیمت را در یک سیستم تشکیل می دهند و دارای مزایایی از قبیل: ابعاد کوچک، قابلیت اطمینان بالا (High Reliability) و پایداری حرارتی خوبی هستند. در این بخش ابتدا مدار معادل و ساختار داخلی OP-AMP بررسی شده سپس چندین مورد استفاده آن در مدارهای خطی و غیر خطی تشریح خواهد شد.

شکل (۱.۱) مدل شماتیکی یک تقویت کننده عملیاتی و شکل (۱.۲) مدار معادل این تقویت کننده را نمایش می دهد.



شکل (۱)

تقویت کننده های عملیاتی دارای ورودی های دینفرانسیل می باشند که در آن ولتاژهای V_1 و V_2 برتریب ولتاژهای اعمال شده به ورودی های منفی (Inverting) و مثبت (Noninverting) را مشخص می نمایند.

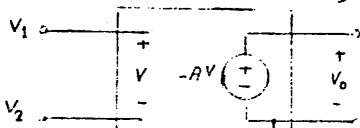
- خصوصیات تقویت کننده عملیاتی :

- ۱- دارای CMRR بزرگ
- ۲- امپدانس ورودی بسیار بزرگ
- ۳- امپدانس خروجی بسیار کوچک
- ۴- ضریب تقویت ولتاژ بزرگ
- ۵- زمانی که $V_1 = V_2 = 0$ می باشد V_0 برابر صفر شود (تقویت کننده DC)
- ۶- پهنای باند وسیع
- ۷- پایداری حرارتی خوب

بعنوان مثال ، یک تقویت کننده عملیاتی خوب دارای مشخصات زیر است .

۱- $R_i > 100 \text{ k}\Omega$ ۲- $R_o < 100 \Omega$ ۳- $A > 10000$

برای اینکه تقویت کننده عملیاتی بهترین ایده آل درآید باید دارای خصوصیات زیر باشد.



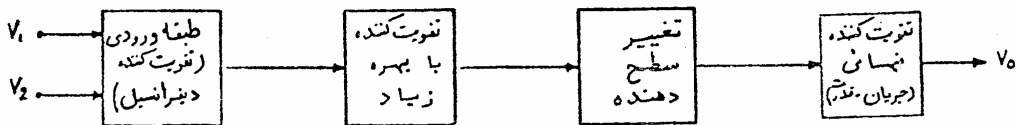
شکل (۲)

- ۱- $R_i \rightarrow \infty$
- ۲- $R_o \rightarrow 0$
- ۳- $A \rightarrow \infty$
- ۴- $BW \rightarrow \infty$ (پهنای باند)

شکل (۲) مدار معادل ایده آل یک OP. AMP را نشان می دهد.

۱- طبقات مختلف یک 'OP-AMP'

تقویت کننده‌های عملیاتی به صورت‌های مختلف در پیچیده‌ای ساخته می‌شوند که دارای طبقات مشابه هستند. شکل (۱-۱) قسمتهای مختلف ساختار داخلی یک تقویت کننده عملیاتی را نشان می‌دهد.



شکل (۱-۱)

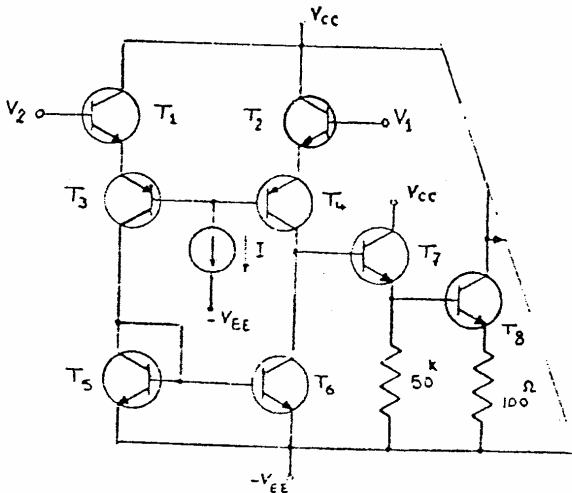
۱-۱) طبقه ورودی:

با توجه به خصیصه‌های گفته شده، تقویت کننده دیفرانسیل می‌تواند بعنوان طبقه ورودی این تقویت کننده مورد استفاده قرار گیرد. از آنجائیکه OP-AMP باید دارای امپدانس ورودی بسیار بزرگی باشند، می‌توان در طبقه دیفرانسیل از زوج دارلینگتون یا FET استفاده نمود. برای بالا بردن CMRR، همانطوریکه می‌دانیم می‌توان از منبع جریان در امپدانس ترانزیستورهای طبقه دیفرانسیل و یا چند طبقه از این تقویت کننده را به صورت پشت سر هم استفاده کرد.

۱-۲) طبقه افزایش ضریب تقویت:

برای افزایش ضریب تقویت می‌توان بعد از طبقات دیفرانسیل از چند طبقه امپدانس مشترک استفاده کرد. همچنین می‌توان با قرار دادن منبع جریان « active load » در کلکتور ترانزیستورهای طبقات دیفرانسیل ورودی، مقاومت دینامیکی در کلکتور را بزرگ کرده و با اینکار ضریب تقویت را بطور قابل ملاحظه‌ای افزایش داد، ولی باید توجه کرد که امپدانس ورودی طبقه بعدی باید بزرگ باشد تا سبب کاهش ضریب تقویت

نگردد برای این منظور از یک طبقه « تطبیق امپدانس » بعد از طبقه دینرانیل استفاده



شکل (۱-۲)

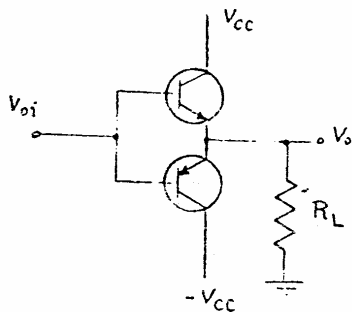
می‌کنیم.
شکل (۱-۲) قسمتی از ورودی
« Op-Amp 741 » را بطور ساده نشان
می‌دهد. ترانزیستورهای T_5 و T_6 یک
آینه جریان را تشکیل می‌دهند.
ترانزیستور T_7 به صورت C.C. برای
تطبیق امپدانس در ترانزیستور T_8
به صورت C.E. برای افزایش ضریب
تقویت بکار رفته است.

۱-۳) تغییر سطح دهنده:

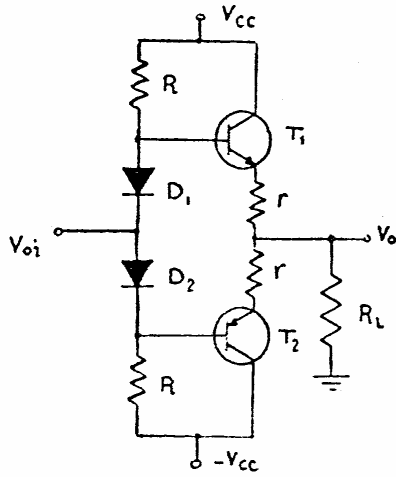
به علت اینکه تقویت کننده‌های عملیاتی در حالت DC نیز قابل استفاده می‌باشند،
بنابراین در مدار داخلی آنها هیچ خازن کوپلاژی مورد استفاده قرار نمی‌گیرد.
حال برای آنکه در حالت بدون سیگنال ($v_1 = v_2 = 0$) در خروجی این تقویت
 $v_o = 0$ شود باید از یک طبقه « تغییر سطح دهنده » (level shifter) استفاده کرد.

۱-۴) طبقه نهایی:

طبقه خروجی یک op.Amp باید بتواند جریان و قدرت بار را تأمین کند



و دارای امپدانس خروجی کوچکی نیز باشد. یک
ترکیب معمول برای طبقه خروجی یک op.Amp
می‌تواند به صورت یک تقویت کننده پوش پول
با ترانزیستورهای مکمل باشد. [شکل (۱-۴)]

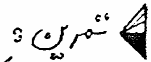


شکل (۱-۴)

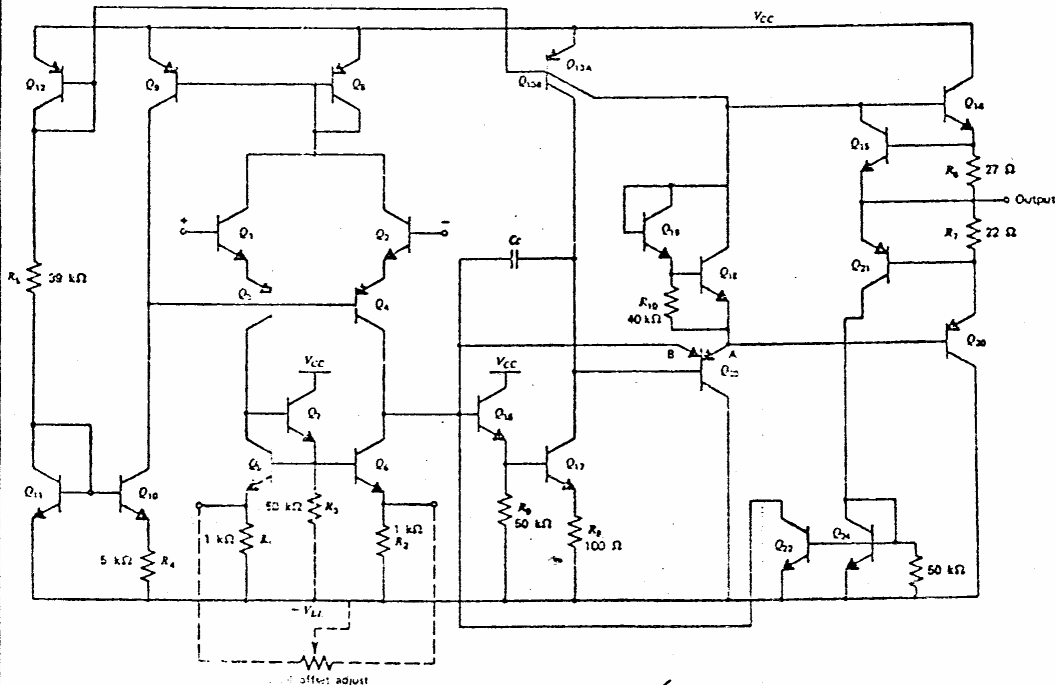
همانطوریکه می دانیم فرد جی مدار شکل (۱-۳) دارای اعوجاج عبوری است. برای لذبین بردن این اعوجاج می توان ترانزیستورهای T_1 و T_2 را تا آستانه هدایت بیاوریم (کلاس AB) و برای خنثی تر شدن این طبقه می توان مقاومت های کوچکی در امپستر ترانزیستورها قرار داد. [شکل (۱-۴)]

شکل (۱-۵) مدار داخلی "OP-Amp 741" را نشان

می دهد.



تقویت کننده عملیاتی شکل (۱-۵) را به طور گسینی بررسی کرده و کار هر ترانزیستور را بیان کنید.



شکل (۱-۵)

۲- کاربردهای خطی OP-AMP

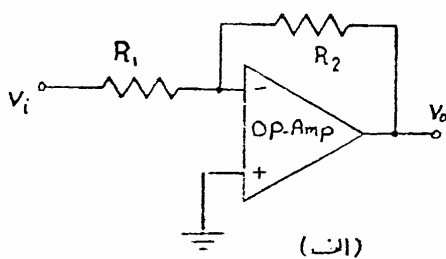
OP-AMP دارای کاربردهای خطی متنوع هستند که در این قسمت، ما چند کاربردهای مهم آنرا بررسی می‌کنیم.

- Inverting Amplifier:

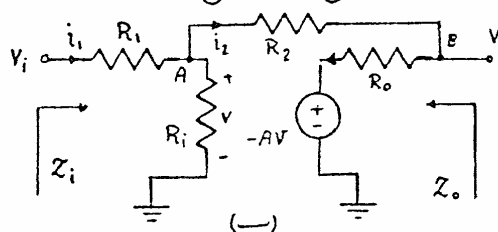
(۲-۱) تقویت کننده معکوس کننده:

شکل (۲-۱-الف) یک مدار تقویت کننده معکوس کننده، و شکل (۲-۱-ب) مدار

معادل-دائمی آنرا نمایش می‌دهد.



(الف)



(ب)

شکل (۲-۱)

- ضرب تقویت ولتاژ:

$$i_1 = \frac{V}{R_1} + i_2 \quad (I) \quad i_2 = \frac{V_o + AV}{R_o} \quad (II)$$

از KCL در گره A و KVL در فرعی:

از KVL در ورودی:

$$i_1 = (V_i - V) / R_o \quad (III)$$

$$i_2 = (V - V_o) / R_2 \quad (IV)$$

از KVL بین گره‌های A, B:

با توجه به این معادلات:

$$\Rightarrow \begin{cases} \frac{V}{R_1} + \frac{V_o + AV}{R_o} = \frac{V_i - V}{R_1} \\ \frac{V - V_o}{R_2} = \frac{V_o + AV}{R_o} \end{cases} \Rightarrow A_V = \frac{V_o}{V_i} = \frac{\frac{R_o}{R_2 + R_o} (1 + A) - A}{1 + \frac{R_1}{R_i} + \frac{R_1}{R_2 + R_o} (A + 1)}$$

اگر $A+1=A$ $R_o \ll R_2$ $R_i \ll R_1$ داریم:

$$A_v = \frac{V_o}{V_i} \approx \frac{-A}{1 + \frac{R_1}{R_2} A} \approx -\frac{R_2}{R_1}$$

مشاهده می شود که
در توان با تغییر نسبت

$\frac{R_2}{R_1}$ فریب تقویت و تاثیر را کنترل کرد. علامت منس نشان دهنده این است که خروجی نسبت به ورودی تقویت کننده 180° اختلاف فاز دارد (به همین دلیل تقویت کننده را معکوس کننده می نامند).

اگر فریب تقویت A خیلی بزرگ باشد، $V_o \approx \frac{V_i}{-A}$ $V = \frac{R_2 + R_o}{R_o - AR_2}$ $\Rightarrow V = \frac{V_o + AV}{R_2} = \frac{V_o}{R_o}$ خواهد شد.

واز طرفی: $i_1 - i_2 = \frac{V}{R_i} = 0$

در نتیجه جریان ورودی منس ناچیز می شود. به این دلیل نقطه A را زمین مجازی (Virtual ground) می نامند.

۱- امپدانس ورودی:

$$Z_{in} = \frac{V_i}{i_1} \quad i_1 = \frac{V}{R_i} + i_2 = \frac{V}{R_i} + \frac{V+AV}{R_2+R_o} \quad (I)$$

$$V = V_i + (-R_i i_1) \quad (II)$$

از جایگذاری معادله (II) در (I):

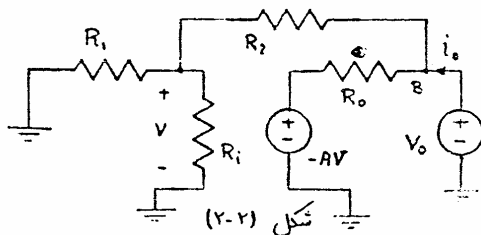
$$i_1 = \left(\frac{1}{R_i} + \frac{1+A}{R_2+R_o} \right) (V_i - R_i i_1)$$

و با ساده کردن
این رابطه داریم:

$$Z_{in} = R_i + 1 / \left[\frac{1}{R_i} + \frac{(1+A)}{R_2+R_o} \right]$$

حال اگر A خیلی
بزرگ باشد.

$$Z_{in} \approx R_i$$



۱- امپدانس خروجی:

برای محاسبه امپدانس خروجی مدار

شکل (۲-۲)

داریم:

$$Z_o = \frac{V_o}{i_o}$$

از KCL در گره B: (I)

$$i_o = \frac{V_o}{R_2 + (R_i \parallel R_i)} + \frac{V_o + AV}{R_o}$$

را از تقسیم دلتا در شاخه ورودی:

$$V = \frac{R_i \parallel R_i}{R_i \parallel R_i + R_2} V_o (I)$$

از جایگذاری معادله (II) در (I):

$$i_o = \frac{V_o}{R_o} \left(1 + \frac{R_o}{R_2 + R_i \parallel R_i} + A \frac{R_i \parallel R_i}{R_i \parallel R_i + R_2} \right)$$

نتیجتاً خواهیم داشت:

$$Z_o = \frac{R_o (R_2 + R_i)}{R_o + A R_i} \approx \left(\frac{R_2 + R_i}{A R_i} \right) R_o$$

مشاهده می شود که امپدانس خروجی این تقویت کننده خیلی کوچکتر از R_o (امپدانس خروجی OP.Amp) می باشد.

مثال) برای تقویت کننده شکل (۲-۱) داریم:

$$A = 10000, R_o = 50^\Omega, R_i = 500^{k\Omega}, R_1 = 1.2^{k\Omega}, R_2 = 10^{k\Omega}$$

مطلوبست Z_o, Z_i و A_v برای این تقویت کننده.

حل: ضریب تقویت:

$$A_v = \frac{\frac{0.05}{10+0.05} (1+10^4) - 10^4}{1 + \frac{1.2}{500} + \frac{1.2}{10+0.05} (1+10^4)} = -8.325$$

بدلیل اینکه $A \gg 1, R_o \ll R_2$

$R_i \ll R_1$ پس از روش تقریبی نیز می توانیم استفاده کنیم.

$$A_v \approx -\frac{R_2}{R_1} = \frac{-10}{1.2} = -8.333$$

دید می شود که هر دو جواب با تقریب بسیار خوبی برابر می باشند.

- امپدانس ورودی:

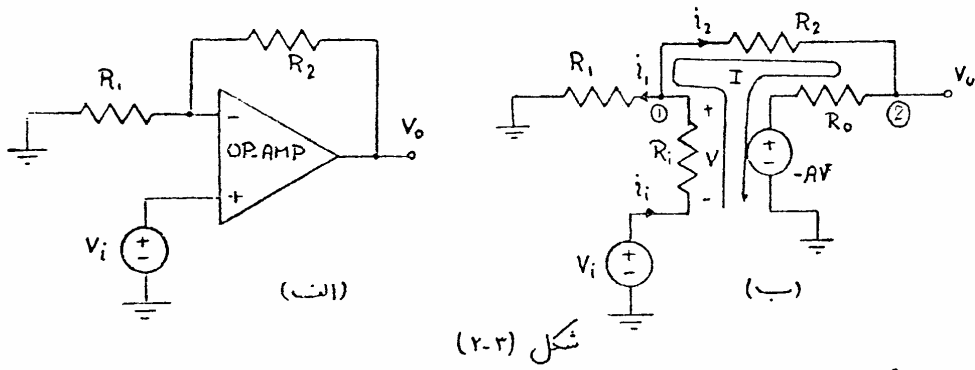
$$Z_{in} = 1.2 + 1 / \left(\frac{1}{500} + \frac{1+10^4}{10+0.05} \right) = 1.2 + 10^{-3} \approx 1.2^{k\Omega}$$

- امپدانس خروجی:

$$Z_o = \left(\frac{10+1.2}{10^4 \times 1.2} \right) 0.05 = 0.046^\Omega$$

تقویت کننده معکوس نکلنده: (۲-۲)

Noninverting Amplifier: شکل (۲-۳-الف) مدار یک تقویت کننده معکوس نکلنده، و شکل (۲-۳-ب) مدار معادل واقعی آنرا نمایش می دهد.



شکل (۲-۳)

- ضریب تقویت و نشان:

$$i_i = i_1 + i_2 \Rightarrow \frac{V_i - V_1}{R_i} = \frac{V_1}{R_1} + \frac{V_1 - V_o}{R_2}$$

از KCL در گره (1):

$$V_1 \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_i} \right) = V_1 / R_i + V_o / R_2 \quad (I) \quad i_2 = \frac{V_o + AV}{R_o}$$

از KVL در حلقه (I) داریم:

$$V_i + V + AV = (R_2 + R_o) i_2 \Rightarrow V_i + (1+A)V = (R_2 + R_o) (V_o + AV) / R_o \quad (II)$$

$$V = V_1 - V_i \quad (III)$$

از روابط (I), (II), (III) نتیجه می شود:

$$A_V = \frac{V_o}{V_i} = \left[\frac{AR_2}{AR_2 - R_o} \left(\frac{1}{R_1 \parallel R_2 \parallel R_i} \right) - \frac{1}{R_i} \right] / \left[\frac{R_2 + R_o}{AR_2 - R_o} \left(\frac{1}{R_1 \parallel R_2 \parallel R_i} \right) + \frac{1}{R_2} \right]$$

اگر $R_i \gg R_1, R_2$ ، $R_o \ll R_2$ و $A \gg 1$ باشد در نتیجه:

$$A_{VU} = \left(1 + \frac{R_2}{R_1} \right)$$

رابطه برگردانی توان از ورودی به خروجی نیز به دست می آید. با توجه به اینکه $A \gg 1$ ، بنابراین:

$$i_1 = -i_2 \quad V_1 \approx V_i \quad V_o \approx V_i$$

$$i_1 = \frac{V_i}{R_1} = \frac{V_i}{R_1}, \quad i_2 = \frac{V_i - V_o}{R_2} \Rightarrow \frac{V_i}{R_1} = \frac{V_o - V_i}{R_2} \Rightarrow \frac{V_o}{V_i} = \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که با این تزیب نیز به همان جواب قبل رسیدیم.
 در این مدار خروجی با دردی هفاز بوده و ضرب تزیب به نسبت $\frac{R_2}{R_1}$ بگن دارد.
 - امپدانس ورودی:

$$Z_i = V_i / i_i$$

$$i_i = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2} = V_i \left(\frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_o}{R_2} \quad (IV)$$

$$V_i = V_i - R_i i_i \quad (V)$$

با توجه به رابطه (II) داریم:

$$V_i + (1+A)V = (R_2 + R_o)(V_o + AV) / R_o$$

$$\Rightarrow V_o = \left[R_i (AR_2 - R_o) / (R_2 + R_o) \right] i_i + \left[R_o / (R_2 + R_o) \right] V_i \quad (VI)$$

از روابط (V) ، (VI) ، (II) نتیجه می شود.

$$Z_{in} = \frac{V_i}{i_i} = \frac{R_1 R_i (1+A) + (R_1 + R_i)(R_2 + R_o)}{R_1 + R_2 + R_o}$$

اگر $R_o \ll R_2$ ، $R_i \ll R_1$ و $AR_i \gg R_2$ باشد. در نتیجه:

$$Z_{in} \approx R_i A / \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که این

تزیب کننده دارای امپدانس ورودی بسیار بزرگی می باشد.

- امپدانس خروجی:

طبق تعریف

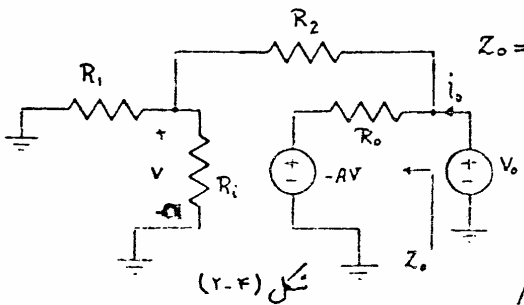
$$Z_o = \frac{V_o}{i_o} \Big|_{V_i=0}$$

امپدانس خروجی این تزیب کننده

برابر امپدانس خروجی تزیب کننده معکوس کننده

می باشد.

$$Z_o \approx R_o (R_1 + R_2) / AR_1$$



شکل (۲-۴)

تمرین:

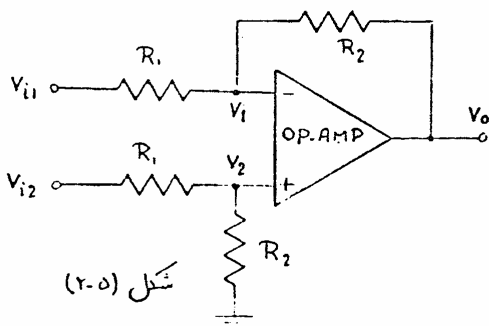
ضریب تقویت و نشان (A_v) ، امپدانس ورودی (Z_i) و امپدانس خروجی (Z_o) را برای تقویت کننده معکوس نکلنده شکل (۲-۳) بدست آورید.
 $(A = 10^4, R_i = 500 \text{ k}\Omega, R_o = 50 \Omega, R_1 = 1.2 \text{ k}\Omega, R_2 = 4.7 \text{ k}\Omega)$

تاکنون دیدیم که فرار دادن مدل داخلی op.Amp در مدارها با مدل ایده‌آل آن تفاوت چندانی نداشته است لذا op.Amp را بصورت ایده‌آل در نظر می‌گیریم.

تقویت کننده اختلاف: (۲-۳) Difference Amplifier:

در صورتیکه مقادیر اختلاف سینالیهای ورودی مورد توجه ما باشد می‌توانیم از مدار تقویت کننده شکل (۲-۵) استفاده نماییم.

$$V_o = K (V_1 - V_2)$$



شکل (۲-۵)

اگر تقویت کننده را در ناحیه خطی در آن در نظر بگیریم با توجه به اصل "جمع آثار" داریم:

$$V_o = V_{o1} + V_{o2}$$

$$V_{o2} = \frac{R_2}{R_1 + R_2} V_{i2}$$

$$V_{i2} = 0 \Rightarrow V_{o1} = -\frac{R_2}{R_1} V_{i1} \quad (\text{تقویت کننده معکوس کننده})$$

$$V_{i1} = 0 \Rightarrow V_{o2} = \left(1 + \frac{R_2}{R_1}\right) V_2 = \frac{R_2}{R_1} V_{i2} \quad (\text{تقویت کننده معکوس نکلنده})$$

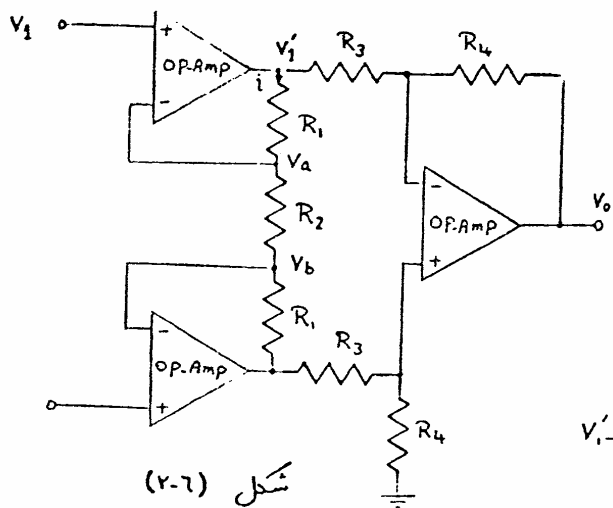
$$\Rightarrow V_o = -\frac{R_2}{R_1} (V_{i1} - V_{i2})$$

مثال (۲-۶) مطلوبست محاسبه V_o در مدار شکل (۲-۶).

$$V_a \approx V_1, \quad V_b \approx V_2$$

$$V_o = -\frac{R_2}{R_1} (V_1 - V_2) \quad (I)$$

حل:



$$V_1' - V_2' = (R_1 + R_2 + R_1) i \quad (II)$$

$$i = \frac{V_a - V_b}{R_2} = \frac{V_1 - V_2}{R_2} \quad (III)$$

از معادلات (II) و (III) نتیجه می‌گیریم:

$$V_1' - V_2' = \left(1 + 2 \frac{R_1}{R_2}\right) (V_1 - V_2) \quad (IV)$$

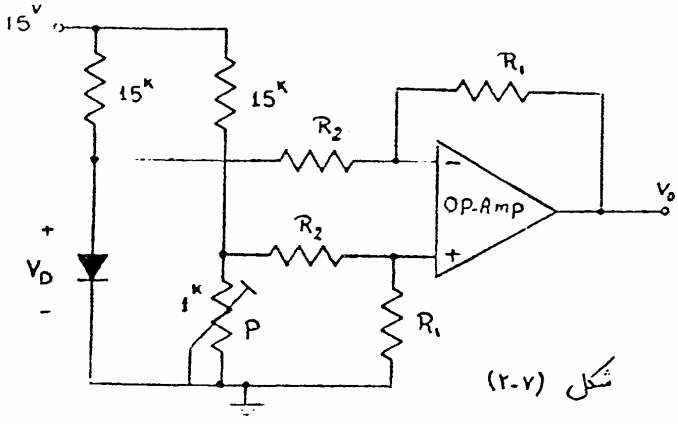
از معادلات (I) و (IV) داریم،

شکل (۲-۶)

$$V_0 = -\frac{R_4}{R_3} \left(1 + 2 \frac{R_1}{R_2}\right) (V_1 - V_2)$$

تقریب :

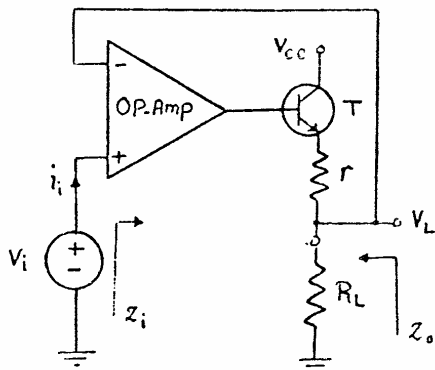
۱- مطلوبیت محاسبه $V_0 = f(T)$ در مدار شکل (۲-۶) در صورتیکه $V_0(0^\circ C) = 700^{mV}$ و $\frac{\Delta V_0}{\Delta T} = -2^{mV/^\circ C}$ باشد R_1, R_2, R_3 را چنان انتخاب کنید که از این مدار بتوان بعنوان یک دماسنج استفاده کرد. ($V_{0max} = 10^V$)



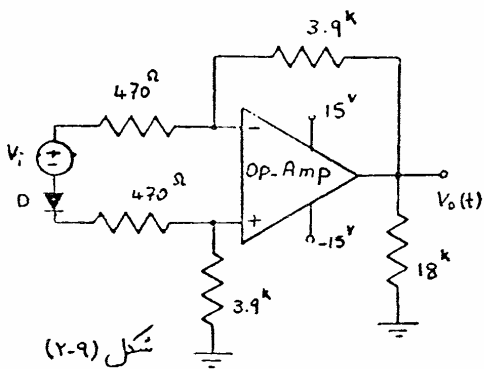
شکل (۲-۷)

۲- منظور تأمین جریان بار از یک ترانزیستور قدرت به‌وسیله کلکتور مشترک در خروجی op.Amp استفاده می‌شود. در صورتیکه R_0, R_1, A داده شده باشد.

بهره و نشان، امپدانس ورودی و امپدانس خروجی مدار شکل (۲-۸) را بدست آورید.



شکل (۲-۸)

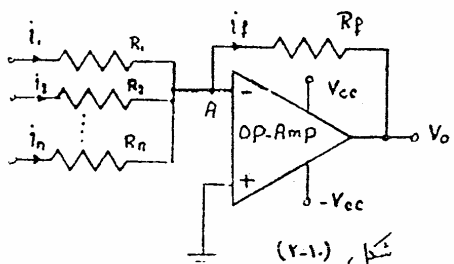


شکل (۲-۹)

۳- با فرض اینکه ورودی OP.Amp مدار شکل (۲-۹) بصورت ایده‌آل در $V_i = 1 + 2 \sin t$ باشد. $V_o(t)$ را برای این مدار بدست آورید. در رسم نمانید.

۲-۴) جمع‌کننده :

شکل (۲-۱۰) یک مدار تقویت‌کننده را که خروجی آن ترکیب خطی از



شکل (۲-۱۰)

ورودی‌های آن است را نشان می‌دهد.

با توجه به اینکه نقطه A زمین مجازی

است $V_A = 0$

$$i_p = i_1 + i_2 + \dots + i_n$$

$$\frac{-V_o}{R_p} = \frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n}$$

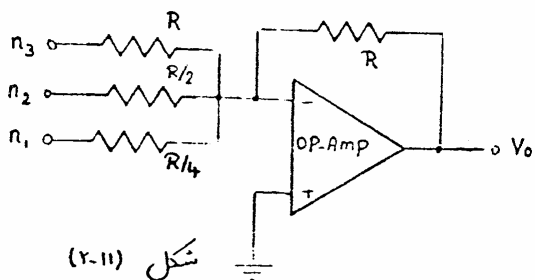
⇒

$$V_o = -R_p \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n} \right)$$

اگر $R_1 = R_2 = \dots = R_n = R$ باشد آنگاه

$$V_o = -\frac{R_f}{R} (V_1 + V_2 + \dots + V_n)$$

این مدار در مبدل‌های دیجیتال برای آنالوگ کاربرد زیادی دارد. شکل (۲-۱۱) یک نمونه از مدار مبدل (Binary) به اعشاری را نمایش می‌دهد.

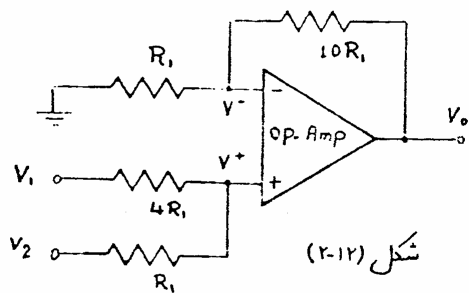


$$n_1 n_2 n_3 = n_1 \times 2^2 + n_2 \times 2^1 + n_3 \times 2^0$$

$$V_o = -(4n_1 + 2n_2 + n_3)$$

شکل (۲-۱۱)

مثال (۲-۱۲) مطلوبیت محاسبه V_o در مدار شکل (۲-۱۲).



شکل (۲-۱۲)

حل: این مدار نسبت به V^+ یک تقویت کننده معکوس کننده می‌باشد. بنابراین:

$$V_o = (1 + \frac{10R_1}{R_1}) V^+ = 11V^+ \quad (I)$$

از قضیه جمع آثار داریم:

$$V^+ = \frac{R_1}{R_1 + 4R_1} V_1 + \frac{4R_1}{4R_1 + R_1} V_2 = (1/5)V_1 + (4/5)V_2 \quad (II)$$

اگر معادله (I) را در (II) قرار دهیم:

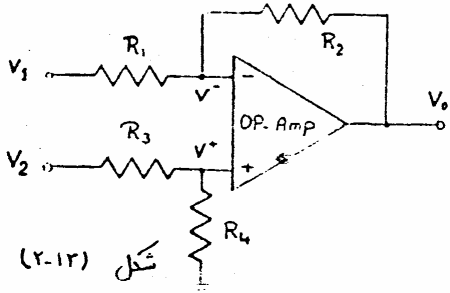
$$V_o = \frac{11}{5} V_1 + \frac{44}{5} V_2$$

(۲-۵) تفریق کننده:

شکل (۲-۱۳) یک مدار تفریق کننده را نشان می‌دهد که

$$V_o = k_2 V_2 - k_1 V_1 \quad k_1, k_2 > 0$$

جول مدار به صورت خطی عمل می‌کند



شکل (۲-۱۳)

بنابراین می توان از اصل جمع آثار استفاده کرد. یعنی:

$$V_o = V_{o1} + V_{o2}$$

$$V_2 = 0 \Rightarrow V_{o1} = (-R_2/R_1) V_1$$

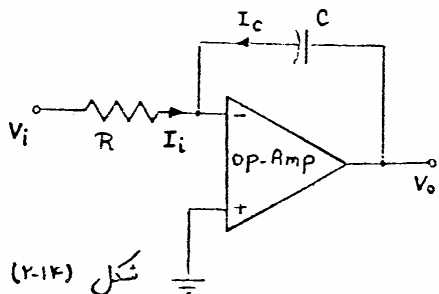
$$V_1 = 0 \Rightarrow V_{o2} = (1 + R_2/R_1) V^* = \left[(1 + R_2/R_1) R_4 / (R_3 + R_4) \right] V_2 = \frac{R_4}{R_1} \times \frac{R_1 + R_2}{R_3 + R_4} V_2$$

$$V_o = V_{o1} + V_{o2} = \frac{R_4}{R_1} \left(\frac{R_1 + R_2}{R_3 + R_4} \right) V_2 - \frac{R_2}{R_1} V_1 = k_2 V_2 - k_1 V_1$$

یکی از موارد
استفاده نزدیک کننده!

در مدارهای "Sensor" می باشد.

Integrator:



شکل (۲-۱۴)

(۲-۶) انتگرال گیر:

شکل (۲-۱۴) مدار یک انتگرال گیر
آنا لگ را نشان می دهد.
باتوجه به تبدیل لاپلاس:

$$I_i(s) = -I_c(s)$$

$$I_i(s) = V_i(s)/R$$

$$I_c(s) = V_o(s) sC$$

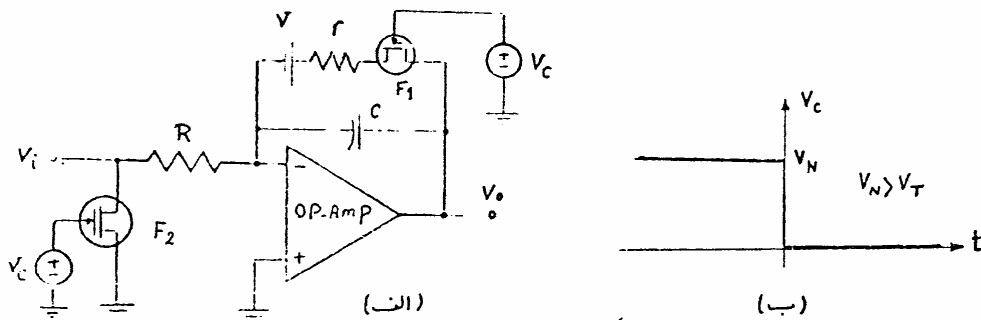
$$\Rightarrow V_i(s)/R = -V_o(s) sC \Rightarrow V_o(s) = \frac{-1}{RC} \frac{V_i(s)}{s}$$

$$V_o(t) = \frac{-1}{RC} \int_0^t v_i(t') dt'$$

باتوجه به عکس تبدیل لاپلاس:
اگر فایزن C ولتاژ اولیه
نیز داشته باشد آنگاه.

$$V_o(t) = \frac{-1}{RC} \int_0^t v_i(t') dt' + v_c(0)$$

شکل (۲-۱۵) یک نمونه از انتگرال گیری با شرایط اولیه را نشان می دهد



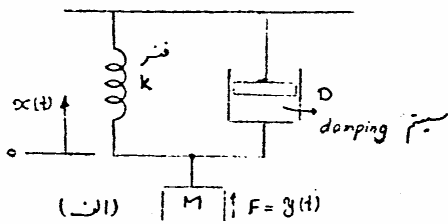
شکل (۲-۱۵)

در این مدار در زمانهای $t < 0$ $V_c = V_n$ است، در نتیجه FET های F_1 و F_2 به صورت یک کلید بسته عمل می کنند و خازن C توسط منبع ولتاژ V با ثابت زمانی $\tau = RC$ شارژ می شود، در زمان $t = 0$ $V_c = 0$ شده، FET ها به صورت یک کلید باز عمل می کنند. برای زمانهای $t > 0$ خواهیم داشت:

$$v_o(t) = -\frac{1}{RC} \int_0^t v_i(t') dt' + V$$

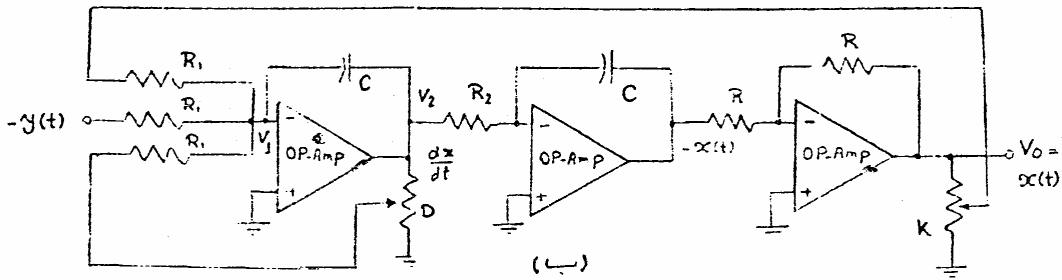
تذکره: در FET اگر شکل درین و سوس متعادن باشد، این تراز بستوراً می تواند از طرف جریان را عبور دهند.

مثال) یک سیستم مکانیکی درجه دوم را برسید "ANALOG COMPUTER" شبیه سازی کنید.



شکل (۲-۱۶)

حل: شکل (۲-۱۶) یک سیستم مکانیکی درجه دوم را نشان می دهد.



معادله دینامیک حرکت جرم m به صورت زیر بیان می شود

$$\frac{d^2 x(t)}{dt^2} = \frac{1}{M} y(t) - \frac{K}{M} x(t) - \frac{D}{M} \frac{dx(t)}{dt} \quad (I)$$

شکل (۲-۱۶ ب) مدار شبیه سازی شده معادله دینامیک (I) را نشان می دهد. در طبقه اول این مدار عمل جمع و اشتراک گیری با هم انجام می شود.

$$V_2(t) = \int \frac{d^2 x(t)}{dt^2} dt = \frac{dx}{dt} = \frac{-1}{RC} \int (-y(t) + D \frac{dx}{dt} + Kx(t)) dt$$

$$\frac{1}{R_1 C} = \frac{1}{M} \Rightarrow \boxed{R_1 C = M}$$

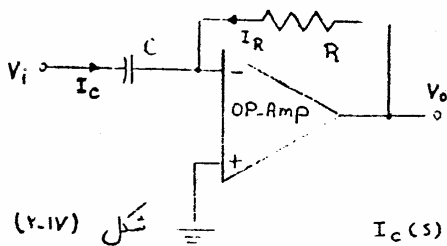
$$\frac{-1}{R_2 C} = -1 \Rightarrow \boxed{R_2 C = 1}$$

تقریب :

معادلات دینامیک زیر را از طریق کامپیوتر آنا لیز حل نمایید.

1) $3 \frac{dx}{dt} + 5x = 5 \sin 100\pi t$

2) $\frac{d^3 x}{dt^3} + 3 \frac{d^2 x}{dt^2} + 3 \frac{dx}{dt} + x = 4 \cos 4t$



مشق گیر (۲-۷) شکل (۲-۱۷) مدار یک

مشق گیر را نشان می دهد.

با استفاده از تبدیل لابلاس:

$$I_C(s) = -I_R(s)$$

$$I_C(s) = V_i(s) CS \quad I_R(s) = V_o(s)/R$$

$$\Rightarrow V_o(s) = -RCS V_i(s) \Rightarrow$$

$$\boxed{V_o(t) = -RC \frac{d}{dt} v_i(t)}$$

چون دامنه سیگنال خروجی مشتق گزیده به فرکانس سیگنال ورودی بستگی دارد. بنابراین نویز ورودی این طبقه را بیشتر از سیگنال ورودی تقویت می‌کند، لذا در طراحی مدارها سعی می‌شود که از مشتق‌گیر کمتر استفاده شود.

تشریح:

مدار شکل (۲-۱۸) را در نظر بگیرید.

الف: تابع تبدیل $H(s) = \frac{V_o(s)}{V_i(s)}$ را بدست آورید.

ب: در صورتیکه $R_1 C_1 = R_2 C_2$ باشد در چه محدوده فرکانسی مدار بهریت

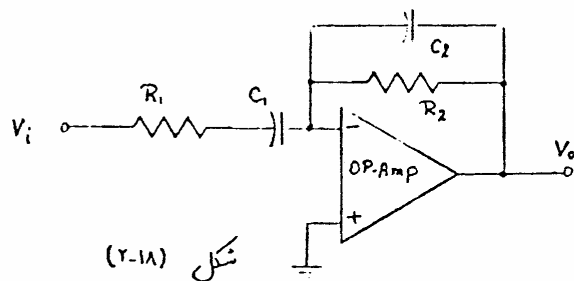
یک مشتق‌گیر عمل می‌کند.

ج: تابع تبدیل $H(s)$ را برای $C_1 \rightarrow \infty$ بدست آورده و محدوده فرکانسی

که در آن مدار بهریت فیلتر پایین‌گذر عمل می‌کند را مشخص نمایید.

د: تابع تبدیل $H(s)$ را برای حالت $C_2 = 0$ بدست آورده و محدوده

فرکانسی که در آن مدار بهریت یک فیلتر بالاگذر عمل می‌نماید را مشخص کنید.



شکل (۲-۱۸)

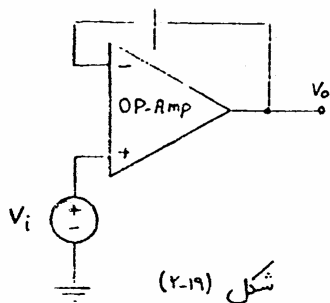
۲-۸) تبدیل امپدانس:

اگر در مدار تقویت‌کننده معکوس

نکته که $V_o = (1 + \frac{R_2}{R_1}) V_i$ می‌باشد $R_2 = 0$

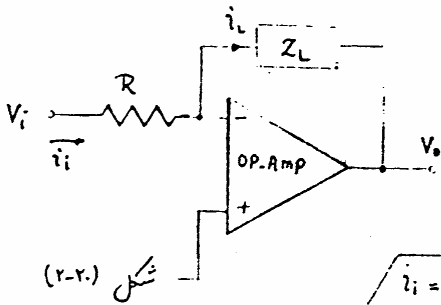
و $R_1 = \infty$ در نظر گرفته شود در نتیجه

$V_o = V_i$ می‌شود. [شکل (۲-۱۹)]



شکل (۲-۱۹)

چون امپدانس ورودی این مدار خیلی بزرگ دامپدانس خودی آن بسیار کوچک است به این مدار، مبدل امپدانس می گویند همچنین بریل $V_o = V_i$ به این مدار "Voltage follower" نیز گفته می شود. یکی از موارد استناد این مدار، در طبقه ورودی ولتره می باشد.



شکل (۲-۲۰)

مبدل ولتاژ به جریان؛

شکل (۲-۲۰) یک مبدل ولتاژ

به جریان را نشان می دهد

i_i جریان عبوری از بار Z_L است که به

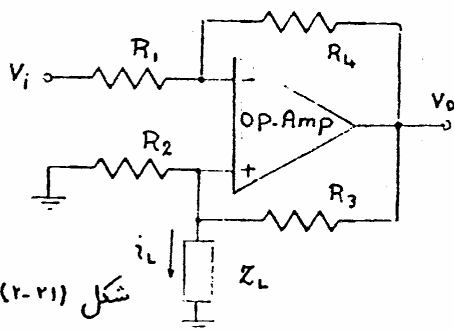
خود بار Z_L بستگی ندارد.

بنابراین Z_L را به یک منبع جریان متصل کرده ایم.

اگر بخواهیم یک طرف بار را

به زمین متصل کنیم، می توانیم از مدار

شکل (۲-۲۱) استناد کنیم.



شکل (۲-۲۱)

تشریح:

مدار شکل (۲-۲۱) را در نظر بگیرید.

ثابت کنید که اگر $\frac{R_2}{R_1} = \frac{R_4}{R_1}$ باشد آنگاه:

$$i_L = -V_i / R_2$$

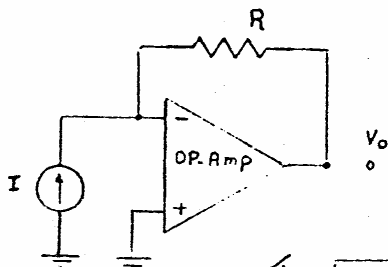
مبدل جریان به ولتاژ؛

جریان که توسط ترانسها به در سر بار آن

داد می شود متصل از باره است (یک منبع جریان

کوچک) لذا می توان برسیه یک مبدل جریان به ولتاژ، این

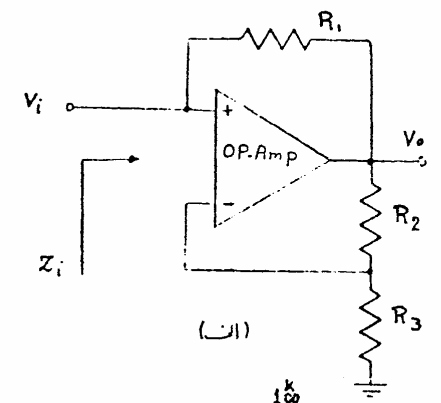
جریان را به ولتاژ تبدیل کرد. [شکل (۲-۲۲)]



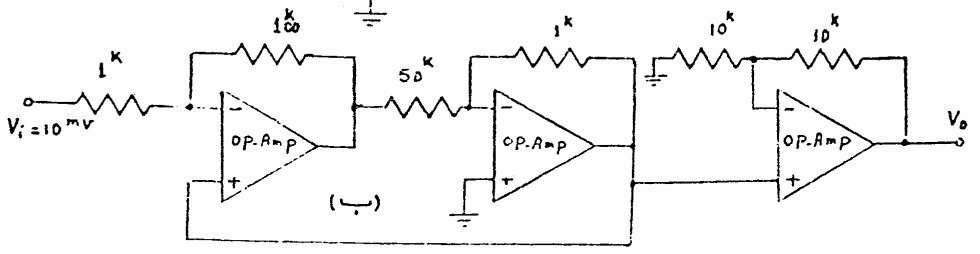
شکل (۲-۲۲)

$$V_o = -RI$$

شماره ۱۰۰ های مختلف :

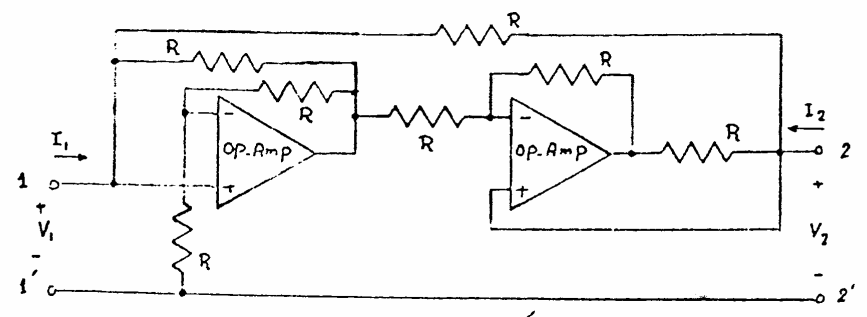


۱- مطلوبت محاسبه Z_i برای شکل (۲-۲۳) الف و V_o برای شکل (۲-۲۳) ب.



شکل (۲-۲۳)

۲- پارامترهای ماتریس Y را برای مدار شکل (۲-۲۴) بدست آورید. سپس $Z_{in} = V_1 / I_1$ را وقتی که خازنی با ظرفیت C در دومی قرار دهیم بدست آورید. این امپدانس به چه صورت است؟ (این مدار Gyration نامیده می شود)



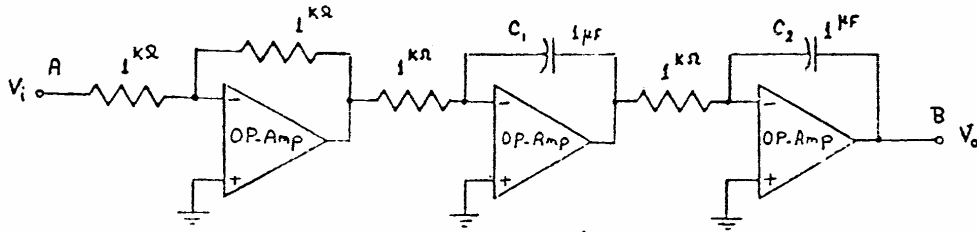
شکل (۲-۲۴)

۳- مدار شکل (۲-۲۵) را در نظر بگیرید.

الف. مطلوبت $A_{v0} = \frac{V_o}{V_i}$

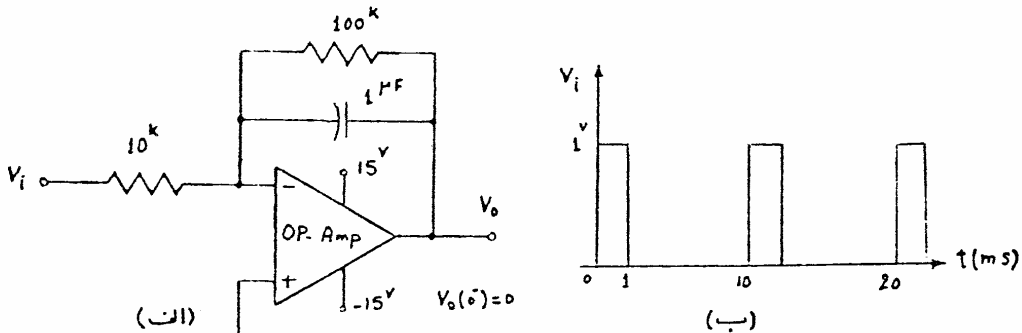
ب. اگر نقطه B را به نقطه A اتصال کوتاه کرد، ولتاژ خروجی را بدست آورید.

لحظای به دوسر خازن C_1 اعمال کنیم و سپس ولتاژ را برداریم ، مطلوبیت $V_o(t)$ برای $t > 0$. (در $t=0$ بطور لحظای ولتاژ اعمال شده است)



شکل (۲-۲۵)

۴- ولتاژ خروجی مدار شکل (۲-۲۶-الف) را برای ورودی شکل (۲-۲۶-ب) بدست آورید. پس از چه مدت تقویت کننده اشباع می شود.

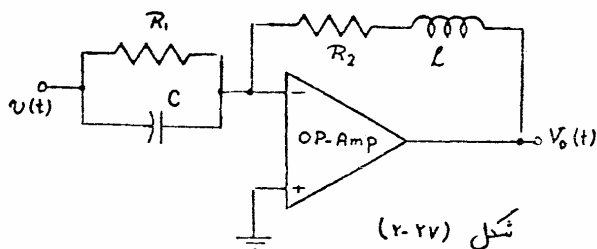


شکل (۲-۲۶)

۵- برای مدار شکل (۲-۲۷)

$$-V_o = \frac{R_2}{R_1} V + (R_2 C + \frac{L}{R_1}) \frac{dV}{dt} + LC \frac{d^2 V}{dt^2}$$

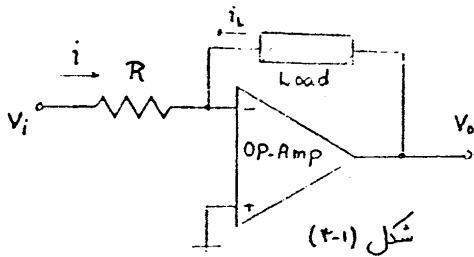
نشان دهید که :



شکل (۲-۲۷)

۳- کاربردهای غیر خطی OP.AMP :

OP.AMP در کاربردهای غیر خطی به درصورت مورد استناد قرار می گیرند.

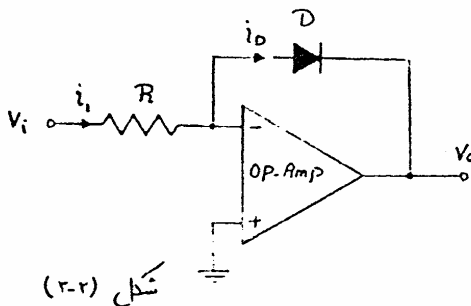


انت : OP.AMP در ناحیه خطی باشد، ولی عناصر بکاررفته غیر خطی باشند. شکل (۳-۱) یک نمونه از این حالت را نشان می دهد.

$$i = \frac{V_i}{R} \quad i = -i_L \quad v_L = f(i_L)$$

$$v_o = v_L = f(i_L) = f(-V_i/R)$$

ب، OP.AMP بصورت غیر خطی عمل کند. در این حالت OP.AMP دارد ناحیه اشباع خود را می خورد.



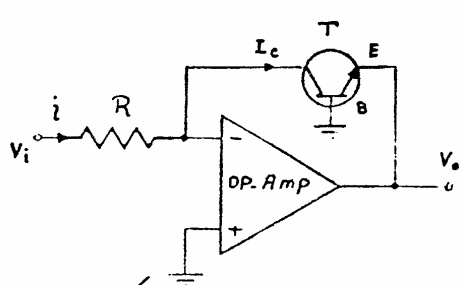
(۳-۱) تقویت کننده لگاریتمی : اگر در تقویت کننده معکوس کننده بجای مقاومت R_2 یک دیود قرار دهیم. تقویت کننده لگاریتمی بدست می آید. [شکل (۳-۲)]

$$i_i = i_o \quad i_i = V_i/R$$

$$i_o = I_s e^{-\frac{v_o}{V_T}} \Rightarrow \frac{V_i}{R} = I_s e^{-\frac{v_o}{V_T}} \Rightarrow v_o = -V_T \ln \frac{V_i}{R I_s}$$

$$\Rightarrow v_o = K_1 \ln K_2 V_i$$

در بعضی از موارد بجای دیود از یک ترانزیستور مطابق شکل (۳-۲) استفاده می کنند

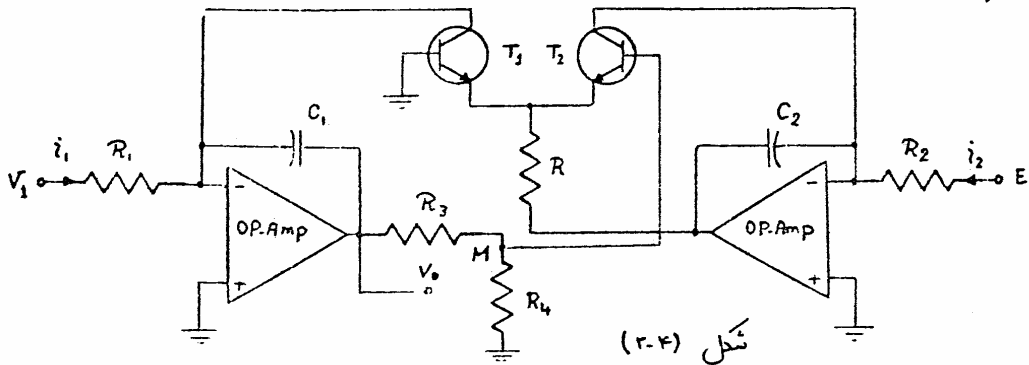


$$i = I_c \quad I_c = I_s e^{\frac{V_{BE}}{V_T}} \quad V_{BE} = -V_o$$

$$i = V_i / R \Rightarrow \frac{V_i}{R} = I_s e^{-\frac{V_o}{V_T}}$$

$$\Rightarrow V_o = -V_T \ln \frac{V_i}{R I_s} = k_1 \ln k_2 V_i$$

در تقویت کننده های لگاریتمی چون V_o به V_T و I_s بستگی دارد و خود این پارامترها نیز با درجه حرارت تغییر می کنند در نتیجه این تقویت کننده نسبت به تغییرات درجه حرارت حساس می باشد. برای رفع این اشکال می توان از مدار شکل (۳-۴) استفاده کرد.



خازنهای C_1 و C_2 جهت پایداری AC مدار بکار رفته است.

$$i_1 = \frac{V_i}{R_1} = I_s e^{\frac{V_{BE1}}{V_T}} \quad (I) \quad i_2 = \frac{E}{R_2} = I_s e^{\frac{V_{BE2}}{V_T}} \quad (II)$$

اگر رابطه (I) را بر (II) تقسیم کنیم:

$$\frac{V_i}{E} \cdot \frac{R_2}{R_1} = e^{\frac{V_{BE1}}{V_T}} / e^{\frac{V_{BE2}}{V_T}} \Rightarrow V_{BE1} - V_{BE2} = V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

$$V_{B2} = -V_{BE1} + V_{BE2} \Rightarrow V_{B2} = -V_T \ln \left(\frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

اگر از جریان بیس ترانزیستور T_2 صرف نظر کنیم، آنگاه از تقسیم ولتاژ در گره H:

$$V_{B2} = \frac{R_4}{R_4 + R_3} V_o \Rightarrow V_o = -\frac{R_3 + R_4}{R_4} V_T \ln\left(\frac{R_2 \cdot V_i}{R_1 \cdot E}\right)$$

اگر معادمت R_3 را

جایی بزرگتر از معادمت R_4

انتخاب کنیم:

$$V_o \approx -\frac{R_3}{R_4} V_T \ln\left(\frac{R}{R_1 \cdot E} \cdot V_i\right)$$

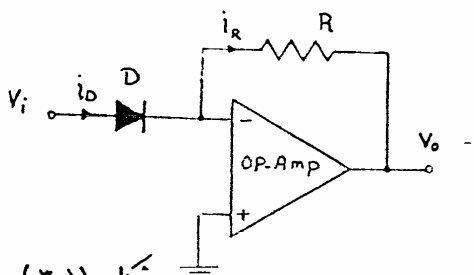
جای معادمت R_4 از یک

ترانزیستور استفاده می‌کنیم در نتیجه:

$$\frac{\Delta R_4}{\Delta T} = \frac{\Delta V_T}{\Delta T} = \frac{k}{q}$$

بدین ترتیب یک تقویت کننده لگاریتمی که نسبت

به تغییرات درجه حرارت نیز پایدار است، بدست می‌آید.



شکل (۳-۵)

تقویت کننده آنتی لگاریتمی:

اگر جای معادمت و دیود را در تقویت

کننده لگاریتمی عوض کنیم یک تقویت کننده

آنتی لگاریتمی بدست می‌آید. [شکل (۳-۵)]

در این مدار:

$$i_D = I_s e^{\frac{V_D}{V_T}} = I_s e^{\frac{V_i}{V_T}}$$

$$i_R = \frac{-V_o}{R}$$

$$\Rightarrow \frac{-V_o}{R} = I_s e^{\frac{V_i}{V_T}} \Rightarrow V_o = -R I_s e^{\frac{V_i}{V_T}}$$

$$\Rightarrow V_o = k_1 e^{k_2 V_i}$$

تشریح:

در مدار شکل (۳-۶) رابطه‌ای که خودجی V_o را به ورودی‌های V_1 و V_2

مربوط می‌کند، بدست آورید و نشان دهید، در صورتیکه V_2 مقدار ثابتی اختیار

گردد این مدار یک تقویت کننده آنتی لگاریتمی است و همچنین با انتخاب معادمت

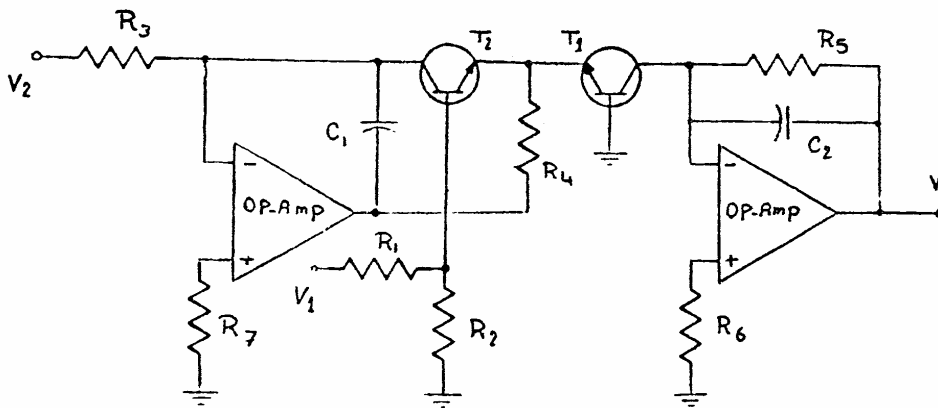
R_2 به اندازه‌ای مناسب داز جنس PTC* می‌توان اثر درجه حرارت روی

* PTC: Positive Temperature Coefficient

(۱۷۱)

تقویت کننده را از بین برد.

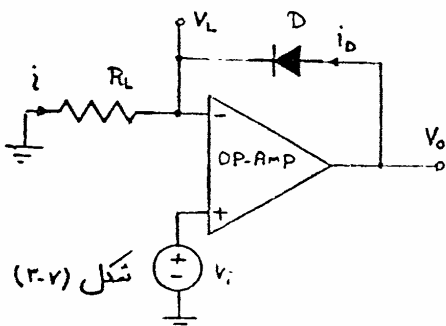
در صورتیکه $V_2 = 15^v$ ، $R_1 = 15.7^k$ ، $R_2 = 1^k$ ، $R_3 + R_7 = 30^k$ ، $R_4 = 2^k$ ،
و $R_5 = R_6 = 10^k$ انتخاب گردد، منفی V_o بر حسب V_1 را رسم نمایید.



شکل (۳-۶)

- Rectifiers:

(۳-۳) یکسو سازها:



شکل (۳-۷)

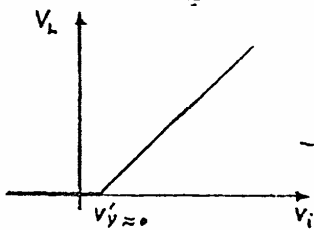
شکل (۳-۷) یک نمونه از مدار

یکسو ساز نیم موج را نشان می دهد.

اگر ولتاژ آستانه هدایت دیود D را

V_D و ضریب تقویت OP-AMP را A فرض

کنیم، آنگاه اگر دیود روشن باشد (D: on)



شکل (۳-۸)

$$\begin{cases} -A(v_L - v_i) = v_o \\ v_o = v_D + v_L \end{cases} \Rightarrow v_i = (1 + \frac{1}{A})v_L + \frac{v_D}{A} \approx v_L$$

در یکسو سازی نیم موج توسط دیود

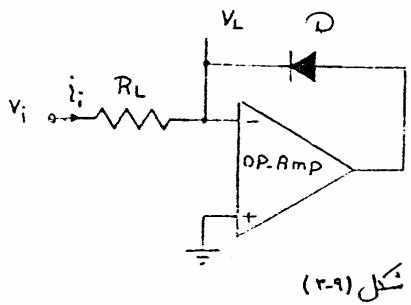
اگر دامنه ولتاژ اعمال شده کمتر از V_D باشد دیود از دو طرف

بعبورت انتقال باز عمل می کند و در خروجی سیگنالی نخواهیم داشت

ولی در این مدار ولتاژ آستانه هدایت برابر

$$V_D' = V_D / A \approx 0$$

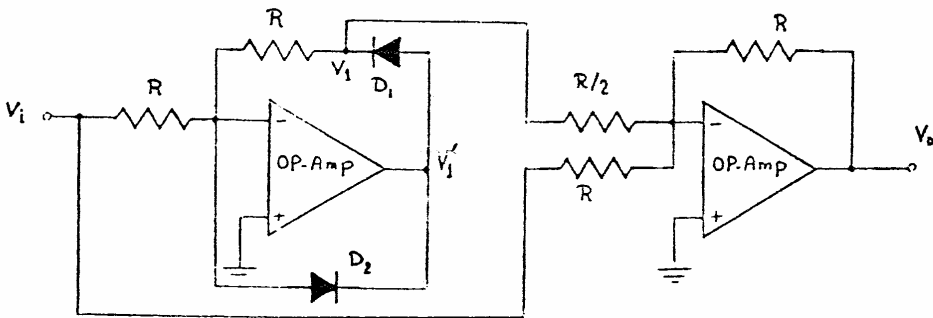
است در نتیجه مایکت یکسو ساز نیم موج ایده ال خواهیم داشت. [شکل (۳-۸)]



تقریباً:
مدار شکل (۳-۹) را بطور کلی بررسی کرده و مشخصه $V_L - V_i$ آنرا بدست آورید.

شکل (۳-۹)

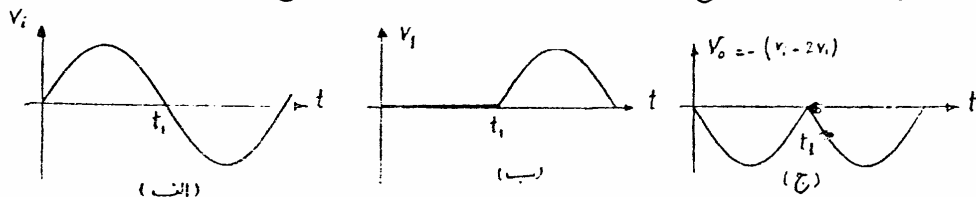
در یکساز تمام موج با استفاده از یک دیود، در اشکال اساسی زیر وجود داشت
الف: نبودن زمین مشترک بین دیودها سینوسی دیودها یکسو شده
ب: افت ولتاژ $\approx 70\%$ روی دیودها
این اشکالات را می توان با استفاده از مدار شکل (۳-۱۰) برطرف کرد.



شکل (۳-۱۰)

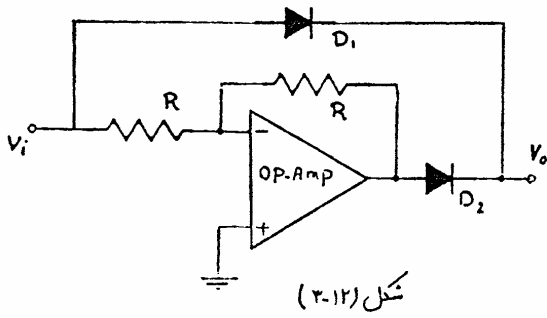
$$V_o = -(V_i + 2V_1) \quad \begin{matrix} V_i < 0 & D_2: \text{off} & D_1: \text{on} & \frac{V_1}{R} = -\frac{V_i}{R} \Rightarrow V_1 = -V_i \\ V_i > 0 & D_2: \text{on} & D_1: \text{off} & V_1 = 0 \end{matrix}$$

شکل (۳-۱۱) ولتاژهای V_i ، V_1 و V_o را نسبت به زمان نشان می دهد.



شکل (۳-۱۱)

۱۷۳



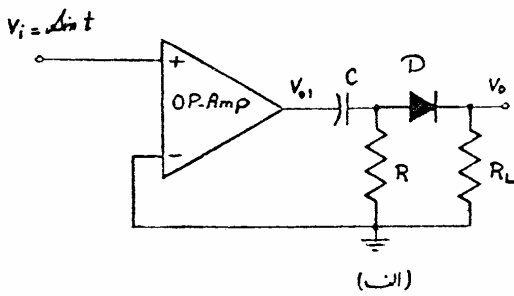
تمرین ۴
مشخصه مدار $V_o - V_i$
شکل (۳-۱۲) را درست آورید.

شکل (۳-۱۲)

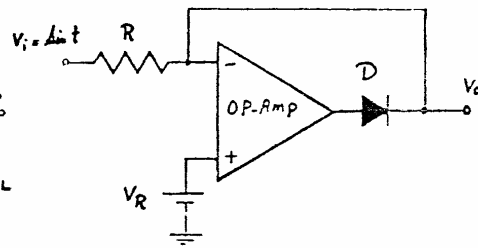
تمرین ۵

« چند کاربرد دیگر OP.AMP »

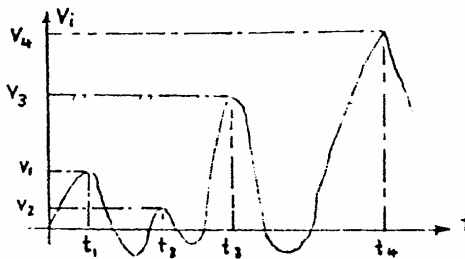
(ت) را برای هر یک از شکل های (۳-۱۳) درست آورده سپس کاربرد هر کدام از مدار را شرح دهید.



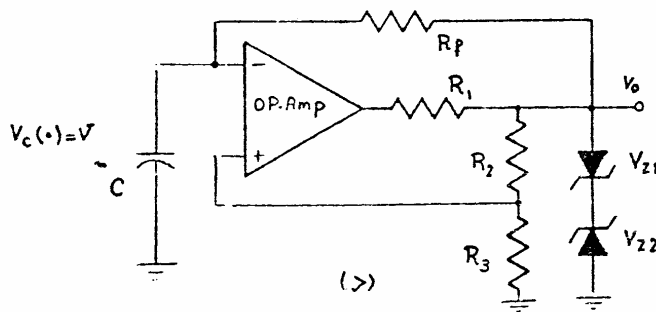
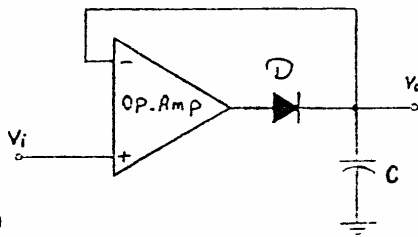
(الف)



(ب)



(ج)

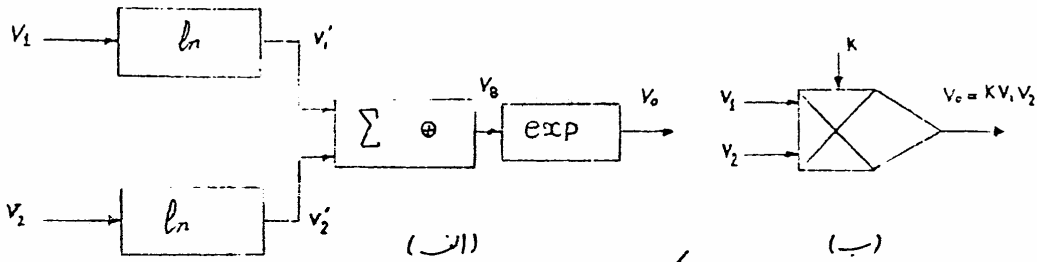


(و)

شکل (۳-۱۳)

۳-۴ ضرب کننده آنالوگ:

شکل (۳-۱۴-الف) مراحل مختلف یک ضرب کننده آنالوگ و شکل (۳-۱۴-ب) مدل شماتیک آن را نمایش می دهد.



شکل (۳-۱۴)

$$\begin{cases} V_1' = k_1 \ln k_2 V_1 \\ V_2' = k_1 \ln k_2 V_2 \end{cases} \Rightarrow V_8 = k_3 (V_1' + V_2') = k_1' (\ln k_2 V_1 + \ln k_2 V_2) = k_1' \ln k_2^2 V_1 V_2$$

$$V_0 = k_5 \exp k_4 V_8 = k_5 \exp [k_4 k_1' \ln k_2^2 V_1 V_2]$$

حال اگر $k_4 k_1' = 1$ بگیریم:

$$\Rightarrow V_0 = K V_1 V_2$$

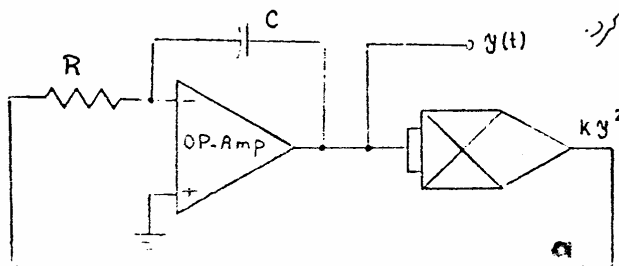
مثال) با استفاده از بلوکهای کنترل کننده و ضرب کننده تابع $y(t) = \frac{1}{1+t}$ برای زمانهای $t \geq 0$ بدست آورید.

$$y(t) = \frac{1}{1+t} \Rightarrow \frac{dy}{dt} = \frac{-1}{(1+t)^2} = -y^2(t) \quad (I)$$

حل:

معادله دیفرانسیل (I) را می توان

بصورت شکل (۳-۱۵) شبیه سازی کرد.



شکل (۳-۱۵)

با انتخاب $\frac{1}{RC} = \frac{1}{K}$

$$\Rightarrow RC = K$$

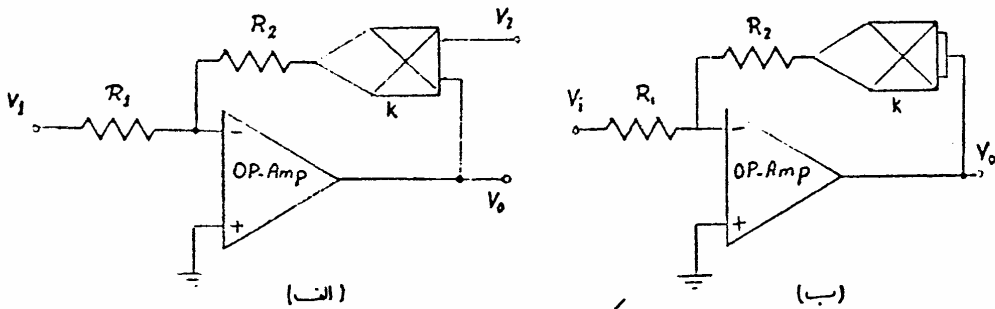
و با توجه به:

$$y(0) = 1$$

معادله کامل می شود.

مهمترین:

۱- مدارهای شکل (۳-۱۶) را در نظر بگیرید. خروجی V_o را بر حسب V_i بدست آورده و کاربرد هر کدام را بیان کنید.



شکل (۳-۱۶)

۲- یک دلتا RMS سیگنال طراحی کنید.

$$V_o = -\sqrt{\frac{1}{T} \int_0^T V_i(t)^2 dt}$$

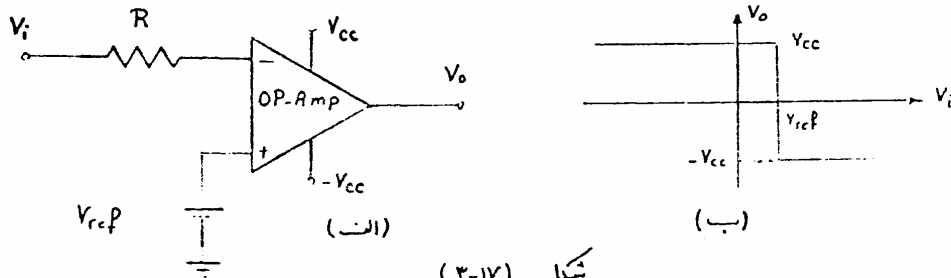
در کاربردهای غیر خطی که تاکنون بیان کردیم OP.Amp به صورت خطی و بعضی از المانهای بکار رفته به صورت غیر خطی رفتار می‌کنند. حال چنانچه کاربرد غیر خطی را که خود OP.Amp به صورت غیر خطی عمل می‌کند، بیان می‌کنیم.

Comparator:

مقایسه کننده: (۳-۵)

شکل (۳-۱۷) یک مدار مقایسه کننده و شکل (۳-۱۷-ب) مشخصه V_o-V_i

را نشان می‌دهد.



شکل (۳-۱۷)

$$\begin{cases} V_i < V_{ref} \Rightarrow V_o = V_{cc} \\ V_i > V_{ref} \Rightarrow V_o = -V_{cc} \end{cases}$$

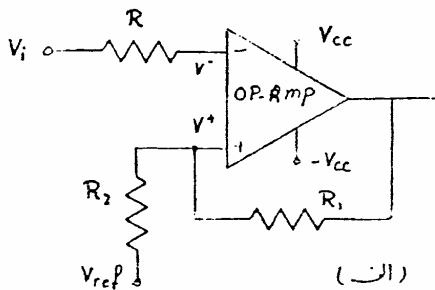
مشاهده می شود که بدلیل نداشتن فیدبک منفی OP.Amp وارد ناحیه اشباع می شود.

یکی از کاربردهای مهم منابع گسسته در سیستم های مبدل توانالوگ به دیجیتال می باشد.

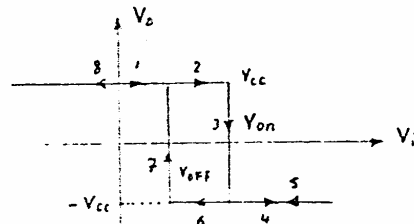
Schmitt Trigger :

تریگر اشمیت : (۳-۶)

یکی دیگر از کاربردهای OP.Amp در حالت غیر خطی، استفاده از آن در اشمیت ترینر است. شکل (۳-۱۸-ا) مدار یک اشمیت ترینر در شکل (۳-۱۸-ب) مشخصه V_o-V_i آنرا نشان می دهد.



(الف)



(ب)

شکل (۳-۱۸)

$$V_i < V^+ \Rightarrow V_o = V_{cc} \quad , \quad V_i > V^+ \Rightarrow V_o = -V_{cc}$$

بدلیل اینکه V_o دارای دو مقدار

V_{cc} است در نتیجه V^+ نیز دارای

دو مقدار V_{on} و V_{off} شده و سبب می شود که مشخصه V_o-V_i به صورت هیستریزس در آید.

یکی از کاربردهای مهم اشمیت ترینر، در اسیلوسکوپهای اشد کاتدی است.

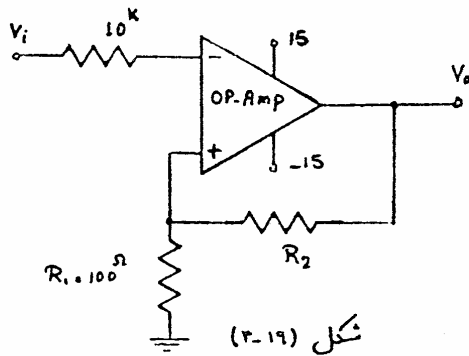
$$V^+ = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_o$$

$$V_{on} = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_{cc}$$

$$V_{off} = \frac{R_1}{R_1 + R_2} V_{ref} - \frac{R_2}{R_1 + R_2} V_{cc}$$

* این موضوع در بخش ششم مورد بحث قرار می گیرد.

۱۷۷



شکل (۲-۱۹)

تشریح:

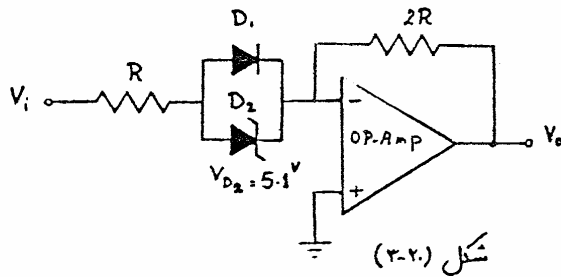
۱- مطلوبت مشخصه $V_o - V_i$

مدار شکل (۲-۱۹) بر حالت ای

ان، $R_2 \rightarrow \infty$

ب، $R_2 = 1\text{ M}\Omega$

۲- با فرض ایده‌آل بودن دیودهای D_1 و D_2 در مدار شکل (۲-۲۰). مشخصه $V_o - V_i$ را برای این مدار بدست آورید.



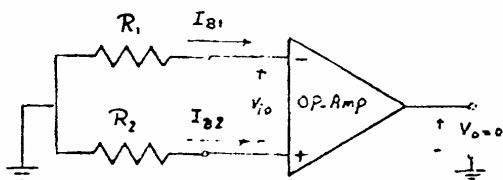
شکل (۲-۲۰)

۴- مشخصات یک OP.AMP واقعی :

گفتیم که OP.AMP ایده‌آل کاملاً در حالت تعادل هستند، یعنی هنگامی که $v_1 = v_2 = 0$ است $v_o = 0$ می‌باشد. در صورتیکه یک OP.AMP واقعی به علت بک‌ان نبودن ترازیستورهای ورودی در حالت تعادل نیست. این عدم تطبیق باعث عبور جریانهای باایس متفاوت از ورودی‌های آن می‌شود. بنابراین برای به تعادل رسانیدن خروجی تقویت کننده، احتیاج به اعمال ولتاژی بین ورودی‌های آن می‌باشد. علاوه بر این مشخصات، محدودیهایی نیز برای یک OP.AMP واقعی وجود دارد که برای طراحی سیستمهای عملی دارای اهمیت خاصی است. این مشخصات توسط کارخانه سازنده در اختیار مصرف کننده قرار می‌گیرد. در اینجا ما چند مشخصه مهم OP.AMP را بیان می‌کنیم.

۱- جریان باایس ورودی (INPUT BIAS CURRENT) :

تلف مجموع جریانهای ورودی یک OP.AMP را در حالت $v_o = 0$ ، جریان باایس ورودی می‌نامند.



$$I_B = \frac{I_{B1} + I_{B2}}{2} \quad , \quad v_o = 0$$

شکل (۴-۱) جریانهای

شکل (۴-۱)

باایس را در حالت $v_o = 0$ نشان می‌دهد.

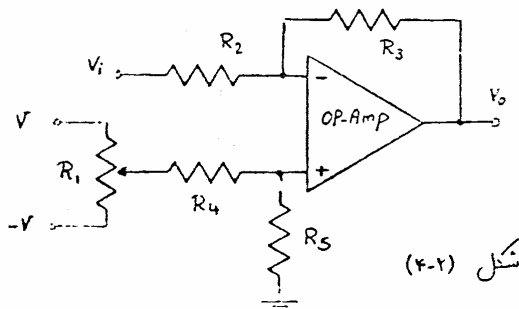
۲- جریان آفست ورودی (INPUT OFFSET CURRENT)

تفاضل جریان‌های ورودی دارد شونده به ترمینالهای ورودی یک OP.AMP در حالت تعادل ($v_o = 0$) را جریان آفست ورودی می‌نامند.

$$I_{i0} = I_{B1} - I_{B2} \quad , \quad v_o = 0$$

۳- رانش جریان آفست ورودی (INPUT OFFSET CURRENT DRIFT):
 نسبت تغییرات جریان آفست ورودی به تغییرات درجه حرارت را، رانش جریان آفست ورودی $(\frac{\Delta I_{i0}}{\Delta T})$ می نامند.

۴- ولتاژ آفست ورودی (INPUT OFFSET VOLTAGE):
 ولتاژ آفست ورودی، ولتاژی است که باید بین ترمینالهای ورودی اعمال شود (V_{i0}) تا خروجی OP.Amp در حالت تعادل ($V_o=0$) باشد. [شکل (۴-۱)]
 اغلب، هنگام استفاده از OP.Amp باید ولتاژ آفست را برای تنظیم کردن OP.Amp به ورودی آن اعمال کنیم. شکل (۴-۲) یک نمونه از مدارهای تنظیم OP.Amp را نشان می دهد.



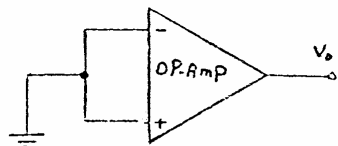
شکل (۴-۲)

۵- رانش ولتاژ آفست ورودی (INPUT OFFSET VOLTAGE DRIFT):
 نسبت تغییرات ولتاژ آفست ورودی به تغییرات درجه حرارت را، رانش آفست ورودی $(\frac{\Delta V_{i0}}{\Delta T})$ می نامند.

۶- ولتاژ آفست خروجی (OUTPUT OFFSET VOLTAGE):

اندازه ولتاژ خروجی در

حالتیکه ورودی های OP.Amp زمین شده باشند را ولتاژ آفست خروجی می نامند. [شکل (۴-۳)]



شکل (۴-۳)

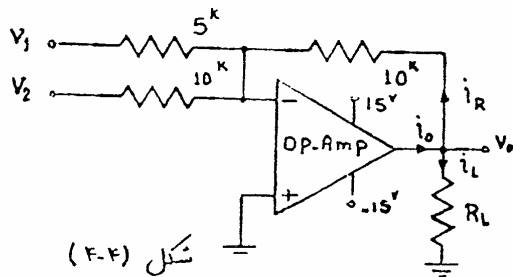
۷- محدوده ولتاژهای مشترک ورودی (INPUT COMMON MODE RANGE) :
 محدوده ولتاژهای مشترک ورودی که طبقه دیفرانسیل ورودی OP-Amp بهرست
 خطی عمل می‌کند.

۸- محدوده ولتاژهای ورودی دیفرانسیل (INPUT DIFFERENTIAL MODE RANGE) :
 محدوده ولتاژهای ورودی دیفرانسیل که به ازای آن محدوده OP-Amp بهرست
 خطی عمل می‌کند.

۹- محدوده دامنه خروجی (OUTPUT VOLTAGE RANGE) :
 محدوده دامنه ولتاژ خروجی که می‌توان بدون اوجاج دریافت نمود. (V_{omax})

مثال ۱) مدار شکل (۴-۴) را در نظر بگیرید. در صورتیکه ولتاژ و جریان ماکزیم مجاز خروجی
 OP-Amp $V_{omax} = \pm 10$ و $I_{omax} = \pm 15^{mA}$ باشد مطلوب است:

الف: حداقل بار R_L وقتی ولتاژ خروجی حد اکثر مقدار خود را داشته باشد.
 ب: قیمت آن را تکرار کنید در صورتیکه یکبار R_L بجای آنکه زمین
 شود به -15^V وصل شود.



حل الف: $i_o = i_R + i_L$
 $i_o < i_{omax}$

$$\Rightarrow \frac{V_{omax}}{10^k} + \frac{V_{omax}}{R_L} < i_{omax} = 15^{mA} \Rightarrow \boxed{R_L \geq 714 \Omega}$$

حل ب:

$$\frac{V_o - (-V_{cc})}{R_L} + \frac{V_o}{10^k} < i_{omax} \quad V_o = V_{omax} \Rightarrow \frac{10+15}{R_L} + \frac{10}{10^k} \leq 15^{mA} \Rightarrow \boxed{R_L \geq 1.8^k}$$

۱۰- پهنای باند توان-بر (FULL POWER BANDWIDTH) :
 حداکثر فرکانس موج سینوسی خروجی با دامنه ماکزیمم مجاز را پهنای باند توان-بر می نامند.

۱۱- سرعت چرخش (SLEW RATE) :
 ماکزیمم تغییرات زمانی دیناژ خروجی op.Amp را سرعت چرخش می نامند و بصورت SR نشان می دهند.

$$\left(\frac{dv_o}{dt} \right)_{\max} = V_m \omega = SR \quad \text{برای سینالهای سینوسی با دامنه } V_m \text{ داریم،}$$

مثال ۲) در صورتیکه حداقل سرعت چرخش یک نوع تقویت کننده عملیاتی $SR = 25 \text{ V}/\mu\text{s}$ و ماکزیمم دیناژ خروجی مجاز آن $V_{o\max} = \pm 10$ باشد. مطلوبت حداقل پهنای باند تمام قدرت این نوع تقویت کننده

$$v_o = V_m \sin \omega t \quad v_{o\max} = \pm 10 \text{ V} \Rightarrow V_m = 10 \text{ V} \quad \text{حل:}$$

$$\frac{dv_o}{dt} = V_m \omega \cos \omega t \quad SR = \omega V_m \Rightarrow f = \frac{SR}{2\pi V_m} = \frac{25 \text{ V}/\mu\text{s}}{2\pi \times 10} \Rightarrow f = 400 \text{ kHz}$$

تقریباً: ∇
 در صورتیکه برای یک نوع تقویت کننده عملیاتی $V_{o\max} = \pm 10 \text{ V}$ ، $SR = 1 \text{ V}/\mu\text{s}$ و $V_{cc} = \pm 15$ باشد مطلوبت ماکزیمم دامنه یک دیناژ سینوسی بدون اعرجاج در خروجی برای فرکانسهای 1 kHz ، 10 kHz ، 100 kHz .

۱۲- ضریب حذف سیگنال مشترک (CMRR)

۱۳- فرکانس قطع حلقه باز (OPEN LOOP CUT OFF FREQUENCY)

۱۴- پهنای باندی که فریب نویز برابر واحد است (UNITY GAIN BANDWIDTH)

همچنین علاوه بر مشخصات گفته شده، ممکن است مشخصات دیگری نیز توسط کارخانه سازنده OP.Amp داده شود.

جدول (۴-۱) پارامترهای یک نمونه از OP.AMP را در درجه حرارت 25°C بیان می‌کند.

100 nA	جریان بایاس ورودی (I_B)
20 nA	جریان آفست ورودی (I_{io})
$0.1\text{ nA}/^{\circ}\text{C}$	رانس جریان آفست ورودی ($\frac{\Delta I_{io}}{\Delta T}$)
5 mV	ولتاژ آفست ورودی (V_{io})
$5\text{ }^{\mu}\text{V}/^{\circ}\text{C}$	رانس ولتاژ آفست ورودی ($\frac{\Delta V_{io}}{\Delta T}$)
100 dB	CMRR
$2\text{ V}/\mu\text{s}$	سرعت چرخش (SR)
1 MHz	فرکانس فریب نویز واحد
50 KHz	پهنای باند توان-پر
100 000	فریب نویز حلقه باز (A)
100 ^{Ω}	امپدانس خروجی حلقه باز (R_o)
$1\text{ M}\Omega$	امپدانس ورودی حلقه باز (R_i)
10^{12} ^{Ω}	امپدانس ورودی با قطب FET

جدول (۴-۱)

مثال) الف، نویز کننده منفی و نویز کننده مثبت OP.Amp، هنگامیکه دارای

در ردی های OP.AMP نا مجزاست بنابراین:

$$-I_{B1}R_1 = -I_{B2}(R \parallel R')$$

در برای حالت $I_{B1} = I_{B2}$

$$R_1 = R \parallel R' = \frac{100 \times 1000}{1100} = 90.9 \text{ k}\Omega$$

ج. در شکل (ب. ۴-۵) از $I_{B2} = I_{B1} - I_{i0}$

استاد می‌کنیم. در قسمت (ب) نشان داده شد که به علت ورود I_{B1} به دو ورودی مثبت و منفی، ولتاژ خروجی V_o صفر می‌شود حال اگر مدار را خطی در نظر گرفته و از اصل جمع آثار استاد کنیم. در حالت اول جریان ورودی مثبت را I_{B1} در نظر می‌گیریم که خروجی در این حالت $V_{o1} = 0$ می‌شود در حالت دوم جریان مثبت را $-I_{i0}$ و جریان ورودی مثبت را صفر در نظر می‌گیریم. چونکه انت ولتاژ روی مقاومت R تقریباً منفرست در نتیجه جریان I_{i0} از داخل مقاومت R' عبور می‌کند. بنابراین:

$$V_{o2} = -I_{i0} R' \quad V_o = V_{o1} + V_{o2} = -20 \times 10^{-9} \times 10^6 = -20 \text{ mV}$$

علامت V_o منفی نیست زیرا I_{i0} می‌تواند مقدار مثبت داشته باشد.

د: اگر $I_{i0} = 0$ باشد در اینصورت $I_{B1} = I_{B2}$ خواهد شد و ولتاژی که در

خروجی ناشی از I_{i0} بوده، صفر خواهد بود. بنابراین اگر $V_{o1} = 0$ باشد می‌توان فرض کرد که در شکل (ب. ۴-۵) جریانهای بیایس صفر بوده و تنها ولتاژ V_{i0} بین دو ورودی می‌باشد. OP.AMP موثر می‌باشد. بازجه به این فرض انت ولتاژ روی مقاومت R_1 صفر بوده (برای $I_{B1} = 0$) ولتاژ V_{i0} که در دو سر مقاومت R قرار می‌گیرد باعث ایجاد جریان V_{i0}/R در این مقاومت می‌شود. این جریان در مقاومت R' نیز برقرار شده (چون $I_{B2} = 0$) و نتیجتاً خواهیم داشت:

$$V_o = \frac{V_{i0}}{R} (R + R') = V_{i0} \left(1 + \frac{R'}{R}\right) = \pm 5 (1 + 10) = \pm 55 \text{ V}$$

ه: اگر V_{i0} و I_{i0} هر دو مخالف هم باشند بازجه به اصل جمع آثار، خواهیم داشت:

$$V_o = -I_{i0} R' + V_{i0} \left(1 + \frac{R'}{R}\right)$$

تهیه کننده : حامد مظاهری
Hamed@ir-micro.com

شما هم میتوانید مقالات خود را به ما ارسال کنید تا با نام شما در سایت قرار داده شود

www.ir-micro.com

مراجع فارسی
میکروکنترلرهای PIC

